

(12) 发明专利申请

(10) 申请公布号 CN 102116956 A

(43) 申请公布日 2011. 07. 06

(21) 申请号 201010002135. 3

(22) 申请日 2010. 01. 05

(71) 申请人 瀚宇彩晶股份有限公司

地址 中国台湾台北县

(72) 发明人 杨瑞贤 施博盛 萧建智 胡宪堂

刘挺中

(74) 专利代理机构 永新专利商标代理有限公司

72002

代理人 蹇炜

(51) Int. Cl.

G02F 1/1333(2006. 01)

H01L 21/84(2006. 01)

H01L 27/12(2006. 01)

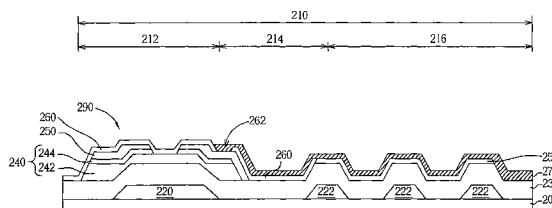
权利要求书 2 页 说明书 5 页 附图 14 页

(54) 发明名称

半透射半反射式液晶显示面板及其制作方法

(57) 摘要

一种半透射半反射式液晶显示面板的制作方法, 首先提供阵列基板, 所述阵列基板包含多个定义有元件区、透射区与反射区的像素区; 于所述阵列基板上形成第一金属层; 图案化所述第一金属层以同时形成栅极电极与多个金属凸块; 于所述阵列基板上形成覆盖所述栅极电极与所述多个金属凸块而具有粗糙表面的第一绝缘层; 于所述栅极电极上形成图案化半导体层; 于所述反射区内形成覆盖所述第一绝缘层而具有粗糙表面的反射层; 以及依序于所述阵列基底上形成图案化第二绝缘层与像素电极。



1. 一种制作半透射半反射式液晶显示面板的方法,包含有以下步骤:  
提供阵列基板,所述阵列基板包含多个像素区,且各所述像素区包含元件区、透射区与反射区;  
于所述阵列基板上形成第一金属层;  
图案化所述第一金属层,以于所述元件区内形成栅极电极,同时于所述反射区内形成多个金属凸块;  
于所述阵列基板上形成第一绝缘层,所述第一绝缘层覆盖所述栅极电极与所述多个金属凸块,且所述第一绝缘层藉由位于其下方的所述多个金属凸块而具有粗糙表面;  
于所述元件区内的所述栅极电极上形成图案化半导体层;  
于所述反射区内形成反射层,且所述反射层覆盖所述第一绝缘层并藉由位于其下方的所述第一绝缘层而具有粗糙表面;以及  
于所述阵列基底上形成图案化第二绝缘层与像素电极。
2. 如权利要求 1 所述的方法,其中形成所述反射层的步骤还包含:  
于所述图案化半导体层与所述第一绝缘层上形成第二金属层;以及  
图案化所述第二金属层,以于所述图案化半导体层上形成源极/漏极,同时于所述反射区内形成所述反射层。
3. 如权利要求 2 所述的方法,其中形成所述图案化第二绝缘层与所述像素电极的步骤是于形成所述反射层的步骤后进行。
4. 如权利要求 1 所述的方法,还包含于形成所述图案化第二绝缘层与所述像素电极之前,先于所述图案化半导体层上形成源极/漏极。
5. 如权利要求 4 所述的方法,其中形成所述反射层的步骤还包含:  
于所述图案化第二绝缘层与所述像素电极上形成第三金属层;以及  
图案化所述第三金属层,以于所述反射区内的所述像素电极上形成所述反射层。
6. 一种制作半透射半反射式液晶显示面板的方法,包含有以下步骤:  
提供阵列基板,所述阵列基板包含多个像素区,且各所述像素区包含元件区、透射区与反射区;  
于所述阵列基板的所述元件区内形成栅极电极;  
于所述阵列基板上依序形成第一绝缘层与图案化半导体层;  
图案化所述第一绝缘层,以于所述反射区内形成多个凸块;  
于所述反射区内形成反射层,且所述反射层覆盖所述多个凸块且藉由位于其下方的所述多个凸块而具有粗糙表面;以及  
依序于所述阵列基底上形成图案化第二绝缘层与像素电极。
7. 如权利要求 6 所述的方法,其中形成所述反射层的步骤还包含:  
于所述图案化半导体层、所述第一绝缘层、与所述多个凸块阵列基底上形成第一金属层;以及  
图案化所述第一金属层,以于所述元件区内的所述图案化半导体层上形成源极/漏极,同时于所述反射区内形成所述反射层。
8. 如权利要求 7 所述的方法,其中形成所述图案化第二绝缘层与所述像素电极的步骤是于形成所述反射层的步骤后进行。

9. 如权利要求 6 所述的方法,还包含于形成所述图案化第二绝缘层与所述像素电极之前,先于所述图案化半导体层上形成源极 / 漏极。

10. 如权利要求 9 所述的方法,其中形成所述反射层的步骤还包含:  
于所述图案化第二绝缘层与所述像素电极上形成第二金属层;以及  
图案化所述第二金属层,以于所述反射区内的所述像素电极上形成所述反射层。

11. 一种半透射半反射式液晶显示面板,包含有:  
阵列基板,所述阵列基板包含多个像素区,且各所述像素区具有元件区、透射区与反射区;

薄膜晶体管,形成于所述阵列基板的所述元件区内;

多个凸块,形成于所述阵列基板的所述反射区内;

反射层,形成于所述阵列基板的所述反射区内,且覆盖所述多个凸块而具有粗糙表面;  
以及

像素电极,形成于所述阵列基板的所述透射区与所述反射区内,且电连接至所述薄膜晶体管。

12. 如权利要求 11 所述的液晶显示面板,其中所述薄膜晶体管还包含:

栅极电极;

第一绝缘层,覆盖所述栅极电极;

图案化半导体层,形成于所述第一绝缘层上;以及

第二金属层,形成于所述图案化半导体层上,用以作为所述薄膜晶体管的源极 / 漏极。

13. 如权利要求 12 所述的液晶显示面板,其中所述栅极电极与所述多个凸块包含相同的金属材料。

14. 如权利要求 13 所述的液晶显示面板,其中所述第一绝缘层、所述像素电极、与所述反射层覆盖所述多个凸块。

15. 如权利要求 14 所述的液晶显示面板,其中所述像素电极形成于所述反射层之上。

16. 如权利要求 14 所述的液晶显示面板,其中所述反射层形成于所述像素电极之上。

17. 如权利要求 12 所述的液晶显示面板,其中所述第一绝缘层与所述多个凸块包含相同的材料。

18. 如权利要求 17 所述的液晶显示面板,其中所述像素电极与所述反射层覆盖所述多个凸块。

19. 如权利要求 18 所述的液晶显示面板,其中所述像素电极形成于所述反射层之上。

20. 如权利要求 18 所述的液晶显示面板,其中所述反射层形成于所述像素电极之上。

## 半透射半反射式液晶显示面板及其制作方法

### 技术领域

[0001] 本发明涉及一种液晶显示面板及其制作方法,特别涉及一种半透射半反射式(transflective)液晶显示面板及其制作方法。

### 背景技术

[0002] 液晶显示面板依其光源的利用及阵列基板的差异,可分为透射式、反射式以及半透射半反射式等三大类。随着液晶显示器以及便携式电子产品的普及化,液晶显示器必需兼顾在户外强光环境与室内环境,甚至是在暗处时的显示质量,而半透射半反射式液晶显示面板即为在上述环境中皆可提供同样清晰的显示效果的一较佳选择。

[0003] 参阅图 1,图 1 为一现有半透射半反射式液晶显示面板的结构示意图。如图 1 所示,半透射半反射式液晶显示面板 100 包含有阵列基板 102、与阵列基板 102 相对的彩色滤光片基板 104、以及设置于阵列基板 102 与彩色滤光片基板 104 间的液晶分子层 106。半透射半反射式液晶显示面板 100 包含有多个像素区 110,各像素区 110 则分别包含反射区 112 与透射区 114。阵列基板 102 上的各像素区 110 内设置有薄膜晶体管 120;且如图 1 所示,薄膜晶体管 120 设置于反射区 112 之内。为了使透射光与反射光经过液晶的光程一致,现有技术还在完成薄膜晶体管 120 工艺后,于反射区 112 内的阵列基板 102 上形成覆盖薄膜晶体管 120 的有机绝缘层 130,且有机绝缘层 130 是利用额外的掩膜形成预定图案;随后于有机绝缘层 130 上形成反射层 132。由于有机绝缘层 130 表面所具有的预定图案,形成于其上的反射层 132 会沿该预定图案的轮廓获得粗糙表面,以提高反射率。而在透射区 114 中,形成透明材料的像素电极 140,且像素电极 140 透过有机绝缘层 130 的接触孔(contact hole)134 电连接于薄膜晶体管 120。

[0004] 如前所述,为使透射光与反射光的光程一致,半透射半反射液晶显示面板 100 需额外设置有机绝缘层 130 以垫高反射区 112;且必需增加掩膜,以定义有机绝缘层 130 的位置及其表面轮廓。因此有机绝缘层 130 会被做得非常厚,甚至将近液晶间隙(cell gap)的一半,也就是说有机绝缘层 130 的设置无可避免地增加了工艺时间与成本等。更值得注意的,如 150 所圈示,由于反射区 112 内的有机绝缘层 130 与透射区 114 内阵列基板 102 交界处轮廓的高度断差,后续沉积制作像素电极 140 的工艺控制难度会随之增加,甚至产生像素电极 140 断线的问题。另外,为了提升反射率,现有半透射半反射液晶显示面板 100 更需利用前述额外增加的掩膜形成有机绝缘层 130 的预定图案,以使后续形成的反射层 132 具有粗糙表面。由此可知,半透射半反射液晶显示面板 100 的制作更为复杂,其工艺控制更为困难。

### 发明内容

[0005] 因此,本发明的目的之一在于提供一种半透射半反射式液晶显示面板及其制作方法,以解决前述现有技术所面临的难题。

[0006] 为达上述的目的,本发明提供一种制作半透射半反射式液晶显示面板的方法,该

方法首先提供阵列基板,该阵列基板包含多个像素区,且各该像素区包含元件区、透射区与反射区。接下来于该阵列基板上形成第一金属层,随后图案化该第一金属层,以于该元件区内形成栅极电极,同时于该反射区内形成多个金属凸块。在形成该栅极电极与这些金属凸块后,于该阵列基板上形成覆盖该栅极电极与这些金属凸块的第一绝缘层;该第一绝缘层藉由位于其下方的这些金属凸块而具有粗糙表面。之后,于该元件区内的该栅极电极上形成图案化半导体层;并于该反射区内形成反射层,且该反射层覆盖该第一绝缘层而具有粗糙表面,以及依序于该阵列基底上形成图案化第二绝缘层与像素电极。

[0007] 本发明于此另提供一种制作半透射半反射式液晶显示面板的方法,该方法首先提供阵列基板,该阵列基板包含多个像素区,且各该像素区包含元件区、透射区与反射区。接下来于该阵列基板的该元件区内形成栅极电极,并于该阵列基板上依序形成第一绝缘层与形成于该栅极电极上方的图案化半导体层,而在形成该图案化半导体层后,图案化该第一绝缘层,以于该反射区内形成多个凸块。接下来于该反射区内形成反射层,且该反射层覆盖这些凸块而具有粗糙表面;以及依序于该阵列基底上形成图案化第二绝缘层与像素电极。

[0008] 根据本发明的权利要求,还提供一种半透射半反射式液晶显示面板,其包含有阵列基板,该阵列基板包含多个像素区,且各该像素区具有元件区、透射区与反射区;形成于该阵列基板的该元件区内的薄膜晶体管;多个形成于该阵列基板的该反射区内的凸块;形成于该反射区内的反射层,且该反射层覆盖该等凸块而具有粗糙表面;以及形成于该透射区与该反射区内的像素电极,该像素电极电连接至该薄膜晶体管。

[0009] 为了让本发明的上述特征能更明显易懂,下文特举优选实施方式,并结合附图,作详细说明如下。然而如下的实施方式与附图仅供说明用,并非用来对本发明加以限制。

## 附图说明

[0010] 图 1 是一现有半透射半反射式液晶显示面板的结构示意图;

[0011] 图 2 至图 6 是本发明所提供的半透射半反射液晶显示面板的制作方法的第一优选实施例的示意图;

[0012] 图 7 是第一优选实施例的变化型的示意图;

[0013] 图 8 至图 12 是本发明所提供的半透射半反射液晶显示面板的制作方法的第二优选实施例的示意图;

[0014] 图 13 至图 14 是第二优选实施例的变化型的示意图。

## 具体实施方式

[0015] 参阅图 2 至图 6,图 2 至图 6 为本发明所提供的半透射半反射液晶显示面板的制作方法的第一优选实施例的示意图。根据本第一优选实施例,首先提供阵列基板 200,其可为玻璃、石英或包含其它材料的透明基板。阵列基板 200 包含多个像素区 210,各像素区 210 包含元件区 212、透射区 214 与反射区 216,且元件区 212、透射区 214 与反射区 216 水平排列于像素区 210 之内。于阵列基板 200 上形成第一金属层(图未示),第一金属层可为铝、铬、钼、钨、钽、铜或是上述金属的合金。随后如图 2 所示,利用第一微影暨蚀刻方法(photo-etching-process,以下简称为 PEP)图案化第一金属层,以于元件区 212 内形成栅极电极 220,同时于反射区 216 内形成多个金属凸块 222。金属凸块 222 用以造成后续形成

的反射层的粗糙表面,降低反射层的镜面效果,提升其反射率。本优选实施例此处与后续揭露的各步骤中,图案化方法较佳为 PEP,但本领域技术人员应知不限于此。

[0016] 参阅第 3 图。接下来于阵列基板 200 上依序形成第一绝缘层 230、非晶硅层 242、与掺杂硅层 244。第一绝缘层 230 可为单一绝缘层或复合 (composite) 膜层,其材料可包含氧化硅 (SiO)、氮化硅 (SiN)、或氮氧化硅 (SiON) 等;且第一绝缘层 230 覆盖栅极电极 220 与反射区 216 内的金属凸块 222 而于反射区 216 内具有凹凸的粗糙表面。掺杂硅层 244 在此较佳为 N 型掺杂硅层,用以和后续形成的源极 / 漏极形成欧姆接触。随后利用第二 PEP 图案化非晶硅层 242 与掺杂硅层 244,以于元件区 212 内的栅极电极 220 上形成图案化半导体层 240。

[0017] 参阅第 4 图。于图案化半导体层 240 与第一绝缘层 230 上形成第二金属层 (图未示),第二金属层亦可为铝、铬、钼、钨、钽、铜或是上述金属的合金。随后利用第三 PEP 图案化第二金属层,以于元件区 212 内的图案化半导体层 240 上形成金属源极 / 漏极 250,同时于反射区 216 内形成反射层 252。值得注意的是,由于反射层 252 覆盖第一绝缘层 230 与金属凸块 222,因此反射层 252 亦具有凹凸的粗糙表面,因而可增加其反射率。而元件区 212 内的栅极电极 220、第一绝缘层 230、图案化半导体层 240、以及源极 / 漏极 250 构成薄膜晶体管 290。

[0018] 参阅图 5。在形成反射层 252 之后于阵列基底 200 上形成第二绝缘层 (图未示),且可利用第四 PEP 图案化第二绝缘层,以形成如图 5 所示的图案化第二绝缘层 260,其覆盖元件区 212 内的源极 / 漏极 250 以及透射区 214 内的第一绝缘层 230。值得注意的是,图案化第二绝缘层 260 具有至少一接触孔 262,用以暴露出部分源极 / 漏极 250。

[0019] 参阅图 6。在形成图案化第二绝缘层 260 之后,于阵列基底 200 上形成像素电极 270,像素电极 270 可包含氧化铟锡 (indium tin oxide, ITO) 或氧化铟锌 (indium zinc oxide, IZO) 等透明材料。像素电极 270 利用第五 PEP 图案化而形成于透射区 214 内与反射区 216 内的反射层 252 上,且像素电极 270 藉由接触孔 262 电连接于薄膜晶体管 290 的源极 / 漏极 250。

[0020] 另外,参阅图 7,图 7 是本第一优选实施例的变化型的示意图。由于本变化型所提供的方法有部分步骤与第一优选实施例相同,因此该些步骤请参阅图 2 至图 5;此外本变化型与第一优选实施例相同的元件则亦沿用图 2 至图 5 的元件符号。

[0021] 同时参阅图 5 与图 7。在形成图案化半导体层 240 之后,于阵列基底 200 上形成第二金属层,其材料可同于上述第一优选实施例所采用者。随后利用第三 PEP 图案化第二金属层,以于元件区 212 内的图案化半导体层 240 上形成金属源极 / 漏极 250;而在反射区 216 内则可选择性地如图 7 所示完全移除第二金属层,亦不限如图 5 所示保留其于反射区 216 内。如前所述,栅极电极 220、第一绝缘层 230、图案化半导体层 240、以及源极 / 漏极 250 构成薄膜晶体管 290。接下来则如图 7 所示,于元件区 212 与透射区 214 内形成具有接触孔 262 的图案化第二绝缘层 260。

[0022] 继续参阅图 7。在形成图案化第二绝缘层 260 之后,于阵列基底 200 上的透射区 214 与反射区 216 内形成像素电极 270,且像素电极 270 藉由接触孔 262 电连接于源极 / 漏极 250。而在完成薄膜晶体管 290、图案化第二绝缘层 260、与像素电极 270 的制作后,于图案化第二绝缘层 260 与像素电极 270 上形成第三金属层 (图未示),随后图案化第三金属

层,以于反射区 216 内的像素电极 270 上形成反射层 280。

[0023] 重新参阅图 6 与图 7。根据本第一优选实施例及其变化型,用以造成反射层 252/280 粗糙表面的金属凸块 222 与栅极电极 220 同时形成于阵列基底 200 上,且不影响后续工艺的进行。也就是说,根据本第一优选实施例所提供的方法,可利用阵列基底 200 原有的制作流程,在不需要新增掩膜的前提下完成金属凸块 222 的制作,故可简化工艺,降低成本。值得注意的是,由于反射区 216 并非设置于元件区 212 之上,而是与元件区 212、透射区 214 水平排列于像素区 210 内,因此可避免由于反射区 216 与透射区 214 高度断差过大容易产生的像素电极 270 断线问题。此外,半透射反射液晶显示面板的反射层 252 可与薄膜晶体管 290 同时完成制作,而如图 6 所示形成于像素电极 270 之下。另外反射层 280 亦可如图 7 所示,形成于像素电极 270 之上,以更加强反射区 216 的光线反射能力。

[0024] 参阅图 8 至图 12,图 8 至图 12 为本发明所提供的半透射半反射液晶显示面板的制作方法的第二优选实施例的示意图。由于第二优选实施例中各元件所包含的材料同于第一优选实施例,故于此不再赘述。根据本第二优选实施例,首先提供阵列基板 300。阵列基板 300 包含多个像素区 310,且各像素区 310 包含水平排列的元件区 312、透射区 314 与反射区 316。接下来,于阵列基板 300 上形成第一金属层(图未示),随后可利用第一 PEP 图案化第一金属层,以于元件区 312 内形成栅极电极 320。继续参阅图 8。接下来于阵列基板 300 上依序形成第一绝缘层 330、非晶硅层 342、与掺杂硅层 344。随后图案化非晶硅层 342 与掺杂硅层 344,于元件区 312 内的栅极电极 320 上形成图案化半导体层 340。

[0025] 参阅图 9。接下来图案化第一绝缘层 330,以于反射区 316 内形成多个绝缘凸块 332。绝缘凸块 332 用以造成后续形成的反射层的粗糙表面,降低反射层的镜面效果,提升其反射率。

[0026] 参阅图 10。于图案化半导体层 340、第一绝缘层 330 与绝缘凸块 332 上形成第二金属层(图未示)。随后图案化第二金属层,以于元件区 312 内的图案化半导体层 340 上形成金属源极/漏极 350,同时于反射区 316 内形成反射层 352。值得注意的是,由于反射层 352 覆盖绝缘凸块 332,因此反射层 352 具有凹凸的粗糙表面,因而可增加其反射率。而栅极电极 320、第一绝缘层 330、图案化半导体层 340、以及源极/漏极 350 构成薄膜晶体管 390。

[0027] 参阅图 11。在形成反射层 352 之后,于阵列基底 300 上形成第二绝缘层(图未示),且图案化第二绝缘层,以形成如图 11 所示的图案化第二绝缘层 360,其覆盖元件区 312 内的源极/漏极 350,并覆盖透射区 314 内的第一绝缘层 330。值得注意的是,图案化第二绝缘层 360 具有至少一接触孔 362,用以暴露出部分源极/漏极 350。

[0028] 参阅图 12。在形成图案化第二绝缘层 360 之后,于阵列基底 300 的透射区 314 内与反射区 316 内的反射层 352 上形成像素电极 370,且像素电极 370 藉由接触孔 362 电连接于源极/漏极 350。

[0029] 另外,参阅图 13 至图 14,图 13 至图 14 的本第二优选实施例的变化型的示意图。由于本变化型所提供的方法有部分步骤与第二优选实施例相同,因此该些步骤可参阅上述的第二优选实施例;此外本变化型与第二优选实施例相同的元件则亦沿用图 8 至图 12 的元件符号。

[0030] 参阅图 13。在形成图案化半导体层 340 之后,于阵列基底 300 上形成第二金属层。

随后图案化第二金属层,以于元件区 312 内的图案化半导体层 340 上形成金属源极 / 漏极 350;而在反射区 316 内则可选择性地如图 13 所示完全移除第二金属层,但亦不限如图 10 所示保留其于反射区 316 内。如前所述,栅极电极 320、第一绝缘层 330、图案化半导体层 340、以及源极 / 漏极 350 构成薄膜晶体管 390。在形成源极 / 漏极 350,即完成薄膜晶体管 390 的制作后,则于阵列基底 300 上形成第二绝缘层 359。

[0031] 接下来参阅图 14。由于第一绝缘层 330 与第二绝缘层 359 蚀刻率差异不大,在图案化第二绝缘层 359 时,于元件区 312 与透射区 314 形成图案化第二绝缘层 360;而在反射区 316 内,则同时图案化第二绝缘层 359 与第一绝缘层 330,而形成多个绝缘凸块 364。而在形成图案化第二绝缘层 360 与绝缘凸块 364 之后,于阵列基底 300 上的透射区 314 与反射区 316 内形成像素电极 370,且像素电极 370 藉由接触孔 362 电连接于源极 / 漏极 350。之后,于凸块 364 与像素电极 370 上形成第三金属层(图未示),随后图案化第三金属层,以于反射区 316 内的像素电极 370 上形成反射层 380。

[0032] 重新参阅图 12 与图 14。根据本第二优选实施例及其变化型,用以造成反射层 352/380 粗糙表面的绝缘凸块 332 可利用额外的掩膜图案化第一绝缘层 330 而形成于阵列基底 300 上。亦可在后续图案化第二绝缘层 359 的同时图案化第一绝缘层 330,而于阵列基底 300 上在不需新增掩膜的前提下完成绝缘凸块 364 的制作,故可简化工艺、降低成本。值得注意的是,由于反射区 316 并非设置于元件区 312 之上,而是与元件区 312、透射区 314 水平排列于像素区 310 内,因此可避免由于反射区 316 与透射区 314 高度断差过大容易产生的像素电极 370 断线问题。此外,半透射反射液晶显示面板的反射层 352 可与薄膜晶体管 390 同时完成制作,而如图 12 所示形成于像素电极 370 之下。反射层 380 亦可如图 14 所示,形成于像素电极 370 之上,以更加强反射区 316 的光线反射能力。

[0033] 综上所述,本发明所提供的半透射半反射式液晶显示面板及其制作方法,可利用阵列基底原有的制作流程,在不需新增掩膜的前提下完成凸块的制作,故可简化工艺、降低成本。由于反射区并非设置于元件区之上,而是与元件区、透射区水平排列于像素区内,因此还可避免由于反射区与透射区高度断差过大容易产生的像素电极断线问题。本发明并不限于为双重液晶间隙(dual-cell gap)或单液晶间隙(single-cell gap)的半透射半反射式液晶显示面板。

[0034] 以上所述仅为本发明的优选实施例,凡依本发明权利要求所做的均等变化与修饰,皆应属本发明的涵盖范围。



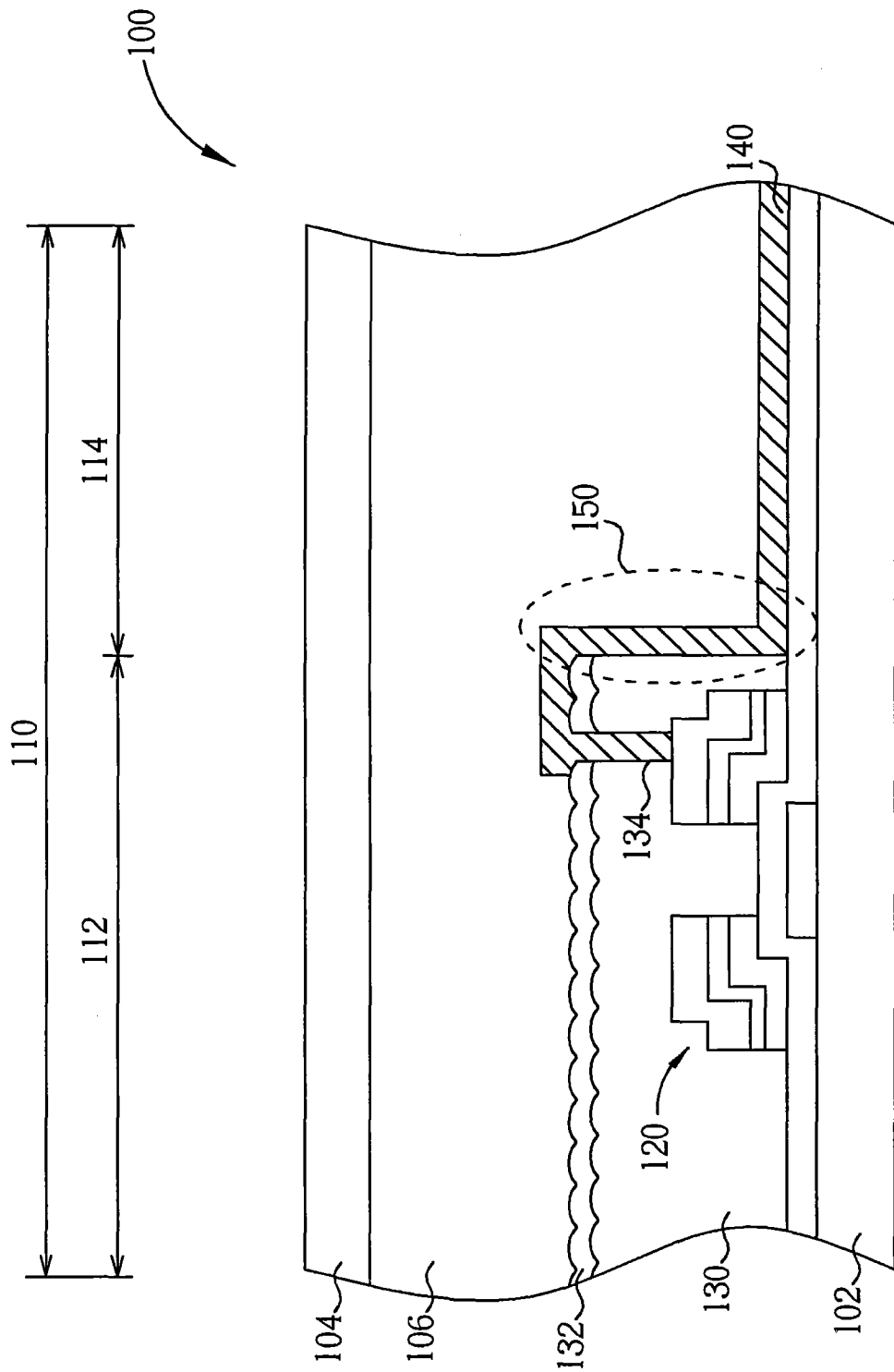


图 1

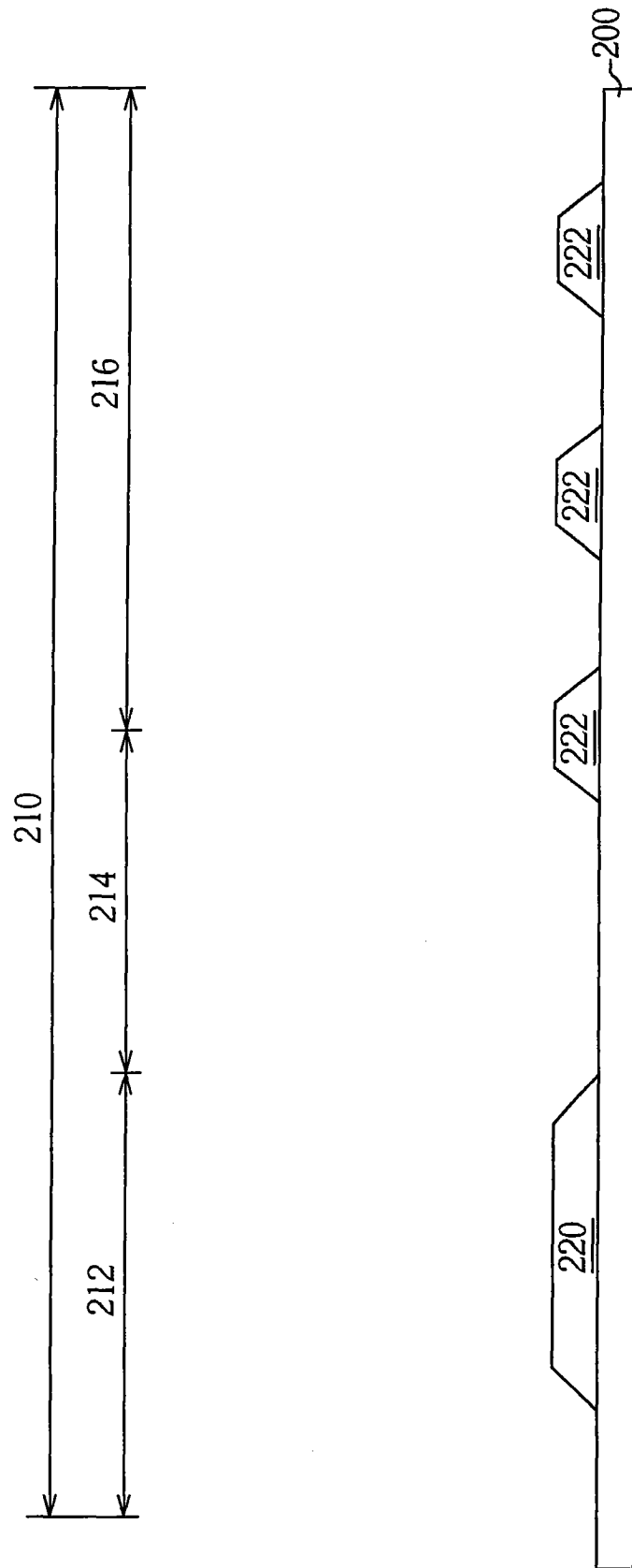


图 2

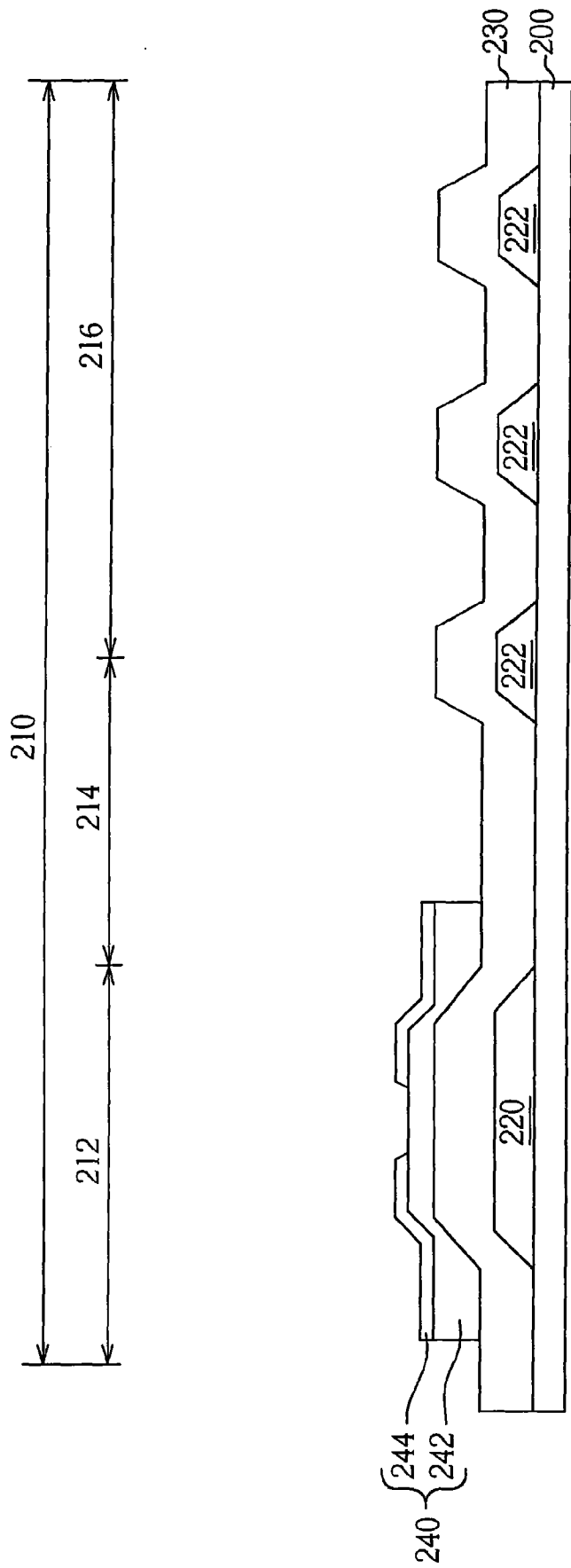


图 3

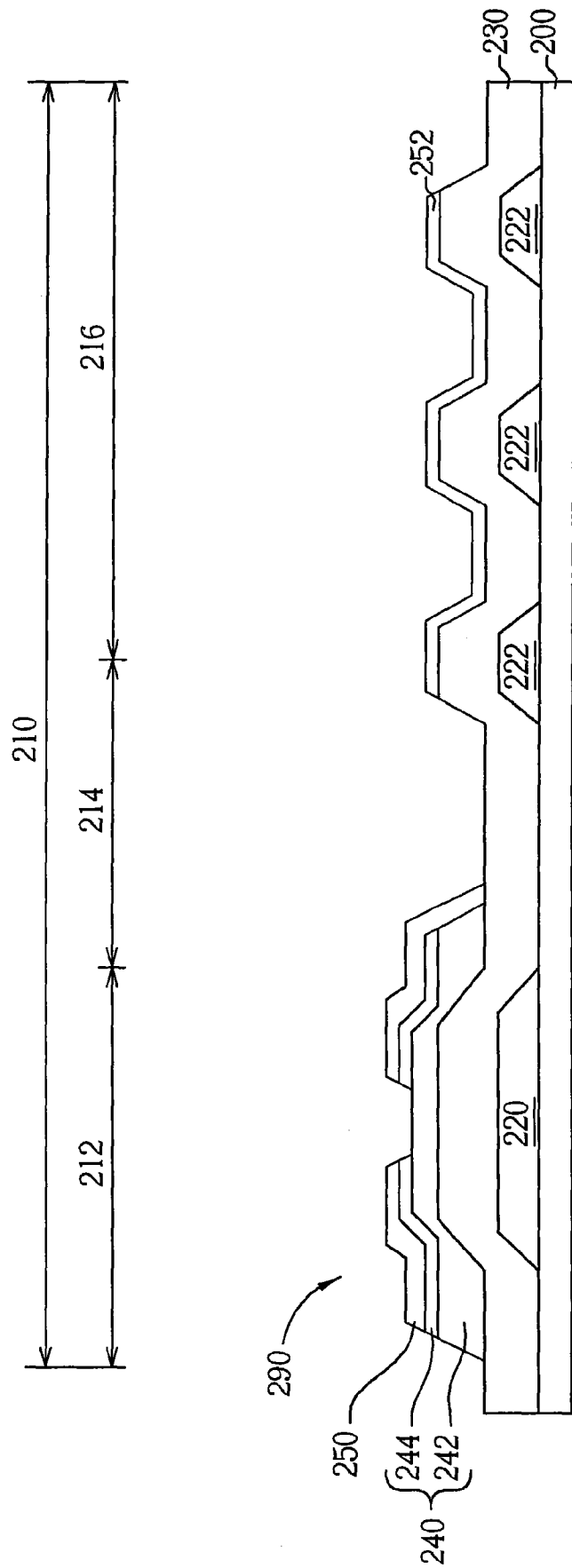


图 4

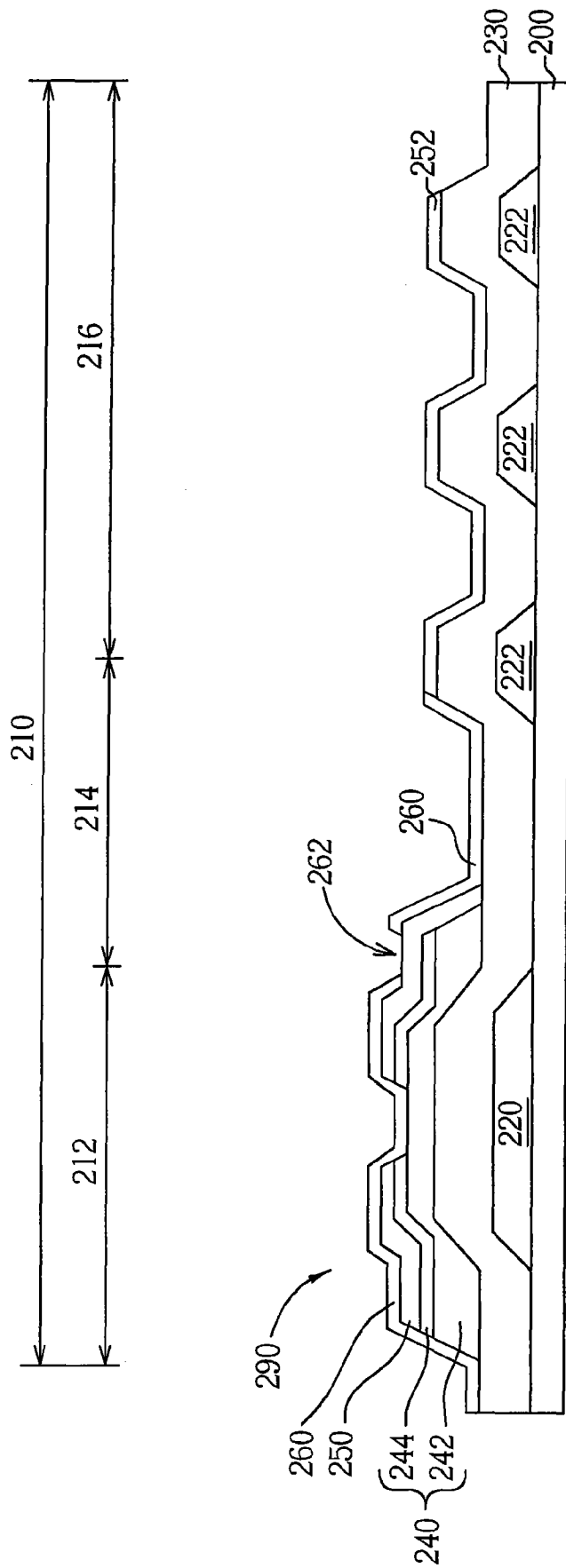


图 5

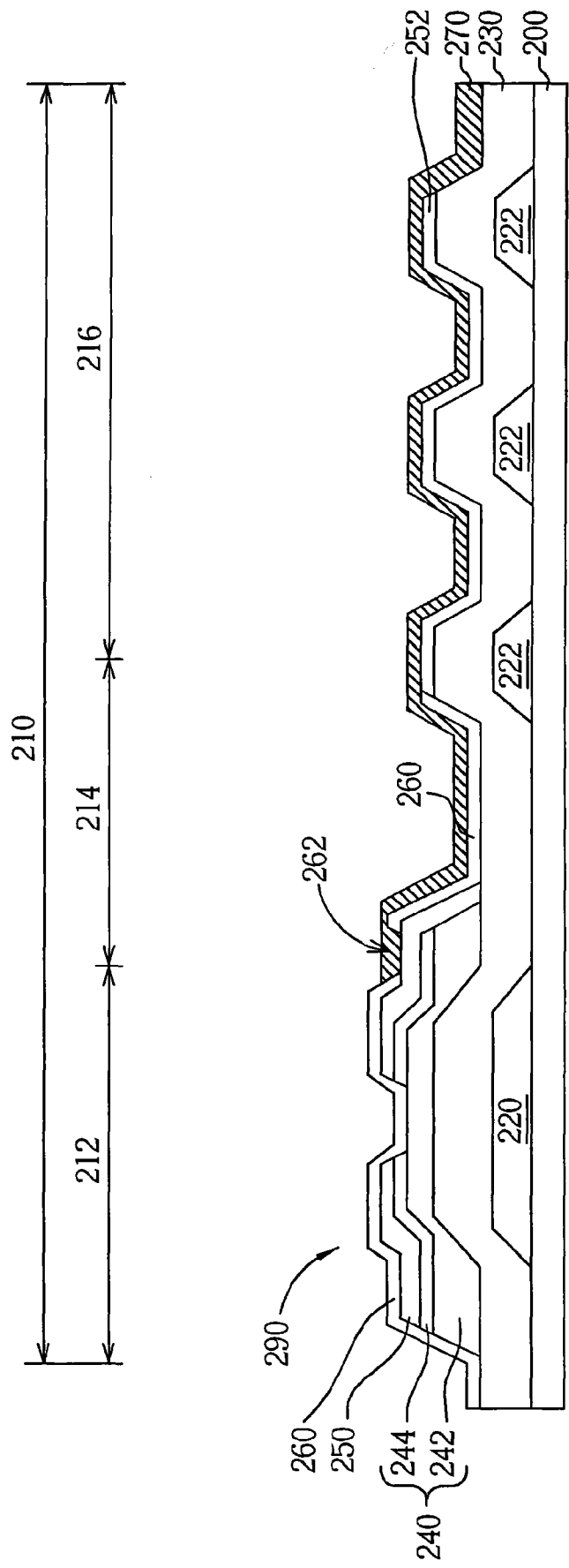


图 6

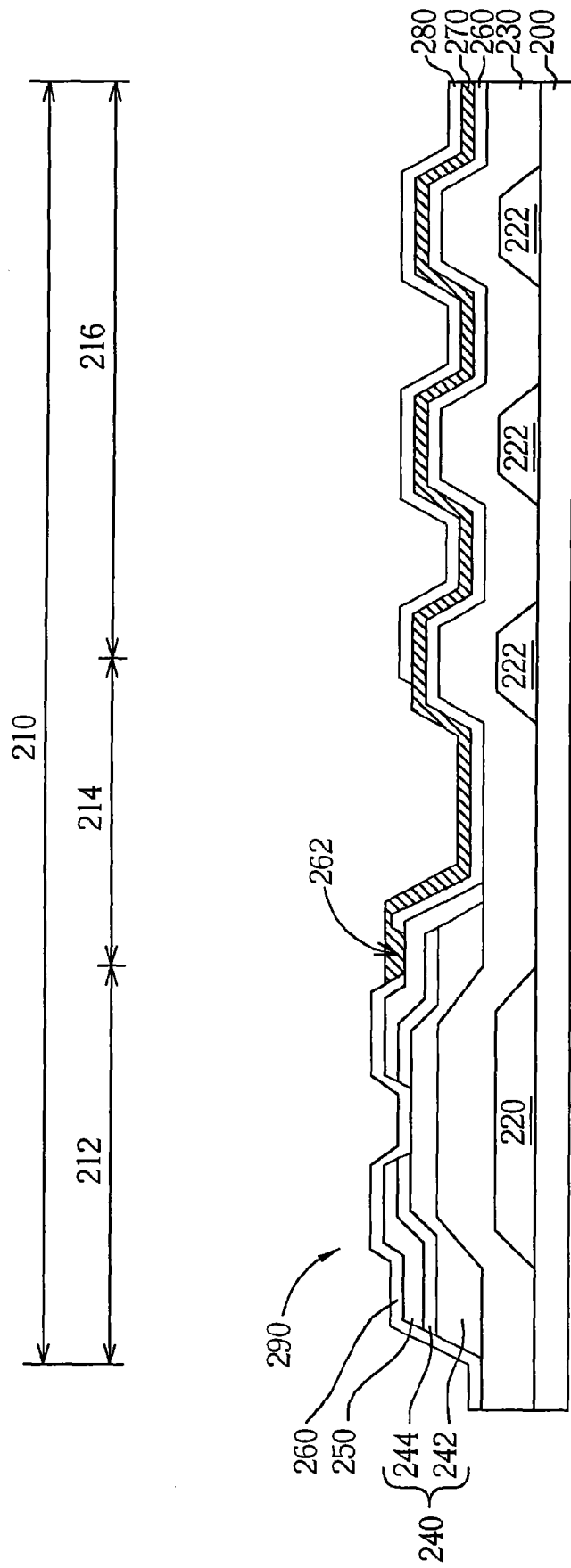


图 7

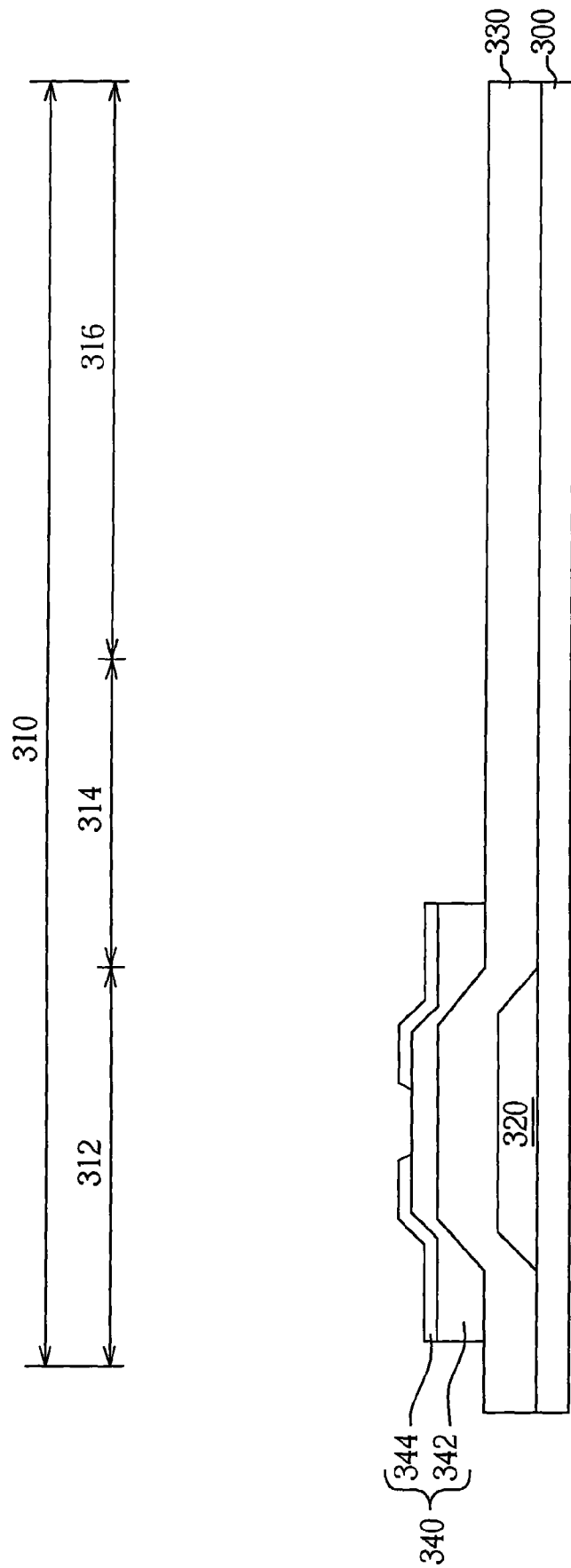


图 8



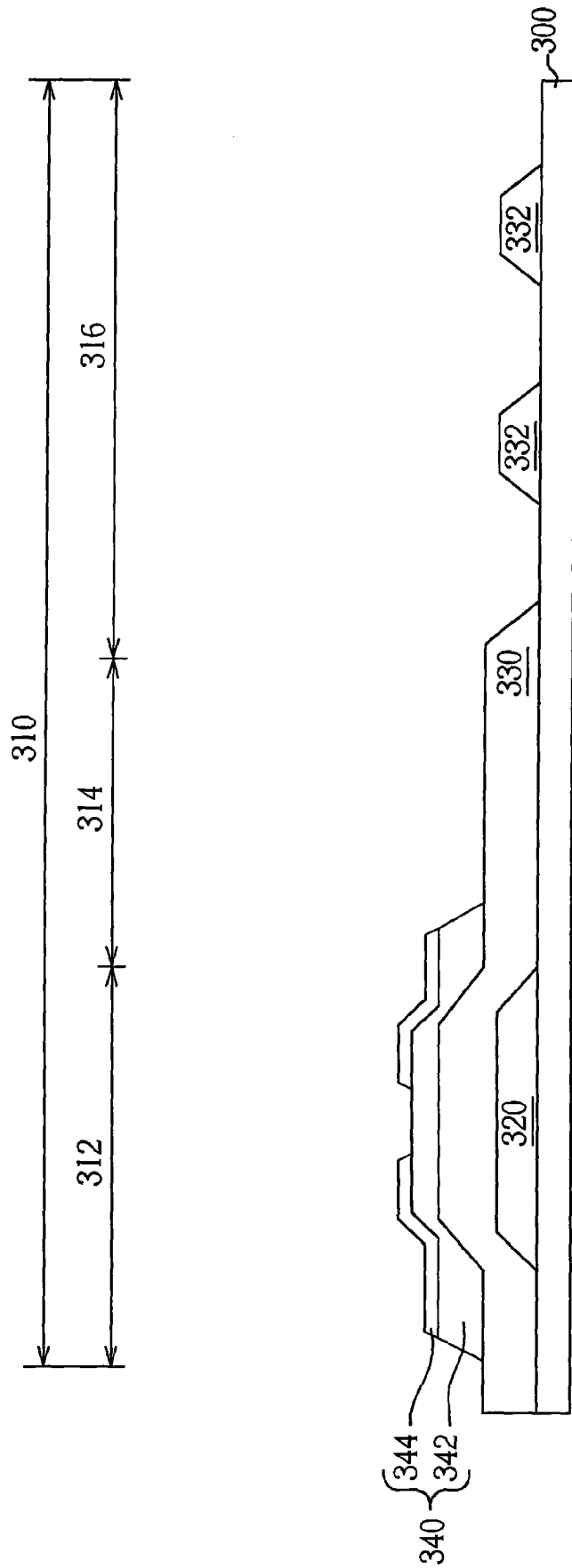


图 9

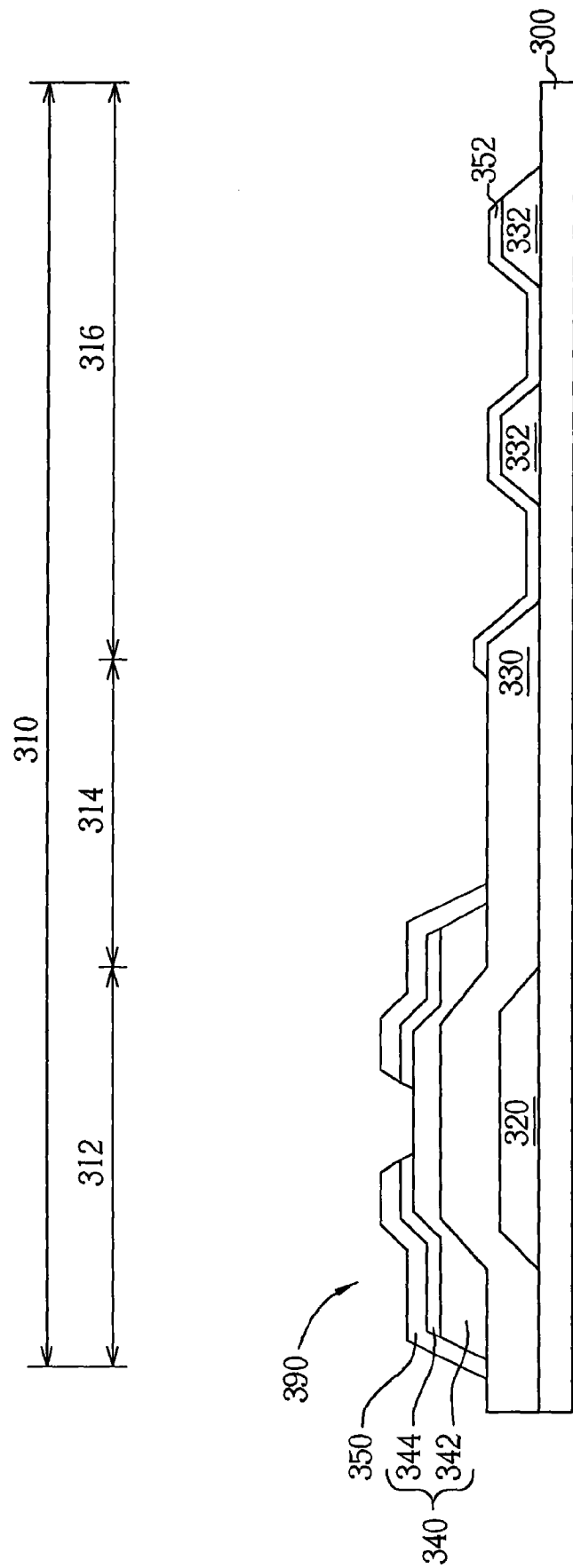


图 10

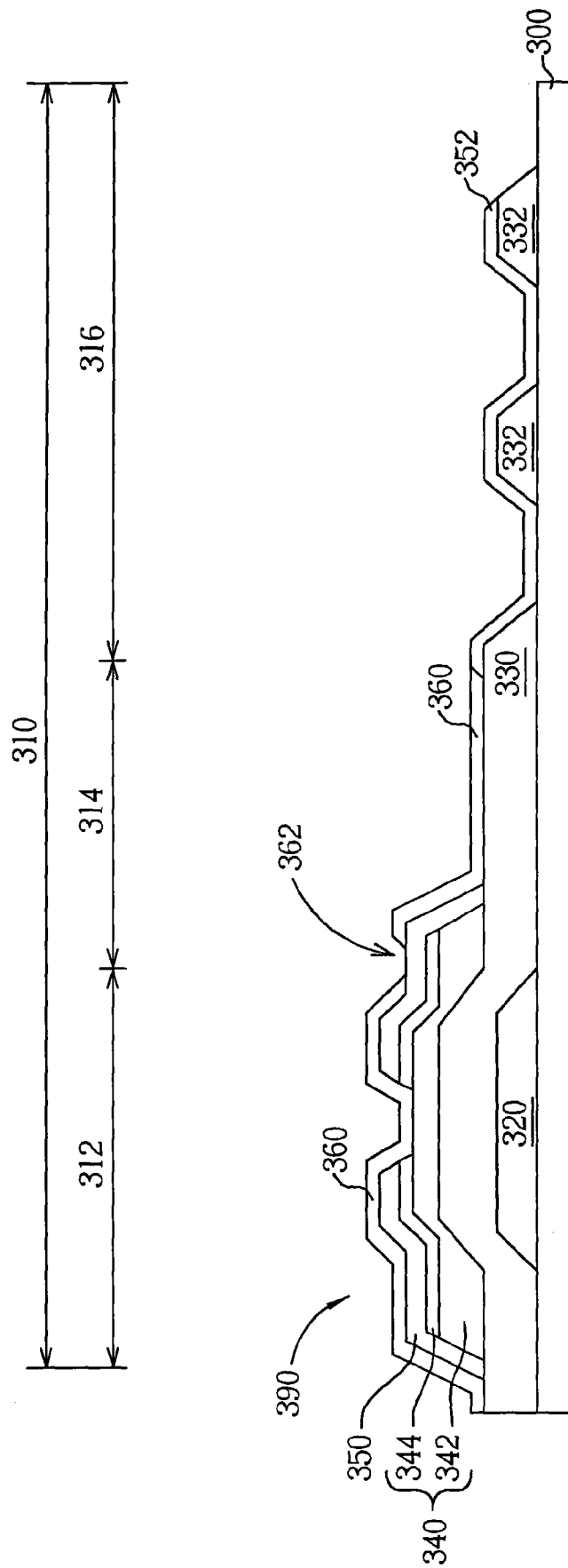


图 11

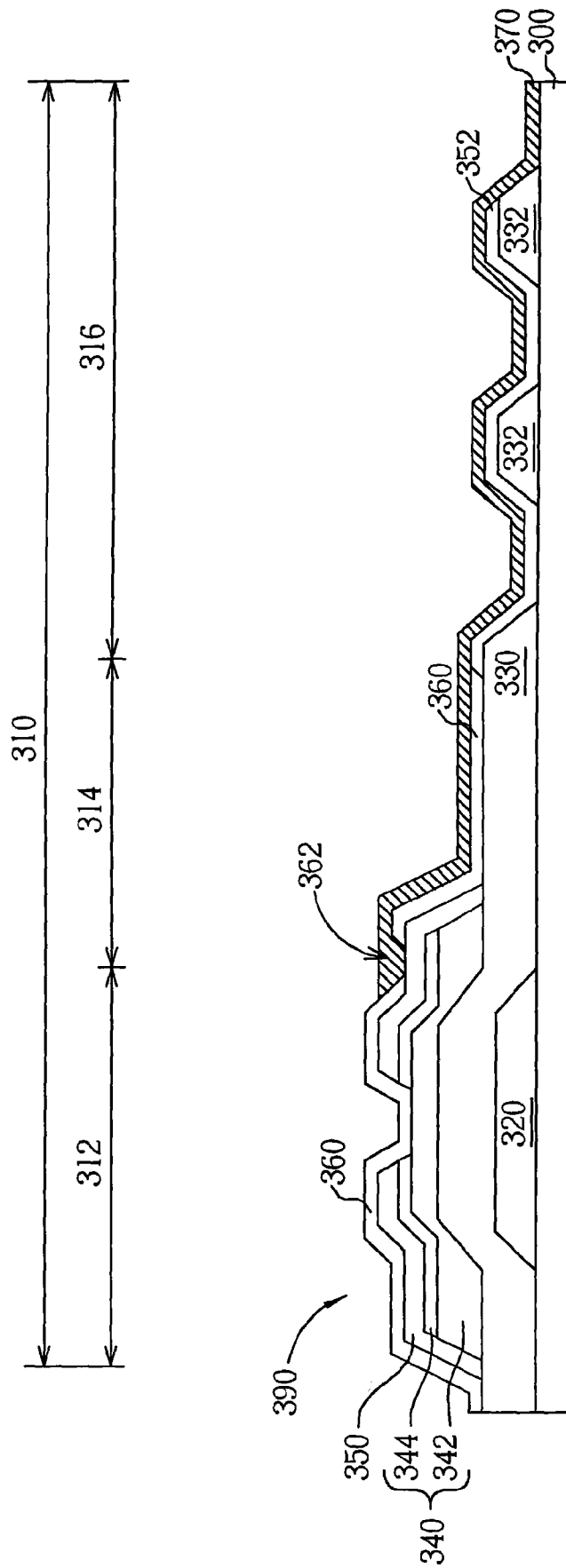


图 12

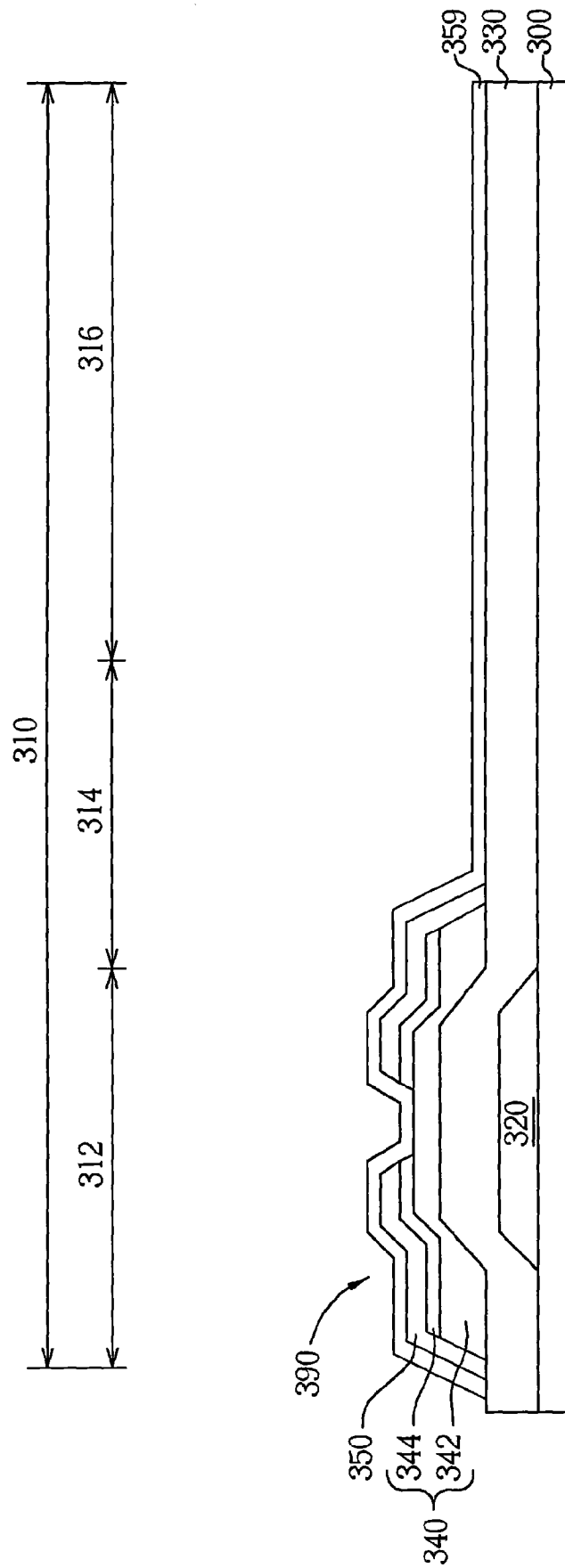


图 13

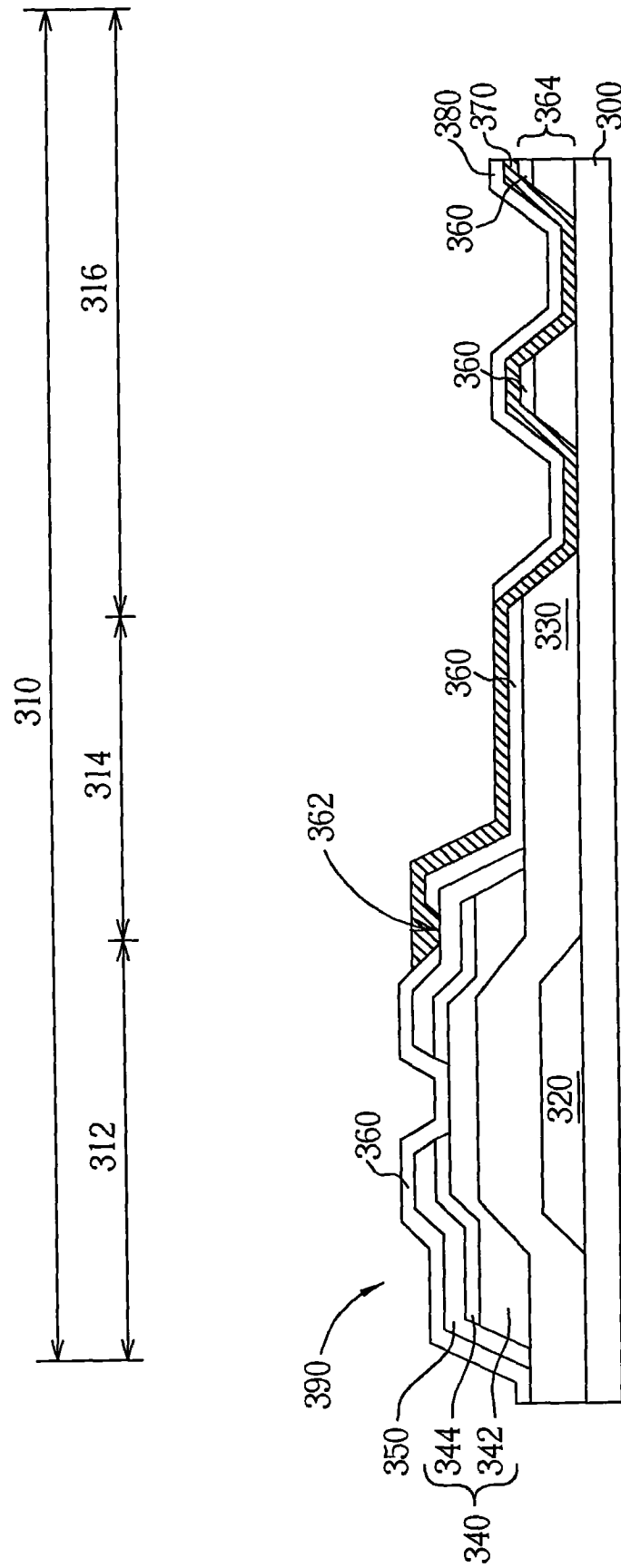


图 14