

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(10) 国際公開番号

WO 2010/001723 A1

PCT

(43) 国際公開日
2010年1月7日(07.01.2010)

- (51) 国際特許分類:
C23C 14/34 (2006.01) H05H 1/46 (2006.01)
H02M 7/5387 (2007.01)
- (21) 国際出願番号: PCT/JP2009/060988
- (22) 国際出願日: 2009年6月17日(17.06.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2008-170806 2008年6月30日(30.06.2008) JP
- (71) 出願人(米国を除く全ての指定国について): 株式会社アルバック(ULVAC, INC.) [JP/JP]; 〒2538543 神奈川県茅ヶ崎市萩園2500番地 Kanagawa (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 松原 忍(MATSUBARA Shinobu) [JP/JP]; 〒2538543 神奈川県茅ヶ崎市萩園2500 株式会社アルバック内 Kanagawa (JP). 堀下 芳邦(HORISHI-TA Yoshikuni) [JP/JP]; 〒2538543 神奈川県茅ヶ崎市萩園2500 株式会社アルバック内 Kanagawa (JP). 依田 英徳(YODA Hidenori) [JP/JP]; 〒

2538543 神奈川県茅ヶ崎市萩園2500 株式会社アルバック内 Kanagawa (JP). 柳谷 好男(YANAGIYA Yoshio) [JP/JP]; 〒2538543 神奈川県茅ヶ崎市萩園2500 株式会社アルバック内 Kanagawa (JP). 戸田 健夫(TODA Takeo) [JP/JP]; 〒2538543 神奈川県茅ヶ崎市萩園2500 株式会社アルバック内 Kanagawa (JP).

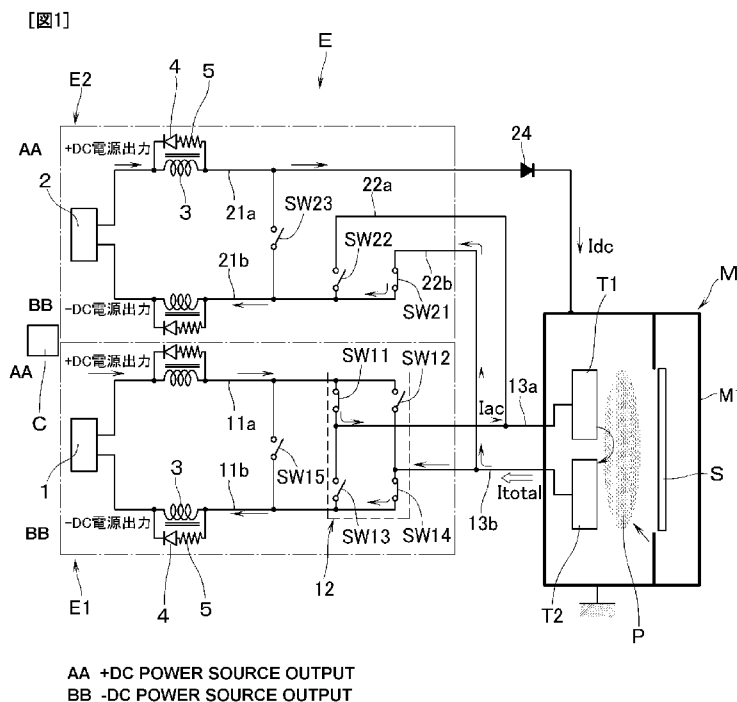
(74) 代理人: 特許業務法人青莪(SEIGA Patent and Trademark Corporation); 〒1410031 東京都品川区西五反田8-1-14 最勝ビル9階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

[続葉有]

(54) Title: POWER SOURCE DEVICE

(54) 発明の名称: 電源装置



E2とを備える。

(57) Abstract: Disclosed is a power source device which can easily homogenize the thickness distribution of a thin film to be formed on a substrate surface, even when a pulse potential is applied in a low frequency to paired targets. The power source device (E) comprises a first discharge circuit (E1) for applying a predetermined pulse potential alternately in a predetermined frequency to a pair of targets (T1 and T2) contacting a plasma, and a second discharge circuit (E2) for applying a predetermined pulse potential between the ground and the target which is not outputted from the first discharge circuit among the pair of targets.

(57) 要約: 対をなすターゲットに低い周波数でパルス電位を印加するときでも、基板表面に形成すべき薄膜の膜厚分布の均一化を図り易い電源装置を提供する。本発明の電源装置Eは、プラズマに接触する一対のターゲットT1、T2に対して所定の周波数で交互に所定のパルス電位を印加する第1の放電回路E1と、前記一対のターゲットのうち第1の放電回路から出力されていないターゲットとグラウンドとの間で所定のパルス電位を印加する第2の放電回路



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF,

CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：電源装置

技術分野

[0001] 本発明は、電源装置に関し、より詳しくは、スパッタリング装置において対をなすターゲットに出力するために用いられる電源装置に関する。

背景技術

[0002] ガラスやシリコンウェハなどの処理すべき基板表面に所定の薄膜を形成する方法の一つとしてスパッタリング（以下、「スパッタ」という）法がある。このスパッタ法は、プラズマ雰囲気中のイオンを、基板表面に成膜しようとする薄膜の組成に応じて所定形状に作製したターゲットに向けて加速させて衝撃させ、スパッタ粒子（ターゲット原子）を飛散させ、基板表面に付着、堆積させて所定の薄膜を形成するものであり、近年では、フラットパネルディスプレイ（FPD）の製造工程において、面積の大きい基板に対しITOなどの薄膜を形成することに利用されている。

[0003] 大面積の基板に対して一定の膜厚で効率よく薄膜形成するものとして次のようなスパッタ装置が知られている。即ち、このスパッタ装置は、真空チャンバ内で基板に対向させて等間隔で並設した同形状のターゲットの複数枚と、並設したターゲットのうち、それぞれ対をなすターゲットに所定の周波数で交互に極性を変えて（極性反転させて）所定の電位を印加するAC電源とを有する。そして、真空中で所定のスパッタガスを導入しつつ、AC電源を介して対をなすターゲットに電力投入し、各ターゲットをアノード電極、カソード電極に交互に切換え、アノード電極及びカソード電極間にグロー放電を生じさせてプラズマ雰囲気を形成し、各ターゲットをスパッタリングする（例えば、特許文献1参照）。

[0004] ここで、前記AC電源を用いて各ターゲットに略正弦波の交流電圧を印加する場合、出力電圧及び出力電流が連続して変化しているため、例えば上記グロー放電中において何らかの原因で異常放電（アーク放電）が発生したと

きに、当該異常放電を検知し、検知結果に応じてターゲットへの出力を遮断する等の処理を行うことが困難である。

[0005] そこで、直流電力を供給する整流回路と、この整流回路の正負の出力端に接続され、4個のスイッチング素子からなるブリッジ回路とを備え、対をなすターゲットに所定の周波数で交互にACパルス電位を印加することが知られている（例えば、特許文献2参照）。

[0006] 然し、上記のものでは、対をなすターゲット間で放電させていることから、放電電流がターゲット間でのみ流れている。このような場合に、例えば異常放電の検知やその後の処理の容易化のために出力周波数を低くすると（例えば10kHz以下）、出力されているターゲット前方でのみプラズマが偏って発生するようになり、その結果、基板表面に形成すべき薄膜の膜厚分布の均一化を図り難いという問題がある。

特許文献1：特開2005-290550号公報

特許文献2：特許第3639605号公報

発明の開示

発明が解決しようとする課題

[0007] そこで、本発明、以上の点に鑑み、対をなすターゲットに低い周波数で出力するときでも、基板表面に形成すべき薄膜の膜厚分布の均一化を図り易い電源装置を提供することをその課題とする。

課題を解決するための手段

[0008] 上記課題を解決するために、本発明の電源装置は、プラズマに接触する一対の電極に対して所定の周波数で交互に所定の電位を印加する第1の放電回路と、前記一対の電極のうち第1の放電回路から出力されていない電極とグラウンドとの間で所定の電位を印加する第2の放電回路とを備えたことを特徴とする。

[0009] 本発明によれば、第1の放電回路により一対のターゲットのうちいずれか一方の電極から他の電極へと放電電流が流れる経路に加えて、第2の放電回路によりグラウンドを介して当該他方の電極へと放電電流が流れる経路が生じ

る。

[0010] このように本発明においては、一対の電極間で放電電流が流れる経路に加えて、電極とグランドとの間で放電電流が流れる経路を有することで、並設したターゲットのうち対をなすターゲットに所定の周波数で交互に極性をかえて所定のパルス電位を印加するように構成したスパッタ装置に本発明の電源装置を適用すれば、低い周波数でターゲットに出力するときでも、出力されているターゲット前方だけでなく、並設した全ターゲットの前方に亘ってプラズマが生じるようになる。その結果、基板表面に所定の薄膜を形成する際にその膜厚分布の均一化を図り易くなる。

[0011] 本発明においては、前記第1の放電回路は、直流電力供給源と、前記直流電力供給源からの正負の直流出力間に接続されたスイッチング素子から構成されるブリッジ回路とを有し、前記ブリッジ回路の各スイッチング素子の作動を制御して前記一対の電極に出力するものであり、前記第2の放電回路は、他の直流電力供給源を備え、前記他の直流電力供給源からの正の直流出力端がグランド接地され、負の直流出力端が、前記ブリッジ回路のスイッチング素子の作動に連動する他のスイッチング素子を介して前記一対の電極に接続されたものである構成を採用すればよい。

[0012] 他方で、前記第1の放電回路は、直流電力供給源と、前記直流電力供給源からの正負の直流出力間に接続されたスイッチング素子から構成されるブリッジ回路とを有し、前記ブリッジ回路の各スイッチング素子の作動を制御して前記一対の電極に出力するものであり、前記第2の放電回路は、前記直流電力供給源からの正の直流出力を分岐してグランド接地した分岐回路であり、前記分岐回路は、抵抗または抵抗と並列接続したスイッチング素子を有するものである構成を採用し、部品点数を減らして低コスト化を図るようにしてもよい。

[0013] また、本発明においては、前記第2の放電回路は、その正の直流出力にグランド側をカソードとしたダイオードを備える構成を採用すれば、何らかの原因でアーク放電が発生した場合に第2の放電回路への逆電流を防止できて

よい。

[0014] 前記第 1 及び第 2 の各放電回路は、前記直流電力供給源からブリッジ回路への正負の直流出力のうち少なくとも一方に配置したインダクタと、前記インダクタに直列接続され、過電圧発生時に前記インダクタを短絡するダイオードとを備える構成を採用することが好ましい。

[0015] なお、本発明においては、前記電極は、スパッタリング法を実施する処理室内に配置したターゲットであることが好ましい。

発明を実施するための最良の形態

[0016] 以下に図面を参照して本発明の実施の形態の電源装置 E を説明する。電源装置 E は、例えばスパッタリング装置 M の真空チャンバ M 1 内に存する処理すべき基板 S に対向配置され、プラズマに接触する電極である一対のターゲット T 1、T 2 に対し、所定の周波数で AC パルス電力を投入（出力）するために用いられる。電源装置 E は、第 1 の放電回路 E 1 及び第 2 の放電回路 E 2 と、第 1 の放電回路 E 1 及び第 2 の放電回路 E 2 に設けた後述のスイッチング素子の作動等を統括制御する制御手段 C とを備える（図 1 参照）。

[0017] 第 1 の放電回路 E 1 は、直流電力の供給を可能とする直流電力供給源 1 を備える。直流電力供給源 1 は、図示省略したが、例えば商用の交流電力（3 相 AC 200V 又は 400V）が入力される入力部と、入力された交流電力を整流して直流電力に変換するダイオードからなる整流回路とを有し、正負の直流電力ライン 11a、11b を介して直流電力を発振部に出力する。また、直流電力ライン 11a、11b 間には、制御手段 3 により図示省略の出力発振用ドライバー回路を介して制御されるスイッチングトランジスタが備えられ、発振部への直流電力の供給を制御できるようになっている。

[0018] 発振部は、正負の直流電力ライン 11a、11b 間に接続された 4 個の第 1 乃至第 4 のスイッチングトランジスタ（スイッチング素子）SW11 乃至 SW14 からなるブリッジ回路 12 を有し、ブリッジ回路 12 からの出力ライン 13a、13b が一対のターゲット T 1、T 2 にそれぞれ接続されている。各スイッチングトランジスタ SW11 乃至 SW14 のオン、オフの切換

は、制御手段Cにより図示省略の出力発振用ドライバー回路を介して制御され、例えば、第1及び第4のスイッチングトランジスタSW11、SW14と、第2及び第3のスイッチングトランジスタSW12、SW13とのオン、オフのタイミングが反転するように各スイッチングトランジスタSW11乃至SW14の切換えを制御して、一対のターゲットT1、T2に所定の周波数（例えば、1～10kHz）で交互に極性を変えて所定のパルス電位が印加（出力）される。

[0019] ここで、直流電力供給源1から直流電力を出力した状態で各スイッチングトランジスタSW11乃至SW14を切換えたのでは、それらのスイッチング損失が多大となるため、各スイッチングトランジスタSW11乃至SW14の耐久性が向上するように構成する必要がある。そこで、直流電力供給源1からの正負の直流出力ライン11a、11b間には、制御手段Cにより図示省略の出力発振用ドライバー回路を介してオン、オフの切換が制御される出力短絡用のスイッチングトランジスタSW15が設けられている。

[0020] そして、出力短絡用のスイッチトランジスタSW15の短絡状態（ターゲットT1、T2への出力が遮断される状態）で、ブリッジ回路12の各スイッチングトランジスタSW11乃至SW14の切換えを行うように構成している（図2参照）。つまり、スイッチングトランジスタSW15の短絡状態（オン）で、例えば第1及び第4のスイッチングトランジスタSW11、SW14をオンし、その後、スイッチングトランジスタSW15の短絡を解除（オフ）して一方のターゲットT1に出力する（ターゲットT1に負のパルス電位が印加される）。次いで、スイッチングトランジスタSW15を再度短絡し、第1及び第4のスイッチングトランジスタSW11、SW14をオフすると共に、第2及び第3のスイッチングトランジスタSW12、SW13をオンし、その後、スイッチングトランジスタSW15をオフして他方のターゲットT2に出力する（ターゲットT2に負のパルス電位が印加される）。

[0021] これにより、ターゲットT1、T2への出力する際に発生するスイッチン

グ損失は、スイッチングトランジスタSW15でのみ発生し、各スイッチングトランジスタSW11乃至SW14にはスイッチング損失が殆ど発生しない。その結果、高機能のスイッチング素子を用いることなく、高い耐久性を達成でき、しかも、4個のスイッチング素子でスイッチング損失が発生する場合のような十分な放熱機構が不要になり、低コスト化が図れる。

[0022] 第2の放電回路E2は、第1の放電回路E1と同じ構成の直流電力供給源2を備える。直流電力供給源2からの正の直流電力ライン21aは、グラウンド接地された真空チャンバM1に接続されている。また、直流電力供給源2からの負の直流電力ライン21bは分岐され、第1の放電回路E1の出力ライン13a、13bにそれぞれ接続されている。この場合、負の直流電力ライン21bからの分岐ライン22a、22bには、ブリッジ回路13のスイッチングトランジスタSW11乃至SW14に連動して作動されるスイッチングトランジスタSW21、SW22がそれぞれ設けられている（図1参照）。

[0023] 両スイッチングトランジスタSW21、SW22のオン、オフの切換は、制御手段Cにより図示省略の出力発振用ドライバー回路を介して制御され、例えば、第1及び第4のスイッチングトランジスタSW11、SW14をオン状態で、第1の放電回路E1により一方のターゲットT1に電力投入されているような場合には、スイッチングトランジスタSW21がオンされ、第2の放電回路E2により他方のターゲットT2に所定の電力が投入されるようになっている（図2参照）。

[0024] そして、真空チャンバM1内を所定の真空度に保持した状態で図示省略のガス導入手段を介してAr等のガスを一定流量で導入しつつ、第1及び第2の放電回路E1、E2により一対のターゲットT1、T2に出力して各ターゲットT1、T2をスパッタリングする場合には、例えば、第1及び第4のスイッチングトランジスタSW11、SW14がオンすると（この場合、第2及び第3のスイッチングトランジスタSW12、SW13はオフ状態）、第1の放電回路E1により一方のターゲットT1から他方のターゲットT2

に放電電流 I_{ac} が流れると共に、スイッチングトランジスタ SW_{21} がオンすると（この場合、スイッチングトランジスタ SW_{21} はオフ状態）、第2の放電回路 E_2 によりグランド接地の真空チャンバ M_1 から他方のターゲット T_2 へと放電電流 I_{dc} が流れる。

[0025] 次いで、第1の放電回路 E_1 の第1及び第4のスイッチングトランジスタ SW_{11} 、 SW_{14} と、第2及び第3のスイッチングトランジスタ SW_{12} 、 SW_{13} とのオン、オフのタイミングが反転されるときに、第2の放電回路 E_2 の各スイッチングトランジスタ SW_{21} 、 SW_{22} のオン、オフのタイミングも反転させ、一对のターゲット T_1 、 T_2 に所定の周波数で出力される。これにより、各ターゲット T_1 、 T_2 がアノード電極、カソード電極に交互に切換わり、アノード電極及びカソード電極及びカソード電極及びグランド間でグロー放電を生じさせてプラズマ雰囲気形成され、各ターゲット T_1 、 T_2 がスパッタリングされる。

[0026] このように本実施の形態の電源装置 E は、一对のターゲット T_1 、 T_2 間で放電電流 I_{ac} が流れる経路に加えて一方のターゲット T_1 または T_2 とグランドとの間で放電電流 I_{dc} が流れる経路を有する。このため、従来技術のように、放電電流が一对のターゲット間でのみ流れる場合には、出力周波数を低いときに出力されているターゲット前方でのみプラズマが偏って生じるようになるのに対して、本実施の形態の電源装置 E では、両ターゲット T_1 、 T_2 の前方に亘ってプラズマ P が生じるようになる（図1参照）。その結果、基板 S 表面に所定の薄膜を形成する際にその膜厚分布の均一化を図り易くなる。

[0027] 尚、第2の放電回路 E_2 においても、出力短絡用のスイッチングトランジスタ SW_{23} を正負の直流電力ライン $21a$ 、 $21b$ 間に設け、上記第1の放電回路 E_1 と同様に、ターゲット T_1 、 T_2 への出力する際に発生するスイッチング損失をスイッチングトランジスタ SW_{23} でのみ発生するようにすることが好ましい。

[0028] ところで、上述のグロー放電中では、何らかの原因によりアーク放電（異

常放電）が発生する場合があります、異常放電が発生したときに逆電流が流れて第２の放電回路Ｅ２が損傷を受ける虞がある。このため、正の直流電力ライン２１ａには、グランド側をカソードとしてダイオード２４が備えられている。

[0029] また、直流電力供給源１、２からの出力は定電圧特性を有しているため、インダクタンス成分より、容量成分（キャパシタンス）成分が支配的になる。このように容量成分（キャパシタンス）成分が支配的であると、アーク放電発生時にプラズマ負荷側のインピーダンスが小さくなることで、出力とプラズマ負荷とが結合されて容量成分から急激に出力側に放出される。

[0030] そこで、第１及び第２の放電回路Ｅ１、Ｅ２の正負の直流出力ライン１１ａ、１１ｂ及び２１ａ、２１ｂに、プラズマのインダクタンス値より大きいインダクタンス値を有するインダクタ３を設け、アーク放電の発生時の単位時間当たりの電流上昇率が制限されるようにした。

[0031] また、各スイッチングトランジスタＳＷ１１乃至ＳＷ１４及びＳＷ２１、ＳＷ２２を切換えるときに発生し得る過電圧を抑制するために、前記インダクタ３に並列であって相互に直列に接続されたダイオード４及び抵抗５とを設けている。これにより、第１及び第２の放電回路Ｅ１、Ｅ２において各スイッチングトランジスタＳＷ１１乃至ＳＷ１４及びＳＷ２１、ＳＷ２２を切り換える時（極性反転時）に、その当初にはターゲットＴ１、Ｔ２への出力が定電圧特定となり、出力電流が徐々に増加するようになり、その後に（出力電流が所定値に達すると）、出力が定電流特性となる。その結果、各電極での極性反転時に過電圧が生じることが防止され、過電流に起因したアーク放電の発生が抑制される。

[0032] 尚、本実施の形態では、インダクタ３、ダイオード４及び抵抗５を正負の直流出力ライン１１ａ、１１ｂ及び２１ａ、２１ｂにそれぞれ設けているが、直流出力ライン１１ａ、１１ｂ及び２１ａ、２１ｂのいずれか一方に設けるようにしてもよい。

[0033] また、本実施の形態では、第２の放電回路Ｅ２が、第１の放電回路Ｅ１と

は別の直流電力供給源 2 を有するものについて説明したが、これに限定されるものでない。図 3 を参照して説明すれば、変形例に係る第 2 の放電回路 E 20 は、第 1 の放電回路 E 1 の直流電力供給源 1 からの正の直流出力 11a を分岐してグランド接地したものであり、分岐ライン 30 に抵抗 31 を設けたもの、または、分岐ライン 30 に抵抗 32 と並列接続したスイッチング素子 33 を有するもの（分岐回路）から構成されるようにしてもよい。この場合、抵抗 31、32 の抵抗値としては、スパッタ装置 M を用いて薄膜形成を行う場合に第 1 の放電回路 E 1 により投入しようする電力に応じて適宜選択される。これにより、電源装置 E の回路構成が簡単になり、かつ、部品点数が減少して低コスト化を図ることが可能になる。

[0034] さらに、本実施の形態では、真空チャンバ M 1 内に配置した一対のターゲット T 1、T 2 に 1 個の交流電源を介して出力する場合を例に説明したが、これに限定されるものではない。真空チャンバ内で基板 S に対向させて等間隔で並設した複数枚の同形状のターゲットのうちそれぞれ対をなすターゲット毎に同一構造の電源装置 E を割り当て、各ターゲットに所定の周波数で AC パルス電位を印加するものにも適用でき、また、複数台の交流電源により一対のターゲットに出力する場合にも本発明の電源装置 E を適用できる。

図面の簡単な説明

[0035] [図1]本発明の交流電源の構成を概略的に示す図。

[図2]本発明の交流電源の出力制御を説明する図。

[図3]本発明の交流電源の変形例の構成を概略的に示す図。

符号の説明

[0036] 1、2 直流電力供給源

12 ブリッジ回路

3 インダクタ

4、24 ダイオード

5 抵抗

E 電源装置

E 1 第 1 の放電回路

E 2 第 2 の放電回路

M スパッタリング装置

M 1 真空チャンバ

SW 1 1 乃至 SW 1 5 スイッチングトランジスタ (スイッチング素子)

SW 2 1 乃至 SW 2 3 スイッチングトランジスタ (スイッチング素子)

T 1、T 2 電極 (ターゲット)

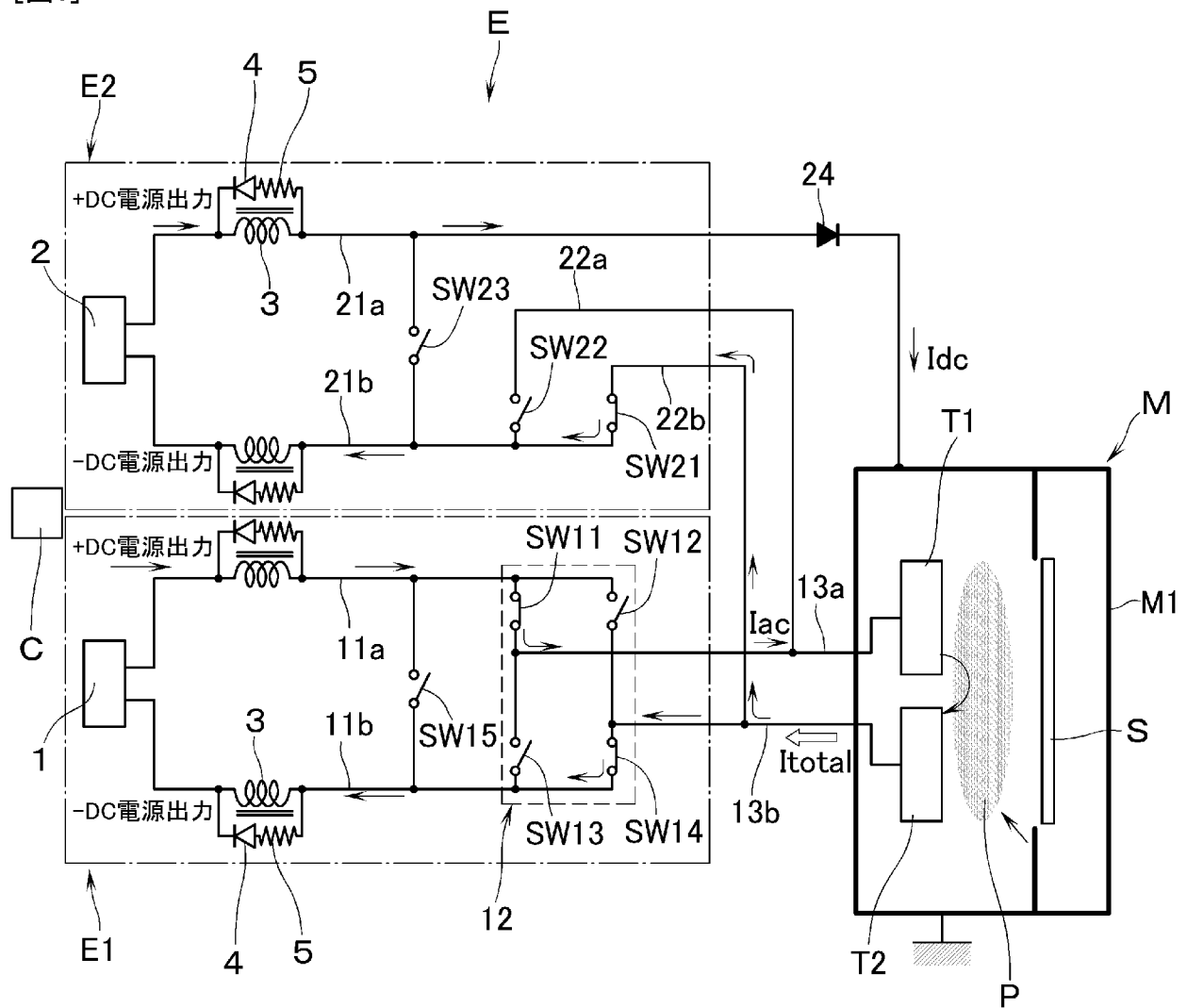
請求の範囲

- [請求項1] プラズマに接触する一対の電極に対して所定の周波数で交互に所定の電位を印加する第1の放電回路と、前記一対の電極のうち第1の放電回路から出力されていない電極とグラウンドとの間で所定の電位を印加する第2の放電回路とを備えたことを特徴とする電源装置。
- [請求項2] 前記第1の放電回路は、直流電力供給源と、前記直流電力供給源からの正負の直流出力間に接続されたスイッチング素子から構成されるブリッジ回路とを有し、前記ブリッジ回路の各スイッチング素子の作動を制御して前記一対の電極に出力するものであり、前記第2の放電回路は、他の直流電力供給源を備え、前記他の直流電力供給源からの正の直流出力端がグラウンド接地され、負の直流出力端が、前記ブリッジ回路のスイッチング素子の作動に連動する他のスイッチング素子を介して前記一対の電極に接続されたものであることを特徴とする請求項1記載の電源装置。
- [請求項3] 前記第1の放電回路は、直流電力供給源と、前記直流電力供給源からの正負の直流出力間に接続されたスイッチング素子から構成されるブリッジ回路とを有し、前記ブリッジ回路の各スイッチング素子の作動を制御して前記一対の電極に出力するものであり、
前記第2の放電回路は、前記直流電力供給源からの正の直流出力を分岐してグラウンド接地した分岐回路であり、前記分岐回路は、抵抗または抵抗と並列接続したスイッチング素子を有するものであることを特徴とする請求項1記載の電源装置。
- [請求項4] 前記第2の放電回路は、その正の直流出力にグラウンド側をカソードとしたダイオードを備えることを特徴とする請求項2または請求項3記載の電源装置。
- [請求項5] 前記第1及び第2の各放電回路は、前記直流電力供給源からブリッジ回路への正負の直流出力のうち少なくとも一方に配置したインダクタと、前記インダクタに直列接続され、過電圧発生時に前記インダク

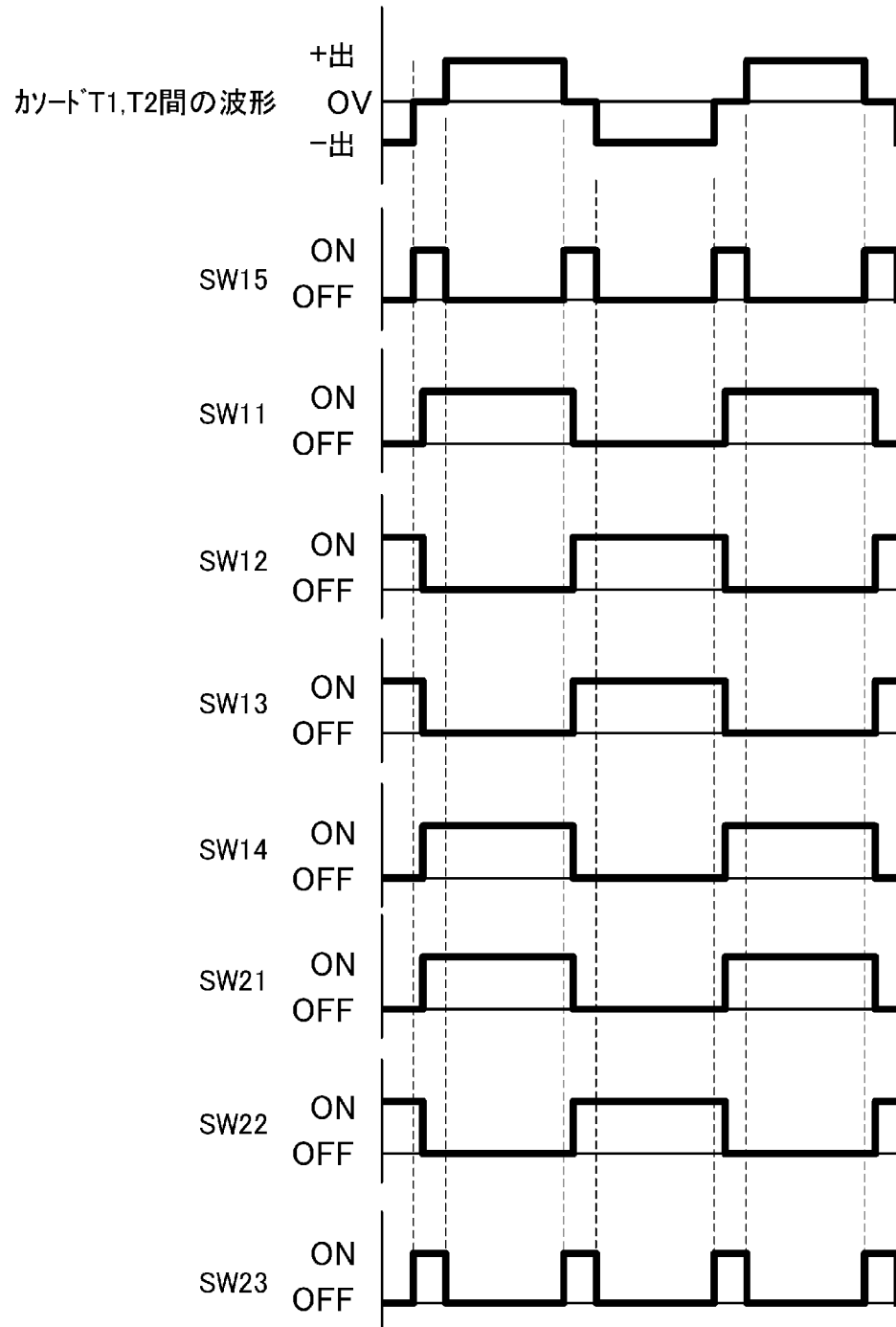
タを短絡するダイオードとを備えることを特徴とする請求項 2 乃至請求項 4 のいずれか 1 項に記載の電源装置。

[請求項 6] 前記電極は、スパッタリング法を実施する処理室内に配置したターゲットであることを特徴とする請求項 1 乃至請求項 5 のいずれか 1 項に記載の電源装置。

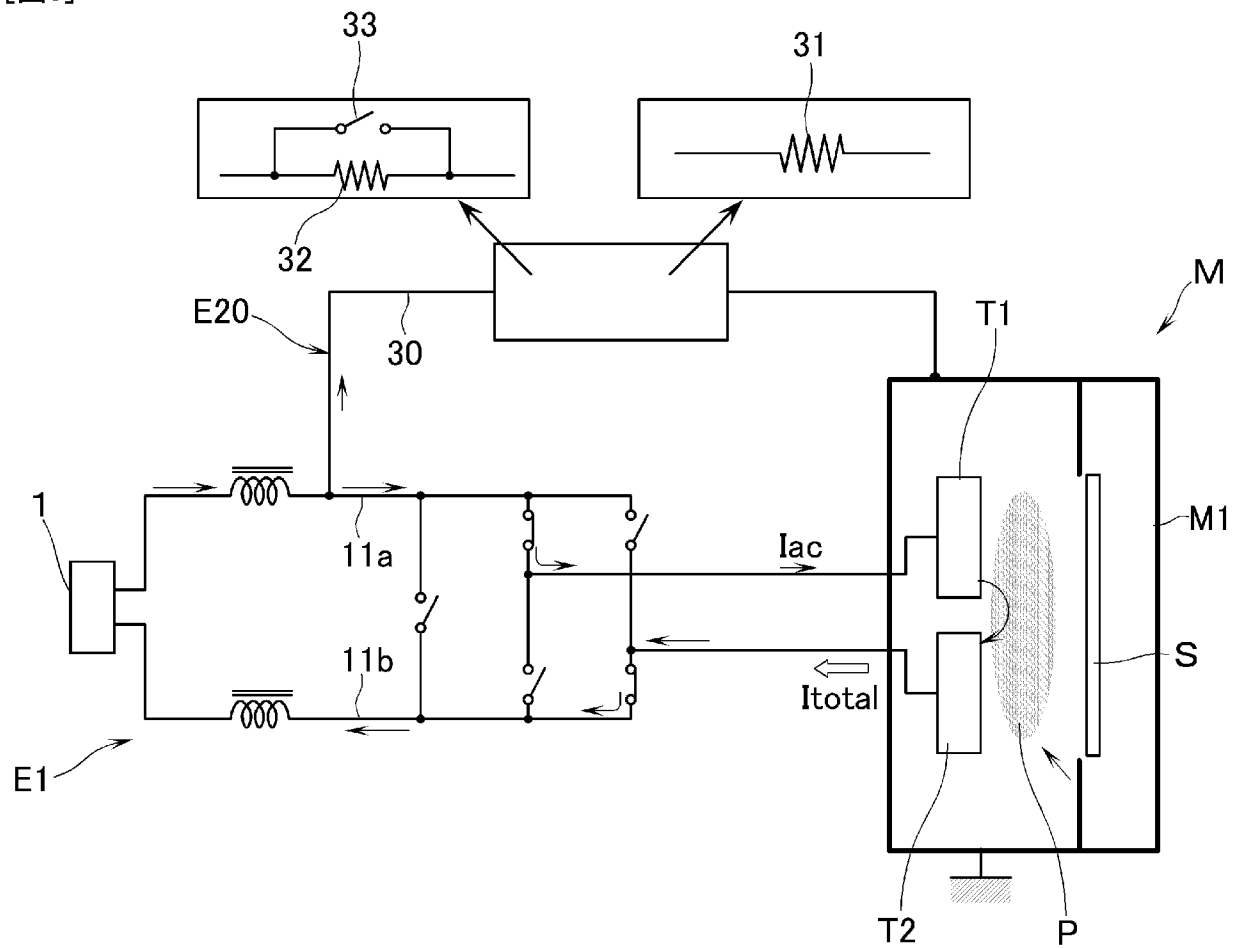
[図1]



[図2]



[図3]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/060988

A. CLASSIFICATION OF SUBJECT MATTER

C23C14/34(2006.01) i, H02M7/5387(2007.01) i, H05H1/46(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

C23C14/00-14/58, H02M7/5387, H05H1/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-186726 A (Ulvac, Inc.), 26 July, 2007 (26.07.07), Full text & WO 2007/080906 A1 & KR 10-2008-0078054 A & CN 101370958 A	1-6
A	JP 2007-186724 A (Ulvac, Inc.), 26 July, 2007 (26.07.07), Full text (Family: none)	1-6
A	JP 2008-138263 A (Toppan Printing Co., Ltd.), 19 June, 2008 (19.06.08), Full text (Family: none)	1-6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
08 September, 2009 (08.09.09)

Date of mailing of the international search report
29 September, 2009 (29.09.09)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/060988

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-299412 A (Bridgestone Corp.), 02 November, 2006 (02.11.06), Full text & WO 2006/103966 A1	1-6
A	JP 10-152772 A (Matsushita Electric Industrial Co., Ltd.), 09 June, 1998 (09.06.98), Full text (Family: none)	1-6
A	JP 02-243762 A (Hitachi, Ltd.), 27 September, 1990 (27.09.90), Full text (Family: none)	1-6

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. C23C14/34(2006.01)i, H02M7/5387(2007.01)i, H05H1/46(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. C23C14/00-14/58, H02M7/5387, H05H1/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 9 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2007-186726 A (株式会社アルバック) 2007.07.26, 全文 & WO 2007/080906 A1 & KR 10-2008-0078054 A & CN 101370958 A	1-6
A	JP 2007-186724 A (株式会社アルバック) 2007.07.26, 全文 (ファミリーなし)	1-6
A	JP 2008-138263 A (凸版印刷株式会社) 2008.06.19, 全文 (ファミリーなし)	1-6

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 8 . 0 9 . 2 0 0 9

国際調査報告の発送日

2 9 . 0 9 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

若土 雅之

4 G

3 7 7 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 1 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2006-299412 A (株式会社ブリヂストン) 2006. 11. 02, 全文 & WO 2006/103966 A1	1-6
A	JP 10-152772 A (松下電器産業株式会社) 1998. 06. 09, 全文 (ファミリーなし)	1-6
A	JP 02-243762 A (株式会社日立製作所) 1990. 09. 27, 全文 (ファミリーなし)	1-6