

①9 RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

①1 N° de publication : **2 629 611**
(à n'utiliser que pour les
commandes de reproduction)

②1 N° d'enregistrement national : **89 04644**

⑤1 Int Cl⁴ : G 06 F 3/023.

⑫ **DEMANDE DE BREVET D'INVENTION**

A1

②2 Date de dépôt : 3 avril 1989.

③0 Priorité : US, 4 avril 1988, n° 07/177 078.

④3 Date de la mise à disposition du public de la
demande : BOPI « Brevets » n° 40 du 6 octobre 1989.

⑥0 Références à d'autres documents nationaux appa-
rentés :

⑦1 Demandeur(s) : John FLUKE Mfg. Co., Inc. — US.

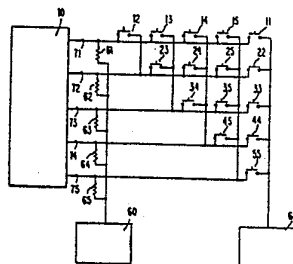
⑦2 Inventeur(s) : Mark Samuel Freeman ; Brian Scott McEl-
hinney.

⑦3 Titulaire(s) :

⑦4 Mandataire(s) : Michel de Beaumont, Cabinet Conseil.

⑤4 Appareil et procédé d'analyse de clavier.

⑤7 La présente invention concerne un dispositif d'introduc-
tion de données numériques par clavier comprenant un contrô-
leur 10 pour commander une pluralité de lignes de signal E/S
71-75 dans des états d'entrée, de sortie et de haute impé-
dance. Chaque ligne actionnée dans l'état de sortie présente
un signal logique de sortie qui est détecté, par l'intermédiaire
d'un commutateur correspondant 12-15, 23-25, 34-35, 45
quand il est fermé, par une autre ligne E/S actionnée dans
l'état d'entrée. D'autres lignes sont actionnées dans l'état de
haute impédance. Le procédé selon l'invention permet au
nombre de commutateurs manuels d'excéder le nombre de
lignes E/S.



FR 2 629 611 - A1

D

APPAREIL ET PROCEDE D'ANALYSE DE CLAVIER

La présente invention concerne de façon générale l'introduction de données et plus particulièrement les dispositifs d'entrée à clavier à touches numériques de type à balayage, et des procédés d'analyse de ceux-ci.

5 Les claviers utilisés pour introduire des données vers un processeur numérique utilisent diverses techniques pour identifier l'activation d'un commutateur de clavier particulier. Dans un type de clavier tous les commutateurs d'entrée sont connectés à un bus d'entrée pour fournir une valeur binaire spécifique sur le
10 bus par suite de l'activation d'un commutateur. Comme tous les commutateurs sont connectés à un bus d'entrée commun, pour éviter un décodage erroné des valeurs binaires, des circuits logiques qui y sont prévus évitent une activation simultanée de plus d'un commutateur. Toutefois, cette technique exige que chaque commutateur
15 possède son propre circuit de codage et ne soit pas associé à des entrées de touches multiples d'un type qui nécessite une activation simultanée de plus d'un commutateur à la fois.

Pour éviter d'avoir un circuit de codage au niveau de chaque commutateur d'entrée, chaque commutateur peut être associé
20 à une ligne d'entrée/sortie (E/S) particulière. Toutefois, si le nombre de commutateurs d'entrée dépasse le nombre disponible de lignes E/S, le processeur doit utiliser un multiplexeur séparé pour relier sélectivement des ensembles de commutateurs aux lignes

disponibles. Le processeur effectue alors une analyse sur les ensembles de commutateurs en signalant le circuit multiplexeur pour interroger séquentiellement les ensembles d'entrée de commutateurs par le bus d'entrée du processeur. En plus du circuit multiplexeur externe requis, cette technique nécessite un câblage individuel
5 entre chacun des commutateurs d'entrée et le circuit multiplexeur. En outre, le processeur doit d'abord indiquer au multiplexeur l'ensemble de commutateurs désiré à interroger avant de détecter une activation de commutateur ; ceci nécessite souvent que le processeur utilise les mêmes lignes E/S pour établir les désignations
10 que celles qui sont utilisées pour introduire les données à partir du multiplexeur.

En conséquence, il existe un besoin pour un type d'analyse de clavier d'entrée comprenant un nombre de commutateurs d'entrée supérieur au nombre de lignes E/S disponibles sans multiplexeur alloué. En outre, il existe le besoin de minimiser le nombre de fils requis pour détecter et identifier l'activation d'un commutateur d'entrée, tout en évitant l'utilisation de circuits logiques individuels pour coder l'activation de commutateurs
20 et détecter des combinaisons d'entrées de commutateurs simultanées.

En conséquence, un objet de l'invention est de minimiser le nombre de lignes E/S nécessaires pour introduire des données à partir d'un clavier numérique sans multiplexage.

25 Un autre objet de l'invention est de prévoir un dispositif d'entrée à clavier d'entrée numérique et un procédé pour éliminer le codage de touches d'entrée individuelles sur un bus E/S.

Un autre objet de l'invention est de prévoir un dispositif et un procédé d'entrée à clavier numérique pour détecter et
30 identifier des introductions par touches multiples simultanées.

Un autre objet de l'invention est de prévoir un dispositif d'entrée à clavier numérique et un procédé de détection d'une entrée ambiguë à partir de celui-ci.

Un autre objet de l'invention est de prévoir un dispositif d'entrée à clavier numérique qui comprend un système anti-rebond des commutateurs d'entrée pour détecter correctement des entrées de commutateurs multiples simultanés.

5 Selon un aspect de l'invention, un dispositif d'entrée de clavier à touches numériques comprend une pluralité de lignes de signal d'entrée/sortie dont chacune est actionnable sélectivement pour avoir (a) un état à haute impédance, (b) un état d'entrée pour transporter un signal logique d'entrée et (c) un état de
10 sortie pour transporter un signal logique de sortie. Chacun d'une première pluralité de commutateurs d'entrée de données actionnables manuellement fournit chacun, quand il est actionné un trajet électrique entre l'une correspondante des lignes de signal d'entrée/sortie et une autre des lignes de signal d'entrée/sortie.

15 Le circuit logique de commande actionne sélectivement les lignes de signal d'entrée/sortie une à la fois dans l'état de sortie pour produire le signal logique de sortie. Le circuit logique de commande actionne au moins une autre des lignes de signal d'entrée/sortie dans l'état d'entrée pour recevoir le signal logi-
20 que de sortie à partir d'une ligne de signal d'entrée/sortie choisie dans l'état de sortie par l'intermédiaire d'un commutateur actionné. D'autres des lignes de signal d'entrée/sortie sont actionnées à l'état de haute impédance.

En réponse aux signaux produits et reçus, le circuit
25 logique de commande détermine lequel ou lesquels de la pluralité de commutateurs d'entrée de données actionnables manuellement sont les commutateurs actionnés.

Selon un autre aspect de l'invention, un dispositif d'entrée de clavier à touches numériques comprend une pluralité de
30 lignes de signal d'entrée/sortie, une première des lignes de signal E/S étant actionnable pour avoir un état d'entrée pour transporter un signal de niveau logique d'entrée ; une seconde de la pluralité de lignes E/S étant actionnable sélectivement dans a)

l'état d'entrée et b) un état de sortie pour transporter un signal logique de sortie ; et celles restantes de la pluralité de lignes de signal d'entrée/sortie étant actionnables sélectivement dans a) l'état d'entrée, b) l'état de sortie et c) un état de haute impédance.

Une pluralité de commutateurs d'entrée de données actionnables manuellement fournissent chacun, quand ils sont actionnés, un trajet électrique entre l'une correspondante des lignes de signal E/S et une autre des lignes de signal E/S. Le circuit de commande actionne la seconde et les lignes de signal E/S restantes de façon sélective une à la fois, dans l'état de sortie pour produire le signal logique de sortie tandis que l'on actionne au moins la première ligne de signal E/S dans l'état d'entrée et que l'on reçoit le signal logique de sortie à partir d'une ligne de signal E/S choisie dans l'état de sortie par l'intermédiaire d'un commutateur actionné. Les autres lignes de signal E/S sont actionnées dans l'état de haute impédance, le circuit de commande déterminant lequel ou lesquels de la pluralité de commutateurs d'entrée de données actionnables manuellement sont les commutateurs actionnés en réponse aux signaux produits et reçus.

Les commutateurs d'entrée de données comprennent une pluralité de premiers commutateurs, chacune des lignes de signal E/S étant connectable sélectivement à toutes les autres lignes de signal E/S par l'intermédiaire de la pluralité de premiers commutateurs. Une pluralité de seconds commutateurs applique le signal logique de référence aux lignes de signal E/S correspondante. Le circuit de commande comprend un circuit pour actionner les lignes E/S à l'état d'entrée pour recevoir un signal logique de sortie et un signal logique de référence sur les lignes E/S. Selon un autre aspect de l'invention, le dispositif d'entrée comprend en outre une source de signaux logiques de référence et des seconds commutateurs d'entrée de données actionnables manuellement pour fournir sélectivement le signal de référence à l'une correspondante des lignes de signal E/S.

Selon un autre aspect de l'invention, l'état d'entrée et l'état de haute impédance ont une caractéristique électrique commune. En outre, le circuit de commande produit un signal d'erreur par suite de la réception du signal logique de sortie à partir de
5 deux lignes de signal E/S différentes actionnées dans l'état de sortie.

Un autre aspect de l'invention comprend un codage de clavier dans lequel chacune des lignes de signal E/S est associée à un poids binaire. Le circuit de commande comprend des circuits
10 pour fournir une valeur binaire correspondant à la somme de (a) une pondération binaire de chaque ligne E/S sur laquelle le signal de niveau logique est reçu et (b) une valeur de décalage binaire correspondant à toute ligne de signal E/S actionnée dans l'état de sortie, la valeur de décalage étant supérieure à une valeur de
15 pondération binaire maximale des lignes de signal E/S. Pour éliminer de fausses sorties, le dispositif comprend en outre un circuit anti-rebond pour fournir une valeur binaire maximale correspondant à une pluralité des valeurs binaires calculées.

Selon d'autres aspects de l'invention, le circuit de
20 commande actionne séquentiellement chacune des lignes de signal E/S à l'état de sortie et/ou actionne toutes les lignes de signal E/S à l'état d'entrée et actionne chacune des lignes de signal E/S séquentiellement à l'état de sortie. Des diodes sont prévues pour établir un trajet de courant unidirectionnel par l'intermédiaire
25 des commutateurs.

Selon un autre aspect de l'invention, un dispositif d'entrée de clavier numérique comprend une source de signal logique de référence. Chacune d'une pluralité de lignes de signal E/S est actionnable sélectivement pour avoir (a) un état de haute
30 impédance, (b) un état d'entrée pour transporter un niveau de signal logique d'entrée et (c) un état de sortie pour transporter un signal logique de sortie. Chacune d'une première pluralité de commutateurs est actionnable pour fournir un trajet électrique

entre une correspondante des lignes de signal E/S et toutes les autres lignes de signal E/S. Chacune d'une seconde pluralité de commutateurs est actionnable pour appliquer le signal logique de référence à l'une correspondante des lignes de signal E/S.

- 5 Un contrôleur E/S actionne la pluralité de lignes de signal E/S à l'état d'entrée et détecte un signal logique de référence et un signal logique de sortie sur l'une des lignes de signal E/S correspondant à un actionnement de l'un des seconds commutateurs. Le contrôleur actionne en outre l'une de la pluralité de lignes de signal E/S dans son état de sortie et les lignes restantes de la pluralité de lignes de signal E/S dans un état d'entrée pour détecter le signal logique de sortie sur au moins l'une de la pluralité de lignes de signal E/S, pour détecter ainsi toute action de l'un au moins de la pluralité de premiers commutateurs.
- 10
- 15

- Selon encore un autre aspect de l'invention, un dispositif d'entrée à clavier numérique comprend une pluralité de lignes de signal E/S comprenant N conducteurs électriques. (N-1) premiers commutateurs électriques, N étant un entier supérieur à 2, ont chacun une de leur extrémité connectée à un premier des commutateurs et leur autre extrémité connectée à l'un différent des conducteurs électriques autre que le premier conducteur. (N-2) seconds commutateurs électriques ont chacun l'une de leur extrémité connectée à un second des conducteurs et leur autre extrémité connectée à l'un différent des conducteurs électriques autre que les premier et second conducteurs. Le circuit logique (1) actionne les conducteurs électriques, sélectivement, un à la fois, dans un état de sortie pour produire un signal logique de sortie tout en (2) actionnant au moins une autre des lignes de signal E/S dans un état d'entrée pour recevoir le signal logique de sortie en provenance d'une ligne de signal E/S sélectionnée dans le premier état par l'intermédiaire d'un commutateur électrique actionné, et en (3) actionnant d'autres des lignes de signal E/S dans un état de haute impédance. En réponse à l'état de sortie et aux signaux
- 20
- 25
- 30

logiques de sortie reçus, le contrôleur détermine laquelle des pluralités de premiers et seconds commutateurs d'entrée de données est actionnée.

Selon encore un autre aspect de l'invention, un dispositif d'entrée à clavier numérique comprend en outre une source de
5 signal logique de référence et N troisièmes commutateurs électriques. Chacun des commutateurs a l'une de ses bornes connectée à un conducteur correspondant et son autre borne connectée à la source de signal logique de référence.

10 Selon un autre aspect de l'invention, l'état d'entrée et l'état de haute impédance des lignes E/S ont une caractéristique électrique commune.

Selon un autre aspect de l'invention, un procédé pour introduire des données à partir d'un clavier numérique comprenant
15 une pluralité de lignes de signal E/S et une pluralité de moyens de commutation actionnables pour fournir un trajet électrique entre l'une des lignes de signal E/S et une autre des lignes de signal E/S comprend les étapes consistant à (a) actionner l'une des lignes de signal E/S dans un état de sortie et à produire un
20 signal logique de sortie sur celle-ci et (b) actionner d'autres des lignes E/S dans un état d'entrée et détecter le signal de référence de sortie sur celle-ci. En réponse aux étapes (a) et (b), dans une étape (c), un actionnement du moyen commutateur est indiqué.

25 Selon un autre aspect de l'invention, il est prévu un procédé consistant à prévoir une source fixe de signal de sortie de référence et à appliquer le signal de sortie de référence sélectivement aux lignes de signal E/S. Le procédé comprend en outre l'actionnement de certaines supplémentaires des lignes E/S
30 sélectivement dans un état de haute impédance après que les lignes supplémentaires parmi les lignes E/S ont été actionnées dans l'état de sortie.

D'autres objets, caractéristiques et avantages de la présente invention apparaîtront plus clairement à l'homme de l'art

à la lecture de la description détaillée suivante dans laquelle un mode de réalisation particulier de la présente invention est décrit et représenté uniquement à titre d'exemple d'un mode de réalisation envisagé de l'invention. Comme on le notera, l'invention peut être mise en oeuvre de diverses autres façons et est susceptible de nombreuses variantes sans sortir du domaine de l'invention. Ainsi, les dessins et la description doivent être considérés à titre illustratif et non pas à titre restrictif. Dans les dessins :

10 la figure 1 représente un clavier selon l'invention connecté pour fournir des données d'entrée à un dispositif numérique ;

 la figure 2 est un schéma de circuit d'un mode de réalisation courant d'un dispositif d'entrée par clavier selon l'invention ;

15 la figure 3 est un schéma de circuit d'un mode de réalisation particulier d'un dispositif d'entrée à clavier selon l'invention comprenant des diodes de blocage de courant pour empêcher de fausses détections multiples du commutateur ; et

 la figure 4 est un schéma de circuit d'un mode de réalisation courant d'un clavier selon la présente invention.

20 Comme le représente la figure 1, un clavier 5 constitué selon les principes de l'invention comprend un substrat 6 supportant un réseau bidimensionnel de commutateurs de clavier 11-55 qui, quand ils sont actionnés manuellement, appliquent des signaux correspondant sur un bus 8 vers un dispositif 9, par exemple un appareil de test de paramètres électriques. Selon l'invention, les commutateurs de clavier 12-55 sont interconnectés et commandés de sorte que le nombre de commutateurs peut dépasser le nombre de conducteurs du bus 8.

30 Le clavier 5, représenté schématiquement en figures 1 à 3, comprend un circuit numérique E/S 10 qui peut être un module de microprocesseur à puce unique à 8 bits fabriqué par Hitachi sous la référence 6303Y, auquel sont connectées des lignes E/S 71-75 ;

bien que cinq lignes soient représentées dans les figures, on notera que tout autre nombre de lignes supérieur à deux peut également être prévu. Le circuit E/S 10 actionne sélectivement les lignes E/S 71-75 dans trois états différents. Dans un premier état, à savoir un état de sortie, le circuit 10 applique sur une ligne quelconque un signal logique de sortie qui peut par exemple être un signal logique un. Dans un second état ou état d'entrée, le circuit 10 détecte l'état logique d'une ligne associée pour déterminer si l'un des commutateurs 11-55 connecté à une autre ligne dans l'état de sortie est fermé. Et, dans le troisième état ou état de haute impédance, une ligne est rendue inactive. Quand une ligne E/S est dans l'état de haute impédance et n'est pas chargée ou alimentée d'une autre manière, la ligne est maintenue à un niveau déterminé par la source de référence de mise à l'état haut ou à l'état bas 60, ce qui correspond à une valeur logique 0. Si une logique positive est utilisée, le potentiel de la masse correspondant à une valeur logique 0 et un niveau de tension de référence (typiquement +5 V) représentant une valeur logique 1, alors la source de référence de mise à l'état haut/bas 60 est une source au potentiel de la masse et la source de référence 66 ainsi que l'une quelconque des lignes E/S actionnée à l'état de sortie constituent des sources de signal de niveau de référence non nul, par exemple +5 V. Inversement, si des valeurs logiques négatives sont utilisées, alors la source 60 est une source de référence de mise à l'état haut de par exemple 5V et la source 66 est une quelconque ligne E/S actionnée dans un état de sortie et commandée au potentiel de la masse de zéro volt.

Les résistances 61-65 fonctionnent en coopération avec une source de référence de mise à l'état haut/bas 60 pour maintenir les lignes E/S associées 71-75 à un niveau de tension correspondant à un niveau logique 0 quand la ligne E/S est à l'état d'entrée. Ainsi, quand on utilise une logique positive, les résistances 61-65 agissent en tant que résistances de mise à l'état bas vers la source 60 au niveau de la masse et comme résis-

tance de mise à l'état haut par l'intermédiaire d'une source de tension 60 quand on utilise une logique négative. Par souci de simplicité, l'exposé ci-après supposera une logique positive dans laquelle la source 60 est une source au potentiel de la masse, les
5 résistances 61-65 agissent comme résistances de mise à l'état bas, et l'état de sortie entraîne que la ligne E/S associée fournit un signal logique de sortie non nul, c'est-à-dire 5 volts. En outre, dans le cas considéré d'opérations en logique positive, la source de référence 66 produit le même niveau de signal logique de sortie
10 non nul en tant que ligne E/S actionnée à l'état de sortie de sorte que ce niveau de signal est reconnu par le circuit E/S numérique 10 comme un niveau logique 1.

Une entrée par le clavier est réalisée en utilisant des commutateurs de données actionnables manuellement 11-15, 22-25,
15 33-35, 44-45 et 55. Pour simplifier les références, les désignations des commutateurs numériques indiquent l'effet de l'activation de ces commutateurs. L'activation d'un commutateur quelconque désigné par deux chiffres identiques, c'est-à-dire 11, 22, etc., fournit un trajet électrique entre la source de référence 66 et la
20 ligne de signal E/S associée 71-75. Par exemple, l'activation du commutateur 11 entraîne que la ligne de signal E/S 71 est mise à un niveau logique 1 par la source de référence 66. L'activation d'un commutateur désigné par deux chiffres différents, par exemple 12, 24, 35, entraîne l'existence d'un trajet électrique entre deux
25 des lignes de signal E/S 71-75. Ainsi, le commutateur 12 est actionnable manuellement pour fournir un trajet électrique entre les lignes de signal E/S 71 et 72.

L'opération d'analyse du clavier de données du dispositif d'introduction par clavier numérique de la figure 1 est résumé
30 dans le tableau 1.

TABLEAU I

Etape	Etat Ligne E/S						Touches Détectées	Comb.
	71	72	73	74	75			
5	1	I	I	I	I	I	11, 22, 33, 44, 55	32
	2	O	I	I	I	I	12, 13, 14, 15	16
	3	Z	O	I	I	I	23, 24, 25	8
	4	Z	Z	O	I	I	34, 35	4
	5	Z	Z	Z	O	I	45	2

10

Dans le tableau 1, les états d'entrée, de sortie et de haute impédance sont respectivement représentés par les lettres I, O et Z. En outre, la dernière colonne "Comb" se réfère aux combinaisons possibles des états disponibles pour le nombre donné de commutateurs détectables dans cette étape.

Dans l'algorithme d'analyse illustré dans le tableau 1, la ligne de signal E/S 75 est actionnée seulement dans un état d'entrée et la ligne de signal E/S 74 est actionnée dans des états d'entrée et de sortie mais pas dans un état de haute impédance. Cette dernière observation n'est pas particulièrement importante dans le mode de réalisation décrit ici car l'état d'actionnement d'entrée se comporte comme un état de haute impédance. Bien que l'algorithme d'analyse à décrire soit basé sur la séquence décrite dans le tableau 1, d'autres séquences sont également possibles. Par exemple, le tableau 2 représente une telle variante de séquence d'analyse.

TABLEAU 2

Etape	Etat Ligne E/S						Touches Détectées	Comb.
	71	72	73	74	75			
30	1	I	I	I	I	I	11, 22, 33, 44, 55	32
	2	I	I	I	I	O	15, 25, 35, 45	16
	3	I	I	I	O	Z	14, 24, 34	8
	4	I	I	O	Z	Z	13, 23	4
	5	I	O	Z	Z	Z	12	2

Comme le représente le tableau 1, dans une première étape, les lignes de signal E/S 71-75 sont actionnées à l'état d'entrée pour accepter une entrée de données et détecter une activation des commutateurs 11, 22, 33, 44 et 55. Une activation de l'un quelconque de ce premier groupe de commutateurs amène la ligne de signal E/S associée 71-75, respectivement, à être actionnée au niveau de valeur logique positive produit par la source de référence 66. On notera que, alors que plusieurs des commutateurs de ce premier groupe peuvent être actionnés séparément et simultanément, et être correctement détectés, l'activation de l'un quelconque des commutateurs en dehors de ce groupe (c'est-à-dire les commutateurs 12-15, 23-25, 34, 35, 45) pourrait entraîner une détection de commutateurs erronés en court-circuitant un signal logique de sortie positif entre des lignes de signal E/S différentes 71-75. En conséquence, l'analyse doit être arrêtée si une activation de commutateur est détectée pendant cette première étape pour éviter une détection de commutateur erronée lors d'étapes ultérieures.

Dans une seconde étape, la ligne de signal E/S 71 est actionnée dans un état de sortie pour fournir un signal au niveau logique 1 tandis que des lignes de signal E/S 72-75 sont actionnées à l'état d'entrée. L'activation de l'un quelconque d'un second groupe de commutateurs 12, 13, 14 et 15 est détectée par des lignes de signal E/S 72, 73, 74 et 75, respectivement, par suite de la détection du signal au niveau logique 1 produit par la ligne de signal E/S 71. A nouveau, tandis que des activations simultanées de commutateurs dans ce second groupe peuvent être distinguées, l'actionnement des commutateurs en dehors de ce groupe pourrait entraîner des détections de commutateurs erronées. Par exemple, dans cette seconde étape, une activation des commutateurs 12 et 13 ne pourrait être distinguée d'une activation des commutateurs 12 et 23, le commutateur 23 étant en dehors du second groupement de commutateurs. Ainsi, une activation

simultanée de commutateurs doit être limitée à des commutateurs se trouvant à l'intérieur d'un groupe unique et/ou une détection d'erreur, comme cela sera décrit ci-après, doit être employée pour éviter une détection d'entrée de données erronée.

5 Dans une troisième étape, la ligne de signal E/S 71 est actionnée à l'état de haute impédance, la ligne de signal E/S 72 à l'état de sortie et les lignes de signal E/S 73, 74, 75 sont actionnées dans l'état d'entrée pour détecter une activation des commutateurs 23, 24 et 25. De façon similaire, dans une quatrième
10 étape, la ligne de signal E/S 73 est actionnée à l'état de sortie pour détecter une activation des commutateurs 34 et 35. Enfin, la ligne de signal E/S 74 est actionnée dans l'état de sortie pour détecter une activation du commutateur 45. On notera que comme la topologie des commutateurs est symétrique par rapport aux lignes
15 de signal E/S, la direction d'analyse, c'est-à-dire de la ligne de signal E/S 71 à la ligne 75, n'est pas critique pour le fonctionnement du dispositif, précédemment décrit. Ainsi, au lieu d'actionner séquentiellement les lignes de signal 71 à 74 dans l'état de sortie, la séquence pourrait être modifiée pour actionner suc-
20 cessivement les lignes de signal E/S 75 à 72 dans l'état de sortie. Dans ce dernier cas, la séquence de groupes de détection de commutateur est : commutateurs 11, 22, 33, 44 et 55 ; commutateurs 15, 25, 35 et 45 ; commutateurs 14, 24 et 34 ; commutateurs 13 et 23 ; et commutateur 12, comme cela est indiqué au tableau 2.

25 Comme cela a été précédemment indiqué, un actionnement simultané de commutateurs en provenance de groupes différents peut provoquer des indications de données erronées. Par exemple, si les commutateurs 12 et 13 sont simultanément actionnés, ceci est détecté à l'étape 2, comme cela est représenté au tableau 1. Toute-
30 fois, en continuant vers l'étape 3, dans laquelle la ligne de signal E/S 72 est actionnée à l'état de sortie, un trajet en provenance de la ligne de signal E/S 72 vers la ligne de signal E/S 73 existe par l'intermédiaire de la combinaison en série des

commutateurs 12 et 13, ayant tous deux la ligne de signal E/S 71 en commun. Cette combinaison en série de commutateurs est détectée de façon erronée comme une activation du commutateur 23. Pour éviter une telle situation, des diodes de blocage de courant sont de préférence prévues en série avec au moins certains des commutateurs pour permettre que des activations multiples de commutateurs soient appliquées au clavier. La figure 3 représente un tel agencement dans lequel des diodes de blocage de courant 80-98 empêchent la formation d'un trajet électrique entre deux lignes de signal E/S par l'intermédiaire de deux commutateurs ayant une troisième ligne E/S en commun pour former un circuit série.

Alors que l'addition de diodes de blocage 80-98 empêche des détections erronées d'activation de commutateurs multiples valides, c'est-à-dire des commutateurs d'un même groupe de commutateurs, les diodes n'empêchent pas des détections de commutateurs erronées si des commutateurs de différents groupes sont actionnés. Par exemple; si les commutateurs 12 et 23 sont actionnés simultanément, un trajet de courant est établi à partir de la ligne de signal E/S 71 vers la ligne de signal E/S 72 et en outre sur la ligne de signal E/S 73 par l'intermédiaire du commutateur 23. Le résultat en est une détection erronée du commutateur 13 en plus d'une détection correcte du commutateur 12 à l'étape 2. Si l'analyse continue à l'étape 3, dans laquelle la ligne de signal E/S 72 est actionnée à l'état de sortie, le fonctionnement du commutateur 23 est détecté. Comme des activations de commutateur en provenance de différents groupes sont détectées ici, un signal d'erreur est produit pour indiquer qu'une condition de détection ambiguë a pris place.

Pour fournir une valeur binaire unique indiquant une activation de toute combinaison autorisée de commutateurs, on affecte à chaque ligne de signal E/S une valeur de pondération binaire. Par exemple, des entrées reçues sur la ligne de signal E/S 75 ont une valeur binaire pondérée 1 (c'est-à-dire 2^0), alors

que des entrées reçues sur la ligne de signal E/S 71 ont une valeur de pondération binaire 16 (c'est-à-dire 2^4 , les lignes de signal E/S intermédiaire étant pondérées en conséquence (c'est-à-dire ligne de signal E/S 74 : 2 ; ligne 73 : 4 ; ligne 72 : 8). A l'étape suivante, chaque ligne de signal E/S est en outre pondérée par les combinaisons détectables lors des étapes précédentes. Les combinaisons possibles pour une étape quelconque sont représentées dans la dernière colonne des tableaux 1 et 2. Ainsi, à l'étape 2, les lignes de signal E/S 75 à 72 ont un décalage de 32 (5 commutateurs détectables ou 2^5) d'où il résulte des valeurs de pondération de 33, 34, 36 et 40, respectivement. A l'étape 3, les lignes de signal E/S sont décalées du total de toutes les combinaisons précédentes ou 48 ($2^5 + 2^4$), d'où il résulte que les lignes de signal E/S 75, 74 et 73 ont des valeurs pondérées de 49, 50 et 52, respectivement. A l'étape 4, les lignes de signal E/S 75 et 74 sont décalées de 56 (48 comme on l'a calculé précédemment plus 8 représentant les combinaisons possibles à partir de l'étape 3) et en conséquence ont des valeurs pondérées de 57 et 58. Enfin, toute entrée reçue sur la ligne le signal E/S 75 de l'étape 5 aura une valeur pondérée de 61. Ainsi, une activation des commutateurs 12-55 peut être déterminée selon cette technique de codage comme cela est représenté au tableau 3.

TABLEAU 3

25	Touche Valeur		Touche Valeur		Touche Valeur	
	11	16	22	8	34	58
	12	40	23	52	35	57
	13	36	24	50	44	2
30	14	34	25	49	45	61
	15	33	33	4	55	1

Les combinaisons de commutateurs à touches actionnés simultanément fournissent également des valeurs binaires spécifiques, comme cela est représenté au tableau 4.

TABLEAU 4

	Touches	Valeur	Touches	Valeur
5	12, 13.	76	24, 25.	99
	12, 14.	74	34, 35.	114
	12, 15.	73	12, 13, 14. . .	110
	13, 14.	70	12, 13, 15. . .	109
	13, 15.	69	12, 14, 15. . .	107
10	14, 15.	67	13, 14, 15. . .	103
	23, 24.	102	23, 24, 25. . .	151
	23, 25.	101	12, 13, 14, 15.	143

On notera à nouveau que toute combinaison de commutateurs doit provenir du même groupe. En outre, comme des activations simultanées de commutateurs multiples entraînent une valeur détectée qui est la somme des valeurs des commutateurs à touches individuelles, un système anti-rebond peut facilement être obtenu en soumettant à un tampon la valeur binaire de sortie et en fournissant ou en mémorisant la valeur maximale obtenue sur une durée quelconque quand une valeur binaire non nulle est détectée.

Le nombre maximum de commutateurs d'entrée "S" est fonction du nombre de lignes de signal E/S disponibles "N". Ainsi, le nombre maximal de commutateurs S est égal au nombre N de lignes de signal E/S plus la combinaison de N éléments pris deux à deux. Ceci s'exprime par :

$$S = N (N + 1) / 2$$

Toutefois, la présente invention s'applique également à des dispositifs d'entrée à clavier à touches numériques qui ne nécessitent pas le nombre maximum de touches qui peut être traité par un nombre de données de lignes de signal E/S. La figure 4 représente un tel agencement dans lequel, bien que cinq lignes de signal E/S soient disponibles, seulement 7 commutateurs 12-15 et 23-25 sont

prévus. Comme ce mode de réalisation n'est pas complètement rempli de commutateurs, l'appareil nécessite seulement un processus d'analyse à deux étapes. Dans une première étape, la ligne de signal E/S 71 est actionnée dans l'état de sortie, alors que les 5 lignes de signal E/S 72-75 sont actionnées dans l'état d'entrée pour détecter une activation des commutateurs 12-15. Dans l'autre étape, la ligne de signal E/S 72 est actionnée dans l'état de sortie, tandis que les lignes de signal E/S 73-75 sont actionnées dans l'état d'entrée pour détecter une activation des commutateurs 10 23-25. Le dispositif d'entrée représenté en figure 4 utilise des niveaux logiques positifs dans lesquels le niveau du potentiel de la masse indique qu'aucun bouton n'est actionné, ou "zéro". En outre, le dispositif de la figure 4 ne nécessite pas de source de référence externe, mais, au lieu de cela, se base sur les niveaux 15 de référence produits par les lignes de signal E/S 71 et 72 actionnées à l'état de sortie.

Bien que l'on ait décrit ici seulement un mode de réalisation particulier de l'invention, diverses variantes et modifications rentrant dans le domaine de l'invention apparaîtront à 20 l'homme de l'art.

REVENDECATIONS

1. Dispositif d'entrée pour clavier à touches numériques caractérisé en ce qu'il comprend :

une pluralité de lignes de signal d'entrée/sortie (71-75) dont chacune est sélectivement actionnable pour avoir (a) un état
5 à haute impédance, (b) un état d'entrée pour transporter un signal logique d'entrée et (c) un état de sortie pour transporter un signal logique de sortie ;

une pluralité de moyens de commutation d'introduction de données actionnables manuellement (12-15, 23-25, 34-35, 45) chacun
10 assurant, quand il est actionné, un trajet électrique entre l'une correspondante des lignes de signal E/S et une autre des lignes de signal E/S ; et

des moyens logiques de commande (10) pour actionner les lignes de signal E/S de façon sélective, une à la fois, dans l'état
15 de sortie et produire le signal logique de sortie tandis que l'on actionne au moins une autre des lignes de signal E/S dans l'état d'entrée pour recevoir le signal logique de sortie à partir d'une ligne de signal E/S choisie dans l'état de sortie par l'intermédiaire d'un moyen de commutation actionné, et pour actionner d'autres
20 des lignes de signal E/S dans l'état de haute impédance et, en réponse, pour déterminer lequel ou lesquels de la pluralité de moyens de commutation d'introduction de données actionnables manuellement sont lesdits moyens de commutation actionnés.

2. Dispositif d'entrée de clavier numérique caractérisé
25 en ce qu'il comprend :

une pluralité de lignes de signal E/S (71-75), une première de la pluralité des lignes de signal E/S étant actionnable pour avoir un état d'entrée pour transporter un signal de niveau
logique d'entrée ; une seconde de la pluralité de lignes de signal
30 E/S étant actionnable sélectivement dans (a) l'état d'entrée et (b) un état de sortie pour transporter un signal logique de sortie ;

et les lignes restantes parmi la pluralité de lignes de signal E/S étant actionnables sélectivement dans (a) ledit état d'entrée (b) ledit état de sortie et (c) un état à haute impédance ;

une pluralité de moyens de commutation d'introduction de
5 données actionnables manuellement (12-15, 23-25, 34-35, 45) chacun assurant, quand il est actionné, un trajet électrique entre l'une correspondante des lignes de signal E/S et une autre des lignes de signal E/S ; et

des moyens logiques de commande (19) pour actionner la
10 seconde et les lignes de signal E/S restantes, sélectivement, une à la fois, dans l'état de sortie et produire le signal logique de sortie tandis que l'on actionne au moins la première ligne de signal E/S dans l'état d'entrée et que l'on reçoit le signal logique de sortie à partir d'une ligne de signal E/S choisie dans l'état
15 de sortie par l'intermédiaire d'un moyen de commutation actionné et pour actionner d'autres des lignes de signal E/S dans l'état de haute impédance, et, en réponse, pour déterminer lequel ou lesquels de la pluralité de moyens de commutation d'introduction de données actionnables manuellement sont les moyens de commutation
20 actionnés.

3. Dispositif d'entrée numérique selon la revendication 2, caractérisé en ce qu'il comprend en outre une source de signal logique de référence (66) et en ce que les moyens de commutation d'introduction de données comprennent des moyens additionnels (11,
25 22, 33, 44, 55) de commutation d'introduction de données actionnables manuellement pour fournir sélectivement le signal de référence à une ligne de signal E/S correspondante.

4. Dispositif d'entrée numérique selon la revendication 3, caractérisé en ce que la pluralité de lignes de signal E/S actionnée dans l'état de sortie sert en tant que ladite source de
30 signal logique de référence.

5. Dispositif d'entrée numérique selon la revendication 2, caractérisé en ce que les moyens de commutation comprennent une

pluralité de premiers commutateurs, chacune des lignes de signal E/S étant connectable respectivement à toutes les autres lignes de signal E/S par l'intermédiaire de la pluralité de premiers commutateurs, les moyens de commutation comprenant en outre des seconds commutateurs pour appliquer le signal logique de référence à
5 des lignes correspondantes parmi les lignes de signal E/S, les moyens de commande comprenant en outre des moyens pour actionner les lignes E/S dans l'état d'entrée pour recevoir le signal logique de sortie et le signal logique de référence sur les lignes E/S.

10 6. Dispositif d'entrée numérique selon la revendication 2, caractérisé en ce que la pluralité de moyens de commutation d'entrée de données comprend des commutateurs pour établir sélectivement des trajets électriques entre des lignes correspondantes parmi les lignes de signal E/S et toutes les autres lignes des
15 lignes de signal E/S.

7. Dispositif d'entrée numérique selon la revendication 2, caractérisé en ce que l'état d'entrée et l'état à haute impédance présentent une caractéristique électrique commune.

20 8. Dispositif d'entrée numérique selon la revendication 2, caractérisé en ce que les moyens logiques de commande produisent un signal d'erreur à la suite de la réception du signal logique de sortie à partir de deux lignes de signal E/S différentes actionnées à l'état de sortie.

25 9. Dispositif d'entrée numérique selon la revendication 2, caractérisé en ce que chacune des lignes de signal E/S présente une pondération binaire associée et en ce que les moyens logiques de commande comprennent des moyens pour calculer une valeur binaire correspondant à la somme de (a) une pondération binaire de chaque ligne E/S sur laquelle le signal de niveau logique est reçu et
30 (b) une valeur de décalage binaire correspondant à toute ligne de signal E/S actionnée dans l'état de sortie, cette valeur de décalage étant supérieure à une valeur de pondération binaire maximale des lignes de signal E/S.

10. Dispositif d'entrée numérique selon la revendication 9, caractérisé en ce qu'il comprend des moyens anti-rebonds pour fournir une valeur binaire maximale correspondant à une pluralité des valeurs binaires calculées.

5 11. Dispositif d'entrée numérique selon la revendication 2, caractérisé en ce que les moyens logiques de commande actionnent séquentiellement chacune des lignes de signal E/S dans l'état de sortie.

12. Dispositif d'entrée numérique selon la revendication 10 2, caractérisé en ce que les moyens logique de commande actionnent toutes les lignes de signal E/S à l'état d'entrée et actionnent chacune des lignes de signal E/S séquentiellement à l'état de sortie.

13. Dispositif d'entrée numérique selon la revendication 15 3, caractérisé en ce qu'il comprend des moyens pour établir un trajet de courant unidirectionnel par l'intermédiaire des moyens de commutation.

14. Dispositif d'entrée à clavier à touches numériques caractérisé en ce qu'il comprend :

20 une source de signal logique de référence (66) ;
une pluralité de lignes de signal E/S (71-75) chacune étant sélectivement actionnable pour avoir (a) un état à haute impédance, (b) un état d'entrée pour transporter un niveau de signal logique d'entrée et (c) un état de sortie pour transporter
25 un signal logique de sortie ;

une première pluralité de commutateurs (12-15, 23-25, 34-35, 45) dont chacun est actionnable pour assurer un trajet électrique entre l'une correspondante des lignes de signal E/S et une autre ligne de signal E/S ;

30 une seconde pluralité de commutateurs (11, 22, 33, 44, 55) dont chacun est actionnable pour appliquer le signal logique de référence à l'une correspondante des lignes de signal E/S ;

un contrôleur E/S (10) pour actionner la pluralité de lignes de signal E/S dans l'état d'entrée et détecter un signal

logique de référence et un signal logique de sortie sur l'une des lignes de signal E/S correspondant à un actionnement de l'un des seconds commutateurs, et pour actionner l'une de la pluralité de lignes de signal E/S dans un état de sortie et les autres de la pluralité de lignes de signal E/S dans un état d'entrée pour détecter le signal logique de sortie sur au moins une de la pluralité de lignes de signal E/S, pour détecter ainsi tout actionnement d'au moins un de la pluralité de premiers commutateurs.

15. Dispositif d'entrée à clavier numérique caractérisé
10 en ce qu'il comprend :

une pluralité de lignes de signal E/S (71-75) comprenant N conducteurs électriques ;

(N-1) premiers commutateurs électriques (12-15), N étant un entier supérieur à 2, chacun ayant l'une de ses bornes connectée à un premier (71) des conducteurs et son autre borne connectée à l'un différent des conducteurs électriques autre que le premier conducteur ;

(N-2) seconds commutateurs électriques (23-25), chacun ayant l'une de ses bornes connectée à un second (72) des conducteurs et son autre borne connectée à l'un différent des conducteurs électriques autres que les premier et second conducteurs ;
20 et

des moyens (10) pour (1) actionner les conducteurs électriques sélectivement, un à la fois, dans un état de sortie pour produire un signal logique de sortie tandis que (2) on actionne au moins une autre des lignes de signal E/S dans un état d'entrée pour recevoir le signal logique de sortie à partir d'une ligne de signal E/S choisie dans le premier état, par l'intermédiaire d'un commutateur électrique actionné et pour (3) actionner d'autres des lignes de signal électriques dans un état à haute impédance, et pour, en réponse, déterminer lequel ou lesquels des pluralités de premiers et seconds commutateurs d'entrée électriques sont actionnés.

16. Dispositif d'entrée à clavier numérique selon la revendication 15, caractérisé en ce qu'il comprend en outre une source de signal logique de référence (66) et N troisièmes commutateurs électriques (11, 22, 33, 44, 55) ayant chacun une de leurs bornes connectée à un conducteur correspondant et leur autre borne connectée à la source de signal logique de référence.

17. Dispositif d'entrée à clavier numérique selon la revendication 15, caractérisé en ce que ledit état d'entrée et ledit état à haute impédance ont une caractéristique électrique commune.

18. Dispositif d'entrée numérique selon la revendication 15, caractérisé en ce que chacune des lignes E/S est associée à une pondération binaire et en ce que les moyens actionnant les conducteurs électriques calculent une valeur binaire correspondant à la somme de (a) une pondération binaire de chaque ligne E/S sur laquelle le signal de niveau logique est reçu et (b) une valeur binaire de décalage correspondant à toute ligne de signal E/S actionnée dans l'état de sortie, cette valeur de décalage étant supérieure à une valeur de pondération binaire maximale des lignes de signal E/S.

19. Procédé pour introduire des données à partir d'un clavier numérique comprenant une pluralité de lignes de signal E/S et une pluralité de moyens de commutation actionnables pour fournir un trajet électrique entre l'une des lignes de signal E/S et une autre des lignes de signal E/S, caractérisé en ce qu'il comprend les étapes suivantes :

(a) actionner l'une des lignes de signal E/S dans un état de sortie et produire un signal logique de sortie sur celle-ci ;

(b) actionner d'autres des lignes E/S dans un état d'entrée et détecter le signal de référence de sortie sur celle-ci ;
et

en réponse aux étapes (a) et (b),

(c) indiquer une opération des moyens de commutation.

20. Procédé d'introduction de données à partir d'un clavier numérique selon la revendication 19, caractérisé en ce qu'il comprend en outre les étapes suivantes :

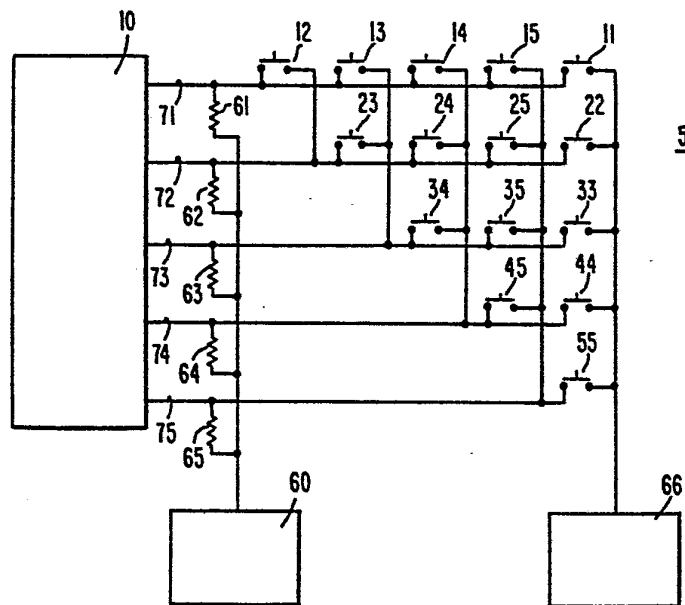
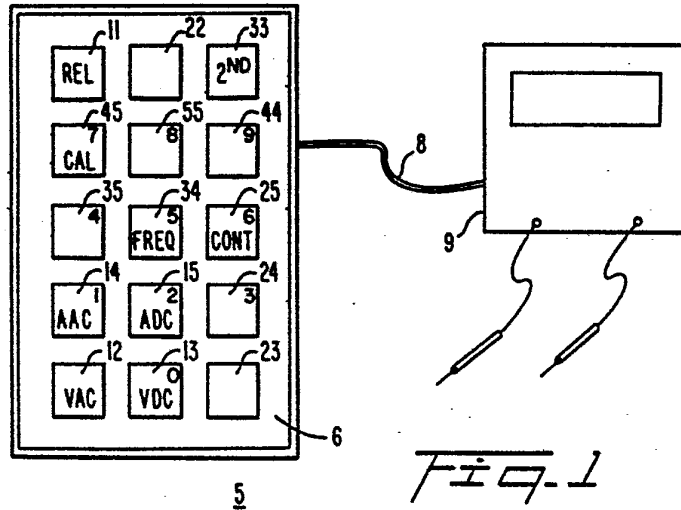
prévoir une source fixe du signal de sortie de référence ;

5 et

appliquer le signal de sortie de référence sélectivement aux lignes de signal E/S.

21. Procédé d'introduction de données à partir d'un clavier numérique selon la revendication 19, caractérisé en ce qu'il
10 comprend en outre l'étape consistant à actionner des lignes supplémentaires parmi les lignes E/S sélectivement dans un état de haute impédance après que les lignes supplémentaires parmi les lignes E/S ont été actionnées dans l'état de sortie.

1/2



2/2

