

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5047529号
(P5047529)

(45) 発行日 平成24年10月10日(2012.10.10)

(24) 登録日 平成24年7月27日(2012.7.27)

(51) Int.Cl.	F 1
HO 1 L 23/522	(2006.01)
HO 1 L 21/768	(2006.01)
HO 1 L 27/115	(2006.01)
HO 1 L 21/8247	(2006.01)
HO 1 L 29/792	(2006.01)
HO 1 L 21/90	D
HO 1 L 27/10	4 3 4
HO 1 L 29/78	3 7 1

請求項の数 15 (全 19 頁) 最終頁に続く

(21) 出願番号	特願2006-104573 (P2006-104573)
(22) 出願日	平成18年4月5日 (2006.4.5)
(65) 公開番号	特開2006-303488 (P2006-303488A)
(43) 公開日	平成18年11月2日 (2006.11.2)
審査請求日	平成21年4月3日 (2009.4.3)
(31) 優先権主張番号	10-2005-0032296
(32) 優先日	平成17年4月19日 (2005.4.19)
(33) 優先権主張国	韓国 (KR)

(73) 特許権者	390019839 三星電子株式会社 Samsung Electronics Co., Ltd. 大韓民国京畿道水原市靈通区三星路 129 129, Samsung-ro, Yeon gton-gu, Suwon-si, G yeonggi-do, Republic of Korea
(74) 代理人	100064908 弁理士 志賀 正武
(74) 代理人	100089037 弁理士 渡邊 隆
(74) 代理人	100108453 弁理士 村山 靖彦

最終頁に続く

(54) 【発明の名称】微細コンタクトを備える半導体素子及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

導電領域を内在する基板と、
前記基板上に形成された少なくとも 1 層以上の層間絶縁膜と、
前記層間絶縁膜を貫通して前記導電領域と連結され、前記層間絶縁膜の最上層に前記層間絶縁膜とエッチング選択比が異なる第 1 スペーサにより取り囲まれた第 1 コンタクトと、
前記導電領域と連結され、前記第 1 コンタクトと共に第 1 方向に配列されつつ前記第 1 スペーサの間に埋め込まれる第 2 コンタクトと、を備える微細コンタクトを備える半導体素子。

【請求項 2】

前記層間絶縁膜は、低誘電定数を有する物質であることを特徴とする請求項 1 に記載の微細コンタクトを備える半導体素子。

【請求項 3】

前記第 1 スペーサと前記第 1 コンタクトとを備える第 1 コンタクトホールの前記第 1 方向の幅は、前記第 2 コンタクトの幅の 3 倍であることを特徴とする請求項 1 又は 2 に記載の微細コンタクトを備える半導体素子。

【請求項 4】

前記第 1 コンタクトホール内の前記第 1 コンタクトの幅は、前記第 1 スペーサの厚さによって決定されることを特徴とする請求項 3 に記載の微細コンタクトを備える半導体素子

10

20

。

【請求項 5】

前記第1コンタクトホール間のピッチは、前記第1コンタクトと第2コンタクトとの間の間隔に対して2倍であることを特徴とする請求項3又は4に記載の微細コンタクトを備える半導体素子。

【請求項 6】

前記層間絶縁膜は酸化膜であり、前記第1スペーサは窒化膜であることを特徴とする請求項1～5のいずれか一項に記載の微細コンタクトを備える半導体素子。

【請求項 7】

前記層間絶縁膜は窒化膜であり、前記第1スペーサは酸化膜であることを特徴とする請求項1～5のいずれか一項に記載の微細コンタクトを備える半導体素子。 10

【請求項 8】

前記基板と前記層間絶縁膜との間に第1エッチング停止膜をさらに備えることを特徴とする請求項1～7のいずれか一項に記載の微細コンタクトを備える半導体素子。

【請求項 9】

前記第1コンタクトと前記第2コンタクトとは、交互に反復的に形成されることを特徴とする請求項1～8のいずれか一項に記載の微細コンタクトを備える半導体素子。

【請求項 10】

前記第1方向と垂直な第2方向に形成された前記第1スペーサ間の前記層間絶縁膜を貫通して前記基板と電気的に連結された第3コンタクトをさらに備えることを特徴とする請求項1～9のいずれか一項に記載の微細コンタクトを備える半導体素子。 20

【請求項 11】

導電領域を内在する半導体基板と、

前記半導体基板上に形成され、相異なるサイズの第1ゲートラインの一部と第2ゲートラインとを覆う第1層間絶縁膜と、

前記第1ゲートライン間の前記第1層間絶縁膜を貫通して前記導電領域と連結され、前記第1層間絶縁膜に前記層間絶縁膜とエッチング選択比が異なる第2スペーサにより取り囲まれた第4コンタクトと、

前記第1ゲートライン間の前記第1層間絶縁膜を貫通して前記導電領域と連結され、前記第4コンタクトと共に第1方向に配列されつつ前記第2スペーサの間に埋め込まれる第5コンタクトと、を備えることを特徴とする微細コンタクトを備える半導体素子。 30

【請求項 12】

前記層間絶縁膜は、低誘電定数を有する物質であることを特徴とする請求項11に記載の微細コンタクトを備える半導体素子。

【請求項 13】

前記第2スペーサと前記第4コンタクトとを備える第5コンタクトホールの前記第1方向の幅は、前記第5コンタクトの幅の3倍であることを特徴とする請求項11又は12に記載の微細コンタクトを備える半導体素子。

【請求項 14】

前記第5コンタクトホール内の前記第4コンタクトの幅は、前記第2スペーサの厚さによって決定されることを特徴とする請求項13に記載の微細コンタクトを備える半導体素子。 40

【請求項 15】

前記第5コンタクトホール間のピッチは、前記第4コンタクトと第5コンタクトとの間の間隔に対して2倍であることを特徴とする請求項13又は14に記載の微細コンタクトを備える半導体素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体素子及びその製造方法に係り、特に、微細コンタクトを備える半導体

50

素子及びその製造方法に関する。

【背景技術】

【0002】

半導体素子の高集積化について、コンタクト間の間隔も次第に小さくなっている。従来には半導体基板上に置かれた物質の一部を除去して導電物質を充填するコンタクトを形成するためにフォトリソグラフィ工程が利用されてきた。しかし、最近では、従来のフォトリソグラフィ技術の解像度を超える微細なコンタクトが要求されている。これによって、特許文献1のようにスペーサを利用して微細コンタクトを形成する方法が提案されていた。

【0003】

10

前記特許文献1によれば、微細コンタクトは、半導体基板上に形成されたパターン(またはスペーサ)の両側壁に第1厚さのスペーサを形成する。その後、第1厚さのスペーサの間の前記パターンを除去し、前記第1厚さのスペーサの両側壁に第2厚さの他のスペーサを形成する。前記工程を繰り返して行えば、形成されるコンタクトのピッチは、次第に小さくなりうる。

【0004】

20

ところが、前記特許文献1に提示された微細コンタクトの形成方法は、ライン形態のパターンには適用できるが、コンタクト形態のパターンには適用し難い。また、前記方法は、パターンの両側壁にスペーサを形成する過程で半導体基板を損傷させるおそれがある。さらに、前記方法は、多様な形態のコンタクト構造、例えばメモリ素子のキャパシタの下部電極コンタクトとピットラインコンタクトとが同時にある構造を具現できない。

【特許文献1】米国特許第6,063,688号明細書

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明が解決しようとする技術的課題は、フォトリソグラフィの解像度を超えるサイズのコンタクトを多様な形態で製作できる微細コンタクトを備える半導体素子を提供することである。

【0006】

30

本発明が解決しようとする他の技術的課題は、フォトリソグラフィの解像度を超えるサイズのコンタクトを多様な形態で製作できる半導体素子の微細コンタクト製造方法を提供することである。

【課題を解決するための手段】

【0007】

前記技術的課題を達成するための本発明による微細コンタクトを備える半導体素子の一例は、導電領域を内在する基板と、前記基板上に形成された少なくとも1層以上の層間絶縁膜とを備える。前記層間絶縁膜を貫通して前記導電領域と連結され、前記層間絶縁膜の最上層に前記層間絶縁膜とエッチング選択比が異なる第1スペーサにより取り囲まれた第1コンタクトと、前記導電領域と連結され、前記第1コンタクトと共に第1方向に配列されつつ前記第1スペーサの間に埋め込まれる第2コンタクトとを備える。

40

【0008】

前記第1スペーサと前記第1コンタクトとを備える第1コンタクトホールの前記第1方向の幅は、前記第2コンタクトの幅の3倍でありうる。前記第1コンタクトホール内の前記第1コンタクトの幅は、前記第1スペーサの厚さによって決定されうる。前記第1コンタクトホール間のピッチは、前記第1コンタクトと第2コンタクトとの間の間隔に対して2倍でありうる。

【0009】

前記技術的課題を達成するための本発明による微細コンタクトを備える半導体素子の他の例は、導電性領域を内在する半導体基板と、前記半導体基板上に形成され、相異なるサイズの第1ゲートラインの一部と第2ゲートラインとを覆う第1層間絶縁膜とを備える。

50

前記第1ゲートライン間の前記第1層間絶縁膜を貫通して前記導電領域と連結され、前記第1層間絶縁膜に前記層間絶縁膜とエッチング選択比が異なる第2スペーサにより取り囲まれた第4コンタクトと、前記第1ゲートライン間の第1層間絶縁膜を貫通して前記導電領域と連結され、前記第1コンタクトと共に第1方向に配列されつつ前記第2スペーサの間に埋め込まれる第5コンタクトと、を備える。

【0010】

前記第2スペーサと前記第4コンタクトとを備える第5コンタクトホールの前記第1方向の幅は、前記第5コンタクトの幅の3倍でありうる。前記第5コンタクトホール内の前記第4コンタクトの幅は、前記第2スペーサの厚さによって決定されうる。前記第5コンタクトホール間のピッチは、前記第4コンタクトと第5コンタクトとの間の間隔に対して2倍でありうる。

10

【0011】

前記他の技術的課題を達成するための本発明による半導体素子の微細コンタクト製造方法の一例は、まず、導電領域が形成された基板を準備する。その後、前記基板上に少なくとも1層以上の層間絶縁膜を形成する。前記導電領域が露出されるように、前記層間絶縁膜内に第1コンタクトホールを形成する。前記第1コンタクトホールの内部の側壁を覆う第1スペーサにより取り囲まれた第2コンタクトホールを形成する。前記第1スペーサ間の前記層間絶縁膜を除去して第3コンタクトホールを形成する。前記第2コンタクトホールと前記第3コンタクトホールとに導電物質を充填して、第1コンタクト及び第2コンタクトを形成する。

20

【0012】

前記他の技術的課題を達成するための本発明による半導体素子の微細コンタクト製造方法の他の例は、まず、導電領域が形成された半導体基板を準備する。その後、前記半導体基板上に形成された相異なるサイズの第1ゲートライン及び第2ゲートラインを覆う第1層間絶縁膜を形成する。前記第1ゲートライン間の前記第1層間絶縁膜の上部の一部をリセス（凹部を形成）させて、第5コンタクトホールを形成する。前記第5コンタクトホールの内部の側壁を覆う第2スペーサにより取り囲まれた第6コンタクトホールを形成する。前記第2スペーサが形成された前記第6コンタクトホールを下部に垂直に拡張して、前記半導体基板を露出させる第7コンタクトホールを形成すると同時に、前記第2スペーサ間の前記第1層間絶縁膜を除去して、第8コンタクトホールを形成する。前記第7コンタクトホールと前記第8コンタクトホールとに導電物質を充填して、第4コンタクト及び第5コンタクトを形成する。

30

【0013】

前記他の技術的課題を達成するための本発明による半導体素子の微細コンタクト製造方法のさらに他の例は、まず、導電領域が形成された半導体基板を準備する。前記半導体基板上に形成された相異なるサイズの第1ゲートライン及び第2ゲートラインを覆う第1層間絶縁膜、第2エッチング停止膜及び第2層間絶縁膜を順次に形成する。前記第1ゲートライン間の前記第1層間絶縁膜の上部の一部がリセスされるように前記第2層間絶縁膜、第2エッチング停止膜及び第1層間絶縁膜の一部を除去して第5コンタクトホールを形成する。前記第5コンタクトホールの内部の側壁を覆う第2スペーサにより取り囲まれた第6コンタクトホールを形成する。前記第2スペーサが形成された前記第6コンタクトホールを下部に垂直に拡張して前記半導体基板を露出させる第7コンタクトホールを形成すると同時に、前記第2スペーサ間の前記第2層間絶縁膜、第2エッチング停止膜及び第1層間絶縁膜の一部を除去して第8コンタクトホールを形成する。前記第7コンタクトホールと前記第8コンタクトホールとに導電物質を充填して、第4コンタクトと第5コンタクトを形成する。

40

【発明の効果】

【0014】

本発明に係る半導体素子の微細コンタクトとその製造方法によれば、層間絶縁膜内に形成されたホール形態のコンタクトホールの両側壁を覆うスペーサを利用してコンタクトの

50

ピッチを 1 / 2 に減らせる。

【 0 0 1 5 】

また、第 2 方向の層間絶縁膜に第 3 コンタクトを形成することによって、多様な配列を有するコンタクトを形成できる。

また、周辺領域を第 1 スペーサまたは第 2 スペーサで保護することにより、セル領域と周辺領域とに同時にコンタクトを形成できる。

【発明を実施するための最良の形態】

【 0 0 1 6 】

以下、添付した図面を参照しながら、本発明の望ましい実施例を詳細に説明する。次に説明する実施例は、多様な形態で変形され、本発明の範囲が後述する実施例に限定されるものではない。本発明の実施例は、当業者に本発明をより完全に説明するために提供されるものである。

【実施例】

【 0 0 1 7 】

第 1 実施例

図 1 A ないし図 6 A は、本発明の第 1 実施例による微細コンタクトの形成方法を説明するための平面図であり、図 1 B ないし図 6 B は、図 2 A の A - A 線の断面図である。

図 1 A 及び図 1 B を参照すれば、導電領域(図示せず)が形成された基板 100、例えば、シリコン基板上に第 1 エッチング停止膜 102 及び層間絶縁膜 104 を順次に形成する。第 1 エッチング停止膜 102 は、層間絶縁膜 104 に比べてエッチング選択比が十分に大きい物質で蒸着できる。層間絶縁膜 104 は、低誘電定数を有する物質、例えば、シリコン酸化膜からなりうる。

【 0 0 1 8 】

図 2 A 及び図 2 B を参照すれば、層間絶縁膜 104 の最上層上に第 1 コンタクトホール 106 を画定する第 1 フォトレジストパターン 110 を形成する。その後、第 1 フォトレジストパターン 110 をエッチングマスクとして層間絶縁膜 104 の一部をエッチングして基板 100 を露出させる第 1 コンタクトホール 106 を形成する。第 1 コンタクトホール 106 は、層間絶縁膜 104 を貫通する形態であるので、第 1 コンタクトホール 106 間の層間絶縁膜 104 は、崩れずに安定して形成できる。また、第 1 コンタクトホール 106 の直径は、図 6 A で説明される第 2 コンタクト 124 の幅より 3 倍ほど大きいので、通常のリソグラフィ技術により形成されうる。この時、第 1 コンタクトホール 106 のピッチは、P1 である。ピッチは、繰り返される同一パターン間の最小距離である。

【 0 0 1 9 】

図 3 A 及び図 3 B を参照すれば、第 1 コンタクトホール 106 の底面と両側壁とを覆う第 1 スペーサ物質層をプランケット方式により蒸着する。次いで、第 1 スペーサ物質層を全面エッチングして第 1 コンタクトホール 106 の底の基板 100 を露出させる第 1 スペーサ 112 からなる第 2 コンタクトホール 114 を形成する。

【 0 0 2 0 】

この時、層間絶縁膜 104 が酸化膜であれば、第 1 スペーサ 112 は窒化膜であることが望ましいが、場合によって層間絶縁膜 104 が窒化膜であれば、第 1 スペーサ 112 は酸化膜を使用できる。これは、層間絶縁膜 104 が第 1 スペーサ 112 と十分なエッチング選択比を有さねばならないためである。酸化膜は、例えば、熱酸化膜、CVD 酸化膜、HDP(High Density Plasma)酸化膜及びUSG(Undoped Silicate Glass)などが使われ、窒化膜は、例えば、SiON、SiN、SiBN 及びBN などが使われうる。

【 0 0 2 1 】

一方、層間絶縁膜 104 と第 1 スペーサ 112 とのエッチング選択比は、適切に調節されることが望ましい。例えば、乾式エッチングである場合には、CHF₃ / O₂、CH₂F₂、CH₃F 及びC₄H₈を含むエッチングガスの量を調節して前記エッチング選択比を調節できる。湿式エッチングの場合には、窒化膜はリン酸溶液、酸化膜はフッ酸、硫酸

10

20

30

40

50

、S C - 1 及び L A L 溶液などのエッティング液を使用できる。

【0022】

図 4 A 及び図 4 B を参照すれば、層間絶縁膜 104 上に第 1 方向(a 方向)に延長される第 1 スペーサ 112 と層間絶縁膜 104 の一部とを露出させるライン形態の第 2 フォトレジストパターン 118 を形成する。第 2 フォトレジストパターン 118 の間の間隔は、第 1 スペーサ 112 を外れない程度でありうる。また、前記間隔は、第 2 コンタクトホール 114 を完全に露出させる程度であることが望ましい。その後、第 2 フォトレジストパターン 118 をエッティングマスクとして第 1 スペーサ 112 間の層間絶縁膜 104 を除去して第 3 コンタクトホール 116 を形成する。

【0023】

図 5 A 及び図 5 B を参照すれば、第 2 コンタクトホール 114 と第 3 コンタクトホール 116 とを埋め込む導電性物質層 120 を層間絶縁膜 104 上に蒸着する。導電性物質層 120 は、ポリシリコン、タンゲステン、銅及びアルミニウムの中から選択された何れか一つでありうる。導電性物質層 120 は、CVD や PVD のほかに原子層蒸着法のような方式で形成できる。

【0024】

図 6 A 及び図 6 B を参照すれば、第 2 コンタクトホール 114 と第 3 コンタクトホール 116 内の導電性物質層 120 が互いに分離されるように、CMP やエッチバックを利用して導電性物質層 120 を除去して第 1 コンタクト 122 と第 2 コンタクト 124 とを形成する。この時、第 1 コンタクト 122 と第 2 コンタクト 124 とは交互に反復的に形成される。第 1 コンタクトホール(図 2 の 106)の幅は、第 1 方向の第 2 コンタクト 124 の幅の 3 倍である。これによって、第 1 スペーサ 112 の幅と第 2 コンタクト 124 の幅とを同一にすると、同じ幅を有する第 1 コンタクト 122 と第 2 コンタクト 124 とが第 1 方向(a 方向)に延長されて配列できる。もし、第 1 スペーサ 112 の幅が第 2 コンタクト 124 の幅より大きければ、第 1 コンタクト 122 の幅は、第 2 コンタクト 124 の幅より小さい。一方、第 1 スペーサ 112 の幅が第 2 コンタクト 124 より小さければ、第 1 コンタクト 122 の幅は、第 2 コンタクト 124 の幅より大きい。すなわち、第 1 コンタクト 122 の幅は、第 1 スペーサ 112 の厚さによって決定されうる。

【0025】

本発明の第 1 実施例によれば、第 1 スペーサ 112 間の層間絶縁膜 104 を除去した部分にコンタクトを形成すれば、コンタクトのピッチを半分に減らすことができる。具体的に、第 1 コンタクトホール 106 のピッチは、P1 である。ところで、本発明の第 1 実施例のように第 1 スペーサを利用すれば、コンタクトのピッチを P1 の半分である P2 に減らすことができる。

【0026】

第 2 実施例

図 7 A 及び図 8 A は、本発明の第 2 実施例による微細コンタクトの形成方法を説明するための平面図であり、図 7 B 及び図 8 B は、図 2 A の A - A 線の断面図である。本実施例は、前記第 1 実施例において第 3 コンタクトホール 116 を形成する過程で露出された第 2 コンタクトホール 114 内の基板 100 の損傷を防止することを目的とする。

【0027】

図 7 A 及び図 7 B を参照すれば、第 2 コンタクトホール 114 の形成後に第 2 コンタクトホール 114 の内部に SOG、HSQ(Hydrogen Silsesquioxane)、フィールド酸化膜またはポリシラザン系無機 SOG 膜(TOSZ 膜)の中から選択された何れか一つの絶縁膜 126 を充填する。絶縁膜 126 は、流動性が高くてギャップフィーリングの良い特性を有するので、スピノコーティング法を利用して形成できる。

【0028】

図 8 A 及び図 8 B を参照すれば、第 2 コンタクトホール 114 の形成後に、第 2 コンタクトホール 114 の内部に、例えば、CVD により形成される CVD 酸化膜 128 を充填する。CVD 酸化膜 128 は、ギャップフィーリングが良くない特性があつて、内部にシ-

10

20

30

40

50

△130が生じる場合がある。CVD酸化膜128は、USG、PEOxideまたはPE-TEOSの中から選択された何れか一つでありうる。

【0029】

本発明の第2実施例によれば、第1実施例で説明した第3コンタクトホール116の形成過程で発生しうる半導体基板100の損傷を防止できる。具体的に、第3コンタクトホール116を形成する過程で埋め込まれた第2コンタクトホール114内の膜質126、128も同時に除去されるので、半導体基板100の損傷を防止することができる。

【0030】

第3実施例

図9Aは、本発明の第3実施例による微細コンタクトの形成方法を説明するための平面図であり、図9Bは、図2AのA-A線の断面図である。本実施例では、第3コンタクトホール116を形成するために、第1実施例のライン形態の第2フォトレジストパターン118の代りにコンタクト形態の第3フォトレジストパターン132を形成することである。

10

【0031】

図9A及び図9Bを参照すれば、層間絶縁膜104上に第1方向に延長される第1スペーサ112の両側の層間絶縁膜104を露出させるコンタクト形態の第3フォトレジストパターン132を形成する。その後、第3フォトレジストパターン132をエッチングマスクとして基板100が露出されるように、第1スペーサ112の両側の層間絶縁膜104を除去して第3コンタクトホール116を形成する。

20

【0032】

本発明の第3実施例によれば、第1実施例で説明した第3コンタクトホール116の形成過程で発生しうる半導体基板100の損傷を防止できる。具体的に、第3コンタクトホール116を形成する過程で、第2コンタクトホール114が第3フォトレジストパターン132で充填されるので、半導体基板100の損傷を防止することができる。

20

【0033】

第4実施例

図10A及び図11Aは、本発明の第4実施例による微細コンタクトの形成方法を説明するための平面図であり、図10B及び図11Bは、図10AのB-B線の断面図であり、図10C及び図11Cは、図10AのC-C線の断面図である。本実施例では、第1方向(a方向)と垂直な方向に延長される第2方向(b方向)の層間絶縁膜104に所定のコンタクトを形成している。

30

【0034】

図10Aないし図11Cを参照すれば、第3コンタクト138は、まず第1方向(a方向)と垂直な第2方向(b方向)の層間絶縁膜104の上面を露出させるコンタクト形態の第4フォトレジストパターン134を層間絶縁膜104上に形成する。その後、第4フォトレジストパターン134をエッチングマスクとして第1スペーサ112間の層間絶縁膜104を除去して第4コンタクトホール136を形成する。第4コンタクトホール136に導電物質を充填して第3コンタクト138を形成する。ここで、第4フォトレジストパターン134は、第2フォトレジストパターン118と同じ工程に適用されうる。

40

【0035】

本発明の第4実施例によれば、第1方向(a方向)及び第2方向(b方向)によって多様に配列するコンタクトを製造できる。例えば、キャパシタ下部電極コンタクトとピットラインコンタクトを同時に形成する場合に、前記コンタクトは、a方向にジグザグ形態に配列される。すなわち、ジグザグ形態に配列されたコンタクトでも本発明の第4実施例によると、容易に形成できる。

【0036】

第5実施例

図12Aないし図20Aは、本発明の第5実施例による微細コンタクトの形成方法を説明するための平面図であり、図12Bないし図20Bは、図12AのD-D線の断面図で

50

あり、図12Cないし図20Cは、図12AのE-E線の断面図である。本実施例は、スペーサを利用した微細コンタクトの製造方法を半導体素子に適用する例であって、フラッシュメモリを中心として説明する。

【0037】

図12Aないし図12Cを参照すれば、導電領域202、例えば、活性領域が形成された半導体基板200を準備する。その後、半導体基板200上に相異なるサイズの第1ゲートライン204と第2ゲートライン206とを形成する。例えば、フラッシュメモリにおいて、第1ゲートライン204は、セレクトゲートラインであり、第2ゲートライン206は、駆動ゲートラインでありうる。一般に、フラッシュメモリにおける第1ゲートライン204の幅は、第2ゲートライン206の幅より大きい。詳細に図示されていないが、第1ゲートライン204及び第2ゲートライン206は、通常のゲートライン、例えば、ゲート絶縁膜、フローティングゲート及びコントロールゲートが順次に積層され、側壁にはスペーサが形成される。

【0038】

図13Aないし図13Cを参照すれば、第1ゲートライン204と第2ゲートライン206とを覆う第1層間絶縁膜208を半導体基板200上に形成する。第1層間絶縁膜208は、低誘電定数を有する物質、例えば、シリコン酸化膜からなりうる。第1層間絶縁膜208上に第2エッチング停止膜210と第2層間絶縁膜212とを形成する。

図14Aないし図14Cを参照すれば、第2層間絶縁膜212上に第5コンタクトホール(図15Aの216)を定義する第5フォトレジストパターン214を形成する。ここで、第5コンタクトホール216は、第1ゲートライン204間にコンタクトを形成するためのものでありうる。

【0039】

図15Aないし図15Cを参照すれば、第5フォトレジストパターン214をエッチングマスクとして第2層間絶縁膜212、第2エッチング停止膜210及び第1層間絶縁膜208の一部を除去して、第5コンタクトホール216を形成する。この時、第5コンタクトホール216のピッチは、P3である。

【0040】

図16Aないし図16Cを参照すれば、第5コンタクトホール216を覆う第2スペーサ物質層(図示せず)をプランケット方式により蒸着する。その後、2スペーサ物質層を全面エッチングして第5コンタクトホール216の底の第1層間絶縁膜208を露出させる第2スペーサ218で取り囲まれた第6コンタクトホール219を形成する。

【0041】

図17Aないし図17Cを参照すれば、第6コンタクトホール219を絶縁膜で充填して第2層間絶縁膜212の上面を平坦化する。その後、第2スペーサ218との第2層間絶縁膜212を露出させる第6フォトレジストパターン222を形成する。

図18Aないし図18Cを参照すれば、第2スペーサ218が形成された第6コンタクトホール219を下部に垂直に拡張して、半導体基板200を露出させる第7コンタクトホール224を形成する。同時に、第2スペーサ218との間の第1層間絶縁膜208を除去して第8コンタクトホール226を形成する。

【0042】

図19Aないし図19Cを参照すれば、第7コンタクトホール224と第8コンタクトホール226とを埋め込む導電性物質層228を第1層間絶縁膜208上に蒸着する。導電性物質層228は、ポリシリコン、タンゲステン、銅及びアルミニウムの中から選択された何れか一つでありうる。導電性物質層228は、CVDやPVDのほかに原子層蒸着法のような方式で形成できる。

【0043】

図20Aないし図20Cを参照すれば、第7コンタクトホール224と第8コンタクトホール226内の導電性物質層228が互いに分離されるようにCMPやエッチバックを利用して導電性物質層228を除去して第4コンタクト230と第5コンタクト232と

10

20

30

40

50

を形成する。この時、第4コンタクト230と第5コンタクト232とは、交互に反復的に形成される。第5コンタクトホール(図15の216)の幅は、第1方向の第4コンタクト230の幅の3倍でありうる。第4コンタクト230の幅は、第2スペーサ218の厚さによって決定されうる。

【0044】

本発明の第5実施例によれば、第2スペーサ218の間の第1層間絶縁膜208を除去した部分にコンタクトを形成すれば、コンタクトのピッチを半分に減らすことができる。具体的に、第5コンタクトホール216のピッチは、P3である。ところで、本発明の第5実施例のように第2スペーサ218を利用すれば、コンタクトのピッチをP3の半分であるP4に減らすことができる。

10

【0045】

場合によって、第2エッチング停止膜210と第2層間絶縁膜212とを形成せずに第1層間絶縁膜208の上部を一部エッチングして形成されたコンタクトホールに第2スペーサ218を形成できる。

本発明の第5実施例によれば、第4コンタクト230と第5コンタクト232とを形成する過程で第2スペーサ218と第2エッチング停止膜210とが除去されるので、第2スペーサ218及び第2エッチング停止膜210の誘電率に影響されない。また、第2エッチング停止膜210を利用して、所望の部分にコンタクトを形成できる。

【0046】

本発明の第1実施例ないし第5実施例による微細コンタクトの形成方法は、微細コンタクトを形成するために従来に使われた化学的アタック工程やフォトレジストフローなどを別途に行う必要がない。また、セル領域の外側に形成されるダミーコンタクトを拡張する従来方式に比べて、本実施例では、セル領域全体にわたって同じサイズのコンタクトを使用できる。さらに、セル領域にコンタクトを形成する過程で周辺領域のコンタクトが形成される部分は、前記第1または第2スペーサにより保護されうるので、セル領域と周辺領域とに同時にコンタクトを形成できる。

20

以上、本発明を望ましい実施例を挙げて詳細に説明したが、本発明は、前記実施例に限定されず、本発明の技術的・思想の範囲内で当業者によって多様な変形が可能であろう。

【産業上の利用可能性】

【0047】

30

本発明は、電子部品及び半導体メモリ素子の製造産業に利用可能であり、特に、DRAM、不揮発性メモリ素子及びこれを利用した電子部品の製造産業に有用である。

【図面の簡単な説明】

【0048】

【図1A】本発明の第1実施例による微細コンタクトの形成方法を説明するための平面図である。

【図1B】図1Aにおける、図2AのA-A線の位置での断面図である。

【図2A】本発明の第1実施例による微細コンタクトの形成方法を説明するための平面図である。

【図2B】図2AのA-A線の断面図である。

40

【図3A】本発明の第1実施例による微細コンタクトの形成方法を説明するための平面図である。

【図3B】図3Aにおける、図2AのA-A線の位置での断面図である。

【図4A】本発明の第1実施例による微細コンタクトの形成方法を説明するための平面図である。

【図4B】図4Aにおける、図2AのA-A線の位置での断面図である。

【図5A】本発明の第1実施例による微細コンタクトの形成方法を説明するための平面図である。

【図5B】図5Aにおける、図2AのA-A線の位置での断面図である。

【図6A】本発明の第1実施例による微細コンタクトの形成方法を説明するための平面図

50

である。

【図6B】図6Aにおける、図2AのA-A線の位置での断面図である。

【図7A】本発明の第2実施例による微細コンタクトの形成方法を説明するための平面図である。

【図7B】図7Aにおける、図2AのA-A線の位置での断面図である。

【図8A】本発明の第2実施例による微細コンタクトの形成方法を説明するための平面図である。

【図8B】図8Aにおける、図2AのA-A線の位置での断面図である。

【図9A】本発明の第3実施例による微細コンタクトの形成方法を説明するための平面図である。

10

【図9B】図9Aにおける、図2AのA-A線の位置での断面図である。

【図10A】本発明の第4実施例による微細コンタクトの形成方法を説明するための平面図である。

【図10B】図10AのB-B線の断面図である。

【図10C】図10AのC-C線の断面図である。

【図11A】本発明の第4実施例による微細コンタクトの形成方法を説明するための平面図である。

【図11B】図11Aにおける、図10AのB-B線の位置での断面図である。

【図11C】図11Aにおける、図10AのC-C線の位置での断面図である。

【図12A】本発明の第5実施例による微細コンタクトの形成方法を説明するための平面図である。

20

【図12B】図12AのD-D線の断面図である。

【図12C】図12AのE-E線の断面図である。

【図13A】本発明の第5実施例による微細コンタクトの形成方法を説明するための平面図である。

【図13B】図13Aにおける、図12AのD-D線の位置での断面図である。

【図13C】図13Aにおける、図12AのE-E線の位置での断面図である。

【図14A】本発明の第5実施例による微細コンタクトの形成方法を説明するための平面図である。

【図14B】図14Aにおける、図12AのD-D線の位置での断面図である。

30

【図14C】図14Aにおける、図12AのE-E線の位置での断面図である。

【図15A】本発明の第5実施例による微細コンタクトの形成方法を説明するための平面図である。

【図15B】図15Aにおける、図12AのD-D線の位置での断面図である。

【図15C】図15Aにおける、図12AのE-E線の位置での断面図である。

【図16A】本発明の第5実施例による微細コンタクトの形成方法を説明するための平面図である。

【図16B】図16Aにおける、図12AのD-D線の位置での断面図である。

【図16C】図16Aにおける、図12AのE-E線の位置での断面図である。

【図17A】本発明の第5実施例による微細コンタクトの形成方法を説明するための平面図である。

40

【図17B】図17Aにおける、図12AのD-D線の位置での断面図である。

【図17C】図17Aにおける、図12AのE-E線の位置での断面図である。

【図18A】本発明の第5実施例による微細コンタクトの形成方法を説明するための平面図である。

【図18B】図18Aにおける、図12AのD-D線の位置での断面図である。

【図18C】図18Aにおける、図12AのE-E線の位置での断面図である。

【図19A】本発明の第5実施例による微細コンタクトの形成方法を説明するための平面図である。

【図19B】図19Aにおける、図12AのD-D線の位置での断面図である。

50

【図19C】図19Aにおける、図12AのE-E線の位置での断面図である。

【図20A】本発明の第5実施例による微細コンタクトの形成方法を説明するための平面図である。

【図20B】図20Aにおける、図12AのD-D線の位置での断面図である。

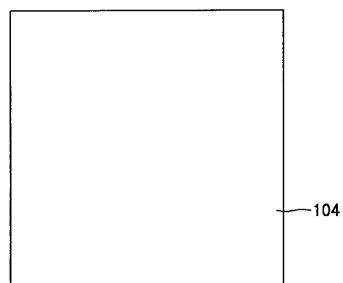
【図20C】図20Aにおける、図12AのE-E線の位置での断面図である。

【符号の説明】

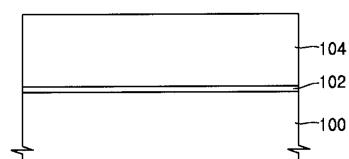
【0049】

100、200	基板	
102	第1エッチング停止膜	
104	層間絶縁膜	10
106	第1コンタクトホール	
110	第1PRパターン	
112	第1スペーサ	
114	第2コンタクトホール	
116	第3コンタクトホール	
118	第2フォトレジストパターン	
120	導電性物質層	
122	第1コンタクト	
124	第2コンタクト	
126、128	膜質	20
132	第3PRパターン	
134	第4PRパターン	
136	第4コンタクトホール	
138	第3コンタクト	
202	導電領域	
204	第1ゲートライン	
206	第2ゲートライン	
208	第1層間絶縁膜	
210	第2エッチング停止膜	
212	第2層間絶縁膜	30
214	第5PRパターン	
216	第5コンタクトホール	
218	第2スペーサ	
219	第6コンタクトホール	
222	第6PRパターン	
224	第7コンタクトホール	
226	第8コンタクトホール	
230	第4コンタクト	
232	第5コンタクト	

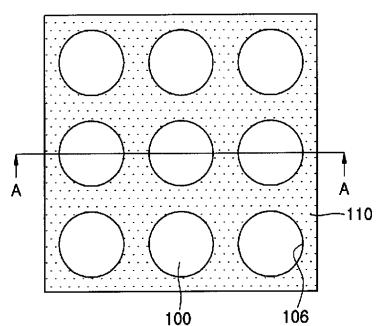
【図 1 A】



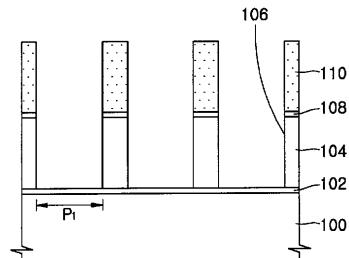
【図 1 B】



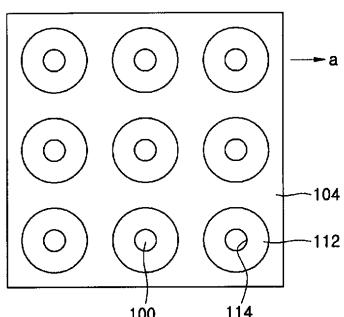
【図 2 A】



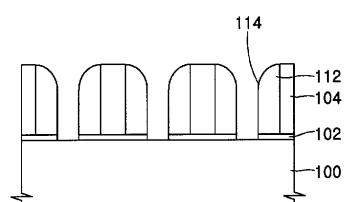
【図 2 B】



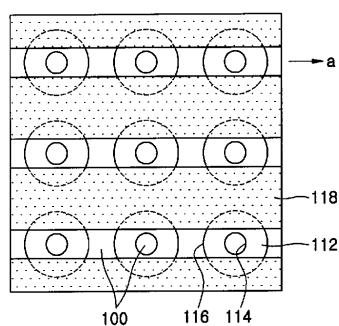
【図 3 A】



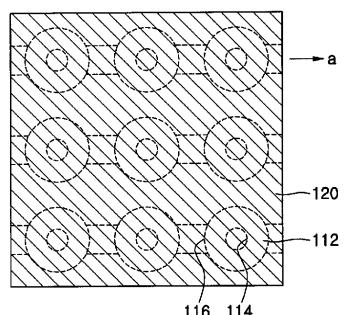
【図 3 B】



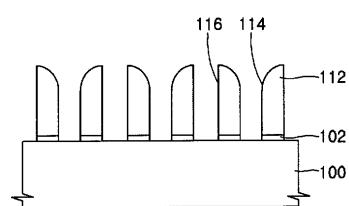
【図 4 A】



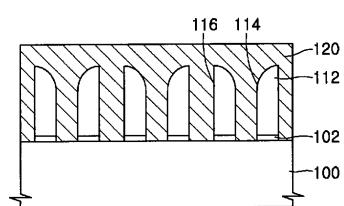
【図 5 A】



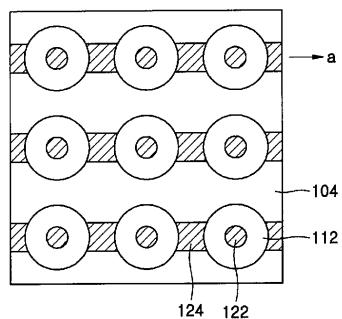
【図 4 B】



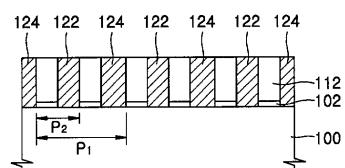
【図 5 B】



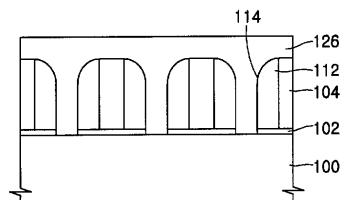
【図 6 A】



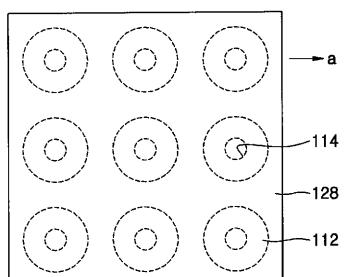
【図 6 B】



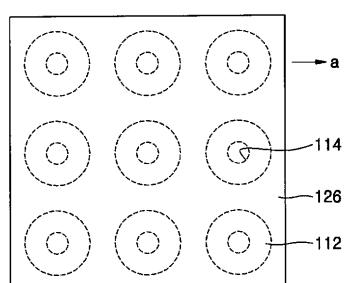
【図 7 B】



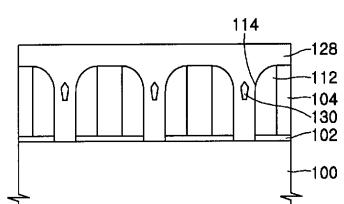
【図 8 A】



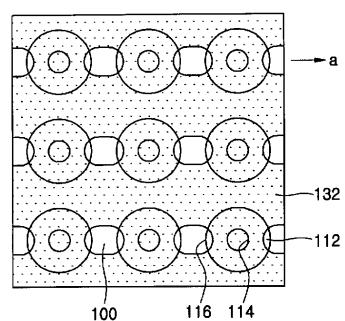
【図 7 A】



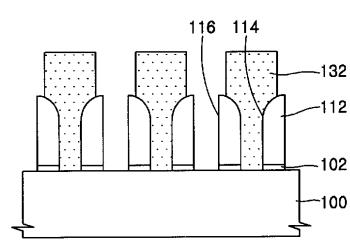
【図 8 B】



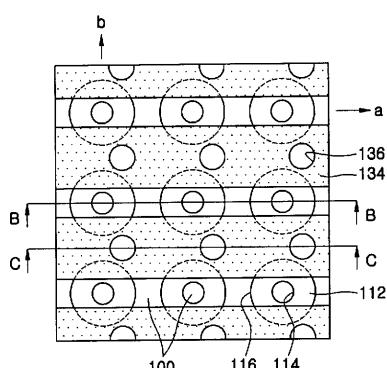
【図 9 A】



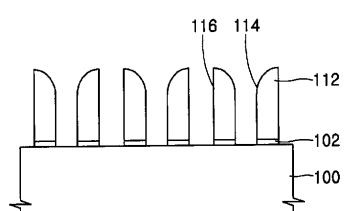
【図 9 B】



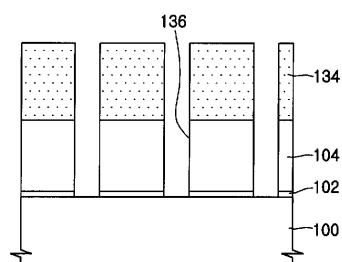
【図 10 A】



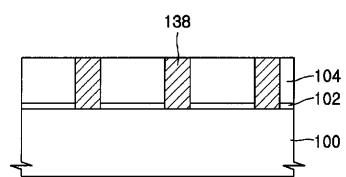
【図 10 B】



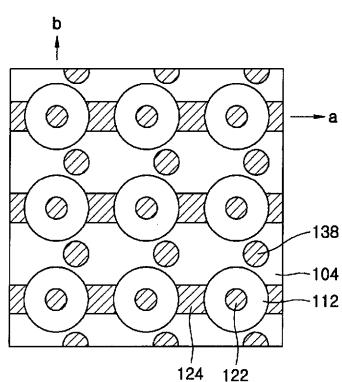
【図 1 0 C】



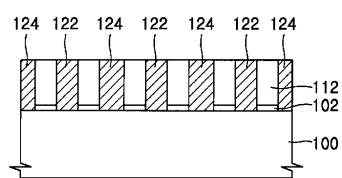
【図 1 1 C】



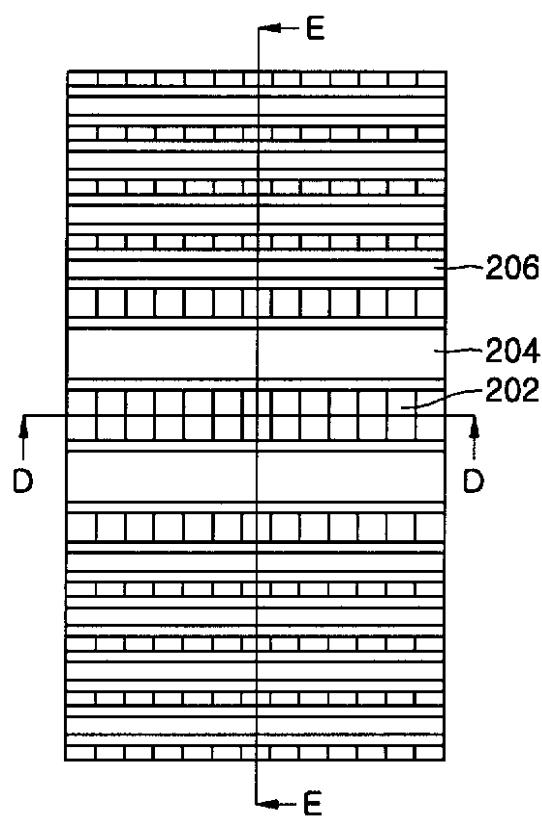
【図 1 1 A】



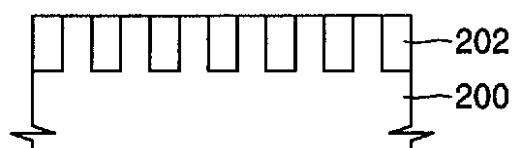
【図 1 1 B】



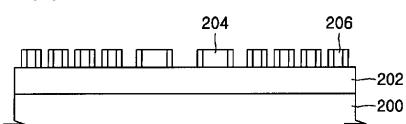
【図 1 2 A】



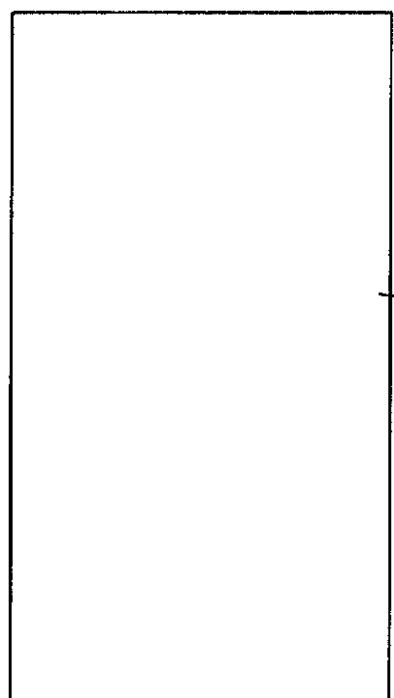
【図 1 2 B】



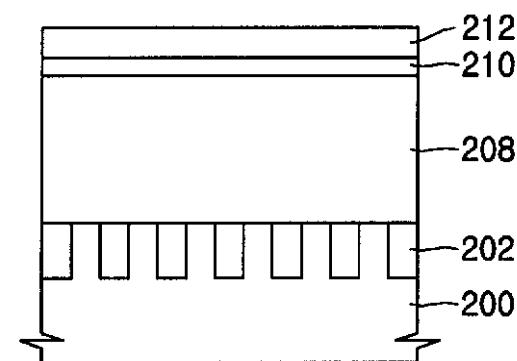
【図 1 2 C】



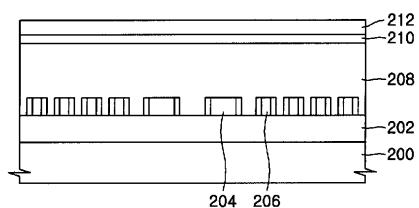
【図 13 A】



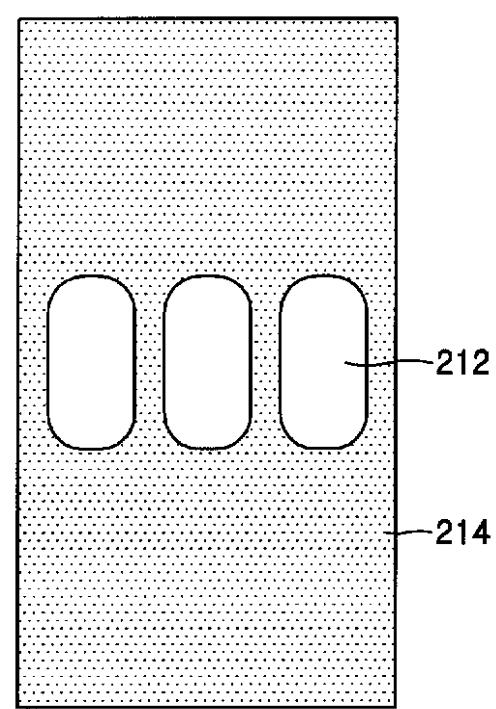
【図 13 B】



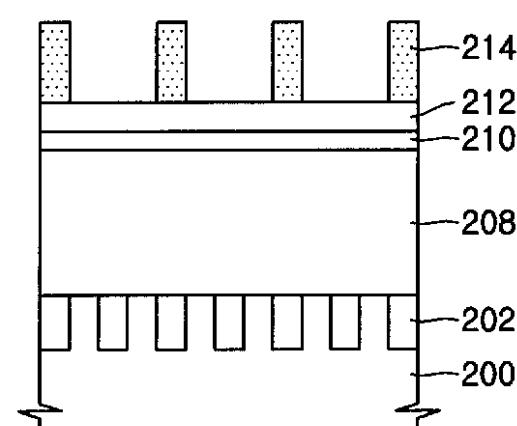
【図 13 C】



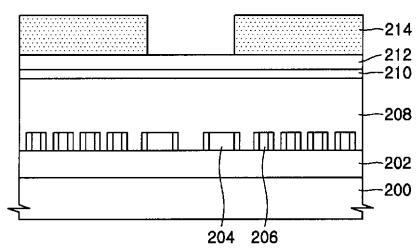
【図 14 A】



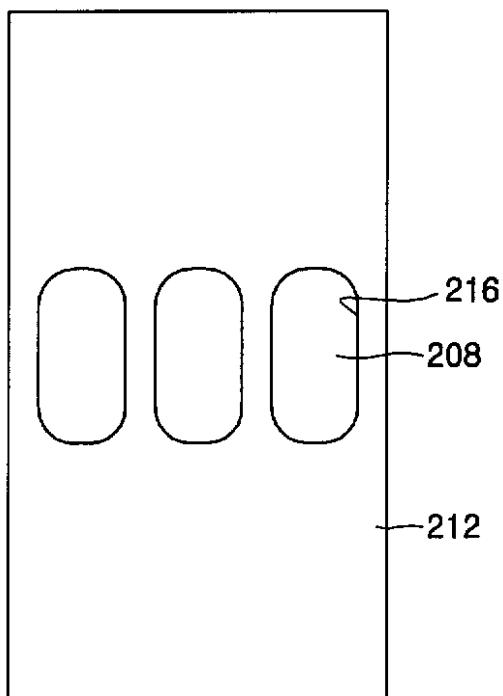
【図 14 B】



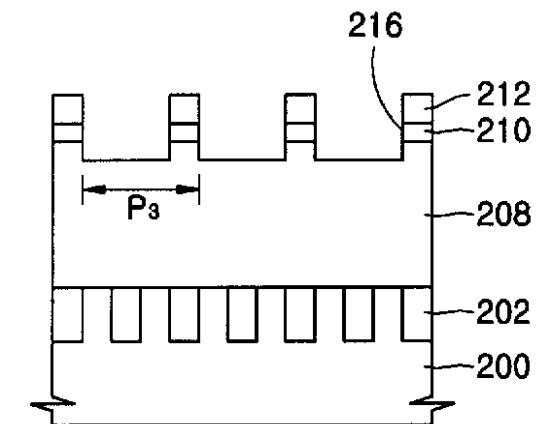
【図 14 C】



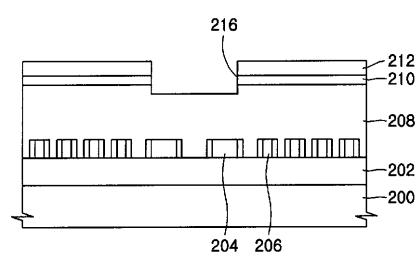
【図 15 A】



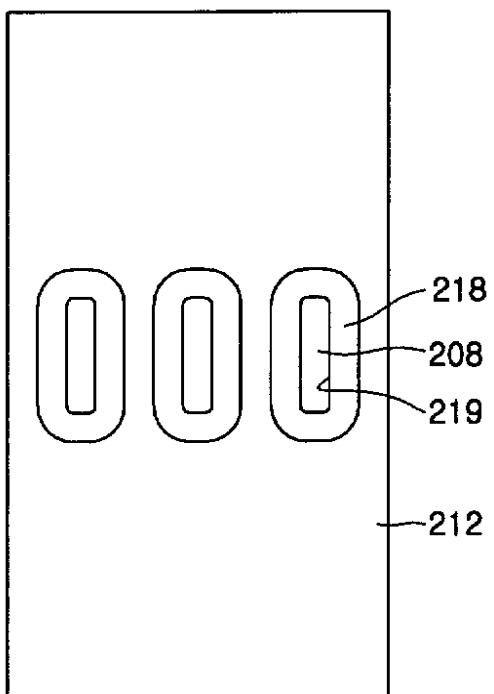
【図 15 B】



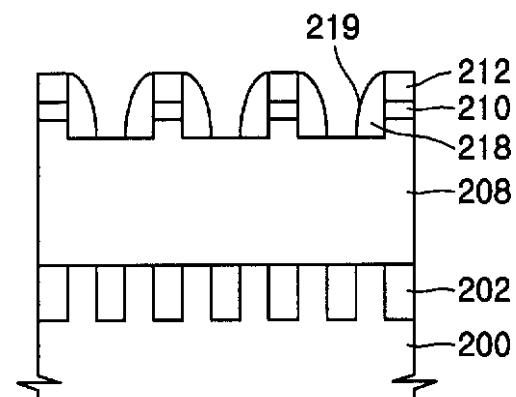
【図 15 C】



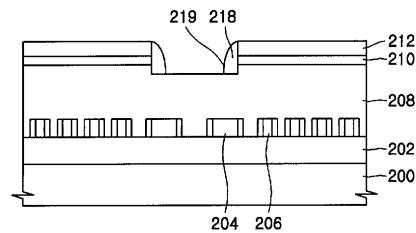
【図 16 A】



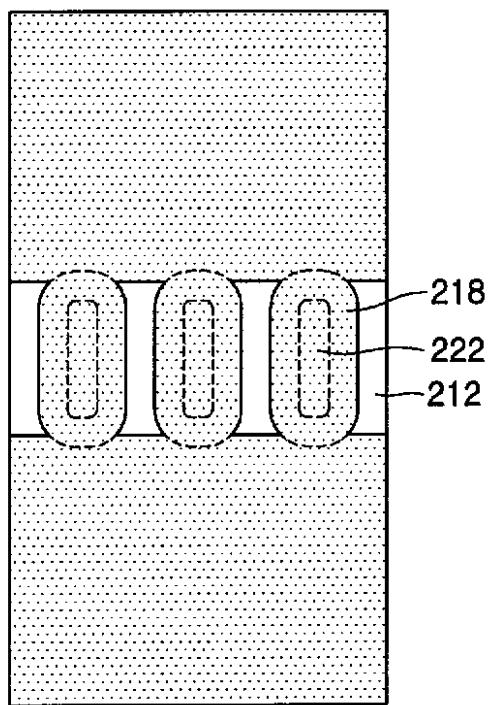
【図 16 B】



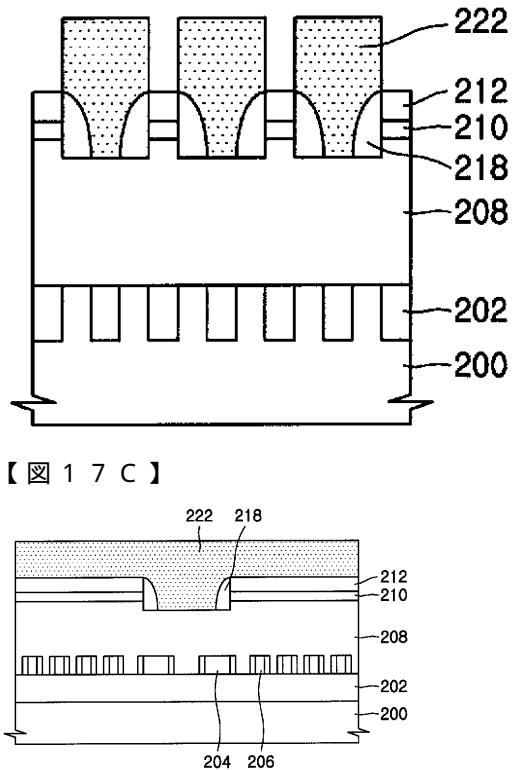
【図 16 C】



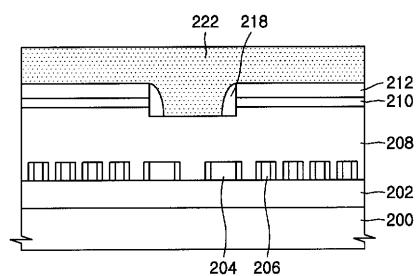
【図 17 A】



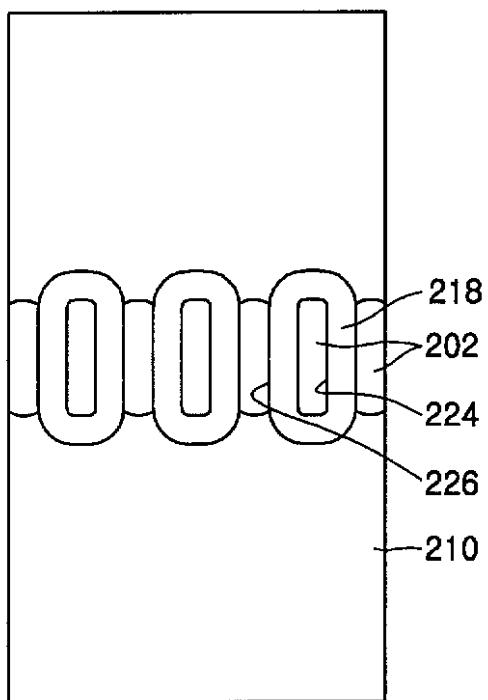
【図 17 B】



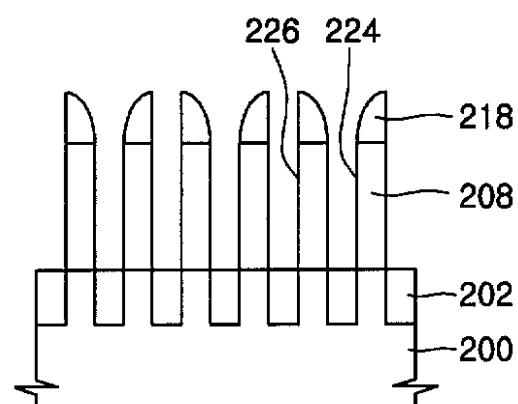
【図 17 C】



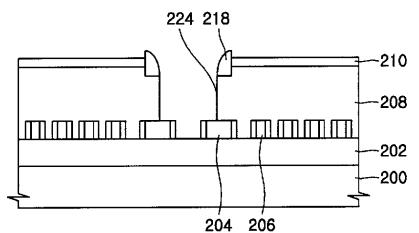
【図 18 A】



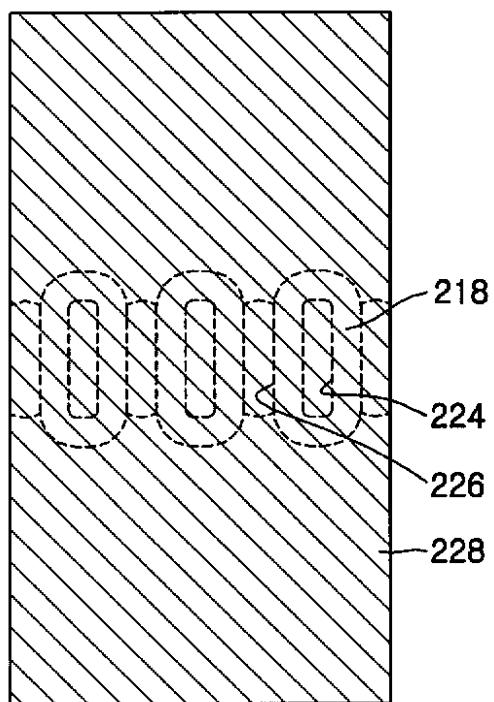
【図 18 B】



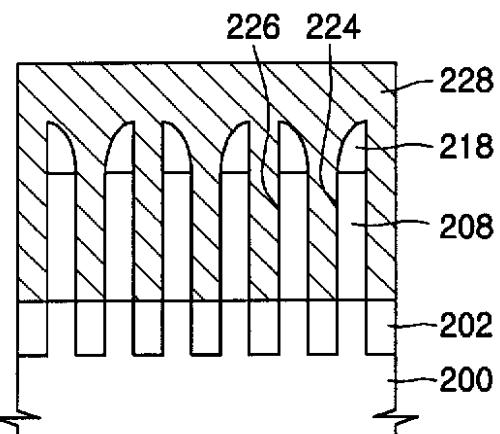
【図 18 C】



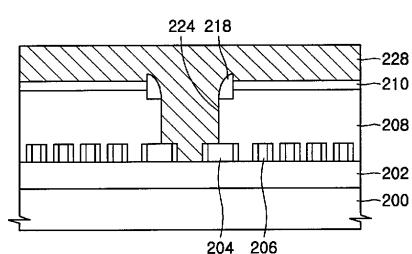
【図 19 A】



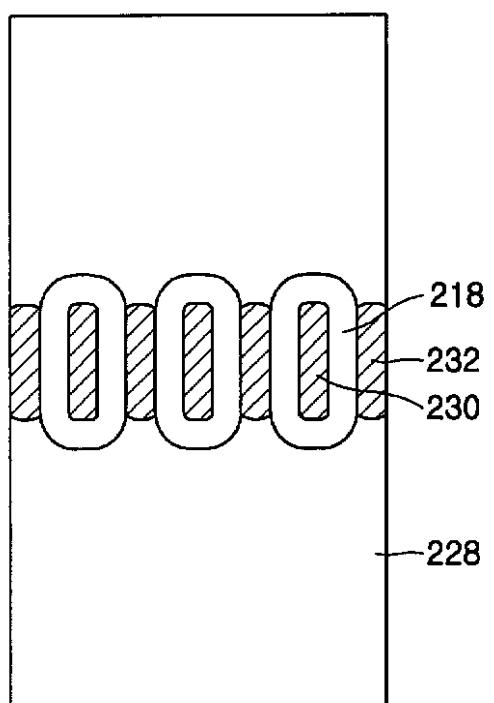
【図 19 B】



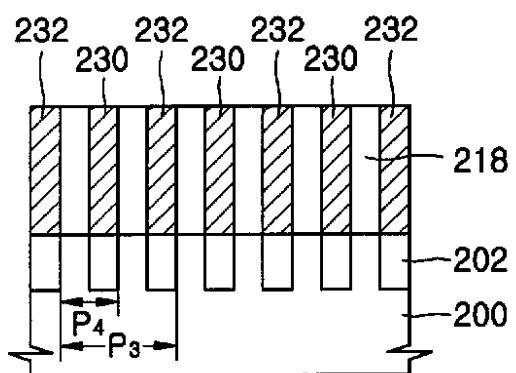
【図 19 C】



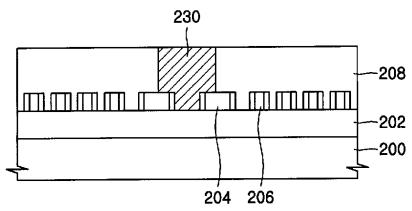
【図 20 A】



【図 20 B】



【図 20 C】



フロントページの続き

(51)Int.Cl. F I

H 01 L 29/788 (2006.01)
H 01 L 21/336 (2006.01)

(74)代理人 100110364

弁理士 実広 信哉

(72)発明者 李 芝英

大韓民国京畿道龍仁市器興邑紙谷里250-1番地

(72)発明者 姜 鉉材

大韓民国京畿道軍浦市山本洞1148-4番地 金剛アパート911棟701号

(72)発明者 禹 相均

大韓民国京畿道龍仁市豊徳川2洞1168番地 三星5次アパート523棟1704号

審査官 大嶋 洋一

(56)参考文献 米国特許第06853024(US, B1)

米国特許第06197682(US, B1)

特開2002-110930(JP, A)

特開2000-183304(JP, A)

特開平09-092800(JP, A)

特開平06-069153(JP, A)

(58)調査した分野(Int.Cl., DB名)

H 01 L 21 / 768

H 01 L 21 / 336

H 01 L 21 / 8247

H 01 L 23 / 522

H 01 L 27 / 115

H 01 L 29 / 788

H 01 L 29 / 792