(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0085171
(43) 공개일자 2025년06월12일

(51) 국제특허분류(Int. Cl.)
H02J 7/00 (2006.01) *H02M 3/158* (2006.01)
(52) CPC특허분류
H02J 7/0019 (2023.08)
H02M 3/1582 (2013.01)
(21) 출원번호 10-2023-0174148
(22) 출원일자 2023년12월05일
심사청구일자 2023년12월05일

(71) 출원인
국립한밭대학교 산학협력단
대전광역시 유성구 동서대로 125 (덕명동)
(72) 발명자
한정규
대전광역시 유성구 계룡로46번길 66-1, 401호
이은서
대전광역시 유성구 학하서로121번길 45-15, 207호
(뒷면에 계속)
(74) 대리인
특허법인 플러스

전체 청구항 수 : 총 7 항

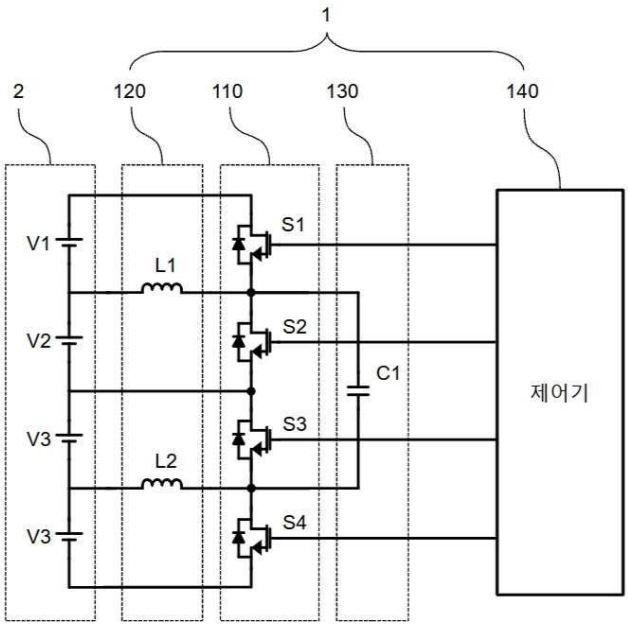
(54) 발명의 명칭 **배터리 셀 밸런싱 장치 및 이의 제어 방법**

(57) 요 약

본 발명은 배터리 셀 밸런싱 장치 및 이의 제어 방법에 관한 것으로, 더욱 상세하게는 순차적으로 직렬 연결된 제1 내지 2n 배터리 셀(여기서, n은 2 이상의 정수)에 연결된 배터리 셀 밸런싱 장치에 있어서, 순차적으로 일단과 타단이 직렬 연결된 제1 내지 2n 스위치 소자, 제 1 내지 n 인덕터, 제 1 내지 n-1 커패시터, 및 제1 내지 2n

(뒷면에 계속)

대 표 도 - 도2



스위치 소자를 제어하는 제어기를 포함하고, 제1 스위치 소자의 일단과 제2n 스위치 소자의 타단이 제1 배터리 셀의 양극단과 제2n 배터리 셀의 음극단에 각각 연결되고, 제1 내지 n 인덕터 중 어느 하나인 제i 인덕터(여기서, i는 n 이하의 양의 정수)의 일단과 타단은, 제2i-1 배터리 셀과 제2i 배터리 셀이 연결된 노드와 제2i-1 스위치 소자와 제2i 스위치 소자가 연결된 노드에 각각 연결되며, 제1 내지 n-1 커패시터 중 어느 하나인 제j 커패시터(여기서, j는 n-1 이하의 양의 정수)의 일단과 타단은, 제j 인덕터의 타단과 제j+1 인덕터의 타단에 각각 연결된 것을 특징으로 한다.

(52) CPC특허분류
H02J 2207/20 (2023.08)

(72) 발명자
이승원
대전광역시 유성구 학하서로121번길 71-26, 203호

허대호
대전광역시 서구 신갈마로 46, 102동 401호

이 발명을 지원한 국가연구개발사업

과제고유번호	1345370812
과제번호	2021RIS-004
부처명	교육부
과제관리(전문)기관명	한국연구재단
연구사업명	지자체-대학 협력기반지역혁신사업
연구과제명	(대전세종충남지역혁신플랫폼)충남대학교
기 여 율	1/1
과제수행기관명	(대전세종충남지역혁신플랫폼)충남대학교
연구기간	2023.04.01 ~ 2024.02.29

명 세 서

청구범위

청구항 1

순차적으로 직렬 연결된 제1 내지 2n 배터리 셀(여기서, n은 2 이상의 정수)에 연결된 배터리 셀 밸런싱 장치에 있어서,

순차적으로 일단과 타단이 직렬 연결된 제1 내지 2n 스위치 소자;

제 1 내지 n 인덕터;

제 1 내지 n-1 커패시터; 및

상기 제1 내지 2n 스위치 소자를 제어하는 제어기;를 포함하고,

상기 제1 스위치 소자의 일단과 상기 제2n 스위치 소자의 타단이 상기 제1 배터리 셀의 양극단과 상기 제2n 배터리 셀의 음극단에 각각 연결되고,

상기 제1 내지 n 인덕터 중 어느 하나인 제i 인덕터(여기서, i는 n 이하의 양의 정수)의 일단과 타단은, 상기 제2i-1 배터리 셀과 상기 제2i 배터리 셀이 연결된 노드와 상기 제2i-1 스위치 소자와 상기 제2i 스위치 소자가 연결된 노드에 각각 연결되며,

상기 제1 내지 n-1 커패시터 중 어느 하나인 제j 커패시터(여기서, j는 n-1 이하의 양의 정수)의 일단과 타단은, 상기 제j 인덕터의 타단과 상기 제j+1 인덕터의 타단에 각각 연결된 것

을 특징으로 하는 배터리 셀 밸런싱 장치.

청구항 2

제1항에 있어서,

상기 제1 내지 2n 스위치 소자 중 홀수 번째 스위치 소자를 홀수 스위치 소자라 하고,

상기 제1 내지 2n 스위치 소자 중 짝수 번째 스위치 소자를 짝수 스위치 소자라 할 때,

상기 제어기는

상기 홀수 스위치 소자와 상기 짝수 스위치 소자가 상보적으로 동작하도록 상기 제1 내지 2n 스위치 소자를 제어하는 것

을 특징으로 하는 배터리 셀 밸런싱 장치.

청구항 3

제2항에 있어서,

상기 제어기는

상기 홀수 스위치 소자와 상기 짝수 스위치 소자가 동일한 온 듀티비를 가지도록 상기 제1 내지 2n 스위치 소자를 제어하는 것

을 특징으로 하는 배터리 셀 밸런싱 장치.

청구항 4

제2항에 있어서,

상기 제어기는

상기 제1 내지 2n 스위치 소자가 소정의 데드 타임을 갖도록 상기 제1 내지 2n 스위치 소자를 제어하는 것

을 특징으로 하는 배터리 셀 밸런싱 장치.

청구항 5

제1항의 특징을 포함하는 배터리 셀 밸런싱 장치의 제어 방법에 있어서,

상기 제1 내지 2n 스위치 소자 중 홀수 번째 스위치 소자를 홀수 스위치 소자라 하고,

상기 제1 내지 2n 스위치 소자 중 짝수 번째 스위치 소자를 짝수 스위치 소자라 할 때,

상기 제어기는,

상기 홀수 스위치 소자와 상기 짝수 스위치 소자가 상보적으로 동작하고 상기 제1 내지 2n 스위치 소자를 제어하는 것

을 특징으로 하는 배터리 셀 밸런싱 장치의 제어 방법.

청구항 6

제5 항에 있어서,

상기 제어기는,

상기 홀수 스위치 소자와 상기 짝수 스위치 소자가 동일한 온 듀티비를 가지도록 상기 제1 내지 2n 스위치 소자를 제어하는 것

을 특징으로 하는 배터리 셀 밸런싱 장치의 제어 방법.

청구항 7

제5 항에 있어서,

상기 제어기는,

상기 제1 내지 2n 스위치 소자가 소정의 데드 타임을 갖도록 상기 제1 내지 2n 스위치 소자를 제어하는 것

을 특징으로 하는 배터리 셀 밸런싱 장치의 제어 방법.

발명의 설명

기 술 분 야

[0001] 본 발명은 배터리 셀 밸런싱 장치 및 이의 제어 방법에 관한 것으로써, 보다 상세히는 벅-부스트 컨버터와 척 컨버터의 구조를 동시에 이용하여 인접한 셀 간의 전하 균형을 유지할 수 있는 배터리 셀 밸런싱 장치 및 이의 제어 방법에 관한 것이다.

배 경 기 술

[0003] 최근, 전기 자동차, 인공 위성, 전기 자전거 및 ESS(Energy Storage System) 등의 전자 기기에 리튬 이온 전지를 탑재하는 경우가 빈번하다. 리튬 이온 전지는 복수의 리튬 이온 전지 셀로 이루어진 복수의 배터리 모듈이 연결되어 있는 형태로 탑재되어 있다. 이러한 리튬 이온 전지의 경우 각 배터리 셀 간의 충전 용량이 균일하지 못하는 문제점이 발생한다. 이와 같은 셀 간의 충전 용량이 균일하지 못하는 문제는 배터리의 용량 및 수명에 영향을 끼친다. 따라서, 이와 같은 셀 간 전하의 불균형을 방지하기 위해서 각 배터리 셀에 대해서 충전 용량을

균일하게 하기 위한 회로 및 제어 방법들이 개발되고 있다.

[0004] 이와 같은 문제를 해결하기 위해서, 종래에는 양방향 벅-부스트(Buck-Boost) 컨버터 또는 양방향 축(Cuk) 컨버터를 이용한 셀 밸런싱 장치들이 개발되고 있다.

[0005] 도 1의 (a)는 종래의 양방향 벅-부스트 컨버터를 이용한 셀 밸런싱 회로를 도시한 것이고, 도 1의 (b)는 종래의 양방향 축 컨버터를 이용한 셀 밸런싱 회로를 도시한 것이다.

[0006] 종래의 양방향 벅-부스트 컨버터를 이용한 셀 밸런싱 회로는 도 1 (a)에 도시된 바와 같이 4개의 배터리 셀의 밸런싱을 위해서 6개의 스위치 소자와 3개의 인덕터가 사용된다. 즉, n이 2 이상의 양의 정수 값을 가질 때, 2n개의 배터리 셀의 밸런싱을 위해서 4n-2개의 스위치 소자와 2n-1개의 인덕터가 사용된다.

[0007] 또한, 종래의 양방향 축 컨버터를 이용한 셀 밸런싱 회로는 도 1(b)에 도시된 바와 같이 4개의 배터리 셀의 밸런싱을 위해서 6개의 스위치 소자, 5개의 인덕터, 3개의 커패시터가 사용된다. 이는, n이 2 이상의 양의 정수 값을 가질 때, 2n개의 배터리 셀의 밸런싱을 위해서 4n-2개의 스위치 소자, 2n+1의 인덕터, 2n-1개의 커패시터가 사용된다.

[0008] 이와 같이, 종래의 양방향 벅-부스트 컨버터를 이용한 셀 밸런싱 회로와 종래의 양방향 축 컨버터를 이용한 셀 밸런싱 회로의 경우, 4개의 배터리 셀의 밸런싱을 위해서 많은 소자가 사용된다는 문제점이 존재한다.

선행기술문헌

특허문헌

[0010] (특허문헌 0001) 공개특허공보 제10-2021-0060208호(공개일 2021.05.26)

발명의 내용

해결하려는 과제

[0011] 본 발명은 상기한 바와 같은 문제점을 해결하기 위해 안출된 것으로써, 본 발명에 의한 배터리 셀 밸런싱 장치 및 이의 제어 방법의 목적은 종래 기술보다 적은 소자수를 사용하면서도 양방향 벅-부스트 컨버터와 양방향 축 컨버터의 회로 구조를 이용하여 효율적으로 배터리 셀의 전하 균형을 유지할 수 있는 배터리 셀 밸런싱 장치 및 이의 제어 방법을 제공함에 있다.

과제의 해결 수단

[0013] 상기한 바와 같은 문제점을 해결하기 위한 본 발명에 의한 배터리 셀 밸런싱 장치 및 이의 제어 방법은, 순차적으로 직렬 연결된 제1 내지 2n 배터리 셀(여기서, n은 2 이상의 정수)에 연결된 배터리 셀 밸런싱 장치에 있어서, 순차적으로 일단과 타단이 직렬 연결된 제1 내지 2n 스위치 소자, 제 1 내지 n 인덕터, 제 1 내지 n-1 커패시터, 및 제1 내지 2n 스위치 소자를 제어하는 제어기를 포함하고, 제1 스위치 소자의 일단과 제2n 스위치 소자의 타단이 제1 배터리 셀의 양극단과 제2n 배터리 셀의 음극단에 각각 연결되고, 제1 내지 n 인덕터 중 어느 하나인 제i 인덕터(여기서, i는 n 이하의 양의 정수)의 일단과 타단은, 제2i-1 배터리 셀과 제2i 배터리 셀이 연결된 노드와 제2i-1 스위치 소자와 제2i 스위치 소자가 연결된 노드에 각각 연결되며, 제1 내지 n-1 커패시터 중 어느 하나인 제j 커패시터(여기서, j는 n-1 이하의 양의 정수)의 일단과 타단은, 제j 인덕터의 타단과 제j+1 인덕터의 타단에 각각 연결된 것을 특징으로 한다.

[0014] 또한, 제1 내지 2n 스위치 소자 중 홀수 번째 스위치 소자를 홀수 스위치 소자라 하고, 제1 내지 2n 스위치 소자 중 짝수 번째 스위치 소자를 짝수 스위치 소자라 할 때, 제어기는 홀수 스위치 소자와 짝수 스위치 소자가 상보적으로 동작하도록 제1 내지 2n 스위치 소자를 제어하는 것을 특징으로 한다.

[0015] 또한, 제어기는 홀수 스위치 소자와 짝수 스위치 소자가 동일한 온 듀티비를 가지도록 제1 내지 2n 스위치 소자를 제어하는 것을 특징으로 한다.

[0016] 또한, 제어기는 제1 내지 2n 스위치 소자가 소정의 데드 타임을 갖도록 제1 내지 2n 스위치 소자를 제어하는 것을 특징으로 한다.

[0017] 본 발명의 일 실시예에 따른 배터리 셀 밸런싱 장치의 제어 방법에 있어서, 제1 내지 2n 스위치 소자 중 홀수 번째 스위치 소자를 홀수 스위치 소자라 하고, 제1 내지 2n 스위치 소자 중 짝수 번째 스위치 소자를 짝수 스위치 소자라 할 때, 제어기는, 홀수 스위치 소자와 짝수 스위치 소자가 상보적으로 동작하고 제1 내지 2n 스위치 소자를 제어하는 것을 특징으로 한다.

[0018] 또한, 제어기는, 홀수 스위치 소자와 짝수 스위치 소자가 동일한 온 듀티비를 가지도록 제1 내지 2n 스위치 소자를 제어하는 것을 특징으로 한다.

[0019] 또한, 제어기는, 제1 내지 2n 스위치 소자가 소정의 데드 타임을 갖도록 제1 내지 2n 스위치 소자를 제어하는 것을 특징으로 한다.

발명의 효과

[0021] 상기한 바와 같은 본 발명에 의한 배터리 셀 밸런싱 장치 및 이의 제어 방법에 의하면, n이 2 이상의 양의 정수 값을 가질 때 2n개의 배터리 셀의 셀 밸런싱을 위해서 2n개의 스위치 소자, n개의 인덕터, n-1개의 커패시터를 사용하므로 종래의 양방향 벅-부스트 컨버터를 이용한 셀 밸런싱 회로보다 스위치 소자는 2n-2개, 인덕터는 n-1개를 더 적게 사용할 수 있으며, 종래의 양방향 축 컨버터를 이용한 셀 밸런싱 회로보다 스위치 소자는 2n-2개, 인덕터는 n+1개 및 커패시터는 n개 더 적게 사용할 수 있는 효과가 있다.

[0022] 즉, 종래의 양방향 벅-부스트 컨버터 또는 양방향 축 컨버터를 이용한 셀 밸런싱 회로를 사용할 때 보다 더 적은 소자 만으로도 배터리 셀 밸런싱을 수행할 수 있는 효과가 있다.

도면의 간단한 설명

[0024] 도 1 (a)는 종래의 벅-부스트 컨버터를 이용한 배터리 셀 밸런싱 회로를 도시한 회로도이고, 도 1 (b)는 종래의 축 컨버터를 이용한 배터리 셀 밸런싱 회로를 도시한 회로도이며,

도 2는 본 발명의 배터리 셀이 4개인 실시예에 의한 배터리 셀 밸런싱 장치의 개략도이고,

도 3은 본 발명의 배터리 셀이 8개인 실시예에 의한 배터리 셀 밸런싱 장치의 회로도이며,

도 4는 본 발명의 배터리 셀 밸런싱 장치의 제1 내지 2n 스위치 소자에 대한 타이밍도이고,

도 5는 본 발명의 배터리 셀이 8개인 일 실시예의 배터리 셀 밸런싱 장치의 홀수 스위치 소자가 켜져있고, 짝수 스위치 소자가 꺼져있는 상태를 도시한 회로도이며,

도 6은 본 발명의 배터리 셀이 8개인 일 실시예의 배터리 셀 밸런싱 장치의 홀수 스위치 소자가 꺼져있고, 짝수 스위치 소자가 켜져있는 상태를 도시한 회로도이다.

발명을 실시하기 위한 구체적인 내용

[0025] 상술한 본 발명의 목적, 특징 및 장점은 첨부된 도면과 관련한 다음의 실시예를 통하여 보다 분명해질 것이다. 이하의 특정한 구조 내지 기능적 설명들은 단지 본 발명의 개념에 따른 실시예를 설명하기 위한 목적으로 예시된 것으로, 본 발명의 개념에 따른 실시예들은 다양한 형태로 실시될 수 있으며 본 명세서 또는 출원에 설명된 실시예들에 한정되는 것으로 해석되어서는 아니 된다. 본 발명의 개념에 따른 실시예는 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있으므로 특정 실시예들은 도면에 예시하고 본 명세서 또는 출원에 상세하게 설명하고자 한다. 그러나 이는 본 발명의 개념에 따른 실시예들을 특정한 개시 형태에 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 제1 및 /또는 제2 등의 용어는 다양한 구성 요소들을 설명하는데 사용될 수 있지만, 구성 요소들은 용어들에 한정되지는 않는다. 용어들은 하나의 구성 요소를 다른 구성 요소들로부터 구별하는 목적으로만, 예컨대 본 발명의 개념에 따른 권리 범위로부터 이탈되지 않은 채, 제1 구성 요소는 제2 구성 요소로 명명될 수 있고, 유사하게 제2 구성 요소는 제1 구성 요소로도 명명될 수 있다. 어떠한 구성 요소가 다른 구성 요소에 연결되어 있다거

나 접속되어 있다고 언급된 때에는, 그 다른 구성 요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성 요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떠한 구성 요소가 다른 구성 요소에 직접 연결되어 있다거나 또는 직접 접속되어 있다고 언급된 때에는, 중간에 다른 구성 요소가 존재하지 않는 것으로 이해되어야 할 것이다. 구성요소들 간의 관계를 설명하기 위한 다른 표현들, 즉 ~사이에와 바로 ~사이에 또는 ~에 인접하는과 ~에 직접 인접하는 등의 표현도 마찬가지로 해석되어야 한다. 본 명세서에서 사용하는 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로서, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서 포함하다 또는 가지다 등의 용어는 설시된 특징, 숫자, 단계, 동작, 구성 요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성 요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다. 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미를 갖는 것으로 해석되어야 하며, 본 명세서에서 명백하게 정의하지 않는 한이상적이거나 과도하게 형식적인 의미로 해석되지 않는다. 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 설명함으로써 본 발명을 상세히 설명하도록 한다. 각 도면에 제시된 동일한 참조부호는 동일한 부재를 나타낸다.

[0026] 이하 첨부된 도면을 참고하여 본 발명에 의한 배터리 셀 밸런싱 장치(1) 및 이의 제어 방법의 바람직한 실시예에 관하여 상세히 설명한다.

[0027] 도 2는 본 발명의 배터리 셀이 4개인 실시예에 의한 배터리 셀 밸런싱 장치(1)의 개략도이다.

[0028] 본 발명의 배터리 셀 밸런싱 장치(1)는 n이 2 이상의 정수인 경우, 순차적으로 직렬 연결된 제1 내지 2n 배터리 셀(2)의 전하 균형을 맞추는 것을 목적으로 한다. 이는 제1 내지 2n 배터리 셀(2) 간의 전압이 동일해지는 것을 의미한다. 구체적으로 제1 내지 2n 배터리 셀(2)은 리튬 이온 전지로 이루어진 배터리 셀일 수 있다. 특히, 본 발명의 배터리 셀 밸런싱 장치(1)의 대상이 되는 배터리 셀의 개수는 짝수인 것을 특징으로 한다.

[0029] 다음으로 본 발명의 배터리 셀 밸런싱 장치(1)의 각 구성에 대해서 설명한다.

[0030] 본 발명의 배터리 셀 밸런싱 장치(1)는 n이 2 이상의 정수인 경우, 제1 내지 2n 스위치 소자(110), 제1 내지 n 인덕터(120), 제1 내지 n-1 커패시터(130) 및 제어기(140)를 포함한다.

[0031] 제1 내지 2n 스위치 소자(110)는 순차적으로 일단과 타단이 직렬 연결되어있다. 구체적으로, 제1 내지 2n 스위치 소자(110)는 순차적으로 직렬로 연결되어 있다. 이렇게 연결된 제1 내지 2n 스위치 소자(110)는 제1 스위치 소자의 일단과 제2n 스위치 소자의 타단이 제1 배터리 셀의 양극단과 상기 제2n 배터리 셀의 음극단에 각각 연결된다.

[0032] 도 2에는 n이 2인 경우, 즉 배터리 셀이 4개인 실시예에 의한 배터리 셀 밸런싱 장치(1)가 도시되어 있으며, 제1 내지 4 스위치 소자(S1, S2, S3, S4)를 포함한다. 도 2에 도시된 바와 같이 제1 스위치 소자(S1)의 일단은 제1 배터리 셀(V1)의 양극단에 연결되어 있고, 제4 스위치 소자(S4)의 타단은 제4 배터리 셀(V4)의 음극단에 연결되어 있다. 여기서, 제1 내지 2n 스위치 소자(110)는 트랜지스터 또는 릴레이일 수 있다.

[0033] 제1 내지 n 인덕터(120) 중 어느 하나인 제i 인덕터(여기서, i는 n 이하의 양의 정수)의 일단과 타단은, 제2i-1 배터리 셀과 제2i 배터리 셀이 연결된 노드와 제2i-1 스위치 소자와 제2i 스위치 소자가 연결된 노드에 각각 연결되어 있다. 즉, 제1 내지 n 인덕터(120) 중 어느 하나의 인덕터는 홀수 번째의 배터리 셀과 짝수 번째의 배터리 셀이 연결된 노드와 홀수 번째의 스위치 소자와 짝수 번째 스위치 소자가 연결된 노드에 각각 연결된다.

[0034] 도 2에 도시된 바와 같이 n이 2인 경우, 일 실시예에 의한 배터리 셀 밸런싱 회로는 제1 및 2 인덕터(L1, L2)를 포함한다. 제1 인덕터(L1)는 제1 배터리 셀(V1)과 제2 배터리 셀(V2)이 연결된 노드와 제1 스위치 소자(S1)와 제2 스위치 소자(S2)가 연결된 노드에 연결된다. 또한, 제2 인덕터(L2)는 제3 배터리 셀(V3)과 제4 배터리 셀(V4)이 연결된 노드와 제3 스위치 소자(S3)와 제4 스위치 소자(S4)가 연결된 노드에 연결된다.

[0035] j는 n-1 이하의 양의 정수일 때, 제1 내지 n-1 커패시터(130) 중 어느 하나인 제j 커패시터의 일단과 타단은, 제j 인덕터의 타단과 제j+1 인덕터의 타단에 각각 연결된다. 즉, 제1 내지 n-1 커패시터(130) 중 어느 하나의 커패시터는 인접한 두 인덕터의 타단 사이에 연결된다.

[0036] 도 2에 도시된 바와 같이 n이 2인 경우, 일 실시예에 의한 배터리 셀 밸런싱 회로는 제1 커패시터(C1)를 포함한

다. 제1 커패시터(C1)는 제1 인덕터(L1)의 타단과 제2 인덕터(L2)의 타단에 연결된다.

[0037] 제어기(140)는 제1 내지 2n 스위치 소자(110)를 제어한다. 제어기(140)는 마이크로 컨트롤러 유닛일 수 있다. 구체적으로, 제1 내지 2n 스위치 소자(110)가 트랜지스터 중 MOSFET(Metal Oxide Semiconductor Field Effect Transistor)인 경우, 제어기(140)는 제1 내지 2n 스위치 소자(110)의 게이트에 전압을 인가하는 방식으로 제1 내지 2n 스위치 소자(110)를 온 또는 오프 제어할 수 있다.

[0038] 제어기(140)는 제1 내지 2n 스위치 소자(110)를 제어하기 위한 제어 방법을 저장하기 위해서 저장부(미도시)를 구비할 수 있다. 즉, 제어기(140)는 저장부(미도시)에 저장된 제어 방법을 이용하여 제1 내지 2n 스위치 소자(110)를 제어할 수 있다.

[0039] 도 3는 배터리 셀이 8개인 일 실시예의 배터리 셀 밸런싱 장치(1)의 개략도를 도시한 것이다. 배터리 셀이 8개인 경우는 n이 4인 경우를 말하는 것이며, 제1 내지 8 배터리 셀(V1~V8)을 구비한다. 이 경우, 배터리 셀 밸런싱 장치(1)는 제1 내지 8 스위치 소자(S1~S8), 제1 내지 4 인덕터(L1, L2, L3, L4), 제1 내지 3 커패시터(C1, C2, C3) 및 제어기(140)를 포함한다. 도 3에 도시된 바와 같이 배터리 셀의 개수에 따라서 배터리 셀 밸런싱 장치(1)는 다양한 실시예를 가질 수 있으며, 도 2, 3에 도시된 회로에 한정되지 않는다. 즉 n은 2 이상의 양의 정수이므로 총 2n개의 배터리 셀을 구비하는 경우 그에 맞춰서 배터리 셀 밸런싱 장치(1)는 2n개의 스위치 소자, n개의 인덕터, n-1개의 커패시터를 포함할 수 있다.

[0040] 다음으로, 제어기(140)가 본 발명의 배터리 셀 밸런싱 장치(1)를 제어하는 방법에 대해서 설명한다. 도 4는 본 발명의 배터리 셀 밸런싱 장치(1)를 제어하는 방법에 대한 타이밍도이다.

[0041] 제1 내지 2n 스위치 소자(110) 중 홀수 번째 스위치 소자를 홀수 스위치 소자라 하고, 제1 내지 2n 스위치 소자(110) 중 짝수 번째 스위치 소자를 짝수 스위치 소자라 할 때, 제어기(140)는 홀수 스위치 소자와 짝수 스위치 소자가 상보적으로 동작하도록 제1 내지 2n 스위치 소자(110)를 제어한다. 구체적으로, 제어기(140)는 홀수 스위치 소자를 온 제어하는 경우, 짝수 스위치 소자는 오프 제어하며, 반대로, 짝수 스위치 소자를 온 제어하는 경우 홀수 스위치 소자는 오프 제어한다. 즉, 제어기(140)는 홀수 스위치 소자와 짝수 스위치 소자를 동시에 온 제어하지 않으며 홀수 스위치 소자 또는 짝수 스위치 소자 중 어느 한 쪽의 소자만 켜지도록 제어한다.

[0042] 도 4 (a), (b)를 참고하면, 제1 내지 2n 스위치 소자(110)의 온 오프 주기를 Ts라 할 때, 제어기(140)는 홀수 스위치 소자가 켜지는 시간(Todd)동안, 홀수 스위치 소자가 켜지도록 홀수 스위치 소자를 온 제어할 수 있다. 이 경우, 제어기(140)는 홀수 스위치 소자가 켜지는 시간(Todd) 동안에 짝수 스위치 소자는 오프 제어한다. 반대로, 도 4 (b)를 참고하면, 홀수 스위치 소자가 켜지는 시간(Todd)이 경과한 경우, 홀수 스위치 소자를 오프 제어한다. 이후, 제어기(140)는 짝수 스위치 소자가 켜지는 시간(Teven)동안, 짝수 스위치 소자가 켜지도록 짝수 스위치 소자를 온 제어할 수 있다. 이 경우, 제어기(140)는 짝수 스위치 소자가 켜지는 시간(Teven) 동안에 홀수 스위치 소자를 오프 제어한다.

[0043] 결론적으로, 제어기(140)는 홀수 스위치 소자와 짝수 스위치 소자 중 어느 한 쪽의 소자만 켜지도록 반복하여 제어할 수 있다.

[0044] 제어기(140)는 홀수 스위치 소자와 짝수 스위치 소자가 동일한 온 듀티비를 가지도록 제1 내지 2n 스위치 소자(110)를 제어한다. 구체적으로, 제어기(140)는 홀수 스위치 소자가 켜지는 시간과 짝수 스위치 소자가 켜지는 시간이 동일하도록 제1 내지 2n 스위치 소자(110)를 제어할 수 있다. 일 예로, 홀수 스위치 소자와 짝수 스위치 소자는 50%의 온 듀티비를 가질 수 있다.

[0045] 도 4 (a), (b)를 참고하면, 홀수 스위치 소자가 켜지는 시간(Todd)과 짝수 스위치 소자 켜지는 시간(Teven)은 동일한 값을 가질 수 있다.

[0046] 제어기(140)는 제1 내지 2n 스위치 소자(110)가 소정의 데드 타임(dead-time)을 갖도록 제1 내지 2n 스위치 소자(110)를 제어한다. 구체적으로, 제어기(140)는 홀수 스위치 소자가 켜지는 시간(Todd) 또는 짝수 스위치 소자 켜지는 시간(Teven) 중 어느 하나의 시간이 경과하는 경우, 제1 내지 2n 스위치 소자(110)가 모두 오프되는 시간인 데드 타임(dead-time)을 가지도록 제1 내지 2n 스위치 소자(110)를 제어한다. 이는, 제1 내지 2n 스위치 소자(110)가 모두 온 되는 경우, 각각의 홀수 번째 배터리 셀의 양극단과 짝수 번째 배터리 셀의 음극단이 쇼트되고 이로 인해 큰 전류가 발생되므로 제1 내지 2n 스위치 소자(110)가 소손되는 문제가 발생될 수 있기 때문이다. 한편, 제1 내지 2n 스위치 소자(110)가 모두 오프되는 시간인 데드 타임(dead-time)은 홀수 스위치 소자가 켜지는 시간(Todd) 또는 짝수 스위치 소자 켜지는 시간(Teven) 보다 작을 수 있다.

[0047] 도 4 (a), (b)를 참고하면, 전술한 바와 같이 제어기(140)는 홀수 스위치 소자가 켜지는 시간(Todd)과 짝수 스위치 소자가 켜지는 시간(Teven) 사이에 제1 내지 2n 스위치 소자(110)가 모두 꺼지는 시간은 데드 타임(dead-time)을 가지도록 제1 내지 2n 스위치 소자(110)를 제어할 수 있다. 이 경우, 제1 내지 2n 스위치 소자(110)의 온 오프 주기(Ts)는 홀수 스위치 소자가 켜지기 전의 데드 타임(dead-time), 홀수 스위치 소자가 켜지는 시간(Todd), 짝수 스위치 소자가 켜지기 전의 데드 타임(dead-time) 및 짝수 스위치 소자가 켜지는 시간(Teven)을 모두 더한 값일 수 있다.

[0048] 본 발명의 배터리 셀 밸런싱 장치(1)의 제어 방법의 경우, 제어기(140)가 제1 내지 2n 스위치 소자(110)를 제어하는 특징과 실질적으로 동일하므로, 구체적인 셀 밸런싱 장치의 제어 방법에 대해서는 생략한다.

[0049] 다음으로, 배터리 셀 밸런싱 장치(1) 및 이의 제어 방법에 따라 제1 내지 2n 배터리 셀(110)의 전하가 균일하게 되는 과정에 대해서 설명한다.

[0050] 도 5는 본 발명의 배터리 셀이 8개인 일 실시예의 배터리 셀 밸런싱 장치(1)의 홀수 스위치 소자가 켜져있고, 짝수 스위치 소자가 꺼져있는 상태를 도시한 회로도이다.

[0051] 우선, 제어기(140)가 홀수 스위치 소자를 온 제어하고, 짝수 스위치 소자를 오프 제어하는 경우에 대해서 설명한다.

[0052] 제어기(140)가 홀수 스위치 소자를 온 제어하는 경우, 짝수 스위치 소자를 오프 제어한다. 이에 따라, 홀수 번째의 배터리 셀은 홀수 스위치 소자를 거쳐 음극단에 연결된 인덕터와 폐회로를 형성한다. 이와 같은 폐회로는 벅-부스트 컨버터의 회로 구조를 가지게 되며, 벅-부스트 컨버터로 동작한다.

[0053] 도 5 (a)에 도시된 바와 같이, N이 4인 경우, 제1 배터리 셀(V1)은 제1 스위치 소자(S1)를 거쳐 제1 인덕터(L1)와 폐회로를 형성하고, 제3 배터리 셀(V3)은 제3 스위치 소자(S3)를 거쳐 제2 인덕터(L2)와 폐회로를 형성하며, 제5 배터리 셀(V5)은 제5 스위치 소자(S5)를 거쳐 제3 인덕터(L3)와 폐회로를 형성하고, 제7 배터리 셀(V7)은 제7 스위치 소자(S7)를 거쳐 제4 인덕터(L4)와 폐회로를 형성한다.

[0054] 이와 동시에, 제2n 배터리 셀을 제외한 짝수 번째 배터리 셀은 음극단에 연결된 홀수 번째 스위치 소자를 거쳐 커패시터 및 양극단에 연결된 인덕터와 폐회로를 형성한다. 이와 같은 폐회로는 축 컨버터의 회로 구조를 가지며, 축 컨버터로 동작하게 된다.

[0055] 도 5 (b)에 도시된 바와 같이, n이 4인 경우, 제2 배터리 셀(V2)은 제3 스위치 소자(S3), 제1 커패시터(C1) 및 제1 인덕터(L1)와 폐회로를 형성하고 제4 배터리 셀(V4)은 제5 스위치 소자(S5), 제2 커패시터(C2) 및 제2 인덕터(L2)와 폐회로를 형성하며, 제6 배터리 셀(V6)은 제7 스위치 소자(S7), 제3 커패시터(C3) 및 제3 인덕터(L3)와 폐회로를 형성한다.

[0056] 결론적으로, 제어기(140)가 홀수 스위치 소자를 온 제어하고, 짝수 스위치 소자를 오프 제어하는 경우, 홀수 번째 배터리 셀은 벅-부스트 컨버터의 회로 구조를 이용하여 배터리 셀 밸런싱을 수행하며, 제2n 배터리 셀을 제외한 짝수 번째 배터리 셀은 축 컨버터의 회로 구조를 이용하여 배터리 셀 밸런싱을 수행한다.

[0057] 제어기(140)가 홀수 스위치 소자를 오프 제어하고, 짝수 스위치 소자를 온 제어하는 경우에 대해서 설명한다.

[0058] 도 6은 본 발명의 배터리 셀이 8개인 일 실시예의 배터리 셀 밸런싱 장치(1)의 홀수 스위치 소자가 꺼져있고, 짝수 스위치 소자가 켜져있는 상태를 도시한 회로도이다.

[0059] 제어기(140)가 짝수 스위치 소자를 온 제어하는 경우, 홀수 스위치 소자를 오프 제어한다. 이에 따라, 짝수 번째의 배터리 셀은 짝수 스위치 소자를 거쳐 양극단에 연결된 인덕터와 폐회로를 형성한다. 이와 같은 폐회로는 벅-부스트 컨버터의 회로 구조를 가지게 되며, 벅-부스트 컨버터로 동작한다.

[0060] 도 6 (a)에 도시된 바와 같이, n이 4인 경우, 제2 배터리 셀(V2)은 제2 스위치 소자(S2)를 거쳐 제1 인덕터(L1)와 폐회로를 형성하고, 제4 배터리 셀(V4)은 제4 스위치 소자(S4)를 거쳐 제2 인덕터(L2)와 폐회로를 형성하며, 제6 배터리 셀(V6)은 제6 스위치 소자(S6)를 거쳐 제3 인덕터(L3)와 폐회로를 형성하고, 제8 배터리 셀(V8)은 제8 스위치 소자(S8)를 거쳐 제4 인덕터(L4)와 폐회로를 형성한다.

[0061] 이와 동시에, 제1 배터리 셀(V1)을 제외한 홀수 번째 배터리 셀은 양극단에 연결된 짝수 번째 스위치 소자를 거쳐 커패시터 및 음극단에 연결된 인덕터와 폐회로를 형성한다. 이와 같은 폐회로는 축 컨버터의 회로 구조를 가지며, 축 컨버터로 동작하게 된다.

[0062] 도 6 (b)에 도시된 바와 같이, n이 4인 경우, 제3 배터리 셀(V3)은 제2 스위치 소자(S2), 제1 커패시터(C1) 및 제2 인덕터(L2)와 폐회로를 형성하고, 제5 배터리 셀(V5)은 제4 스위치 소자(S4), 제2 커패시터(C2) 및 제3 인덕터(L3)와 폐회로를 형성하며, 제7 배터리 셀(V7)은 제6 스위치 소자(S6), 제3 커패시터(C3) 및 제4 인덕터(L4)와 폐회로를 형성한다.

[0063] 결론적으로, 제어기(140)가 홀수 스위치 소자를 오프 제어하고, 짝수 스위치 소자를 온 제어하는 경우, 제1 배터리 셀(V1)을 제외한 홀수 번째 배터리 셀은 축 컨버터의 회로 구조를 이용하여 배터리 셀 밸런싱을 수행하며, 짝수 번째 배터리 셀은 벅-부스트 컨버터의 회로 구조를 이용하여 배터리 셀 밸런싱을 수행한다.

[0064] 제어기(140)는 전술하는 과정을 수회 반복하는 경우 제1 내지 2n 배터리 셀(2) 간의 전하 균형을 유지할 수 있다.

[0065] 결론적으로, 본 발명의 배터리 셀 밸런싱 장치(1) 및 이의 제어 방법을 이용하는 경우, 종래의 셀 밸런싱 장치보다 적은 소자수를 사용하여 셀 밸런싱을 효과적으로 수행할 수 있는 효과가 존재한다.

[0066] 본 발명의 상기한 실시 예에 한정하여 기술적 사상을 해석해서는 안된다. 적용범위가 다양함은 물론이고, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당업자의 수준에서 다양한 변형 실시가 가능하다. 따라서 이러한 개량 및 변경은 당업자에게 자명한 것인 한 본 발명의 보호범위에 속하게 된다.

부호의 설명

[0068] 1 : 배터리 셀 밸런싱 장치

110 : 제1 내지 2n 스위치 소자

120 : 제1 내지 n 인덕터

130 : 제1 내지 n-1 커패시터

140 : 제어기

2 : 제1 내지 2n 배터리 셀

Ts : 제1 내지 2n 스위치 소자의 온 오프 주기

Todd : 홀수 스위치 소자가 켜지는 시간

Teven : 짝수 스위치 소자가 켜지는 시간

V1 ~ V8 : 제1 배터리 셀 ~ 제8 배터리 셀

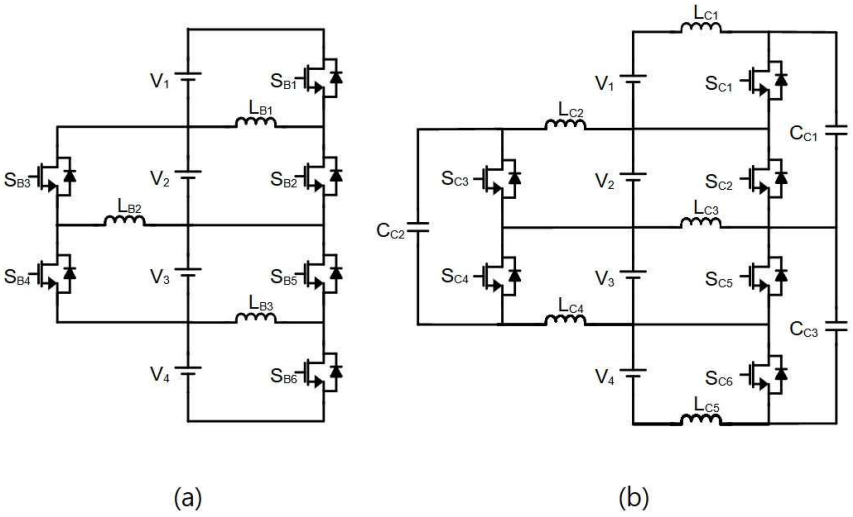
S1 ~ S8 : 제1 스위치 소자 ~ 제8 스위치 소자

C1 ~ C3 : 제1 커패시터 ~ 제3 커패시터

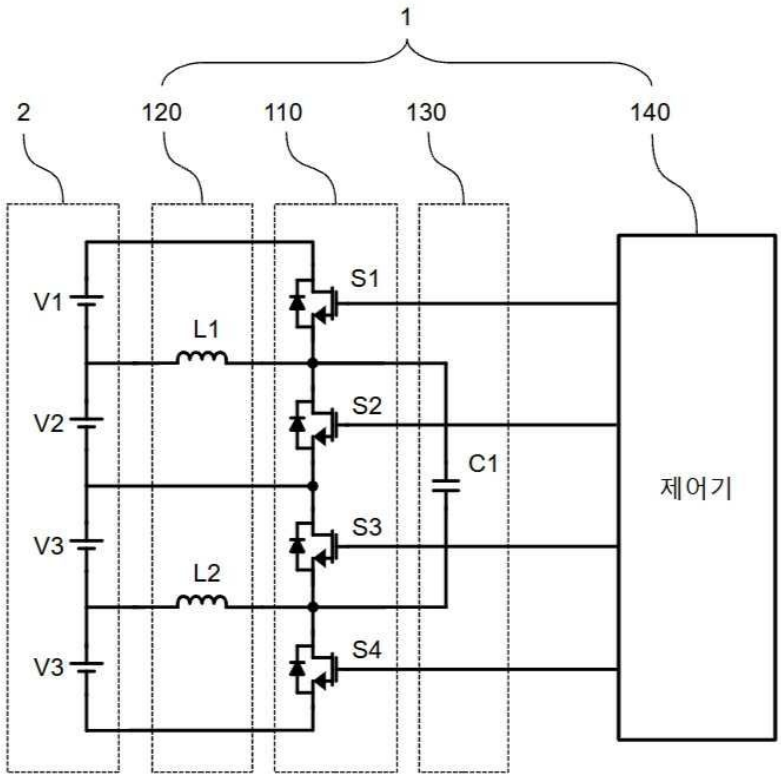
L1 ~ L4 : 제1 인덕터 ~ 제4 인덕터

도면

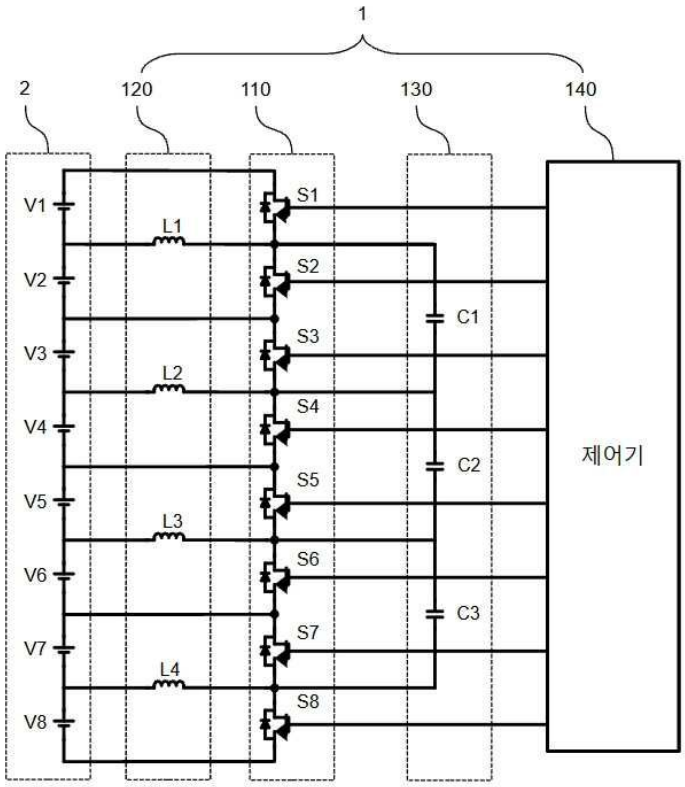
도면1


V1
SB1
LB1
SB3
V2
SB2
LB2
SB4
V3
SB5
LB3
V4
SB6
(a)
LC1
V1
SC1
LC2
CC1
SC3
V2
SC2
CC2
LC3
SC4
V3
SC5
LC4
CC3
V4
SC6
LC5
(b)

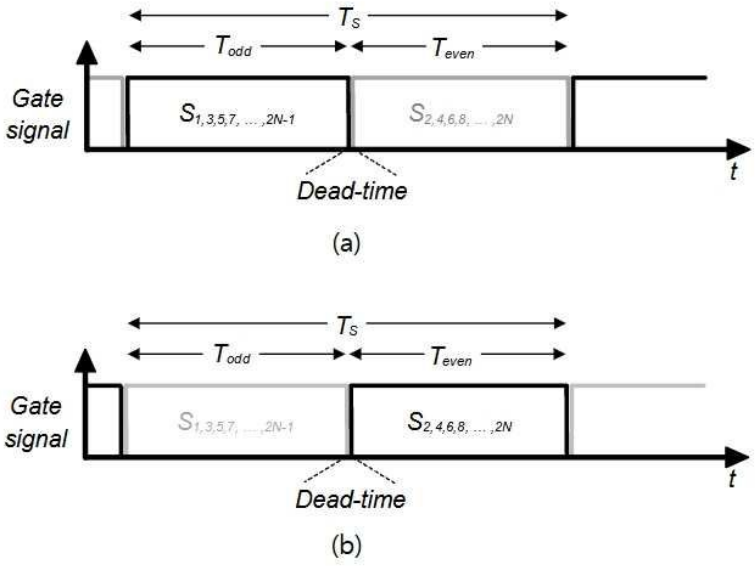
도면2


1
2
120
110
130
140
V1
L1
S1
V2
S2
C1
제어기
V3
L2
S3
V3
S4

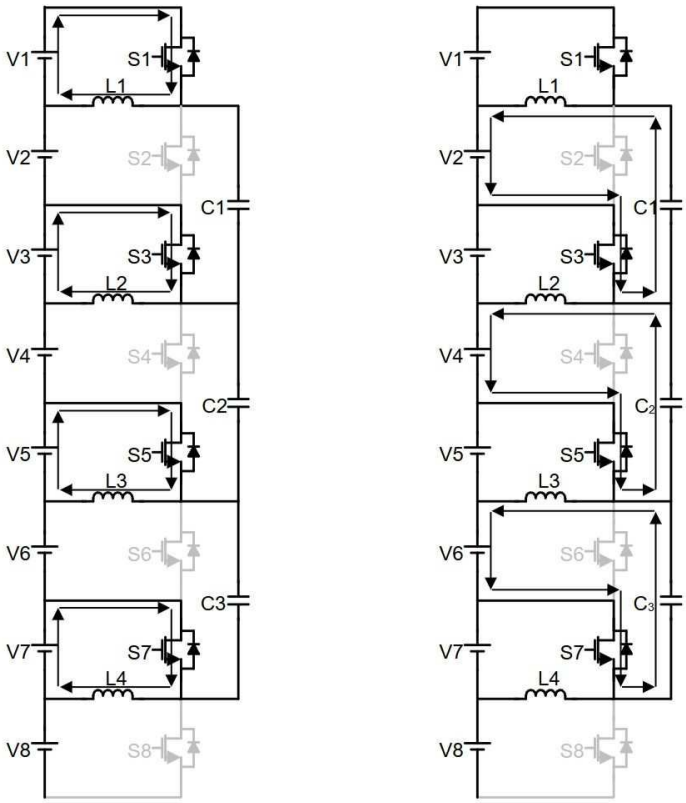
도면3


1
2
120
110
130
140
V1
V2
V3
V4
V5
V6
V7
V8
L1
L2
L3
L4
S1
S2
S3
S4
S5
S6
S7
S8
C1
C2
C3
제어기

도면4


T_S
T_{odd}
T_{even}
Gate signal
$S_{1,3,5,7,\ldots,2N-1}$
$S_{2,4,6,8,\ldots,2N}$
t
Dead-time
(a)
T_S
T_{odd}
T_{even}
Gate signal
$S_{1,3,5,7,\ldots,2N-1}$
$S_{2,4,6,8,\ldots,2N}$
t
Dead-time
(b)

도면5


V1
S1
L1
V2
S2
C1
V3
S3
L2
V4
S4
C2
V5
S5
L3
V6
S6
C3
V7
S7
L4
V8
S8
(a)
V1
S1
L1
V2
S2
C1
V3
S3
L2
V4
S4
C2
V5
S5
L3
V6
S6
C3
V7
S7
L4
V8
S8
(b)

도면6

