(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3808620号
(P3808620)
(45)発行日　平成18年8月16日(2006.8.16)　(24)登録日　平成18年5月26日(2006.5.26)

(51)Int.Cl.　　F I
H04L 12/28 (2006.01)　　H04L 12/28　3OOB
G01S 13/74 (2006.01)　　G01S 13/74

請求項の数 24　(全 50 頁)

(21)出願番号　特願平10-65757
(22)出願日　平成10年3月16日(1998.3.16)
(65)公開番号　特開平10-327155
(43)公開日　平成10年12月8日(1998.12.8)
審査請求日　平成17年3月16日(2005.3.16)
(31)優先権主張番号　特願平9-68706
(32)優先日　平成9年3月21日(1997.3.21)
(33)優先権主張国　日本国(JP)

(73)特許権者　000003078
株式会社東芝
東京都港区芝浦一丁目１番１号
(74)代理人　100058479
弁理士　鈴江　武彦
(74)代理人　100084618
弁理士　村松　貞男
(74)代理人　100068814
弁理士　坪井　淳
(74)代理人　100092196
弁理士　橋本　良郎
(74)代理人　100091351
弁理士　河野　哲
(74)代理人　100088683
弁理士　中村　誠

最終頁に続く

(54)【発明の名称】情報識別システム、この情報識別システム用の制御装置および応答装置

(57)【特許請求の範囲】
【請求項１】
おのおの複数ビットのバイナリデータよりなる固有の識別情報を少なくとも含む所定の固有情報を有した複数の応答装置と、これらの応答装置から前記固有情報のうちの所定の読取情報を読取るための制御装置とからなる情報識別システムにおいて、
前記制御装置に設けられ、前記識別情報のうちの任意のビット位置を指定する所定のビット位置情報を作成し、このビット位置情報を所定の下り通信チャネルへと送信するビット位置指定手段と、
前記応答装置のそれぞれに設けられ、前記ビット位置指定手段により送信された前記ビット位置情報が到来したことに応じて、該当応答装置が有する前記読取情報に所定の誤り検出符号を付した所定の応答情報を作成し、該当応答装置が有する識別情報において前記到来したビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて所定の上り通信チャネルへと送信する応答情報送信手段と、
前記制御装置に設けられ、前記上り通信チャネルを介して到来した各タイムスロットの応答情報の誤りの有無を、各応答情報に含まれている前記誤り検出符号に基づいて検査する誤り検査手段と、
前記制御装置に設けられ、前記誤り検査手段により誤りが無いと判定されたタイムスロットにて到達した応答情報のみを取り込む応答情報取込み手段と、
前記制御装置に設けられ、前記誤り検査手段の検査結果を示した検査結果情報を作成し、前記下り通信チャンネルへと送信する検査結果通知手段と、

前記制御装置に設けられ、誤りが生じているタイムスロットが前記誤り検査手段により１つでも検出されたことに応じ、前記ビット位置指定手段に前回とは異なるビット位置を指定する前記ビット位置情報の送信を行わせる再要求手段と、
前記応答装置のそれぞれに設けられ、前記検査結果通知手段により送信された前記検査結果情報にて該当応答装置の前記応答情報送信手段が応答情報を送信したタイムスロットが誤り有りとされていたことに応じて、該当応答装置が有する識別情報において前記ビット位置指定手段により新たに送信された前記ビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて前記上り通信チャネルへの応答情報の送信を前記応答情報送信手段に行なわせる再応答手段とを具備したことを特徴とする情報識別システム。
【請求項２】
前記応答情報送信手段は、該当応答装置が有する前記識別情報のうちの少なくとも一部を応答情報に含ませるものであり、
かつ、前記制御装置に設けられ、前記応答情報の送信を行った前記応答装置の識別情報を所定の期間に前記応答情報取込み手段により取り込まれた応答情報から判定する識別情報判定手段と、
前記制御装置に設けられ、前記誤り検査手段により誤りのあるタイムスロットが検出されなくなったことに応じて、前記識別情報判定手段により判定された識別情報を有する応答装置のそれぞれに対して、前記下り通信チャネルを介して所定の確認要求情報を送信する確認要求手段と、
前記応答装置のそれぞれに設けられ、該当応答装置に対して前記確認要求手段により送信された前記確認要求情報が到来したことに応じて、所定の確認通知情報を作成し、前記上り通信チャネルへと送信する確認通知手段と、
前記制御装置に設けられ、前記確認通知手段により送信された前記確認通知情報の受信を行い、前記確認通知情報を送信した応答装置の識別情報を前記識別情報判定手段にて判定する元となった応答情報のみを有効な応答情報として確定する応答情報確定手段とを具備したことを特徴とする請求項１に記載の情報識別システム。
【請求項３】
前記確認要求手段は、前記識別情報判定手段により判定された各識別情報を互いに比較し、同一ビット位置が同一状態である識別情報が複数存在するならばこれらの識別情報をグループ化し、同一状態であるビット位置のビット列は当該グループの共通情報として１つを示すとともに、残りのビット位置のビット列を各識別情報毎に個別情報として示した確認要求情報を作成して送信し、
かつ前記確認通知手段は、到来した確認要求情報にグループ化された識別情報が示されているならば、前記共通情報に前記個別情報を合成することでその識別情報を判定し、さらにその識別情報が該当応答装置の有するものであるか否かの判断を行うことで到来した確認要求情報が該当応答装置に対するものであるか否かを判断することを特徴とする請求項２に記載の情報識別システム。
【請求項４】
前記確認要求手段は、前記識別情報判定手段により判定された各識別情報を互いに比較し、下位の一部のビット位置の状態が他のいずれの識別情報とも異なる識別情報が存在するならば、そのビット位置のビット列のみを示した確認要求情報を作成して送信し、
かつ前記確認通知手段は、到来した確認要求情報に一部のビット位置のビット列のみが示されていたならば、そのビット列が該当応答装置が有する識別情報における下位の同数のビット列と一致するか否かに応じて到来した確認要求情報が該当応答装置に対するものであるか否かを判断することを特徴とする請求項２に記載の情報識別システム。
【請求項５】
前記制御装置に設けられ、前記確認要求手段による前記確認要求情報の送信が終了したのちに、前記識別情報のうちの任意のビット位置を指定するとともに、再読取りモードを指定する所定の再読取り指定情報を作成し、この再読取り指定情報を前記下り通信チャネルへと送信する再読取り指定手段と、

前記応答装置のそれぞれに設けられ、前記再読取り指定情報を受信したことに応じて、該当する応答装置の識別情報を示した確認通知情報が与えられていなかった場合に、前記応答情報送信手段に前記応答情報の送信を行わせる再読取り応答手段と、
前記制御装置に設けられ、誤りが生じているタイムスロットが前記誤り検査手段により１つでも検出されたことに応じ、前記再読取り指定手段に所定の再読取り指定情報の送信を行わせる再読取り再指定手段と、
前記応答装置のそれぞれに設けられ、前記検査結果通知手段により送信された前記検査結果情報にて該当応答装置の前記再読取り応答手段の制御の下に前記応答情報送信手段が応答情報を送信したタイムスロットが誤り有りとされていたことに応じて、該当応答装置が有する識別情報において前記再読取り指定手段により新たに送信された前記ビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて前記上り通信チャネルへの前記応答情報の送信を前記応答情報送信手段に行なわせる再読取り再応答手段と、
前記制御装置に設けられ、前記再読取り指定手段による再読取り指定情報の送信に応じていずれの応答装置からも応答信号の送信がなされなくなるまで、前記再読取り指定手段および再読取り再指定手段の処理を繰り返させる再読取り制御手段とを具備し、
かつ前記応答情報確定手段は、前記再読取り指定手段による前記再読取り指定情報の送信に応じて前記応答装置から前記応答信号の送信がなされたことにより前記応答情報取込み手段により新たに取り込まれた前記応答情報を有効な応答情報として追加確定することを特徴とする請求項２に記載の情報識別システム。
【請求項６】
前記応答情報確定手段は、前記識別情報判定手段により新たに判定された識別情報を有する応答装置に対する前記確認要求情報の送信を前記確認要求手段に行わせるとともに、前記確認通知手段により送信された前記確認通知情報の受信を行い、前記応答情報の送信を行った旨を示す前記確認通知情報を送信した前記応答装置の識別情報を前記識別情報判定手段にて判定する元となった応答情報のみを有効な応答情報として追加確定することを特徴とする請求項５に記載の情報識別システム。
【請求項７】
前記応答情報送信手段は、該当応答装置が有する前記識別情報のうちの少なくとも一部を応答情報に含ませるものであり、
かつ、前記制御装置に設けられ、前記誤り検査手段により誤りが無いと判定されたタイムスロットにて到達した応答情報のみを取込み、この応答情報を有効な応答情報として確定する応答情報確定手段と、
前記制御装置に設けられ、応答情報の送信を行った応答装置の識別情報を前記応答情報確定手段により有効なものと確定された応答情報から判定する識別情報判定手段と、
前記制御装置に設けられ、前記誤り検査手段により誤りのあるタイムスロットが検出されなくなったことに応じて、前記識別情報判定手段により判定された各識別情報を示した所定の読取り結果通知情報を作成し、前記上り通信チャネルへと送信する読取り結果通知手段と、
前記応答装置のそれぞれに設けられ、前記読取り結果通知手段により送信された前記読取り結果通知情報に示された識別情報に該当応答装置が有する識別情報と同一の識別情報があるか否かの判定を行い、その判定結果を保持しておく読取り結果保持手段と、
前記制御装置に設けられ、前記読取り結果通知手段による前記読取り結果通知情報の送信が行われたのちに、前記識別情報のうちの任意のビット位置を指定するとともに、再読取りモードを指定する所定の再読取り指定情報を作成し、この再読取り指定情報を前記下り通信チャネルへと送信する再読取り指定手段と、
前記応答装置のそれぞれに設けられ、前記再読取り指定手段により送信された再読取り指定情報が到来したことに応じて、該当応答装置の前記読取り結果保持手段が保持している判定結果が該当応答装置が有する識別情報が前記読取り結果通知情報に示されていなかったことを示す場合に、応答情報送信手段に応答情報の送信を行わせる再読取り応答手段と、

前記制御装置に設けられ、前記再読取り指定手段による前記再読取り指定情報の送信に応じていずれの応答装置からも前記応答情報の送信がなされなくなるまで、前記再読取り指定手段の処理を繰り返させる再読取り制御手段とを具備したことを特徴とする請求項１に記載の情報識別システム。

【請求項８】

前記読取り結果通知手段は、前記識別情報判定手段により判定された各識別情報を互いに比較し、同一ビット位置が同一状態である識別情報が複数存在するならばこれらの識別情報をグループ化し、同一状態であるビット位置のビット列は当該グループの共通情報として１つを示すとともに、残りのビット位置のビット列を各識別情報毎に個別情報として示した読取り結果通知情報を作成して送信し、

かつ読取り結果保持手段は、到来した読取り結果通知情報にグループ化された識別情報が示されているならば、前記共通情報に前記個別情報を合成することでその識別情報を判定し、該当応答装置が有する識別情報と同一であるか否かの判定に用いることを特徴とする請求項７に記載の情報識別システム。

【請求項９】

前記読取り結果通知手段は、前記識別情報判定手段により判定された各識別情報を互いに比較し、下位の一部のビット位置の状態が他のいずれの識別情報とも異なる識別情報が存在するならば、そのビット位置のビット列のみを示した読取り結果通知情報を作成して送信し、

かつ読取り結果保持手段は、到来した読取り結果通知情報に一部のビット位置のビット列のみが示されていたならば、そのビット列が該当応答装置が有する識別情報における下位の同数のビット列と一致するか否かに応じて、前記読取り結果通知情報に示された識別情報に該当応答装置が有する識別情報と同一の識別情報があるか否かの判定を行うことを特徴とする請求項７に記載の情報識別システム。

【請求項１０】

おのおの複数ビットのバイナリデータよりなる固有の識別情報を少なくとも含む所定の固有情報を有した複数の応答装置と、これらの応答装置から前記固有情報に含まれる前記識別情報のうちの少なくとも一部を含む所定の読取情報を読取るための制御装置とからなる情報識別システムにおいて、

前記制御装置に設けられ、前記識別情報のうちの任意のビット位置を指定する所定のビット位置情報を作成し、このビット位置情報を所定の下り通信チャネルへと送信するビット位置指定手段と、

前記応答装置のそれぞれに設けられ、前記ビット位置指定手段により送信された前記ビット位置情報が到来したことに応じて、該当応答装置が有する前記読取情報に所定の誤り検出符号を付した所定の応答情報を作成し、該当応答装置が有する識別情報において前記到来したビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて所定の上り通信チャネルへと送信する応答情報送信手段と、

前記制御装置に設けられ、前記上り通信チャネルを介して到来した各タイムスロットの応答情報の誤りの有無を、各応答情報に含まれている誤り検出符号に基づいて検査する誤り検査手段と、

前記制御装置に設けられ、前記誤り検査手段により誤りが無いと判定されたタイムスロットにて到達した応答情報のみを取込み、この応答情報を有効な応答情報として確定する応答情報確定手段と、

前記制御装置に設けられ、応答情報の送信を行った応答装置の識別情報を前記応答情報確定手段により有効なものと確定された応答情報から判定する識別情報判定手段と、

前記制御装置に設けられ、前記誤り検査手段の検査結果および前記識別情報判定手段により判定された識別情報をそれぞれ示した受信結果情報を作成し、前記下り通信チャンネルへと送信する受信結果通知手段と、

前記制御装置に設けられ、誤りが生じているタイムスロットが前記誤り検査手段により１つでも検出されたことに応じ、前記ビット位置指定手段に前回とは異なるビット位置を指

定する前記ビット位置情報の送信を行わせる再要求手段と、
前記応答装置のそれぞれに設けられ、前記検査結果通知手段により送信された前記検査結果情報にて該当応答装置の前記応答情報送信手段が応答情報を送信したタイムスロットが誤り有りとされていたことに応じて、該当応答装置が有する識別情報において前記ビット位置指定手段により新たに送信された前記ビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて前記上り通信チャネルへの応答情報の送信を前記応答情報送信手段に行なわせる再応答手段と、
前記制御装置に設けられ、前記誤り検査手段により誤りのあるタイムスロットが検出されなくなったことに応じて、前記識別情報のうちの任意のビット位置を指定するとともに、再読取りモードを指定する所定の再読取り指定情報を作成し、この再読取り指定情報を前記下り通信チャネルへと送信する再読取り指定手段と、
前記応答装置のそれぞれに設けられ、前記再読取り指定手段により送信された再読取り指定情報が到来したことに応じて、該当応答装置の識別情報が示された受信結果情報が到来していない場合に、応答情報送信手段に応答情報の送信を行わせる再読取り応答手段と、
前記制御装置に設けられ、誤りが生じているタイムスロットが前記誤り検査手段により１つでも検出されたことに応じ、前記再読取り指定手段に所定の再読取り指定情報の送信を行わせる再読取り再指定手段と、
前記応答装置のそれぞれに設けられ、前記検査結果通知手段により送信された前記検査結果情報にて該当応答装置の再読取り応答手段の制御の下に前記応答情報送信手段が応答情報を送信したタイムスロットが誤り有りとされていたことに応じて、該当応答装置が有する識別情報において前記再読取り指定手段により新たに送信された前記ビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて前記上り通信チャネルへの前記応答情報の送信を前記応答情報送信手段に行なわせる再読取り再応答手段と、
前記制御装置に設けられ、前記再読取り指定手段による前記再読取り指定情報の送信に応じていずれの応答装置からも前記応答情報の送信がなされなくなるまで、前記再読取り指定手段および前記再読取り再指定手段の処理を繰り返させる再読取り制御手段とを具備したことを特徴とする情報識別システム。

【請求項１１】
前記再要求手段は、誤りが生じていた元タイムスロットに対応して複数の新タイムスロットをそれぞれ設定するべく前記ビット位置指定手段に前回とは異なるビット位置の指定を行わせるのであって、前記新タイムスロットの総数が所定の限度値を超えるのであれば、１つの旧タイムスロットに対応して設定される新タイムスロットの数を減少するように前記ビット位置指定手段が指定するビット位置を制御することを特徴とする請求項１乃至請求項１０のいずれかに記載の情報識別システム。

【請求項１２】
前記再要求手段は、誤りが生じていた元タイムスロットに対応して複数の新タイムスロットをそれぞれ設定するべく前記ビット位置指定手段に前回とは異なるビット位置の指定を行わせるのであって、前記新タイムスロットの総数が所定の限度値を超えるのであれば、１グループに含まれる旧タイムスロットのそれぞれに設定される新タイムスロットの総数が前記限度値をこえないように前記旧タイムスロットを複数グループに分割し、各グループに含まれる旧タイムスロットを指定するスロット指定情報を時間を異ならせて前記下り通信チャネルへと順次送信しつつ、前記ビット位置指定手段に同一のビット位置指定情報の送信をおのおの行わせることを特徴とする請求項１乃至請求項１０のいずれかに記載の情報識別システム。

【請求項１３】
前記応答情報送信手段は、該当応答装置が有する識別情報のうちの少なくとも一部を前記応答情報に含ませることを特徴とする請求項１乃至請求項１０のいずれかに記載の情報識別システム。

【請求項１４】
前記応答情報送信手段は、該当応答装置が有する識別情報のうち、これまでに前記ビット

位置情報にて指定されたビット位置以外のビット位置のビット列のみを前記応答情報に含ませることを特徴とする請求項１３に記載の情報識別システム。

【請求項１５】

おのおの複数ビットのバイナリデータよりなる固有の識別情報を少なくとも含む所定の固有情報を有した複数の応答装置とともに情報識別システムを構築し、これらの応答装置から前記固有情報のうちの所定の読取情報を読取るための情報識別システム用の制御装置において、

前記識別情報のうちの任意のビット位置を指定する所定のビット位置情報を作成し、このビット位置情報を所定の下り通信チャネルへと送信するビット位置指定手段と、

所定の上り通信チャネルを介して到来した各タイムスロットの応答情報の誤りの有無を、各応答情報に含まれている誤り検出符号に基づいて検査する誤り検査手段と、

前記誤り検査手段により誤りが無いと判定されたタイムスロットにて到達した応答情報のみを取り込む応答情報取込み手段と、

前記誤り検出手段の検査結果を示した検査結果情報を作成し、前記下り通信チャンネルへと送信する検査結果通知手段と、

誤りが生じているタイムスロットが前記誤り検査手段により１つでも検出されたことに応じ、前記ビット位置指定手段に前回とは異なるビット位置を指定する前記ビット位置情報の送信を行わせる再要求手段とを具備したことを特徴とする情報識別システム用の制御装置。

【請求項１６】

前記応答情報の送信を行った前記応答装置の識別情報を所定の期間に前記応答情報取込み手段により取り込まれた応答情報から判定する識別情報判定手段と、

前記誤り検査手段により誤りのあるタイムスロットが検出されなくなったことに応じて、前記識別情報判定手段により判定された識別情報を有する応答装置のそれぞれに対して、前記下り通信チャネルを介して所定の確認要求情報を送信する確認要求手段と、

前記応答装置に設けられ確認通知手段により送信された確認通知情報の受信を行い、前記確認通知情報を送信した応答装置の識別情報を前記識別情報判定手段にて判定する元となった応答情報のみを有効な応答情報として確定する応答情報確定手段とを具備したことを特徴とする請求項１５に記載の情報識別システム用の制御装置。

【請求項１７】

前記確認要求手段による前記確認要求情報の送信が終了したのちに、前記識別情報のうちの任意のビット位置を指定するとともに、再読取りモードを指定する所定の再読取り指定情報を作成し、この再読取り指定情報を前記下り通信チャネルへと送信する再読取り指定手段と、

誤りが生じているタイムスロットが前記誤り検査手段により１つでも検出されたことに応じ、前記再読取り指定手段に所定の再読取り指定情報の送信を行わせる再読取り再指定手段と、

前記再読取り指定手段による再読取り指定情報の送信に応じていずれの応答装置からも応答信号の送信がなされなくなるまで、前記再読取り指定手段および再読取り再指定手段の処理を繰り返させる再読取り制御手段とを具備し、

かつ前記応答情報確定手段は、前記再読取り指定手段による前記再読取り指定情報の送信に応じて前記応答装置から前記応答信号の送信がなされたことにより前記応答情報取込み手段により新たに取り込まれた前記応答情報を有効な応答情報として追加確定することを特徴とする請求項１６に記載の情報識別システム用の制御装置。

【請求項１８】

前記誤り検査手段により誤りが無いと判定されたタイムスロットにて到達した応答情報のみを取込み、この応答情報を有効な応答情報として確定する応答情報確定手段と、

応答情報の送信を行った応答装置の識別情報を前記応答情報確定手段により有効なものと確定された応答情報から判定する識別情報判定手段と、

前記誤り検査手段により誤りのあるタイムスロットが検出されなくなったことに応じて、

前記識別情報判定手段により判定された各識別情報を示した所定の読取り結果通知情報を作成し、前記上り通信チャネルへと送信する読取り結果通知手段と、
前記読取り結果通知手段による前記読取り結果通知情報の送信が行われたのちに、前記識別情報のうちの任意のビット位置を指定するとともに、再読取りモードを指定する所定の再読取り指定情報を作成し、この再読取り指定情報を前記下り通信チャネルへと送信する再読取り指定手段と、
前記再読取り指定手段による前記再読取り指定情報の送信に応じていずれの応答装置からも前記応答情報の送信がなされなくなるまで、前記再読取り指定手段の処理を繰り返させる再読取り制御手段とを具備したことを特徴とする請求項１５に記載の情報識別システム用の制御装置。

【請求項１９】
おのおの複数ビットのバイナリデータよりなる固有の識別情報を少なくとも含む所定の固有情報を有した複数の応答装置とともに情報識別システムを構築し、これらの応答装置から前記固有情報のうちの所定の読取情報を読取るための情報識別システム用の制御装置において、
前記識別情報のうちの任意のビット位置を指定する所定のビット位置情報を作成し、このビット位置情報を所定の下り通信チャネルへと送信するビット位置指定手段と、
所定の上り通信チャネルを介して到来した各タイムスロットの応答情報の誤りの有無を、各応答情報に含まれている誤り検出符号に基づいて検査する誤り検査手段と、
前記誤り検査手段により誤りが無いと判定されたタイムスロットにて到達した応答情報のみを取込み、この応答情報を有効な応答情報として確定する応答情報確定手段と、
応答情報の送信を行った応答装置の識別情報を前記応答情報確定手段により有効なものと確定された応答情報から判定する識別情報判定手段と、
前記誤り検査手段の検査結果および前記識別情報判定手段により判定された識別情報をそれぞれ示した受信結果情報を作成し、前記下り通信チャンネルへと送信する受信結果通知手段と、
誤りが生じているタイムスロットが前記誤り検査手段により１つでも検出されたことに応じ、前記ビット位置指定手段に前回とは異なるビット位置を指定する前記ビット位置情報の送信を行わせる再要求手段と、
前記誤り検査手段により誤りのあるタイムスロットが検出されなくなったことに応じて、前記識別情報のうちの任意のビット位置を指定するとともに、再読取りモードを指定する所定の再読取り指定情報を作成し、この再読取り指定情報を前記下り通信チャネルへと送信する再読取り指定手段と、
誤りが生じているタイムスロットが前記誤り検査手段により１つでも検出されたことに応じ、前記再読取り指定手段に所定の再読取り指定情報の送信を行わせる再読取り再指定手段と、
前記再読取り指定手段の制御の下に前記ビット位置指定手段による所定のビット位置情報の送信に応じていずれの応答装置からも前記応答信号の送信がなされなくなるまで、前記再読取り指定手段および前記再読取り再指定手段の処理を繰り返させる再読取り制御手段とを具備したことを特徴とする情報識別システム用の制御装置。

【請求項２０】
応答装置から必要な情報を読取るための制御装置とともに情報識別システムを構築するものであり、複数ビットのバイナリデータよりなる固有の識別情報を少なくとも含む所定の固有情報を有した情報識別システム用の応答装置において、
前記制御装置から送信されたビット位置指定手段により送信された前記ビット位置情報が到来したことに応じて、該当応答装置が有する前記固有情報のうちの所定の読取情報に所定の誤り検出符号を付した所定の応答情報を作成し、該当応答装置が有する識別情報において前記到来したビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて所定の上り通信チャネルへと送信する応答情報送信手段と、
前記制御装置により送信された、前記上り通信チャネルの各タイムスロットの情報の誤り

の有無の検査結果を示した検査結果情報にて前記応答情報送信手段が応答情報を送信したタイムスロットが誤り有りとされていたことに応じて、該当応答装置が有する識別情報において前記制御装置より新たに送信された前記ビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて前記上り通信チャネルへの応答情報の送信を前記応答情報送信手段に行なわせる再応答手段とを具備したことを特徴とする情報識別システム用の応答装置。

【請求項２１】

前記応答情報送信手段は、該当応答装置が有する前記識別情報のうちの少なくとも一部を応答情報に含ませるものであり、

該当応答装置に対して前記制御装置に設けられた確認要求手段により送信された所定の確認要求情報が到来したことに応じて、所定の確認通知情報を作成し、前記上り通信チャネルへと送信する確認通知手段とを具備したことを特徴とする請求項２０に記載の情報識別システム用の応答装置。

【請求項２２】

前記制御装置から送信された所定の再読取り指定情報を受信したことに応じて、該当する応答装置の識別情報を示した確認通知情報が与えられていなかった場合に、前記応答情報送信手段に前記応答情報の送信を行わせる再読取り応答手段と、

前記検査結果通知手段により送信された前記検査結果情報にて該当応答装置の前記再読取り応答手段の制御の下に前記応答情報送信手段が応答情報を送信したタイムスロットが誤り有りとされていたことに応じて、該当応答装置が有する識別情報において前記制御装置に設けられた再読取り指定手段により新たに送信されたビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて前記上り通信チャネルへの前記応答情報の送信を前記応答情報送信手段に行なわせる再読取り再応答手段とを具備したことを特徴とする請求項２１に記載の情報識別システム用の応答装置。

【請求項２３】

前記応答情報送信手段は、該当応答装置が有する前記識別情報のうちの少なくとも一部を応答情報に含ませるものであり、

前記制御装置に設けられた読取り結果通知手段により送信された所定の読取り結果通知情報に示された識別情報に該当応答装置が有する識別情報と同一の識別情報があるか否かの判定を行い、その判定結果を保持しておく読取り結果保持手段と、

前記制御装置に設けられた再読取り指定手段により送信された所定の再読取り指定情報が到来したことに応じて、該当応答装置の前記読取り結果保持手段が保持している判定結果が該当応答装置が有する識別情報が前記読取り結果通知情報に示されていなかったことを示す場合に、応答情報送信手段に応答情報の送信を行わせる再読取り応答手段とを具備したことを特徴とする請求項２０に記載の情報識別システム用の応答装置。

【請求項２４】

応答装置から必要な情報を読取るための制御装置とともに情報識別システムを構築するものであり、複数ビットのバイナリデータよりなる固有の識別情報を少なくとも含む所定の固有情報を有した情報識別システム用の応答装置において、

前記制御装置から送信されたビット位置指定手段により送信された前記ビット位置情報が到来したことに応じて、該当応答装置が有する前記識別情報のうちの一部を少なくとも含む所定の読取情報に所定の誤り検出符号を付した所定の応答情報を作成し、該当応答装置が有する識別情報において前記到来したビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて所定の上り通信チャネルへと送信する応答情報送信手段と、

前記制御装置より送信された、前記上り通信チャネルの各タイムスロットの情報の誤りの有無の検査結果および各タイムスロットの情報から前記制御装置が判定した識別情報を示した所定の検査結果情報にて前記応答情報送信手段が応答情報を送信したタイムスロットが誤り有りとされていたことに応じて、該当応答装置が有する識別情報において前記ビット位置指定手段により新たに送信された前記ビット位置情報が示すビット位置のビット列

の状態に応じたタイムスロットにて前記上り通信チャネルへの応答情報の送信を前記応答情報送信手段に行なわせる再応答手段と、
前記制御装置より送信された所定の再読取り指定情報が到来したことに応じて、該当する応答装置の識別情報が示された受信結果情報が到来していない場合に、前記応答情報送信手段に応答情報の送信を行わせる再読取り応答手段と、
前記制御装置より送信された前記検査結果情報にて前記再読取り応答手段の制御の下に前記応答情報送信手段が応答情報を送信したタイムスロットが誤り有りとされていたことに応じて、該当応答装置が有する識別情報において前記再読取り指定手段により新たに送信された前記ビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて前記上り通信チャネルへの前記応答情報の送信を前記応答情報送信手段に行なわせる再読取り再応答手段とを具備したことを特徴とする情報識別システム用の応答装置。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、例えば複数の物品のそれぞれに取り付けた応答装置が有する固有情報を制御装置によって読取ることで前記物品の管理などを可能とする情報識別システム、このシステムを実現するための制御装置および応答装置に関する。

【０００２】

【従来の技術】

物品等に貼り付けた無線タグの識別情報を読取る技術としては、例えば特開平4-315081号に開示されたものが知られている。これによれば、質問器からの問い合わせ信号に対して、各無線タグが識別情報を含む応答信号の送信を行う。このとき各無線タグは、所定の乱数を発生し、その値に基づいて応答信号の送出タイミングを遅延させる。これにより、複数の無線タグが送出する信号の衝突確率を低下させる。

【０００３】

しかしながら、このように乱数に基づいて各無線タグの送信タイミングを異ならせるようにしているといえども、乱数のビット長が小さければ、衝突確率が大きくなり、場合によってはいつまでも衝突を繰り返すというように不確定な要素が含まれている。またビット長を大きくすると、衝突確率は抑制できるものの待ち合わせ時間が増えるため、全体の読取り時間が増大するという結果になる。しかも読取り数が少ない場合には、待ち合わせの時間ばかりで信号の送出が少ないという現象に陥り、極めて効率が低下するという不具合があった。

【０００４】

【発明が解決しようとする課題】

以上のように従来は、複数の応答装置（例えば無線タグ）の送信タイミングをランダム化することによって衝突確率を低下させるものとしていたため、確実な衝突回避を常に行える保証は無く、衝突による再送信を応答装置が繰り返すことで読取り時間が増大してしまうという不具合があった。

【０００５】

そこで、衝突確率をより低減するために送信タイミングを決定するための乱数のビット長を長くすると、待ち合わせ時間が増大してやはり読取り時間が増大してしまうという不具合があった。

【０００６】

本発明はこのような事情を考慮してなされたものであり、その目的とするところは、複数の応答装置が有する固有情報を、制御装置にて効率よく短時間に読取ることができる情報識別システムや、このような情報識別システムを実現するための制御装置および応答装置を提供することにある。

【０００７】

【課題を解決するための手段】

以上の目的を達成するために第１の本発明は、おのおの複数ビットのバイナリデータより

なる固有の識別情報を少なくとも含む所定の固有情報を有した複数の応答装置と、これらの応答装置から前記固有情報のうちの所定の読取情報を読取るための制御装置とからなる情報識別システムにおいて、前記制御装置に設けられ、前記識別情報のうちの任意のビット位置を指定する例えばアドレス領域指定情報などの所定のビット位置情報を作成し、このビット位置情報を所定の下り通信チャネルへと送信する、例えばエントリー指示情報送信制御手段、信号作成部および変調部よりなるビット位置指定手段と、前記応答装置のそれぞれに設けられ、前記ビット位置指定手段により送信された前記ビット位置情報が到来したことに応じて、該当応答装置が有する前記読取情報に所定の誤り検出符号を付した所定の応答情報（例えば応答信号）を作成し、該当応答装置が有する識別情報において前記到来したビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて所定の上り通信チャネルへと送信する、例えば応答信号送信制御手段、信号作成部および変調部よりなる応答情報送信手段と、前記制御装置に設けられ、前記上り通信チャネルを介して到来した各タイムスロットの応答情報の誤りの有無を、各応答情報に含まれている前記誤り検出符号に基づいて検査する誤り検査手段と、前記制御装置に設けられ、前記誤り検査手段により誤りが無いと判定されたタイムスロットにて到達した応答情報のみを取り込む例えば応答信号取込み手段などの応答情報取込み手段と、前記制御装置に設けられ、前記誤り検査手段の検査結果を示した検査結果情報（例えばエラー有無情報）を作成し、前記下り通信チャンネルへと送信する、例えばエラー有無情報送信制御手段、信号作成部および変調部よりなる検査結果通知手段と、前記制御装置に設けられ、誤りが生じているタイムスロットが前記誤り検査手段により１つでも検出されたことに応じ、前記ビット位置指定手段に前回とは異なるビット位置を指定する前記ビット位置情報の送信を行わせる例えばエントリーミス情報再取得処理手段などの再要求手段と、前記応答装置のそれぞれに設けられ、前記検査結果通知手段により送信された前記検査結果情報にて該当応答装置の前記応答情報送信手段が応答情報を送信したタイムスロットが誤り有りとされていたことに応じて、該当応答装置が有する識別情報において前記ビット位置指定手段により新たに送信された前記ビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて前記上り通信チャネルへの応答情報の送信を前記応答情報送信手段に行なわせる例えばエントリーミス情報再送信制御手段などの再応答手段とを備えた。

【０００８】

このような手段を講じたことにより、上り通信チャネルには複数のタイムスロットが設定され、これらのタイムスロットに識別情報に応じて応答装置が割り当てられる。従って、応答装置の送信タイミングがランダム化される。また、前回の割り当てにより衝突が生じた場合には、タイムスロット数やタイムスロットへの応答装置の割り当てが変更され、再送信のタイミングがランダム化される。

【０００９】

また前記目的を達成するために第２の本発明は、前記第１の発明における応答情報送信手段を、該当応答装置が有する前記識別情報のうちの少なくとも一部を応答情報に含ませるものとし、かつ、前記制御装置に設けられ、前記応答情報の送信を行った前記応答装置の識別情報を所定の期間に前記応答情報取込み手段により取り込まれた応答情報から判定する識別情報判定手段と、前記制御装置に設けられ、前記誤り検査手段により誤りのあるタイムスロットが検出されなくなったことに応じて、前記識別情報判定手段により判定された識別情報を有する応答装置のそれぞれに対して、前記下り通信チャネルを介して所定の確認要求情報を送信する、例えば読取り情報確認処理手段、信号作成部および変調部などよりなる確認要求手段と、前記応答装置のそれぞれに設けられ、該当応答装置に対して前記確認要求手段により送信された前記確認要求情報が到来したことに応じて、所定の確認通知情報（例えば確認通知信号）を作成し、前記上り通信チャネルへと送信する例えば確認通知信号送信制御手段、信号作成部および変調部などよりなる確認通知手段と、前記制御装置に設けられ、前記確認通知手段により送信された前記確認通知情報の受信を行い、前記確認通知情報を送信した応答装置の識別情報を前記識別情報判定手段にて判定する元となった応答情報のみを有効な応答情報として確定する例えば応答信号確定手段などの応

答情報確定手段とを備えた。

【００１０】

このような手段を講じたことにより、制御装置にて読取った応答情報から判定される識別情報を持つ応答装置のそれぞれに対して確認されるので、誤読取りがあった場合にこれを見つけることが可能で、正しい応答情報のみを有効な応答情報とすることができる。

【００１１】

また前記目的を達成するために第３の本発明は、前記第２の発明に加えて、前記制御装置に設けられ、前記確認要求手段による前記確認要求情報の送信が終了したのちに、前記識別情報のうちの任意のビット位置を指定するとともに、再読取りモードを指定する所定の再読取り指定情報を作成し、この再読取り指定情報を前記下り通信チャネルへと送信する、例えばリエントリー指示情報送信制御手段、信号作成部および変調部よりなる再読取り指定手段と、前記応答装置のそれぞれに設けられ、前記再読取り指定情報を受信したことに応じて、該当する応答装置の識別情報を示した確認通知情報が与えられていなかった場合に、前記応答情報送信手段に前記応答情報の送信を行わせる、例えばリエントリー情報送信制御手段、信号作成部および変調部よりなる再読取り応答手段と、前記制御装置に設けられ、誤りが生じているタイムスロットが前記誤り検査手段により１つでも検出されたことに応じ、前記再読取り指定手段に所定の再読取り指定情報の送信を行わせる例えばリエントリーミス情報再取得処理手段などの再読取り再指定手段と、前記応答装置のそれぞれに設けられ、前記検査結果通知手段により送信された前記検査結果情報にて該当応答装置の前記再読取り応答手段の制御の下に前記応答情報送信手段が応答情報を送信したタイムスロットが誤り有りとされていたことに応じて、該当応答装置が有する識別情報において前記再読取り指定手段により新たに送信された前記ビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて前記上り通信チャネルへの前記応答情報の送信を前記応答情報送信手段に行なわせる例えばリエントリーミス情報再送信制御手段などの再読取り再応答手段と、前記制御装置に設けられ、前記再読取り指定手段による再読取り指定情報の送信に応じていずれの応答装置からも応答信号の送信がなされなくなるまで、前記再読取り指定手段および再読取り再指定手段の処理を繰り返させる例えばリエントリーシーケンス制御手段などの再読取り制御手段とを備え、かつ前記応答情報確定手段を、前記再読取り指定手段による前記再読取り指定情報の送信に応じて前記応答装置から前記応答信号の送信がなされたことにより前記応答情報取込み手段により新たに取り込まれた前記応答情報を有効な応答情報として追加確定するものとした。

【００１２】

このような手段を講じたことにより、一通りの読取りによって制御装置にて読取った応答情報から判定される識別情報を持つ応答装置のそれぞれに対して応答情報を読取った旨が通知されるので、この通知がなされなかったことによって読み残されている応答装置がそれを認識することができ、この時には応答情報の再送信を行うことで応答情報を読取らせることができる。

【００１３】

また前記目的を達成するために第４の本発明は、前記第１の発明に加えて、前記応答情報送信手段を、該当応答装置が有する前記識別情報のうちの少なくとも一部を応答情報に含ませるものとし、かつ、前記制御装置に設けられ、前記誤り検査手段により誤りが無いと判定されたタイムスロットにて到達した応答情報のみを取込み、この応答情報を有効な応答情報として確定する例えば応答信号確定手段などの応答情報確定手段と、前記制御装置に設けられ、応答情報の送信を行った応答装置の識別情報を前記応答情報確定手段により有効なものと確定された応答情報から判定する識別情報判定手段と、前記制御装置に設けられ、前記誤り検査手段により誤りのあるタイムスロットが検出されなくなったことに応じて、前記識別情報判定手段により判定された各識別情報を示した所定の読取り結果通知情報を作成し、前記上り通信チャネルへと送信する、例えば読取り結果情報送信制御手段、信号作成部および変調部よりなる読取り結果通知手段と、前記応答装置のそれぞれに設けられ、前記読取り結果通知手段により送信された前記読取り結果通知情報に示された識

別情報に該当応答装置が有する識別情報と同一の識別情報があるか否かの判定を行い、その判定結果を保持しておく例えば読取り結果確認手段などの読取り結果保持手段と、前記制御装置に設けられ、前記読取り結果通知手段による前記読取り結果通知情報の送信が行われたのちに、前記識別情報のうちの任意のビット位置を指定するとともに、再読取りモードを指定する所定の再読取り指定情報を作成し、この再読取り指定情報を前記下り通信チャネルへと送信する、例えばリエントリー指示情報送信制御手段、信号作成部および変調部よりなる再読取り指定手段と、前記応答装置のそれぞれに設けられ、前記再読取り指定手段により送信された再読取り指定情報が到来したことに応じて、該当応答装置の前記読取り結果保持手段が保持している判定結果が該当応答装置が有する識別情報が前記読取り結果通知情報に示されていなかったことを示す場合に、応答情報送信手段に応答情報の送信を行わせる、例えばリエントリー情報送信制御手段などの再読取り応答手段と、前記制御装置に設けられ、前記再読取り指定手段による前記再読取り指定情報の送信に応じていずれの応答装置からも前記応答情報の送信がなされなくなるまで、前記再読取り指定手段の処理を繰り返させる例えばリエントリー指示情報送信制御手段などの再読取り制御手段とを備えた。

【００１４】

このような手段を講じたことにより、制御装置にて読取った応答情報から判定される識別情報を持つ応答装置のそれぞれに対して確認されるので、誤読取りがあった場合にこれを見つけることが可能で、正しい応答情報のみを有効な応答情報とすることができる。しかも、この確認動作の際には、応答装置からの情報送信は行わず、この確認動作を短時間に完了できる。

【００１５】

また前記目的を達成するために第５の本発明は、おのおの複数ビットのバイナリデータよりなる固有の識別情報を少なくとも含む所定の固有情報を有した複数の応答装置と、これらの応答装置から前記固有情報に含まれる前記識別情報のうちの少なくとも一部を含む所定の読取情報を読取るための制御装置とからなる情報識別システムにおいて、前記制御装置に設けられ、前記識別情報のうちの任意のビット位置を指定する所定のビット位置情報を作成し、このビット位置情報を所定の下り通信チャネルへと送信する、例えばエントリー指示情報送信制御手段、信号作成部および変調部よりなるビット位置指定手段と、前記応答装置のそれぞれに設けられ、前記ビット位置指定手段により送信された前記ビット位置情報が到来したことに応じて、該当応答装置が有する前記読取情報に所定の誤り検出符号を付した所定の応答情報（例えば応答信号）を作成し、該当応答装置が有する識別情報において前記到来したビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて所定の上り通信チャネルへと送信する、例えば応答信号送信制御手段、信号作成部および変調部よりなる応答情報送信手段と、前記制御装置に設けられ、前記上り通信チャネルを介して到来した各タイムスロットの応答情報の誤りの有無を、各応答情報に含まれている誤り検出符号に基づいて検査する誤り検査手段と、前記制御装置に設けられ、前記誤り検査手段により誤りが無いと判定されたタイムスロットにて到達した応答情報のみを取込み、この応答情報を有効な応答情報として確定する例えば応答信号確定手段などの応答情報確定手段と、前記制御装置に設けられ、応答情報の送信を行った応答装置の識別情報を前記応答情報確定手段により有効なものと確定された応答情報から判定する識別情報判定手段と、前記制御装置に設けられ、前記誤り検査手段の検査結果および前記識別情報判定手段により判定された識別情報をそれぞれ示した受信結果情報を作成し、前記下り通信チャンネルへと送信する例えば受信結果情報送信制御手段、信号作成部および変調部よりなる受信結果通知手段と、前記制御装置に設けられ、誤りが生じているタイムスロットが前記誤り検査手段により１つでも検出されたことに応じ、前記ビット位置指定手段に前回とは異なるビット位置を指定する前記ビット位置情報の送信を行わせる例えばエントリーミス情報再取得処理手段などの再要求手段と、前記応答装置のそれぞれに設けられ、前記検査結果通知手段により送信された前記検査結果情報にて該当応答装置の前記応答情報送信手段が応答情報を送信したタイムスロットが誤り有りとされていたことに応じ

て、該当応答装置が有する識別情報において前記ビット位置指定手段により新たに送信された前記ビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて前記上り通信チャネルへの応答情報の送信を前記応答情報送信手段に行なわせる例えばエントリーミス情報再送信制御手段などの再応答手段と、前記制御装置に設けられ、前記誤り検査手段により誤りのあるタイムスロットが検出されなくなったことに応じて、前記識別情報のうちの任意のビット位置を指定するとともに、再読取りモードを指定する所定の再読取り指定情報を作成し、この再読取り指定情報を前記下り通信チャネルへと送信する、例えばリエントリー指示情報送信制御手段、信号作成部および変調部よりなる再読取り指定手段と、前記応答装置のそれぞれに設けられ、前記再読取り指定手段により送信された再読取り指定情報が到来したことに応じて、該当応答装置の識別情報が示された受信結果情報が到来していない場合に、応答情報送信手段に応答情報の送信を行わせる例えばリエントリー情報送信制御手段などの再読取り応答手段と、前記制御装置に設けられ、誤りが生じているタイムスロットが前記誤り検査手段により１つでも検出されたことに応じ、前記再読取り指定手段に所定の再読取り指定情報の送信を行わせる例えばリエントリーミス情報再取得処理手段などの再読取り再指定手段と、前記応答装置のそれぞれに設けられ、前記検査結果通知手段により送信された前記検査結果情報にて該当応答装置の再読取り応答手段の制御の下に前記応答情報送信手段が応答情報を送信したタイムスロットが誤り有りとされていたことに応じて、該当応答装置が有する識別情報において前記再読取り指定手段により新たに送信された前記ビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて前記上り通信チャネルへの前記応答情報の送信を前記応答情報送信手段に行なわせる例えばリエントリーミス情報再送信制御手段などの再読取り再応答手段と、前記制御装置に設けられ、前記再読取り指定手段による前記再読取り指定情報の送信に応じていずれの応答装置からも前記応答情報の送信がなされなくなるまで、前記再読取り指定手段および前記再読取り再指定手段の処理を繰り返させる例えばリエントリーシーケンス制御手段などの再読取り制御手段とを備えた。

【００１６】

このような手段を講じたことにより、上り通信チャネルには複数のタイムスロットが設定され、これらのタイムスロットに識別情報に応じて応答装置が割り当てられる。従って、応答装置の送信タイミングがランダム化される。また、前回の割り当てにより衝突が生じた場合には、タイムスロット数やタイムスロットへの応答装置の割り当てが変更され、再送信のタイミングがランダム化される。また、制御装置にて誤りなく受信できた応答情報から判定した識別情報が、各応答装置に通知されるので、各応答装置では自己が送信した応答信号が正しく受信されているか否かを確認することができ、この結果、読み残されているのであれば、応答信号の再送信を行うことで確実に読取らせることができる。

【００１７】

【発明の実施の形態】

以下、図面を参照して本発明の実施形態につき説明する

（第１の実施の形態）

図１は本発明の第１実施形態に係る情報識別システムの概略構成を示すブロック図である。

【００１８】

図１に示すように本実施形態の情報識別システムは、制御装置１が、複数（ｎ個：ｎは不定数）の応答装置２（2-1，2-2 …，2-n ）がそれぞれ有する固有情報を一括して読出すものである。また制御装置１には、必要に応じて管理装置３が接続される。

【００１９】

制御装置１は、応答装置２に対して問い合わせおよび指示を示した下り信号を与えて、応答装置２が有する固有情報を読取る。また必要によっては、応答装置２内の記憶部への情報の書き込みを指示する。

【００２０】

応答装置２は、少なくとも固有の識別情報（例えば２４ビットのバイナリデータ）を含む

固有情報を内部の記憶部に保持しており、制御装置１からの問い合わせおよび指示に応じて、上記固有情報の少なくとも一部を示す応答信号を上り信号にて制御装置１へと送信する。この応答装置２は、例えば物品に取り付けられ、当該物品の識別または管理などを行うために用いられる。

【００２１】

管理装置３は、いわゆるアプリケーション用のコンピュータシステムである。管理装置３は、制御装置１により読取られた情報を受け取り、応答装置２自体または応答装置２が取り付けられた物品等に関する情報処理または管理（例えば物品の在庫管理）を行う。

【００２２】

図２は制御装置１の具体的な構成を示すブロック図である。

【００２３】

図２に示すように制御装置１は、ＣＰＵ１０、ＲＯＭ１１、ＲＡＭ１２、外部インタフェース１３、信号作成部１４、変調部１５、アンテナ部１６、復調部１７、信号分析部１８、電源部１９およびクロック回路部２０を有している。

【００２４】

ＣＰＵ１０は、ＲＯＭ１１に格納されている動作プログラムに基づいて動作し、制御装置１の各部を総括制御して、応答装置２からの固有情報の読取りを行うための各種機能を実現する。

【００２５】

ＲＯＭ１１は、ＣＰＵ１０のための前記の動作プログラムや、その他の必要な情報を保持している。

【００２６】

ＲＡＭ１２は、ＣＰＵ１０が各種の処理を行う上で必要となる各種の情報を一時的に記憶しておくために使用される。

【００２７】

外部インタフェース１３は、管理装置３が接続され、この管理装置３から与えられる指示や情報の取込みや、情報の管理装置３への出力を行う。

【００２８】

信号作成部１４は、応答装置２に対して与える各種の情報を含んだ下り信号をＣＰＵ１０の制御の下に作成する。この信号作成部１４で作成された下り信号は、無線伝送するための変調が変調部１５にて施されたのち、アンテナ部１６から応答装置２に向けて空間へと送出される。

【００２９】

また応答装置２から送出され、空間を介して到来した信号（上り信号）は、アンテナ部１６によって受けられ、復調部１７にて復調がなされたのちに信号分析部１８に与えられる。信号分析部１８は、復調部１７から与えられる上り信号を分析し、その信号に含まれた各種の情報を判定して制御装置制御部１１０へと与える。

【００３０】

電源部１９は、例えば商用電源から電力を得、制御装置１の各部を動作させるための電力に変換した上で制御装置１の各部へと供給する。

【００３１】

クロック回路部２０は、所定のクロック信号を発生し、制御装置１の各部へと供給する。

【００３２】

ところでＣＰＵ１０、ＲＯＭ１１およびＲＡＭ１２により、図３に示すような各種の処理手段を有した制御装置制御部１１０が構成される。

【００３３】

そしてこの制御装置制御部１１０は、エントリー指示情報送信制御手段１１１、誤り検査手段１１２、応答信号取込み手段１１３、エラー有無情報送信制御手段１１４、エントリーミス情報再取得処理手段１１５、識別情報判定手段１１６、読取り情報確認処理手段１１７、応答信号確定手段１１８、リエントリー指示情報送信制御手段１１９、リエントリ

ーミス情報再取得処理手段１２０およびリエントリーシーケンス制御手段１２１を有する。

【００３４】

ここでエントリー指示情報送信制御手段１１１は、後述するエントリーシーケンスにて、応答装置２に対して応答信号の送信を要求するためのエントリー指示情報を含んだ下り信号の作成および送信に係る制御を行う。

【００３５】

誤り検査手段１１２は、アンテナ１５および復調部１７により受信された上り信号から信号分析部１８で判定された応答信号に誤りが生じているか否かを、当該応答信号中に付加されている誤り検出符号を用いて検査する。

【００３６】

応答信号取込み手段１１３は、誤り検査手段１１２により誤りが無いと判定された応答信号のみを受信応答信号として取込み、誤りのある応答信号を破棄する。

【００３７】

エラー有無情報送信制御手段１１４は、後述する１サイクルに設定される複数のタイムスロットのそれぞれにつき、そのタイムスロットで到来した応答信号に誤りがあったか否かを示すエラー有無情報を含む下り信号の作成および送信に係る制御を行う。

【００３８】

エントリーミス情報再取得処理手段１１５は、エントリーシーケンスにて、前回のサイクルでエラーが発生したタイムスロットにて応答装置２から送信されていた応答信号を取得するための処理を最新のサイクルにて行う。

【００３９】

識別情報判定手段１１６は、応答信号取込み手段１１３により取り込まれた受信応答信号に基づいて、その応答信号の送信元の応答装置２が有する識別情報を判定する。

【００４０】

読取り情報確認処理手段１１７は、エントリーシーケンスの終了後に、今回のエントリーシーケンスの期間中に応答信号取込み手段１１３により取り込まれた受信応答信号に基づいて識別情報判定手段１１６により判定された識別情報を有する応答装置２のそれぞれに対して、応答信号送信の有無を確認するための処理を行う。

【００４１】

応答信号確定手段１１８は、読取り情報確認処理手段１１７により応答信号送信を行ったと判定された応答装置２が有する識別情報の判定の元となった受信応答信号のみを、有効な応答信号として確定する。

【００４２】

リエントリー指示情報送信制御手段１１９は、後述するリエントリーシーケンスにて、応答装置２に対して応答信号の送信を要求するためのリエントリー指示情報を含んだ下り信号の作成および送信に係る制御を行う。

【００４３】

リエントリーミス情報再取得処理手段１２０は、リエントリーシーケンスにて、前回のサイクルでエラーが発生したタイムスロットにて応答装置２から送信されていた応答信号を取得するための処理を最新のサイクルにて行う。

【００４４】

またリエントリーシーケンス制御手段１２１は、リエントリー指示情報送信制御手段１１９およびリエントリーミス情報再取得処理手段１２０による処理を、リエントリー指示情報を含んだ下り信号の送信に応じていずれの応答装置２からも応答信号が送出されなくなるまで繰り返させる。

【００４５】

図４は応答装置２の具体的な構成を示すブロック図である。

【００４６】

図４に示すように応答装置２は、ＣＰＵ２１、ＲＯＭ２２、ＲＡＭ２３、アンテナ部２４

、復調部２５、信号分析部２６、信号作成部２７、変調部２８、固有情報記憶部２９、電源部３０およびクロック回路部２９を有している。

【００４７】

ＣＰＵ２１は、ＲＯＭ２２に格納されている動作プログラムに基づいて動作し、応答装置２の各部を総括制御して、制御装置１からの要求に応じて応答信号の送信を行う機能を実現する。

【００４８】

ＲＯＭ２２は、ＣＰＵ２１のための前記の動作プログラムや、その他の必要な情報を保持している。

【００４９】

ＲＡＭ２３は、ＣＰＵ２１が各種の処理を行う上で必要となる各種の情報を一時的に記憶しておくために使用される。

【００５０】

制御装置１から送出され、空間を介して到来した下り信号は、アンテナ部２４によって受けられ、復調部２５にて復調がなされたのちに信号分析部２６に与えられる。信号分析部２６は、復調部２５から与えられる下り信号を分析し、その信号に含まれる各種の情報を判定して応答装置制御部２１０へと与える。

【００５１】

信号作成部２７は、制御装置１に対して与える応答信号を示した応答信号を応答装置制御部２１０の制御の下に作成する。この信号作成部２７で作成された信号は、無線伝送するための変調が変調部２８にて施されたのち、アンテナ部２４から制御装置１に向けて空間へと送出される。

【００５２】

固有情報記憶部２９は、当該応答装置２の固有情報を記憶している。

【００５３】

電源部３０は、アンテナ部２４で制御装置２の送信信号を受信して生じる電力によって充電し、これを応答装置２の各部を動作させるための電力に変換した上で応答装置２の各部へと供給する。

【００５４】

クロック回路部３１は、所定のクロック信号を発生し、応答装置２の各部へと供給する。

【００５５】

ところでＣＰＵ２１、ＲＯＭ２２およびＲＡＭ２３により、図５に示すような各種の処理手段を有した応答装置制御部２１００が構成される。

【００５６】

そしてこの応答装置制御部２１０は、応答信号送信制御手段２１１、エントリーミス情報再送信制御手段２１２、確認通知信号送信制御手段２１３、リエントリー情報送信制御手段２１４およびリエントリーミス情報再送信制御手段２１５を実現するものとなっている。

【００５７】

ここで応答信号送信制御手段２１１は、信号分析部２６でエントリー指示情報が判定された場合に、応答信号を作成し、この応答信号をエントリー指示情報の内容と自装置が有する識別情報とから決まるタイムスロットにて送信するための制御を行う。

【００５８】

エントリーミス情報再送信制御手段２１２は、エントリーシーケンスの期間中に、応答信号の送信を行った次のサイクルに信号分析部２６で判定されたエラー有無情報を監視する。そしてエントリーミス情報再送信制御手段２１２は、応答信号を送信したタイムスロットがエラー有無情報にてエラー有りとされていた場合に、そのサイクルに信号分析部２６で判定されたエントリー指示情報の内容と自装置が有する識別情報とから決まるタイムスロットにて応答信号の再送信を行うための制御を行う。

【００５９】

確認通知信号送信制御手段２１３は、エントリーシーケンスの終了後に、応答信号送信の有無の確認を要求する自装置宛の情報が信号分析部２６で判定されたことに応じ、直前のエントリーシーケンスの期間中に応答信号の送信を行ったか否かを示す確認通知信号を含んだ確認通知信号の作成および送信に係る制御を行う。

【００６０】

リエントリー情報送信制御手段２１４は、エントリーシーケンスの終了後に、応答信号送信の有無の確認を要求する情報が信号分析部２６で判定されることなくリエントリーシーケンスが開始された場合に、このリエントリーシーケンスの期間中に信号分析部２６でリエントリー指示情報が判定されたことに応じて、リエントリー指示情報の内容と自装置が有する識別情報とから決まるタイムスロットにて応答信号を再送信するための制御を行う。

【００６１】

またリエントリーミス情報再送信制御手段２１５は、リエントリーシーケンスの期間中に、応答信号の送信を行った次のサイクルに信号分析部２６で判定されたエラー有無情報にて、上記応答信号を送信したタイムスロットがエラー有りとされていた場合に、そのサイクルに信号分析部２６で判定されたリエントリー指示情報の内容と自装置が有する識別情報とから決まるタイムスロットにて応答信号の再送信を行うための制御を行う。

【００６２】

さて、以上のように構成された本実施形態の情報識別システムでは、制御装置１と応答装置２との間での信号伝送は、以下のような諸条件で行われる。

【００６３】

まず図６に示すように、制御装置１が下り信号を送信する期間ＴＤ（TD-1, TD-2…）と、応答装置２が信号を送信する期間ＴＵ（TU-1, TU-2…）とは、時間的にずれている。すなわち、制御装置１が下り信号を送信し終わったのちに、所定期間（可変）に渡って応答装置２が信号を送信する期間ＴＵが設定される。そして、１つの期間ＴＤとその期間ＴＤの直後の期間ＴＵとが一対をなし、該当期間を１サイクルと称する。このサイクルは、一連の読取り動作中において、複数繰り返される。

【００６４】

ところで、応答装置２が信号を送信する期間ＴＵには、後述するように同一通信チャネル上に複数（ｍ個：可変）のタイムスロットＴＳ（TS-1, TS-2…, TS-m）が設定され、各タイムスロットにてそれぞれ異なる応答装置２が応答信号の送信を行うものとなっており、各応答装置２が送信した各応答信号がバースト状に並んだ信号として上り信号が形成される。

【００６５】

制御装置１が送信する下り信号は、図７に示すフォーマットをなす。

【００６６】

図７に示すように下り信号は、同期信号（ＳＹＮ）とコントロール信号（ＣＮＴ）とからなる。さらにコントロール信号は、種別コード（ＭＯＤ）、情報要素レングス長情報（ＬＥＮ）および情報要素を含む。

【００６７】

同期信号は、図８に示すように「０１１１１１１０」なるビット列である。図８に示すように、コントロール信号中において「１」が６つ以上連続する場合には、５番目の「１」と６番目の「１」との間に「０」を挿入することとし、同期信号をユニークなパターンとしている。

【００６８】

なお、情報要素を送信しない場合には、下り信号のフォーマットは図９に示すように同期信号を連続させたものとする。

【００６９】

種別コードは８ビットのバイナリコードであり、図１０に示すように決められたコードのいずれかが挿入される。すなわち種別コードにおいて「００００００００１」～「００００

１１１１」はエントリーシーケンスであることを示すものであり、さらにエントリーシーケンスにおける何番目のサイクルであるかを下位の４ビットが示す数値が示すものである。また種別コードにおいて「０００１０００１」～「０００１１１１１」はリエントリーシーケンスであることを示すものであり、さらにリエントリーシーケンスにおける何番目のサイクルであるかを下位の４ビットが示す数値が示すものである。さらに種別コードにおいて「００１０００００」は、特定の応答装置２のみに対する指示（ポーリング）であることを示すものである。

【００７０】

一方、上り信号は図１１（ａ），１１（ｂ）に示すように、複数のタイムスロットの少なくとも一部に、応答装置２が送信する応答信号が挿入されたものである。なお、応答信号は、前後に所定時間のガードバンド（ＧＢ）を確保した状態でタイムスロットに挿入される。

【００７１】

また応答信号は、図１１（ａ）に示すようにプリアンブル信号（ＰＲＡ）、識別情報（ＩＤＣ）および誤り検出符号（ＣＲＣ）からなる場合と、図１１（ｂ）に示すようにプリアンブル信号（ＰＲＡ）、識別情報（ＩＤＣ）、付加情報（ＩＮＦ）および誤り検出符号（ＣＲＣ）からなる場合とがある。

【００７２】

次に、以上のように構成された情報識別システムの動作につき説明する。

【００７３】

まず、制御装置１では、識別情報が既知である応答装置２については、個別に固有情報を読出したり、あるいは固有情報を書込んだりすることができる。

【００７４】

このように個別に固有情報の読出し、あるいは書込みを行う場合、制御装置制御部１１０は、種別コードをポーリングを指定する「００１０００００」とするとともに、情報要素に、識別情報、要求内容情報レングス長情報、書込み要求情報、書込み情報レングス長情報、書込み情報、応答要求情報、要求情報レングス長情報および要求情報をそれぞれ挿入した図１２に示すようなコントロール信号を含む下り信号を作成するように信号作成部１４を制御する。なお、識別情報は、固有情報の読出し、あるいは書込みを行う対象となる応答装置２の識別情報である。要求内容情報レングス長情報は、それ以降に存在する情報（要求の内容を示す情報）のレングス長を示す。書込み要求情報は、要求する処理内容が固有情報の書込みであることを示す。書込み情報レングス長情報は、書込み情報のレングス長を示す。書込み情報は、応答装置２の固有情報記憶部２９に記憶させる情報（識別情報や、任意の商品情報および管理情報などの付加情報等）の種別と内容とを示す。応答要求情報は、要求する処理内容が応答処理の実施であることを示す。要求情報レングス長情報は、要求情報のレングス長を示す。そして要求情報は、要求する応答処理の内容（識別情報や付加情報の送信要求、あるいは確認通知信号の送信要求等）を示す。

【００７５】

そして制御装置制御部１１０は、信号作成部１４により作成された下り信号を変調部１５により変調させ、アンテナ部１６より送信させる。

【００７６】

応答装置２において応答装置制御部２１０は、アンテナ部２４および復調部２５により前述の下り信号が受信され、コントロール信号に含まれた各情報が信号分析部２６から与えられると、種別コードからポーリングであることを認識する。

【００７７】

そしてこのようにポーリングが指定されていた場合には、応答装置制御部２１０はコントロール信号に含まれた識別情報が自己の識別情報と一致するか否かの判断を行い、一致しない場合には今回のサイクルでは何の処理も行わない。これに対して、コントロール信号に含まれた識別情報が自己の識別情報と一致した場合に応答装置制御部２１０は、コントロール信号に含まれた書込み情報を固有情報記憶部２９に書込む。また応答装置制御部２

１０は、コントロール信号に含まれた要求情報で要求される情報を固有情報記憶部２９から取出し、この情報を含んだ応答信号を作成するよう信号作成部２７を制御する。そして応答装置制御部２１０は、信号作成部２７により作成された応答信号を変調部２８により変調させ、アンテナ部２４より送信させる。

【００７８】

さて、制御装置１において制御装置制御部１１０は、前述の応答要求を行った場合には、下り信号の送信が終了したのちに応答信号の到来を待ち受ける。従って、応答装置２のいずれかから前述のように送信された応答信号がアンテナ部１６および復調部１７により受信され、この応答信号に含まれた各情報が信号分析部１８から与えられると、この情報をＲＡＭ１２に格納する。また、ＲＡＭ１２に格納した情報は、外部インタフェース１３を介して管理装置３へと必要に応じて与える。

【００７９】

次に、所定の読取り範囲内（上り信号および下り信号を授受できる範囲）に存在する不特定の応答装置２の固有情報を制御装置１にて読取る際の動作を説明する。

【００８０】

このとき制御装置１において制御装置制御部１１０は、読取り範囲内に存在する全ての応答装置２の固有情報を読み取るためのエントリーシーケンスを開始する。

【００８１】

このエントリーシーケンスの最初のサイクル（第１サイクル）において制御装置制御部１１０はまず、種別コードをエントリーシーケンスの第１サイクルであることを示す「００００００００１」とするとともに、情報要素にアドレス領域指定情報を挿入した図１３に示すようなコントロール信号を含む下り信号を作成するように信号作成部１４を制御する。そして制御装置制御部１１０は、信号作成部１４により作成された下り信号を変調部１５により変調させ、アンテナ部１６より送信させる。

【００８２】

アドレス領域指定情報は、図１４に示すように３バイト（２４ビット）よりなり、各ビットが応答装置１の識別情報におけるビット位置に対応している。そして、アドレス領域指定情報にて「１」とされているビットの数により、今回のサイクルにて各応答装置２が応答信号を送出するために用いるべきタイムスロットの数を示す。またアドレス領域指定情報にて「１」とされているビットの配置により、各応答装置２が応答信号を送出するために用いるべきタイムスロットの割り当てを示す。すなわち、アドレス領域指定情報にて「１」とされているビットの数をｍとすると、タイムスロット数は2^m個となる。また、識別情報を構成する各ビットのうちのｍビットにより取り得る状態は2^m通りであり、かつ識別情報から取り出したｍビットをｍビットのバイナリデータとして見るならば、上記2^m通りの状態は、それぞれ十進数での「０」～「2^m-1」として表すことができる。そこで、2^m個のタイムスロットのそれぞれに順番に「０」～「2^m-1」のタイムスロットナンバを付する。また、識別情報のうちでアドレス領域指定情報にて指定された位置のｍビット分のビット列をｍビットのバイナリデータとして考える。そして、このバイナリデータの値に一致するタイムスロットナンバが付されたタイムスロットが、上記バイナリデータの抽出もとの識別情報を有した応答装置２に割り当てられることを示す。

【００８３】

具体的には、図１４に示すようにアドレス領域指定情報における１バイト目の８ビットを「１」とする場合には、図１５に示すように順番にタイムスロットナンバ「＃０」～「＃２５５」が付された［2^8＝２５６］個のタイムスロットを設定することを示す。そして各タイムスロットは、識別番号の最下位の１バイトを８ビットのバイナリデータと仮定した際の値がタイムスロットナンバと一致する識別番号を有する応答装置２に割り当てられることを示す。つまり、タイムスロットナンバ「＃０」のタイムスロットは、最下位の１バイトが「００００００００」である識別情報（１６進数で示すならば「Ｈ‘＊＊＊＊００’」）を有する応答装置２に割り当てることを示す。またタイムスロットナンバ「＃１」のタイムスロットは、最下位の１バイトが「００００００００１」である識別情報（１６

進数で示すならば、「Ｈ‘＊＊＊＊０１’」）を有する応答装置２に割り当てることを示す。なお１６進数で示した識別情報において、「＊」と示してあるのは任意の値で良いことを示している。

【００８４】

なお以上の処理は、エントリー指示情報送信制御手段１１１によってなされる。

【００８５】

さて応答装置２において応答装置制御部２１０は、アンテナ部２４および復調部２５により前述の下り信号が受信され、コントロール信号に含まれた各情報が信号分析部２６から与えられると、種別コードからエントリーシーケンスの第１サイクルであることを認識する。そしてこの時に応答装置制御部２１０は、自己の状態を初期状態にイニシャライズする。

【００８６】

続いて応答装置制御部２１０は、アドレス領域指示情報に基づいて自己が属する応答装置２に割り当てられたタイムスロットを判定する。そして応答装置制御部２１０は、必要な固有情報を固有情報記憶部２９から取出し、この固有情報を含んだ応答信号を作成するよう信号作成部２７を制御する。ただし識別情報は、アドレス領域指定情報が示すビット位置を省略した状態で応答信号に示す。そして応答装置制御部２１０は、前記判定したタイムスロットのタイミングで、信号作成部２７により作成された応答信号を変調部２８により変調させ、アンテナ部２４より送信させる。

【００８７】

なお、以上の処理は応答信号送信制御手段２１１によってなされる。

【００８８】

ところで、エントリーシーケンスの第１サイクルでは３バイトの識別情報のうちの最下位の１バイトに応じてタイムスロットの割り当てが行われる。このため、１つのタイムスロットに複数の応答装置２が割り当てられる可能性がある。

【００８９】

具体的には、例えば読取り範囲内に、「Ｈ‘００００００’」なる識別情報を有した応答装置2-a 、「Ｈ‘０００００１’」なる識別情報を有した応答装置2-b 、「Ｈ‘０００１００’」なる識別情報を有した応答装置2-c および「Ｈ‘０００Ｆ００’」なる識別情報を有した応答装置2-d がそれぞれ存在していたとする。この場合、図１６に示すようにタイムスロットナンバ＃１のタイムスロットでは応答装置2-b のみが応答信号の送信を行うので衝突が生じない。このため、応答装置2-b から送信される応答信号は、多くの場合、エラーが生じることがなく制御装置１で受信される。しかし、タイムスロットナンバ＃０のタイムスロットでは、応答装置2-a 、応答装置2-c および応答装置2-d がそれぞれ応答信号の送信を行う。このため衝突が生じ、制御装置１で受信される際には多くの場合、エラーが生じる。

【００９０】

そこで制御装置１において制御装置制御部１１０は、上り信号の各タイムスロットについて、各タイムスロットにて到来した応答信号に付加されている誤り検出符号を用いての誤りが発生しているか否かの検査を誤り検査手段１１２によって行う。そして制御装置制御部１１０は応答信号取込み手段１１３により、上記誤り検査で誤りが生じていないと判定した応答信号を受信応答信号として取込み、誤りが生じていると判定した応答信号は破棄する。

【００９１】

続いて制御装置制御部１１０は、取込んだ受信応答信号から、識別情報を取り出す。受信応答信号に含まれている識別情報は一部が省略してあるが、省略された部分の状態は、その応答信号が到来したタイムスロットから一義的に決まる。そこで制御装置制御部１１０は識別情報判定手段１１６により、省略されていない状態での識別情報を判定する。

【００９２】

具体的には、例えば図１７に（ａ）で示すように、タイムスロットナンバ「＃１」～「＃

４」にて応答信号が到来し、タイムスロットナンバ「＃２」およびタイムスロットナンバ「＃４」にて到来した応答信号がエラー無しであったとする。この場合、制御装置制御部１１０はこのタイムスロットナンバ「＃２」およびタイムスロットナンバ「＃４」にて到来した応答信号を受信応答信号として取込む。しかし、タイムスロットナンバ「＃１」およびタイムスロットナンバ「＃３」にて到来した応答信号は破棄する。そして制御装置制御部１１０は、タイムスロットナンバ「＃２」にて到来した応答信号に含まれた識別情報が「Ｈ‘w_1 x_1 y_1 z_1 ’」であるので、下位側にタイムスロットナンバ「＃２」に対応する「Ｈ‘０２’」を付加することで、当該応答信号を送信した応答装置２の識別情報を「Ｈ‘w_1 x_1 y_1 z_1 ０２’」と判定する。また制御装置制御部１１０は、タイムスロットナンバ「＃４」にて到来した応答信号に含まれた識別情報が「Ｈ‘w_2 x_2 y_2 z_2 ’」であるので、下位側にタイムスロットナンバ「＃４」に対応する「Ｈ‘０４’」を付加することで、当該応答信号を送信した応答装置２の識別情報を「Ｈ‘w_2 x_2 y_2 z_2 ０４’」と判定する。

【００９３】

続いて制御装置制御部１１０は、エントリーシーケンスの第２サイクルに移行する。そして制御装置制御部１１０は、種別コードをエントリーシーケンスの第２サイクルであることを示す「００００００１０」とするとともに、情報要素に図１８に示すようなコントロール信号を含む下り信号を作成するように信号作成部１４を制御する。そして制御装置制御部１１０は、信号作成部１４により作成された下り信号を変調部１５により変調させ、アンテナ部１６より送信させる。

【００９４】

エントリーシーケンスの第２サイクルでの情報要素は、アドレス領域指定情報に加えて、エラー有無情報を有する。

【００９５】

エラー有無情報は、前サイクル（ここでは第１サイクル）で設定した各タイムスロットのそれぞれに対し、応答信号に誤りがあったか否かの判定結果を示したフラグビット（FB_1～FB_m）からなる。すなわちここでは、エントリーシーケンスの第１サイクルで設定した２５６個のタイムスロットのそれぞれについて応答信号に誤りがあったか否かの判定結果を示した合計２５６個のフラグビットが、対応するタイムスロットと同じ順序で示される。

【００９６】

制御装置制御部１１０は、誤り検査手段１１２によって行った誤り検査の結果に応じたエラー有無情報を作成し、信号作成部１４に与える。また制御装置制御部１１０は、アドレス領域指定情報を、エントリーシーケンスの第１サイクルとは異なるビット位置を指定するものとする。

【００９７】

具体的には、図１９に示すようにアドレス領域指定情報における２バイト目の下位４ビットを「１」とする。またエントリーシーケンスの第１サイクルにおける上り信号の受信状況が図１７に（ａ）で示すものであるならば、エラー有無情報は図１９に示すような状態とする。

【００９８】

なお以上の処理は、エラー有無情報送信制御手段１１４およびエントリーミス情報再取得処理手段１１５によりなされる。

【００９９】

さて、応答装置２において応答装置制御部２１０は、アンテナ部２４および復調部２５により前述の下り信号が受信され、コントロール信号に含まれた各情報が信号分析部２６から与えられると、種別コードからエントリーシーケンスの第２サイクルであることを認識する。そしてこの時に応答装置制御部２１０は、前サイクルにおいて応答信号の送信を行ったのであれば、その応答信号の送信に用いたタイムスロットにてエラーが生じていたか否かを、エラー有無情報から判断する。

【０１００】
そして、応答信号の送信に用いたタイムスロットにてエラーが生じていなければ、応答装置制御部２１０は以降のエントリーシーケンス期間中には応答信号の送出を行わない。これに対して、応答信号の送信に用いたタイムスロットにてエラーが生じていたら、応答装置制御部２１０はアドレス領域指示情報に基づいて自己が属する応答装置２に割り当てられたタイムスロットを判定する。そして応答装置制御部２１０は、必要な固有情報を固有情報記憶部２９から取出し、この固有情報を含んだ応答信号を作成するよう信号作成部２７を制御する。ただし識別情報は、これまでのサイクルにて与えられたアドレス領域指定情報が示すビット位置を省略した状態で応答信号に示す。そして応答装置制御部２１０は、前記判定したタイムスロットのタイミングで、信号作成部２７により作成された応答信号を変調部２８により変調させ、アンテナ部２４より送信させる。

【０１０１】
なお、以上の処理はエントリーミス情報再送信制御手段２１２によってなされる。

【０１０２】
さて、アドレス領域指定情報はエントリーシーケンスの第１サイクルの場合と同様に、アドレス領域指定情報にて「１」とされているビットの数により、今回のサイクルにて各応答装置２が応答信号を送出するために用いるべきタイムスロットの数を示す。またアドレス領域指定情報にて「１」とされているビットの配置により、各応答装置２が応答信号を送出するために用いるべきタイムスロットの割り当てを示す。

【０１０３】
すなわち、図１９に示すようにアドレス領域指定情報における２バイト目の下位４ビットが「１」である場合には、図２０に示すように順番にタイムスロットナンバ「＃０」～「＃１５」が付された［2^4 ＝１６］個のタイムスロットを設定することを示す。そして各タイムスロットは、識別番号の２バイト目の下位４ビットを４ビットのバイナリデータと仮定した際の値に一致するタイムスロットナンバが付されたタイムスロットが、上記バイナリデータの抽出もとの識別情報を有した応答装置２に割り当てられることを示す。つまり、タイムスロットナンバ「＃０」のタイムスロットは、２バイト目の下位４ビットが「００００」である識別情報（１６進数で示すならば、「Ｈ‘＊＊＊０＊＊’」）を有する応答装置２に割り当てることを示す。またタイムスロットナンバ「＃１」のタイムスロットは、２バイト目の下位４ビットが「０００１」である識別情報（１６進数で示すならば、「Ｈ‘＊＊＊１＊＊’」）を有する応答装置２に割り当てることを示す。

【０１０４】
しかし、エントリーシーケンスの第２サイクル以降およびリエントリーシーケンスの各サイクルでは、上述のような１６個のタイムスロットを、前サイクルにてエラーが生じていたタイムスロットのそれぞれに対して設定する。従ってエントリーシーケンスの第２サイクル以降およびリエントリーシーケンスの各サイクルでは、アドレス領域指定情報にて「１」とされているビットの数により決まる数と、前サイクルにてエラーが生じていたタイムスロットの数との積に相当する数のタイムスロットが設定される。

【０１０５】
具体的には、前サイクルにて例えば図１７に（ａ）で示すようにタイムスロットナンバ「＃１」のタイムスロットおよびタイムスロットナンバ「＃３」のタイムスロットにてエラーが生じており、他のタイムスロットではエラーが生じていないとする。そうすると図２１に示すように、前サイクルでのタイムスロットナンバ「＃１」のタイムスロットにて応答信号の送信を行った応答装置２用としての１６個のタイムスロット（タイムスロットナンバ「＃0-1 」，「＃1-1 」…，「＃15-1」）と、前サイクルでのタイムスロットナンバ「＃３」のタイムスロットにて応答信号の送信を行った応答装置２用としての１６個のタイムスロット（タイムスロットナンバ「＃0-2 」，「＃1-2 」…，「＃15-2」）との合計３２個のタイムスロットが設定される。ここで、前サイクルでのタイムスロットナンバ「＃１」のタイムスロットにて応答信号の送信を行った応答装置２は、「Ｈ‘＊＊＊＊０１’」なる識別情報を有するものである。従って、タイムスロットナンバ「＃0-1 」のタイ

ムスロットは「Ｈ‘＊＊＊００１’」なる識別情報を有する応答装置２に、タイムスロットナンバ「＃1-1 」のタイムスロットは「Ｈ‘＊＊＊１０１’」なる識別情報を有する応答装置２、そしてタイムスロットナンバ「＃15-1 」のタイムスロットは「Ｈ‘＊＊＊Ｆ０１’」なる識別情報を有する応答装置２といった具合に各タイムスロットに応答装置２が割り当てられる。また、前サイクルでのタイムスロットナンバ「＃３」のタイムスロットにて応答信号の送信を行った応答装置２は、「Ｈ‘＊＊＊＊０３’」なる識別情報を有するものである。従って、タイムスロットナンバ「＃0-2 」のタイムスロットは「Ｈ‘＊＊＊００３’」なる識別情報を有する応答装置２、タイムスロットナンバ「＃1-2 」のタイムスロットは「Ｈ‘＊＊＊１０３’」なる識別情報を有する応答装置２、そしてタイムスロットナンバ「＃15-2」のタイムスロットは「Ｈ‘＊＊＊Ｆ０３’」なる識別情報を有する応答装置２といった具合に各タイムスロットに応答装置２が割り当てられる。

【０１０６】

このように、１つのタイムスロットに割り当てられる応答装置２は、前サイクルよりも絞りこまれることになり、衝突が発生する確立が低下する。しかしながら、１つのタイムスロットに複数の応答装置２が割り当てられる可能性は残っており、衝突が生じることはある。

【０１０７】

そこで、全てのタイムスロットについてエラーが検出されなくなるまで、アドレス領域指定情報にて指定するビット位置を変化させつつ、第２サイクルと同様な処理を繰り返す。そして、例えば図１７に（ｃ）で示すように、全てのタイムスロットについてエラーが検出されなくなったならば、制御装置制御部１１０はエントリーシーケンスを終了する。

【０１０８】

なお、以上のエントリーシーケンスにおいて、第１サイクルにて下り信号を受信していない応答装置２は、第２サイクル以降にて下り信号を受信した場合でも、これに応じての動作を行わない。

【０１０９】

このようにエントリーシーケンスを終了したら、制御装置制御部１１０は次に確認シーケンスおよびリエントリーシーケンスを行う。

【０１１０】

まず、制御装置制御部１１０は確認シーケンスを開始する。この確認シーケンスでは、制御装置制御部１１０は確認要求（応答要求）を示す情報を情報要素に挿入し、かつ種別コードがポーリングであるコントロール信号を含む下り信号を作成するように信号作成部１４を制御する。また制御装置制御部１１０は、上記コントロール信号の情報要素には、前述したエントリーシーケンスにて判定した識別情報のいずれかを挿入させる。そして制御装置制御部１１０は、信号作成部１４により作成された下り信号を送信させる。なお、この処理は読取り情報確認処理手段１１７によりなされる。

【０１１１】

応答装置２において応答装置制御部２１０は、アンテナ部２４および復調部２５により前述の下り信号が受信され、コントロール信号に含まれた各情報が信号分析部２６から与えられると、種別コードからポーリングであることを認識する。

【０１１２】

そしてこのようにポーリングが指定されていた場合には、応答装置制御部２１０はコントロール信号に含まれた識別情報が自己の識別情報と一致するか否かの判断を行い、一致しない場合には何の処理も行わない。これに対して、コントロール信号に含まれた識別情報が自己の識別情報と一致した場合に応答装置制御部２１０は、コントロール信号に含まれた情報から確認要求であることを認識すると、所定の確認通知信号（例えば応答信号と同様な信号）を作成するよう信号作成部２７を制御する。そして応答装置制御部２１０は、信号作成部２７により作成された確認通知信号を変調部２８により変調させ、アンテナ部２４より送信させる。なお、この処理は確認通知信号送信制御手段２１３により行われる。

【０１１３】
さて、制御装置１において制御装置制御部１１０は、前述の下り信号の送信後に、確認通知信号が到来するのを待ち受ける。そして、応答装置２のいずれかから前述のように送信された確認通知信号がアンテナ部１６および復調部１７により受信され、この確認通知信号に含まれた各情報が信号分析部１８から与えられると、制御装置制御部１１０は応答信号確定手段１１８により、前述の下り信号に示した識別情報を有する応答装置２が間違いなく所定の読取り範囲内に存在すると判定し、その識別情報を判定する元となった受信応答信号を有効なものとして確定する。なお、確認通知信号が到来しなかった場合、前述の下り信号に示した識別情報を有する応答装置２が所定の読取り範囲内に存在せず、従って当該識別情報は誤読取りしたものであるので、その識別情報を判定する元となった受信応答信号は破棄する。

【０１１４】
こののち制御装置制御部１１０は、前記した確認要求のための下り信号に示す識別情報を順次変えながら、上述の確認動作を繰り返す。そして、エントリーシーケンスで判定した全ての識別情報を用いての上記確認動作が終了したならば、制御装置制御部１１０は確認シーケンスを終了する。

【０１１５】
かくして図２２に示すように、エントリーシーケンスにて取り込んだ応答信号から判定した識別信号を持つ応答装置２に対する確認動作が順次行われ、この結果に基づいて有効な応答信号の確定が行われる。

【０１１６】
以上の確認シーケンスが終了したら次に制御装置制御部１１０は、読み残しの応答装置２があるか否かを確認するために、その応答装置２の識別情報を読取るためのリエントリーシーケンスを開始する。このリエントリーシーケンスの最初のサイクル（第１サイクル）において制御装置制御部１１０はまず、種別コードをリエントリーシーケンスの第１サイクルであることを示す「０００１０００１」とするとともに、情報要素にアドレス領域指定情報を挿入したコントロール信号を含む下り信号を作成するように信号作成部１４を制御する。そして制御装置制御部１１０は、信号作成部１４により作成された下り信号を変調部１５により変調させ、アンテナ部１６より送信させる。ここで作成する下り信号におけるコントロール信号は、例えば図１３に示すコントロール信号における種別コードを「０００１０００１」に変えた信号である。ただし、リエントリーシーケンスでは応答する応答装置２が読み残しのものだけであり、その数は非常に少ないことが予測されるので、アドレス領域指定情報における「１」の数を減らしてタイムスロット数を少なく設定するようにしても良い。なおここでの処理は、リエントリー指示情報送信制御手段１１９によってなされる。

【０１１７】
さて応答装置２において応答装置制御部２１０は、アンテナ部２４および復調部２５により前述の下り信号が受信され、コントロール信号に含まれた各情報が信号分析部２６から与えられると、種別コードからリエントリーシーケンスの第１サイクルであることを認識する。そしてこのときに応答装置制御部２１０は、確認シーケンスにて、自己が属する応答装置２が有する識別信号を示した下り信号が到来しなかった場合にのみ、すなわち自己が属する応答装置２を対象とした確認動作が行われなかった場合にのみ以下に示す動作を行う。

【０１１８】
応答装置制御部２１０は、アドレス領域指示情報に基づいて、自己が属する応答装置２に割り当てられたタイムスロットをエントリーシーケンスの場合と同様にして判定する。そして応答装置制御部２１０は、必要な固有情報を固有情報記憶部２９から取出し、この固有情報を含んだ応答信号をエントリーシーケンスの場合と同様に作成するよう信号作成部２７を制御する。そして応答装置制御部２１０は、前記判定したタイムスロットのタイミングで、信号作成部２７により作成された応答信号を変調部２８により変調させ、アンテ

ナ部２４より送信させる。なお、ここでの処理はリエントリー情報送信制御手段２１４によってなされる。

【０１１９】

具体的には、例えば図２２に示すように、確認シーケンスでは応答装置2-j を対象とした確認動作が行われていないので、この応答装置2-j が応答信号の送信を行う。

【０１２０】

制御装置１において制御装置制御部１１０は、上述のように応答信号が到来した場合、その応答信号を送信した応答装置２の識別情報をエントリーシーケンスの場合と同様にして判定する。そして制御装置制御部１１０は、ここで判定した識別情報を有する応答装置２に対する確認動作を行うべく確認シーケンスを再度行う。ここで、確認通知信号が到来したならば、上記識別情報を判定する元となった受信応答信号を有効なものとして追加確定する。

【０１２１】

さらにこののちに制御装置制御部１１０はリエントリーシーケンス制御手段１２１により、読取りが終了していない応答信号からの応答信号送信がなくなるまで、上記のようにリエントリーシーケンスと確認シーケンスとを繰り返す。

【０１２２】

なお、リエントリーシーケンスにおいて応答信号の衝突が生じた場合には、制御装置制御部１１０はリエントリーミス情報再取得処理手段１２０により、リエントリーシーケンスの第２サイクル以降の処理をエントリーシーケンスの第２サイクル以降での処理と同様にして行う。またこの場合に、前サイクルで応答信号の送信を行った応答装置２の応答装置制御部２１０は、エントリーシーケンスの第２サイクル以降での処理と同様な処理をリエントリーミス情報再送信制御手段２１５により行う。

【０１２３】

なお、以上のリエントリーシーケンスにおいて、第１サイクルにて下り信号を受信していない応答装置２は、第２サイクル以降にて下り信号を受信した場合でも、これに応じての動作を行わない。

【０１２４】

以上のように本実施形態によれば、識別情報が既知である応答装置２から固有情報を読出す場合には、識別情報の全てを示した下り信号を送信することで、特定の応答装置２のみに応答信号を送信させることが可能であり、応答信号の衝突を確実に回避することができる。

【０１２５】

一方、所定の読取り範囲内に存在する不特定の応答装置２の固有情報を読取る場合には、制御装置１が複数のタイムスロットを設定し、応答装置２が自己の識別情報の一部分の状態に応じて決まるタイムスロットを用いて応答信号の送信を行う。従って、読取り範囲内に存在する応答装置２が複数であっても、それらの応答装置２の応答信号の送信タイミングはランダム化され、衝突確率が低減される。

【０１２６】

それでも衝突が生じた場合には、制御装置１が衝突が生じたタイムスロットに対応させて複数のタイムスロットを次のサイクルにて新たに設定し、上記衝突が生じたタイムスロットで応答信号の送信を行った応答装置２が自己の識別情報の一部分（前回とは異なる部分）の状態に応じて決まるタイムスロットを用いて応答信号の送信を行う。従って、応答信号の送信タイミングが重なった応答装置２の間で、応答信号の再送信のタイミングがランダム化され、衝突確率が低減される。

【０１２７】

このようにして、応答装置２の応答信号の送信タイミングが効率良くランダム化され、何時までも衝突を繰り返すということがなくなる。しかも、前述のようにある程度の衝突が生じても、次のサイクルにて効率的に送信タイミングをずらすことができるので、各応答装置２の待ち合わせ時間を最低限に抑えることができる。この結果、所定の読取り範囲内

に存在する不特定の応答装置２の固有情報を読取る作業を、効率良く、短時間で行うことが可能となる。

【０１２８】

また本実施形態によれば、タイムスロットと識別情報の一部分とが対応していることを利用し、このようにタイムスロットに対応している部分を除いた状態の識別情報を応答信号に示すようにしている。これにより、識別情報の全てを応答信号に示す場合に比べて各タイムスロットのサイズを小さくすることができ、１サイクルの時間を短縮することができる。この結果、一連の読取り動作に要する時間が短縮することになる。

【０１２９】

また本実施形態によれば、エントリーシーケンスによる一通りの読取りが終了したのちに、確認シーケンスおよびリエントリーシーケンスを行うことによってエントリーシーケンスにて読み残した応答装置２の固有情報の読取りを行うので、確実性が非常に高い。

【０１３０】

（第２の実施の形態）

本実施形態に係る情報識別システムの概略構成は、前記第１実施形態と同様に図１を示すものである。また、制御装置１および応答装置２のハードウエア構成も前記第１実施形態と同様に図２および図４に示すものである。

【０１３１】

しかしながら本実施形態では、ＲＯＭ１１に格納されているＣＰＵ１０用の動作プログラムおよびＲＯＭ２２に格納されているＣＰＵ２１用の動作プログラムが前記第１実施形態とは異ならせてある。この結果、ＣＰＵ１０、ＲＯＭ１１、およびＲＡＭ１２によって、前記第１実施形態における制御装置制御部１１０とは異なる、図２３に示すような制御装置制御部３１０が構成される。またＣＰＵ２１、ＲＯＭ２２およびＲＡＭ２３によって、前記第１実施形態における応答装置制御部２１０とは異なる、図２４に示すような応答装置制御部４１０が構成される。

【０１３２】

図２３に示すように制御装置制御部３１０は、エントリー指示情報送信制御手段１１１、誤り検査手段１１２、エントリーミス情報再取得処理手段１１５、識別情報判定手段１１６、リエントリー指示情報送信制御手段１１９、リエントリーミス情報再取得処理手段１２０、リエントリーシーケンス制御手段１２１、応答信号確定手段３１１および受信結果情報送信制御手段３１２を有する。

【０１３３】

ここで応答信号確定手段３１１は、誤り検査手段１１２により誤りが無いと判定された応答信号のみを有効な応答信号として確定して取込み、誤りのある応答信号を破棄するものである。

【０１３４】

そして受信結果情報送信制御手段３１２は、後述する１サイクルの中に設定される複数のタイムスロットのそれぞれに対応付けてそのタイムスロットで到来した応答信号に誤りがあったか否かを示すエラー有無情報と、誤りのなかったタイムスロットに対応付けてそのタイムスロットで到来した応答信号から判定した識別情報とを示した受信結果情報を含む下り信号の作成および送信に係る制御を行うものである。

【０１３５】

図２４に示すように応答装置制御部４１０は、応答信号送信制御手段２１１、エントリーミス情報再送信制御手段２１２、リエントリーミス情報再送信制御手段２１５およびリエントリー情報送信制御手段４１１を有している。

【０１３６】

ここでリエントリー情報送信制御手段４１１は、エントリーシーケンスにおいて応答信号の送出を行っており、かつその応答信号の送出に用いたタイムスロットに関する受信結果情報にて誤りなしとされていたが、当該タイムスロットに対して受信結果情報に示された識別情報が自己の識別情報と異なっている場合に、リエントリーシーケンスにおいて応答

信号の送信を行うための制御を行う。

【０１３７】

次に以上のように構成された情報識別システムの動作につき説明する。

【０１３８】

本実施形態でも、識別情報が既知である応答装置２を対象としての、個別の固有情報読出しや固有情報書込みは、前記第１実施形態と同様に行える。

【０１３９】

また所定の読取り範囲内に存在する不特定の応答装置２の固有情報を制御装置１にて読取る際は、やはり前記第１実施形態と同様にしてエントリーシーケンスを行う。ただしこのエントリーシーケンスにおいて本実施形態は、誤りがない応答信号をそのまま有効な応答信号として確定して取り込むとともに、識別情報の返送確認処理を行う。

【０１４０】

すなわち、制御装置制御部３１０は応答信号確定手段３１１により、誤り検査手段１１２によって誤りがないと判定した応答信号は、有効な応答信号として即座に確定する。

【０１４１】

また制御装置制御部３１０は、エントリーシーケンスの第２サイクル以降において送信する下り信号には、図２５に示すように前記第１実施形態におけるエラー有無情報に代えて受信結果情報を示した情報要素をもつコントロール信号を含ませる。

【０１４２】

受信結果情報は、前サイクル（ここでは第１サイクル）で設定した各タイムスロットのそれぞれに対し、応答信号に誤りがあったか否かの判定結果を示したフラグビット（$ＦＢ_1$～$ＦＢ_m$）と、これらのフラグビットの後ろに挿入され、各タイムスロットで到来した応答信号から判定した識別情報を示す受信識別情報通知情報（$ＩＤＣ_1$～$ＩＤＣ_m$）とからなる。なお、受信識別情報通知情報は、誤りが生じていないタイムスロットに関してのみ示し、誤りが発生していたタイムスロットについては、フラグビットのみを示す。

【０１４３】

さて応答装置２において応答装置制御部４１０は、応答信号の送信を行った場合には、次のサイクルにおける下り信号中の受信結果情報を監視し、応答信号の送信に用いたタイムスロットにてエラーが生じていたか否かを、該当するフラグビットから判断する。そして、応答信号の送信に用いたタイムスロットにてエラーが生じていなければ、応答装置制御部２１０は以降のエントリーシーケンス期間中には応答信号の送出を行わない。またエラーが生じていたならば、応答信号の再送信を行う。

【０１４４】

この応答装置制御部４１０の処理は前記第１実施形態における応答装置制御部２１０の場合と同様である。しかし応答装置制御部４１０はリエントリー情報送信制御手段４１１により、応答信号の送信に用いたタイムスロットにてエラーが生じていなかった場合、受信識別情報通知情報が示す識別情報が自己の識別情報であるか否かの判断を行い、その結果をＲＡＭ２３に保持しておく。

【０１４５】

一方、制御装置１において制御装置制御部３１０は、エントリーシーケンスが終了した場合、図２６に示すように確認シーケンスを行わない。そして制御装置制御部３１０は、直ちにリエントリーシーケンスを開始し、前記第１実施形態と同様にしてリエントリーシーケンスを行う。

【０１４６】

リエントリーシーケンスにおける制御装置制御部３１０および応答装置制御部４１０の動作は、前記第１実施形態における制御装置制御部１１０および応答装置制御部２１０の動作とほぼ同様である。しかし応答装置２において応答装置制御部４１０は、リエントリーシーケンスに入ると、エントリーシーケンスにて応答信号の送信に用いたタイムスロットにてエラーが生じていなかったものの、そのタイムスロットに対応する受信識別情報通知情報が示す識別情報が自己の識別情報とは異なっていた場合に、応答信号の送信を行う。

【０１４７】
以上のように本実施形態によれば、前記第１実施形態と同様な効果を得ることができる。
【０１４８】
また本実施形態によれば、制御装置１は読取った識別情報をエントリーシーケンス中に応答装置２へと通知し、また応答装置２は応答信号の送信に用いたタイムスロットにてエラーが生じていなくても、そのタイムスロットに対応する受信識別情報通知情報が示す識別情報が自己の識別情報とは異なっていた場合にはリエントリーシーケンスにて応答信号の送信を行うようにしている。これにより、確認シーケンスを行なう必要がなく、より短時間での読取りが可能となる。
【０１４９】
（第３の実施の形態）
本実施形態に係る情報識別システムの概略構成は、前記第１実施形態と同様に図１を示すものである。また、制御装置１および応答装置２のハードウエア構成も前記第１実施形態と同様に図２および図４に示すものである。
【０１５０】
しかしながら本実施形態では、ＲＯＭ１１に格納されているＣＰＵ１０用の動作プログラムおよびＲＯＭ２２に格納されているＣＰＵ２１用の動作プログラムが前記第１実施形態とは異ならせてある。この結果、ＣＰＵ１０、ＲＯＭ１１、およびＲＡＭ１２によって、前記第１実施形態における制御装置制御部１１０とは異なる、図２７に示すような制御装置制御部５１０が構成される。またＣＰＵ２１、ＲＯＭ２２およびＲＡＭ２３によって、前記第１実施形態における応答装置制御部２１０とは異なる、図２８に示すような応答装置制御部６１０が構成される。
【０１５１】
図２７に示すように制御装置制御部５１０は、エントリー指示情報送信制御手段１１１、誤り検査手段１１２、応答信号取込み手段１１３、エラー有無情報送信制御手段１１４、エントリーミス情報再取得処理手段１１５、識別情報判定手段１１６、リエントリーシーケンス制御手段１２１、応答信号確定手段５１１、読取り結果情報送信制御手段５１２およびリエントリー指示情報送信制御手段５１３を有する。
【０１５２】
ここで応答信号確定手段５１１は、誤り検査手段１１２により誤りが無いと判定された応答信号のみを有効な応答信号として確定して取込み、誤りのある応答信号を破棄するものである。
【０１５３】
読取り結果情報送信制御手段５１２は、エントリーシーケンス中に識別情報判定手段１１６により判定された識別情報をそれぞれ示した読取り結果情報を含んだ下り信号の作成および送信に係る制御を行う。
【０１５４】
そしてリエントリー指示情報送信制御手段５１３は、後述するリエントリーシーケンスにて、応答装置２に対して応答信号の送信を要求するためのリエントリー指示情報を含んだ下り信号の作成および送信に係る制御を行う。
【０１５５】
図２８に示すように応答装置制御部６１０は、応答信号送信制御手段２１１、エントリーミス情報再送信制御手段２１２、読取り結果確認手段６１１およびリエントリーミス情報送信制御手段６１２を有している。
【０１５６】
ここで読取り結果確認手段６１１は、エントリーシーケンスにて応答信号の送信を応答信号送信制御手段２１１により行った場合に、エントリーシーケンスの終了後に下り信号で到来する読取り結果通知情報に基づいて、エントリーシーケンスにて送信した応答信号の制御装置１での読取り結果を確認する。
【０１５７】

そしてリエントリーミス情報送信制御手段６１３は、読取り結果確認手段６１１により自装置が送信した応答信号が制御装置１で受信されていないと判定された場合にのみ、そののちのリエントリーシーケンスにて応答信号の送信に係る制御を行う。

【０１５８】

次に以上のように構成された情報識別システムの動作につき説明する。

【０１５９】

本実施形態でも、識別情報が既知である応答装置２を対象としての、個別の固有情報読出しや固有情報書込みは、前記第１実施形態と同様に行える。

【０１６０】

また所定の読取り範囲内に存在する不特定の応答装置２の固有情報を制御装置１にて読取る際は、やはり前記第１実施形態と同様にしてエントリーシーケンスを行う。ただしこのエントリーシーケンスにおいて本実施形態は、誤りがない応答信号をそのまま有効な応答信号として確定して取り込む。

【０１６１】

すなわち、制御装置制御部５１０は応答信号確定手段５１１により、誤り検査手段１１２によって誤りがないと判定した応答信号は、有効な応答信号として即座に確定する。

【０１６２】

そしてエントリーシーケンスが終了したならば、制御装置制御部５１０は次に、図２９に示すように確認シーケンスおよびリエントリーシーケンスを行う。

【０１６３】

まず、制御装置制御部５１０は確認シーケンスを開始する。この確認シーケンスで制御装置制御部５１０は、エントリーシーケンスにおいて応答信号確定手段５１１により確定された識別情報のそれぞれを示した読取り結果情報を含む下り信号を作成するように信号作成部１４を制御する。そして制御装置制御部５１０は、信号作成部１４により作成された下り信号を変調部１５により変調させ、アンテナ部１６より送信させる。

【０１６４】

ここで読取り結果情報は、基本的には上記確定された識別情報を羅列した情報である。

【０１６５】

ところで、識別情報は、前記第１実施形態や第２実施形態では、説明を簡単にするために３バイトのバイナリデータであるとしているが、実際にはより大きなデータサイズのバイナリデータを用いる場合がある。例えば、図３０に示すような８バイト構成の識別情報が用いられる。

【０１６６】

このように大きなデータサイズの識別情報を用いている場合、この識別情報を単純に羅列して読取り結果情報を作成してのでは、読取り結果情報のデータサイズが非常に大きくなってしまうおそれがある。そして、読取り結果情報のデータサイズが大きいと、その読取り結果情報の伝送に多くの時間を要することになり、読取りが完了するまでの時間が増大してしまう。

【０１６７】

そこで制御装置制御部５１０は、各識別情報を互いに比較し、一部のバイトのビット列の状態が同一である識別情報が複数存在するならば、それらの識別情報をグループ化する。そしてこのグループに関しては、図３１に示すようなフォーマットの読取り結果情報を作成する。

【０１６８】

この読取り結果情報は、種別コード、共通バイト位置指定情報、１つの共通バイト値、複数の個別バイト値と、共通バイト値と個別バイト値のそれぞれに関する誤り検出符号（ＣＲＣ）とからなる。

【０１６９】

種別コードは、確認シーケンスであることを示すとともに、識別情報を共通バイト値と個別バイト値とに分割して通知することを示す所定のコードである。

【０１７０】
共通バイト位置指定情報は、８ビットのバイナリデータである。この共通バイト位置指定情報は、各ビットが各バイトに対応する。そして、「１」であるビットに対応するバイトの値を共通バイト値としていることを示す。
【０１７１】
共通バイト値は、グループ内の識別情報で互いに同一であるバイトの値を示す。
【０１７２】
個別バイト値は、グループ内の各識別情報における共通バイト以外のバイトの値をそれぞれ示す。
【０１７３】
具体的には、図３２に示すような識別情報が確定されているならば、図３３に示すような読取り結果情報が作成される。すなわち、「Ｈ‘１Ａ２Ｂ３Ｃ４Ｄ５６７８９ＡＢＣ’」なる識別情報、「Ｈ‘１Ａ２Ｂ３Ｃ４Ｄ６７８９ＡＢＣＤ’」なる識別情報、ならびに「Ｈ‘１Ａ２Ｂ３Ｃ４Ｄ７８９ＡＢＣＤＥ’」なる識別情報が確定されている。この場合、第５～第８バイトが「Ｈ‘１Ａ２Ｂ３Ｃ４Ｄ’」で同一である。そこで、この第５～第８バイトを共通バイト位置とする。そして共通バイト位置指定情報は図３３に示すように、この第５～第８バイトに対応する上位４ビットを「１」とした「Ｂ‘１１１１０００’」とする。また、共通バイト値は、「Ｈ‘１Ａ２Ｂ３Ｃ４Ｄ’」とする。さらに個別バイト値は、「Ｈ‘５６７８９ＡＢＣ’」、「Ｈ‘６７８９ＡＢＣＤ’」、ならびに「Ｈ‘７８９ＡＢＣＤＥ’」とする。
【０１７４】
一方、図３４に示すような識別情報が確定されているならば、図３３に示した前記の読取り結果情報に加えて、図３５に示すような読取り結果情報が作成される。すなわち、「Ｈ‘１Ａ２Ｂ３Ｃ４Ｄ５６７８９ＡＢＣ’」なる識別情報、「Ｈ‘１Ａ２Ｂ３Ｃ４Ｄ６７８９ＡＢＣＤ’」なる識別情報、「Ｈ‘１Ａ２Ｂ３Ｃ４Ｄ７８９ＡＢＣＤＥ’」なる識別情報、「Ｈ‘ＡＢＣＤＥＦ１２３４０００００００’」なる識別情報、「Ｈ‘ＡＢＣＤＥＦ１２３４１１１１１１’」なる識別情報、ならびに、「Ｈ‘ＡＢＣＤＥＦ１２３４２２２２２２’」なる識別情報が確定されている。この場合、前３つの識別情報の第５～第８バイトが「Ｈ‘１Ａ２Ｂ３Ｃ４Ｄ’」で同一である。また後ろ３つの識別情報の第４～第８バイトが「ＡＢＣＤＥＦ１２３４」で同一である。そこで、前３つの識別情報を第１グループ、また後ろ３つの識別情報を第２グループとしてグループ分けされる。第１グループに対して図３３に示した前記の読取り結果情報が作成される。そして第２グループに対して図３５に示すような読取り結果情報が作成される。
【０１７５】
そしてこのように２つの読取り結果情報を作成した場合には、これらの２つの読取り結果情報を図３６に示すように順に送信する。
【０１７６】
さて応答装置２において応答装置制御部６１０は、エントリーシーケンスにおいて応答信号の送信を行った場合には、確認シーケンスにおける下り信号中の読取り結果情報を監視する。そして応答装置制御部６１０は、その読取り結果情報に示されている各識別情報を自装置の識別情報と比較し、自装置の識別情報が読取り結果情報に示されているか否かを判断する。なお、読取り結果情報において識別情報が、上記のように分割して示されているならば、応答装置制御部６１０は、共通バイト値に各個別バイト値を合成することによって識別情報を再生し、これを自装置の識別情報と比較する。そして応答装置制御部６１０は、この判断の結果をＲＡＭ２３に格納しておく。以上の読取り結果の確認処理は、読取り結果確認手段６１１によりなされる。
【０１７７】
応答装置制御部６１０は、確認シーケンスでは上述の読取り結果確認処理を行うのみであり、上り信号の送信などは行わない。
【０１７８】

そこで制御装置１において制御装置制御部５１０は、読取り結果情報を含む下り信号の送信が終了したならば確認シーケンスを終了し、リエントリーシーケンスに移る。すなわち、制御装置制御部５１０はリエントリー指示情報送信制御手段５１３により、読取り結果情報を含む下り信号の送信が終了したことに応じて、リエントリーシーケンスを開始する。

【０１７９】

リエントリーシーケンスにおける制御装置制御部５１０および応答装置制御部６１０の動作は、前記第１実施形態における制御装置制御部１１０および応答装置制御部２１０の動作と同様である。ただし、制御装置制御部５１０のリエントリー指示情報送信手段５１３によりリエントリーシーケンスを開始するタイミングの取り方が前記第１実施形態とは前述のように異なっている。また、応答装置制御部２のリエントリー情報送信制御手段６１２により応答信号の送信を行う条件が、確認シーケンスでの読取り結果確認処理により自装置の識別情報が読取り結果情報に示されていないと判断されている場合である点が前記第１実施形態とは異なっている。

【０１８０】

以上のように本実施形態によれば、前記第１実施形態と同様な効果を得ることができる。

【０１８１】

また本実施形態によれば、確認シーケンスにおいては、制御装置１が読み取って識別情報を各応答装置２に対して同報的に通知することで、制御装置１が読み取って識別情報を各応答装置２に認識させる。そして、応答装置２からの応答信号の送信は確認シーケンスにおいては行わない。従って、応答信号の伝送に要する時間を省略することができ、確認シーケンスに要する時間を短縮することができる。

【０１８２】

また本実施形態によれば、確認シーケンスにおいては、制御装置１で読み取った識別情報を、その一部のバイトの状態が同一であるもの毎にグループ化する。そして、共通のバイトはグループ当たり１つのみを伝送し、各識別情報の残りのバイトを個別情報として個別に伝送する。従って、確認シーケンスにおいて下り信号で伝送される情報の情報サイズは、各識別情報の全てをそれぞれ含ませる場合に比べて小さくすることができる。この結果、下り信号の伝送に要する時間を省略することができ、確認シーケンスに要する時間を短縮することができる。

【０１８３】

（第４の実施の形態）

本実施形態に係る情報識別システムの概略構成は、前記第１実施形態と同様に図１を示すものである。また、制御装置１および応答装置２のハードウエア構成も前記第１実施形態と同様に図２および図４に示すものである。

【０１８４】

しかしながら本実施形態では、ＲＯＭ１１に格納されているＣＰＵ１０用の動作プログラムおよびＲＯＭ２２に格納されているＣＰＵ２１用の動作プログラムが前記第１実施形態とは異ならせてある。この結果、ＣＰＵ１０、ＲＯＭ１１、およびＲＡＭ１２によって、前記第１実施形態における制御装置制御部１１０とは異なる、図３７に示すような制御装置制御部７１０が構成される。

【０１８５】

図３７に示すように制御装置制御部７１０は、エントリー指示情報送信制御手段１１１、誤り検査手段１１２、応答信号取込み手段１１３、エラー有無情報送信制御手段１１４、識別情報判定手段１１６、読取り情報確認処理手段１１７、応答信号確定手段１１８、リエントリー指示情報送信制御手段１１９、リエントリーミス情報再取得処理手段１２０、リエントリーシーケンス制御手段１２１およびエントリーミス情報再取得処理手段７１１を有する。

【０１８６】

すなわち本実施形態における制御装置制御部７１０は、前記第１実施形態におけるエント

リーミス情報再取得処理手段１１５に代えて、エントリーミス情報再取得処理手段７１１を設けたものとなっている。

【０１８７】

このエントリーミス情報再取得処理手段７１１は、エントリーシーケンスにて、前回のサイクルでエラーが発生したタイムスロット（以下、エラースロットと称する）にて応答装置２から送信されていた応答信号を取得するための処理を最新のサイクルにて行うことは前記第１実施形態におけるエントリーミス情報再取得処理手段１１５と同じである。しかし本実施形態のエントリーミス情報再取得処理手段７１１は、最新のサイクルにて設定するタイムスロット（以下、新スロットと称する）の総数がシステムで決まる制限数を超えることがないように調整する。

【０１８８】

すなわち本実施形態は、１サイクルに設定することができるタイムスロットの最大数が、同期を維持するためなどの事情によって制限される場合に、１サイクルに設定するタイムスロットの総数が最大数を超えることがないように制御するものである。

【０１８９】

次に以上のように構成された情報識別システムの動作につき説明する。なお、その動作のほとんどは前記第１実施形態と同様であるのでここでは説明を省略する。そしてここでは、制御装置制御部７１０がエントリーミス情報再取得処理手段７１１により行う、タイムスロット数の制限のための処理について説明する。なおここでは説明を簡単とするために、最新のサイクルでは、エラースロットのそれぞれに対して標準では４個ずつのタイムスロットを設定することとする。また、制限数は「１６」に設定されていることとする。

【０１９０】

さて、前回のサイクルにおいて図３８に示すように５つのタイムスロットでエラーが発生しているとする。そうすると、最新のサイクルにおいてこれらの５つのエラースロットのそれぞれに前記標準数の新スロットを設定することとすると、新スロットの総数は［５×４＝２０］個となり、制限数を超えてしまう。

【０１９１】

そこで制御装置制御部７１０は、エラースロットの数と、これらのエラースロットのそれぞれに割り当てる新スロットの標準数との積を監視する。そして、その値が制限数を超えてしまう場合には、エラースロットの数と、これらのエラースロットのそれぞれに割り当てる新スロットの数との積が制限数を下回るようになるまで、最新サイクルのために作成するアドレス領域指定情報において「１」とするビットの数を減少させる。

【０１９２】

具体的には、標準数が前述のように「４」であるならば、アドレス領域指定情報において「１」とするビットの数は「２」であるので、これを「１」とする。この結果、最新のサイクルでは図３９に示すように、エラースロットのそれぞれに２つずつの新スロットを割り当てることになる。この時の新スロットの総数は「１０」であって、制限数を下回ることになる。

【０１９３】

かくして本実施形態によれば、１サイクルでのタイムスロット数が最大数を超えてしまうことが防止される。

【０１９４】

ところで、以上のようにエラースロットに割り当てる新スロット数を減少すると、衝突が繰り返されてしまい場合が生じ得る。そしてこのような状態が生じてしまった場合には、エントリーシーケンスでのサイクル数が多くなってしまい、より多くの時間を要するようになってしまう。

【０１９５】

そこで、エラータイムスロットに割り当てる新スロット数を減少しない変形例を次に説明する。

【０１９６】

制御装置制御部７１０は、エラースロットの数と、これらのエラースロットのそれぞれに割り当てる新スロットの標準数との積を監視する。そして、その値が制限数を超えてしまう場合に制御装置制御部７１０は、制限数の標準数による除を求め、エラースロットをその数毎にグループ分けする。

【０１９７】

具体的には、制限数が「１６」であり、標準数が「４」であるから、制限数の標準数による除は「４」となる。そこで、５つのエラースロットのうちの４つを第１グループ、残りの１つを第２グループとしてグループ分けする。

【０１９８】

そして制御装置制御部７１０は図４０に示すように、最新サイクルにおいて、第１グループの４つのエラースロットに４つずつの新スロットを割り当てる。そして、その割り当て状況を示したコントロール信号を含む下り信号を作成し、図４１に示すようにｎ回目の１度目のエントリー指示（エントリーn-1 ）として送信する。なお、前記コントロール信号は、例えば図１２に示す前記のコントロール信号に、対象となるエラースロットを示す情報を付加することにより構成される。

【０１９９】

上記ｎ回目の１度目のエントリー指示は、第１グループとされた４つのエラースロットで応答を行った４つの応答装置群2-A ～2-D を対象したものであるから、これらの応答装置群2-A ～2-D からの応答が制御装置１へと帰ってくることになる。

【０２００】

これらの応答を受信し、次のサイクルのタイミングとなったならば制御装置制御部７１０は、図４１に示すようにｎ回目の２度目のエントリー指示（エントリーn-2 ）を送信する。この指示は、第２グループとされた１つのエラースロットで応答を行った１つの応答装置群2-E を対象したものであるから、これらの応答装置群2-E からの応答が制御装置１へと帰ってくることになる。

【０２０１】

かくしてこの変形例では、１回のエントリーを複数サイクルを使用して行うことで、１サイクルでのタイムスロット数が最大数を超えてしまうことを防止した上で、各エラースロットに標準数ずつの新スロットを割り当てることができる。

【０２０２】

なお本発明は前記各実施形態に限定されるものではない。例えば応答信号のフォーマットは前記各実施形態に挙げたものには限定されず、例えば図４２に示すように誤り訂正符号（ＦＥＣ）を付加するようにするなどの変更が可能である。

【０２０３】

前記各実施形態では、応答装置２が有する識別情報が全て異なっていることを前提として説明しているが、同一の識別情報を有する応答装置２が複数存在する場合にも本発明の適用が可能である。ただしこの場合、同一の識別情報を有する応答装置２をそれぞれ区別する必要があるため、例えば図４３に示すように識別情報に乱数情報を付加するようにすれば良い。あるいは、付加情報に基づいて区別することも可能である。

【０２０４】

エントリーシーケンスおよびリエントリーシーケンスにおける各サイクルでのタイムスロット数および割り当て方、すなわちアドレス領域指定情報における「１」の数と位置は、前記各実施形態に挙げたものには限定されず、任意であってよい。例えば一度に読取る応答装置２の数が常に少ないような場合には、第１サイクルにおけるタイムスロット数を減らした方が効率がよい場合もある。従って各サイクルでのタイムスロット数および割り当て方は、本発明の情報識別システムが利用される状況に応じて適切に設定することが望ましい。

【０２０５】

前記第１実施形態では、確認シーケンスおよびリエントリーシーケンスを行うようにしているが、これらのシーケンスは必須ではなく、省略することもでき、省略すればさらに短

時間での読取りが可能となる。しかし、非常に高い読取精度が要求される場合には、確認シーケンスおよびリエントリーシーケンスを行った方がよい。そこで、確認シーケンスおよびリエントリーシーケンスを行うか否かをユーザにより選択可能としておくと便利である。

【０２０６】

前記第３実施形態では、共通情報および個別情報を１バイト単位で設定するようにしているが、ビット単位や複数バイト単位で設定しても良い。

【０２０７】

前記第３実施形態のように、識別情報を共通情報と個別情報とに分けて制御装置１から応答装置２へと通知する技術は、前記第１実施形態に示した手順でも適用できる。すなわち図４４に示すように、まず最初に共有情報を各応答装置２３に向けて同報しておく。そしてこののちに、各個別情報を示したポーリング指示を順次行えばよい。

【０２０８】

前記第３実施形態では、識別情報を共通情報と個別情報とに分けることで、識別情報を制御装置１から応答装置２へと通知する際の伝送データサイズの縮小を図るようにしている。しかし、識別情報の一部のみを伝送することによって、伝送データサイズを縮小することも可能である。例えば、ａ～ｄの４つの応答装置２の識別情報が読み取れており、それらの識別情報の下位の８ビットが図４５に示すような状態であるとする。この場合、下位３ビットが「０１０」であるのは応答装置ａのみである。下位３ビットが「１１０」であるのは応答装置ｂのみである。下位５ビットが「１０１１１」であるのは応答装置ｃのみである。そして下位５ビットが「００１１１」であるのは応答装置ｄのみである。そこで、このように各識別情報を下位のビットから比較し、他の識別情報のいずれとも異なる部分を抽出する。そしてこれらを、例えば図４６に示すような形態で伝送する。

【０２０９】

【発明の効果】

第１の本発明は、おのおの複数ビットのバイナリデータよりなる固有の識別情報を少なくとも含む所定の固有情報を有した複数の応答装置と、これらの応答装置から前記固有情報のうちの所定の読取情報を読取るための制御装置とからなる情報識別システムにおいて、前記制御装置に設けられ、前記識別情報のうちの任意のビット位置を指定する所定のビット位置情報を作成し、このビット位置情報を所定の下り通信チャネルへと送信するビット位置指定手段と、前記応答装置のそれぞれに設けられ、前記ビット位置指定手段により送信された前記ビット位置情報が到来したことに応じて、該当応答装置が有する前記読取情報に所定の誤り検出符号を付した所定の応答情報を作成し、該当応答装置が有する識別情報において前記到来したビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて所定の上り通信チャネルへと送信する応答情報送信手段と、前記制御装置に設けられ、前記上り通信チャネルを介して到来した各タイムスロットの応答情報の誤りの有無を、各応答情報に含まれている前記誤り検出符号に基づいて検査する誤り検査手段と、前記制御装置に設けられ、前記誤り検査手段により誤りが無いと判定されたタイムスロットにて到達した応答情報のみを取り込む応答情報取込み手段と、前記制御装置に設けられ、前記誤り検査手段の検査結果を示した検査結果情報を作成し、前記下り通信チャンネルへと送信する検査結果通知手段と、前記制御装置に設けられ、誤りが生じているタイムスロットが前記誤り検査手段により１つでも検出されたことに応じ、前記ビット位置指定手段に前回とは異なるビット位置を指定する前記ビット位置情報の送信を行わせる再要求手段と、前記応答装置のそれぞれに設けられ、前記検査結果通知手段により送信された前記検査結果情報にて該当応答装置の前記応答情報送信手段が応答情報を送信したタイムスロットが誤り有りとされていたことに応じて、該当応答装置が有する識別情報において前記ビット位置指定手段により新たに送信された前記ビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて前記上り通信チャネルへの応答情報の送信を前記応答情報送信手段に行なわせる再応答手段とを備えた。

【０２１０】

また前記目的を達成するために第２の本発明は、前記第１の発明における応答情報送信手段を、該当応答装置が有する前記識別情報のうちの少なくとも一部を応答情報に含ませるものとし、かつ、前記制御装置に設けられ、前記応答情報の送信を行った前記応答装置の識別情報を所定の期間に前記応答情報取込み手段により取り込まれた応答情報から判定する識別情報判定手段と、前記制御装置に設けられ、前記誤り検査手段により誤りのあるタイムスロットが検出されなくなったことに応じて、前記識別情報判定手段により判定された識別情報を有する応答装置のそれぞれに対して、前記下り通信チャネルを介して所定の確認要求情報を送信する確認要求手段と、前記応答装置のそれぞれに設けられ、該当応答装置に対して前記確認要求手段により送信された前記確認要求情報が到来したことに応じて、所定の確認通知情報を作成し、前記上り通信チャネルへと送信する確認通知手段と、前記制御装置に設けられ、前記確認通知手段により送信された前記確認通知情報の受信を行い、前記確認通知情報を送信した応答装置の識別情報を前記識別情報判定手段にて判定する元となった応答情報のみを有効な応答情報として確定する応答情報確定手段とを備えた。

【０２１１】

また前記目的を達成するために第３の本発明は、前記第２の発明に加えて、前記制御装置に設けられ、前記確認要求手段による前記確認要求情報の送信が終了したのちに、前記識別情報のうちの任意のビット位置を指定するとともに、再読取りモードを指定する所定の再読取り指定情報を作成し、この再読取り指定情報を前記下り通信チャネルへと送信する再読取り指定手段と、前記応答装置のそれぞれに設けられ、前記再読取り指定情報を受信したことに応じて、該当する応答装置の識別情報を示した確認通知情報が与えられていなかった場合に、前記応答情報送信手段に前記応答情報の送信を行わせる再読取り応答手段と、前記制御装置に設けられ、誤りが生じているタイムスロットが前記誤り検査手段により１つでも検出されたことに応じ、前記再読取り指定手段に所定の再読取り指定情報の送信を行わせる再読取り再指定手段と、前記応答装置のそれぞれに設けられ、前記検査結果通知手段により送信された前記検査結果情報にて該当応答装置の前記再読取り応答手段の制御の下に前記応答情報送信手段が応答情報を送信したタイムスロットが誤り有りとされていたことに応じて、該当応答装置が有する識別情報において前記再読取り指定手段により新たに送信された前記ビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて前記上り通信チャネルへの前記応答情報の送信を前記応答情報送信手段に行なわせる再読取り再応答手段と、前記制御装置に設けられ、前記再読取り指定手段による再読取り指定情報の送信に応じていずれの応答装置からも応答信号の送信がなされなくなるまで、前記再読取り指定手段および再読取り再指定手段の処理を繰り返させる再読取り制御手段とを備え、かつ前記応答情報確定手段を、前記再読取り指定手段による前記再読取り指定情報の送信に応じて前記応答装置から前記応答信号の送信がなされたことにより前記応答情報取込み手段により新たに取り込まれた前記応答情報を有効な応答情報として追加確定するものとした。

【０２１２】

また前記目的を達成するために第４の本発明は、前記第１の発明に加えて、前記応答情報送信手段を、該当応答装置が有する前記識別情報のうちの少なくとも一部を応答情報に含ませるものとし、かつ、前記制御装置に設けられ、前記誤り検査手段により誤りが無いと判定されたタイムスロットにて到達した応答情報のみを取込み、この応答情報を有効な応答情報として確定する応答情報確定手段と、前記制御装置に設けられ、応答情報の送信を行った応答装置の識別情報を前記応答情報確定手段により有効なものと確定された応答情報から判定する識別情報判定手段と、前記制御装置に設けられ、前記誤り検査手段により誤りのあるタイムスロットが検出されなくなったことに応じて、前記識別情報判定手段により判定された各識別情報を示した所定の読取り結果通知情報を作成し、前記上り通信チャネルへと送信する読取り結果通知手段と、前記応答装置のそれぞれに設けられ、前記読取り結果通知手段により送信された前記読取り結果通知情報に示された識別情報に該当応答装置が有する識別情報と同一の識別情報があるか否かの判定を行い、その判定結果を保

持しておく読取り結果保持手段と、前記制御装置に設けられ、前記読取り結果通知手段による前記読取り結果通知情報の送信が行われたのちに、前記識別情報のうちの任意のビット位置を指定するとともに、再読取りモードを指定する所定の再読取り指定情報を作成し、この再読取り指定情報を前記下り通信チャネルへと送信する再読取り指定手段と、前記応答装置のそれぞれに設けられ、前記再読取り指定手段により送信された再読取り指定情報が到来したことに応じて、該当応答装置の前記読取り結果保持手段が保持している判定結果が該当応答装置が有する識別情報が前記読取り結果通知情報に示されていなかったことを示す場合に、応答情報送信手段に応答情報の送信を行わせる再読取り応答手段と、前記制御装置に設けられ、前記再読取り指定手段による前記再読取り指定情報の送信に応じていずれの応答装置からも前記応答情報の送信がなされなくなるまで、前記再読取り指定手段の処理を繰り返させる再読取り制御手段とを備えた。

【０２１３】

また前記目的を達成するために第５の本発明は、おのおの複数ビットのバイナリデータよりなる固有の識別情報を少なくとも含む所定の固有情報を有した複数の応答装置と、これらの応答装置から前記固有情報に含まれる前記識別情報のうちの少なくとも一部を含む所定の読取情報を読取るための制御装置とからなる情報識別システムにおいて、前記制御装置に設けられ、前記識別情報のうちの任意のビット位置を指定する所定のビット位置情報を作成し、このビット位置情報を所定の下り通信チャネルへと送信するビット位置指定手段と、前記応答装置のそれぞれに設けられ、前記ビット位置指定手段により送信された前記ビット位置情報が到来したことに応じて、該当応答装置が有する前記読取情報に所定の誤り検出符号を付した所定の応答情報を作成し、該当応答装置が有する識別情報において前記到来したビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて所定の上り通信チャネルへと送信する応答情報送信手段と、前記制御装置に設けられ、前記上り通信チャネルを介して到来した各タイムスロットの応答情報の誤りの有無を、各応答情報に含まれている誤り検出符号に基づいて検査する誤り検査手段と、前記制御装置に設けられ、前記誤り検査手段により誤りが無いと判定されたタイムスロットにて到達した応答情報のみを取込み、この応答情報を有効な応答情報として確定する応答情報確定手段と、前記制御装置に設けられ、応答情報の送信を行った応答装置の識別情報を前記応答情報確定手段により有効なものと確定された応答情報から判定する識別情報判定手段と、前記制御装置に設けられ、前記誤り検査手段の検査結果および前記識別情報判定手段により判定された識別情報をそれぞれ示した受信結果情報を作成し、前記下り通信チャンネルへと送信する受信結果通知手段と、前記制御装置に設けられ、誤りが生じているタイムスロットが前記誤り検査手段により１つでも検出されたことに応じ、前記ビット位置指定手段に前回とは異なるビット位置を指定する前記ビット位置情報の送信を行わせる再要求手段と、前記応答装置のそれぞれに設けられ、前記検査結果通知手段により送信された前記検査結果情報にて該当応答装置の前記応答情報送信手段が応答情報を送信したタイムスロットが誤り有りとされていたことに応じて、該当応答装置が有する識別情報において前記ビット位置指定手段により新たに送信された前記ビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて前記上り通信チャネルへの応答情報の送信を前記応答情報送信手段に行なわせる再応答手段と、前記制御装置に設けられ、前記誤り検査手段により誤りのあるタイムスロットが検出されなくなったことに応じて、前記識別情報のうちの任意のビット位置を指定するとともに、再読取りモードを指定する所定の再読取り指定情報を作成し、この再読取り指定情報を前記下り通信チャネルへと送信する再読取り指定手段と、前記応答装置のそれぞれに設けられ、前記再読取り指定手段により送信された再読取り指定情報が到来したことに応じて、該当応答装置の識別情報が示された受信結果情報が到来していない場合に、応答情報送信手段に応答情報の送信を行わせる再読取り応答手段と、前記制御装置に設けられ、誤りが生じているタイムスロットが前記誤り検査手段により１つでも検出されたことに応じ、前記再読取り指定手段に所定の再読取り指定情報の送信を行わせる再読取り再指定手段と、前記応答装置のそれぞれに設けられ、前記検査結果通知手段により送信された前記検査結果情報にて該当応答装置の再読取り応答

手段の制御の下に前記応答情報送信手段が応答情報を送信したタイムスロットが誤り有りとされていたことに応じて、該当応答装置が有する識別情報において前記再読取り指定手段により新たに送信された前記ビット位置情報が示すビット位置のビット列の状態に応じたタイムスロットにて前記上り通信チャネルへの前記応答情報の送信を前記応答情報送信手段に行なわせる再読取り再応答手段と、前記制御装置に設けられ、前記再読取り指定手段による前記再読取り指定情報の送信に応じていずれの応答装置からも前記応答情報の送信がなされなくなるまで、前記再読取り指定手段および前記再読取り再指定手段の処理を繰り返させる再読取り制御手段とを備えた。

【０２１４】

これらにより、複数の応答装置が有する固有情報を、制御装置にて効率よく短時間に読取ることができる情報識別システムや、このような情報識別システムを実現するための制御装置および応答装置を提供できる。

【図面の簡単な説明】

【図１】　本発明の第１実施形態に係る情報識別システムの概略構成を示すブロック図。

【図２】　図１中の制御装置１の具体的なハードウエア構成を示すブロック図。

【図３】　第１実施形態において図２中のＣＰＵ１０、ＲＯＭ１１およびＲＡＭ１２により実現される制御装置制御部の構成を示す図。

【図４】　図１中の応答装置２の具体的なハードウエア構成を示すブロック図。

【図５】　第１実施形態において図４中のＣＰＵ２１、ＲＯＭ２２およびＲＡＭ２３により実現される応答装置制御部２１０の構成を示す図。

【図６】　制御装置１が下り信号を送信する期間ＴＤと応答装置２が信号を送信する期間ＴＵとの関係を示す図。

【図７】　下り信号のフォーマットを示す図。

【図８】　同期信号のパターンおよび同期信号のユニーク性確保の方法を説明する図。

【図９】　情報要素を送信しない場合における下り信号のフォーマットを示す図。

【図１０】　種別コードのビットアサインとその内容との対応関係を示す図。

【図１１】　上り信号のフォーマットを示す図。

【図１２】　ポーリング時におけるコントロール信号のフォーマットを示す図。

【図１３】　エントリーシーケンスの第１サイクルにおけるコントロール信号のフォーマットを示す図。

【図１４】　アドレス領域指定情報の一例を示す図。

【図１５】　アドレス領域指定情報が図１４に示す状態である時におけるタイムスロットの設定状況および割り当て状況を示す図。

【図１６】　タイムスロットの設定状況および割り当て状況が図１４に示す状態である時における衝突発生の具体例を示す図。

【図１７】　エントリーシーケンスにおけるタイムスロットの設定状況および割り当て状況の変化と、識別情報の判定の実施状況の具体例を示す図。

【図１８】　エントリーシーケンスの第２サイクル以降におけるコントロール信号中の情報要素のフォーマットを示す図。

【図１９】　エントリーシーケンスの第２サイクル以降におけるコントロール信号中の情報要素の具体例を示す図。

【図２０】　アドレス領域指定情報が図１９に示す状態である時におけるタイムスロットの設定および割り当ての概念を示す図。

【図２１】　アドレス領域指定情報が図１９に示す状態であり、かつ前サイクルでエラーが生じていたタイムスロットが２つである時におけるタイムスロットの設定状況および割り当て状況の具体例を示す図。

【図２２】　確認シーケンスおよびリエントリーシーケンスの手順を示すシーケンス図。

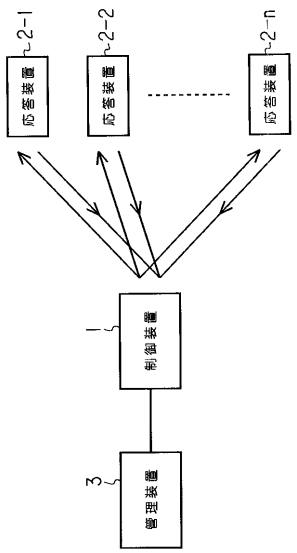
【図２３】　第２実施形態において図２中のＣＰＵ１０、ＲＯＭ１１およびＲＡＭ１２により実現される制御装置制御部の構成を示す図。

【図２４】　第２実施形態において図４中のＣＰＵ２１、ＲＯＭ２２およびＲＡＭ２３に

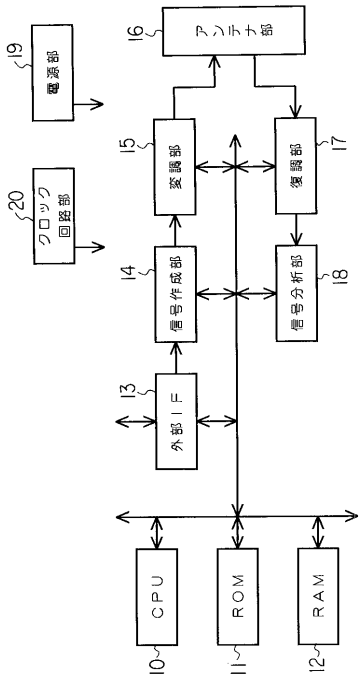
より実現される応答装置制御部２１０の構成を示す図。
【図２５】　エントリーシーケンスの第２サイクル以降におけるコントロール信号中の情報要素のフォーマットを示す図。
【図２６】　リエントリーシーケンスの手順を示すシーケンス図。
【図２７】　第３実施形態において図２中のＣＰＵ１０、ＲＯＭ１１およびＲＡＭ１２により実現される制御装置制御部の構成を示す図。
【図２８】　第３実施形態において図４中のＣＰＵ２１、ＲＯＭ２２およびＲＡＭ２３により実現される応答装置制御部２１０の構成を示す図。
【図２９】　確認シーケンスおよびリエントリーシーケンスの手順を示すシーケンス図。
【図３０】　８バイトよりなる識別情報の構成を示す図。
【図３１】　読取り結果情報のフォーマットを示す図。
【図３２】　確定された識別情報の一例を示す図。
【図３３】　読取り結果情報の具体例を示す図。
【図３４】　確定された識別情報の一例を示す図。
【図３５】　読取り結果情報の具体例を示す図。
【図３６】　確認シーケンスおよびリエントリーシーケンスの手順を示すシーケンス図。
【図３７】　第４実施形態において図２中のＣＰＵ１０、ＲＯＭ１１およびＲＡＭ１２により実現される制御装置制御部の構成を示す図。
【図３８】　１サイクルに設定するタイムスロットの総数が制限数を超えるしまう様子を示す図。
【図３９】　１サイクルに設定するタイムスロットの総数が制限数を超えないようなタイムスロットの割り当て状況の第１の例を示す図。
【図４０】　１サイクルに設定するタイムスロットの総数が制限数を超えないようなタイムスロットの割り当て状況の第２の例を示す図。
【図４１】　図４０に示すようなタイムスロットの割り当てを行った際における確認シーケンスの手順を示すシーケンス図。
【図４２】　上り信号のフォーマットの変形例を示す図。
【図４３】　同一の識別情報を有する応答装置が複数存在する場合にこれらを区別するための方法の一例を示す図。
【図４４】　識別情報を共通情報と個別情報とに分けて制御装置１から応答装置２へと通知する技術を第１実施形態の手順に適用した際の確認シーケンスの手順を示すシーケンス図。
【図４５】　確定された識別情報の下位８ビットの様子の一例を示す図。
【図４６】　識別情報の下位の一部のみを制御装置１から応答装置２へと通知するための情報のフォーマットを示す図。
【符号の説明】
１…制御装置
２（2-1，2-2 …，2-n ）…応答装置
３…管理装置
１０…ＣＰＵ
１１…ＲＯＭ
１２…ＲＡＭ
１３…外部インタフェース
１４…信号作成部
１５…変調部
１６…アンテナ部
１７…復調部
１８…信号分析部
１９…電源部
２０…クロック回路部

１１０…制御装置制御部
１１１…エントリー指示情報送信制御手段
１１２…誤り検査手段
１１３…応答信号取込み手段
１１４…エラー有無情報送信制御手段
１１５…エントリーミス情報再取得処理手段
１１６…識別情報判定手段
１１７…読取り情報確認処理手段
１１８…応答信号確定手段
１１９…リエントリー指示情報送信制御手段
１２０…リエントリーミス情報再取得処理手段
１２１…リエントリーシーケンス制御手段
３１０…制御装置制御部
３１１…応答信号確定手段
３１２…信結果情報送信制御手段
４１０…応答装置制御部
４１１…リエントリー情報送信制御手段
５１０…制御装置制御部
５１１…応答信号確定手段
５１２…読取り結果情報送信制御手段
５１３…リエントリー指示情報送信制御手段
６１０…応答装置制御部
６１１…読取り結果確認手段
６１２…リエントリーミス情報送信制御手段
７１０…制御装置制御部
７１１…エントリーミス情報再取得処理手段

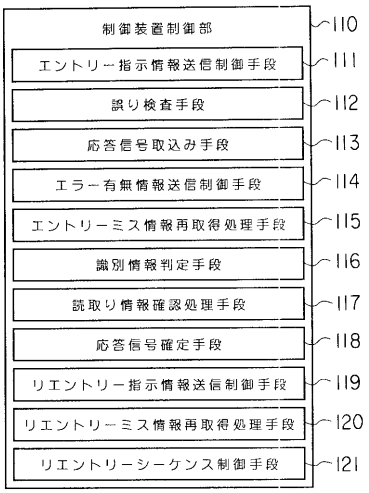
【図１】


2-1
2-2
2-n
応答装置
応答装置
応答装置
1
制御装置
3
管理装置

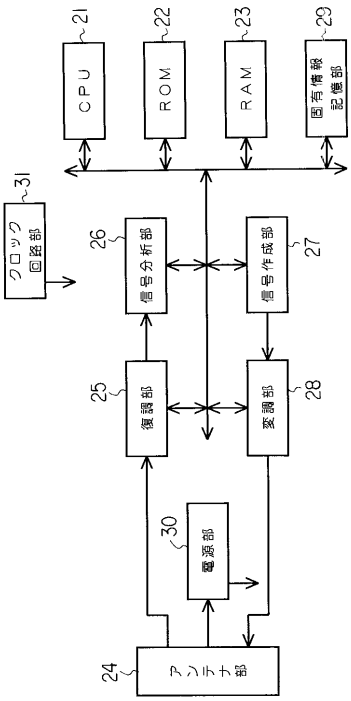
【図２】


19
電源部
16
アンテナ部
20
クロック回路部
15
変調部
17
復調部
14
信号作成部
18
信号分析部
13
外部ＩＦ
CPU
ROM
RAM
10
11
12

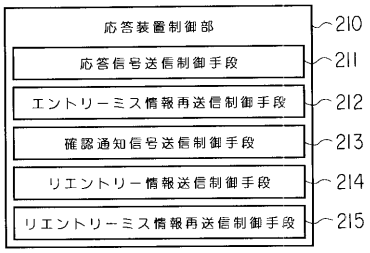
【図３】


制御装置制御部
110
エントリー指示情報送信制御手段
111
誤り検査手段
112
応答信号取込み手段
113
エラー有無情報送信制御手段
114
エントリーミス情報再取得処理手段
115
識別情報判定手段
116
読取り情報確認処理手段
117
応答信号確定手段
118
リエントリー指示情報送信制御手段
119
リエントリーミス情報再取得処理手段
120
リエントリーシーケンス制御手段
121

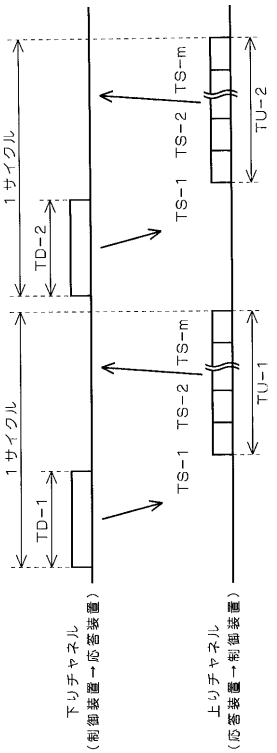
【図４】


21
CPU
22
ROM
23
RAM
29
固有情報記憶部
31
クロック回路部
26
信号分析部
27
信号作成部
25
復調部
28
変調部
30
電源部
24
アンテナ部

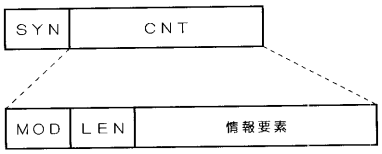
【図５】



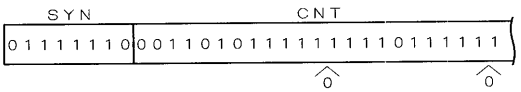
【図６】



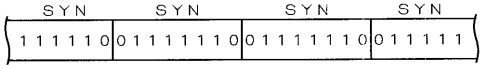
【図７】



【図８】



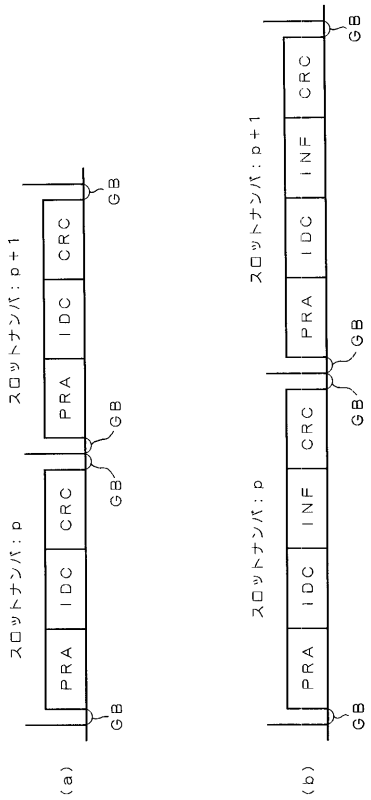
【図９】



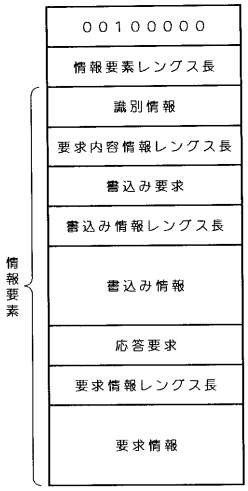
【図１０】

ビットアサイン	内　容
00000001	エントリー1
00000010	エントリー2
⟩	⟩
00001111	エントリー15
00010001	リエントリー1
00010010	リエントリー2
⟩	⟩
00011111	リエントリー15
00100000	ポーリング

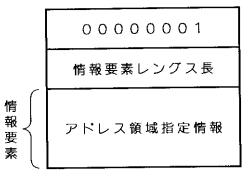
【図１１】



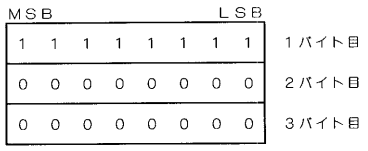
【図１２】



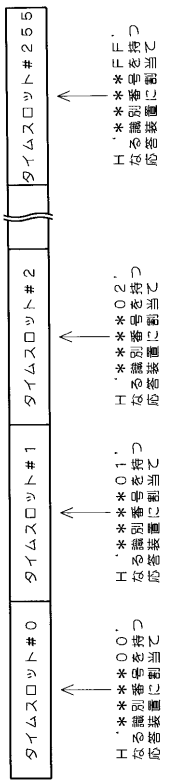
【図１３】



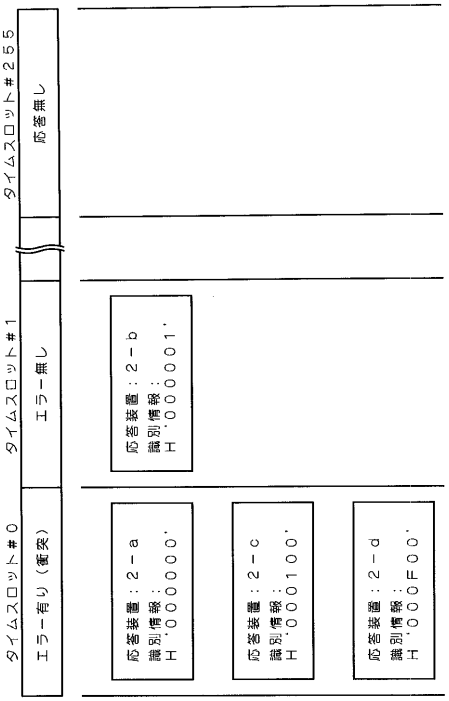
【図１４】



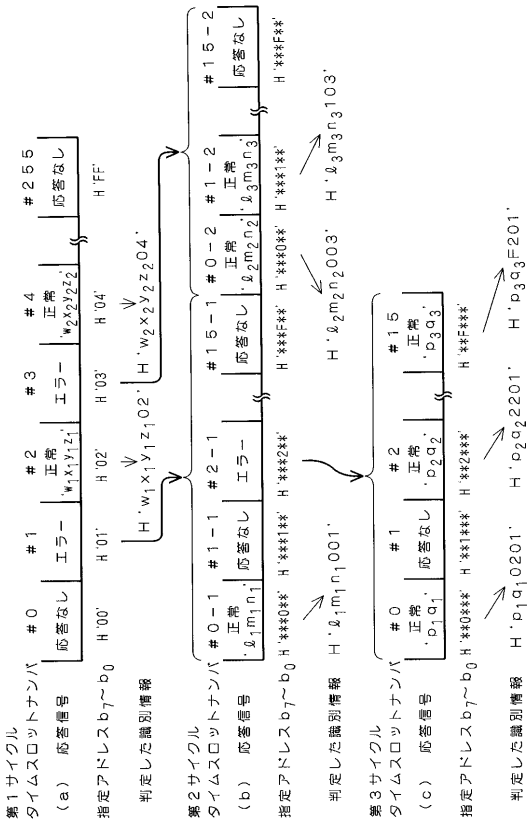
【図１５】



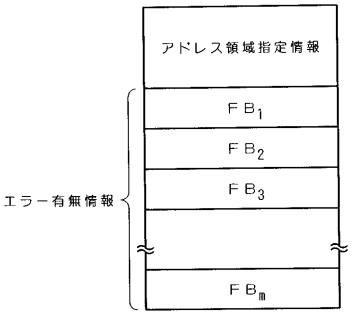
【図１６】



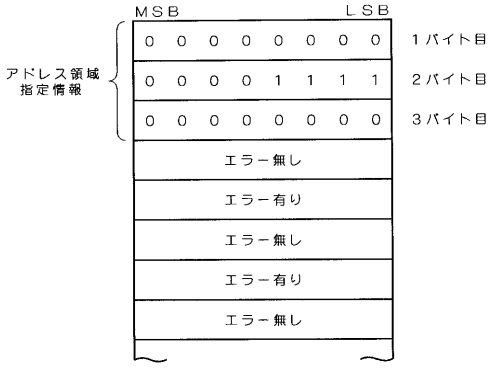
【図１７】



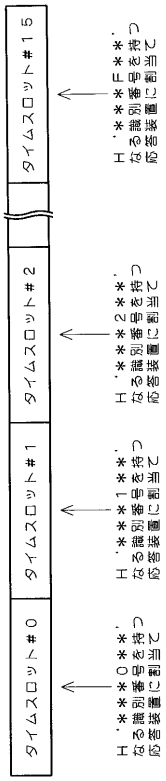
【図１８】



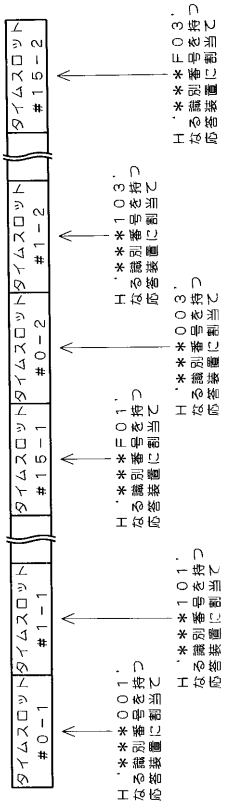
【図１９】



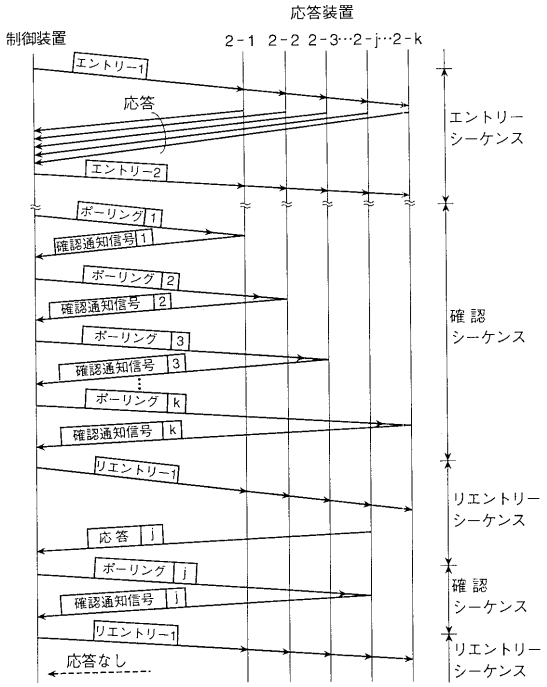
【図２０】



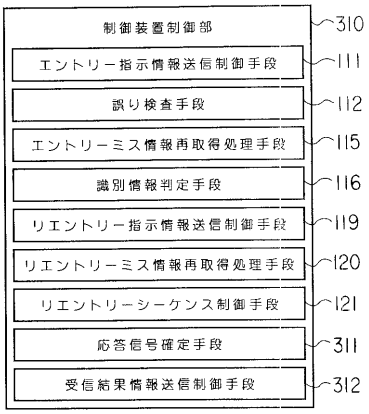
【図２１】



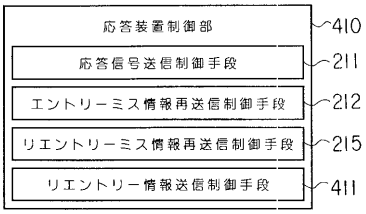
【図２２】



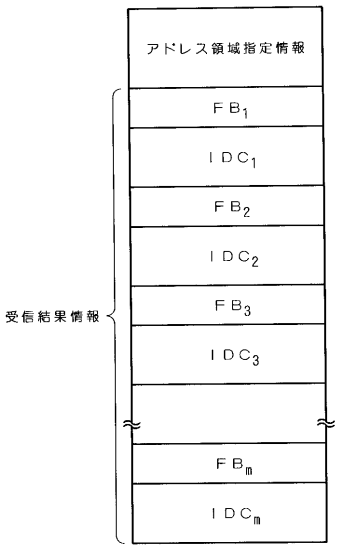
【図２３】



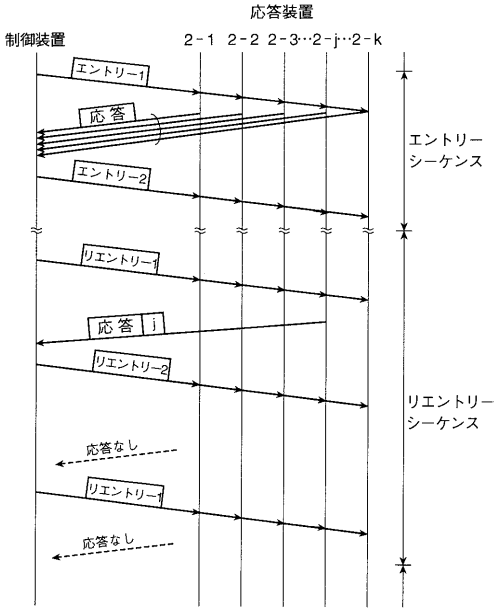
【図２４】



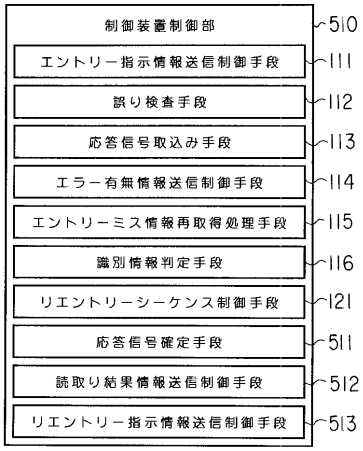
【図２５】



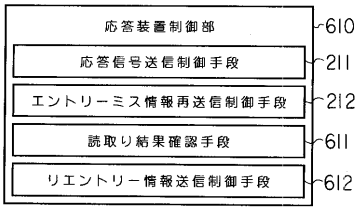
【図２６】



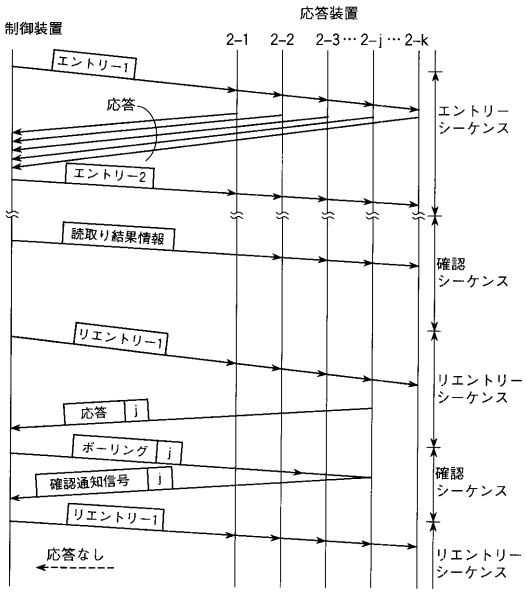
【図２７】



【図２８】



【図２９】



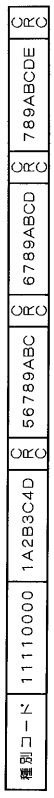
【図３０】

【図３１】

【図３２】

	第８バイト	第７バイト	第６バイト	第５バイト	第４バイト	第３バイト	第２バイト	第１バイト
応答装置a	１Ａ	２Ｂ	３Ｃ	４Ｄ	５６	７８	９Ａ	ＢＣ
応答装置b	１Ａ	２Ｂ	３Ｃ	４Ｄ	６７	８９	ＡＢ	ＣＤ
応答装置c	１Ａ	２Ｂ	３Ｃ	４Ｄ	７８	９Ａ	ＢＣ	ＤＥ

【図３３】



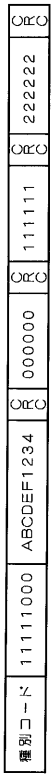
【図３４】

	第８バイト	第７バイト	第６バイト	第５バイト	第４バイト	第３バイト	第２バイト	第１バイト
応答装置a	１Ａ	２Ｂ	３Ｃ	４Ｄ	５６	７８	９Ａ	ＢＣ
応答装置b	１Ａ	２Ｂ	３Ｃ	４Ｄ	６７	８９	ＡＢ	ＣＤ
応答装置c	１Ａ	２Ｂ	３Ｃ	４Ｄ	７８	９Ａ	ＢＣ	ＤＥ
応答装置ℓ	ＡＢ	ＣＤ	ＥＦ	１２	３４	００	００	００
応答装置m	ＡＢ	ＣＤ	ＥＦ	１２	３４	１１	１１	１１
応答装置n	ＡＢ	ＣＤ	ＥＦ	１２	３４	２２	２２	２２

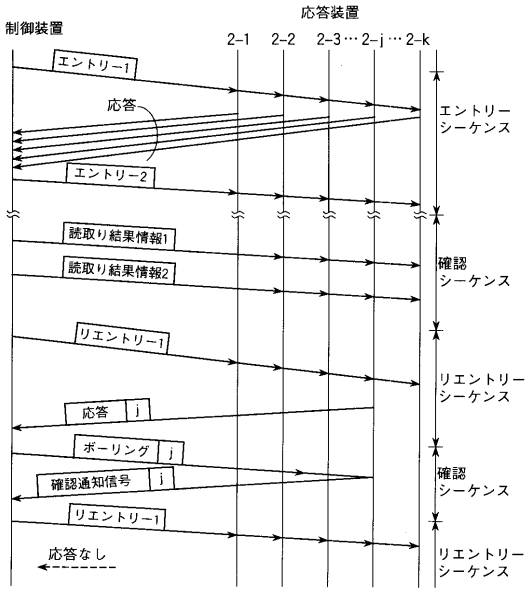
第１グループ

第２グループ

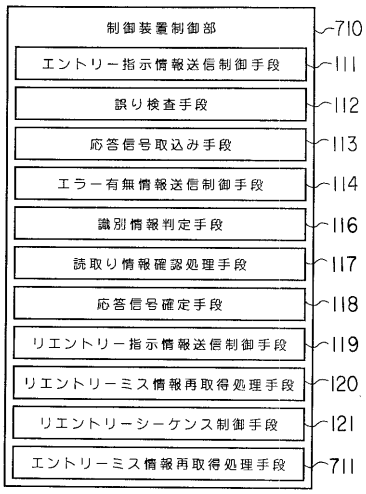
【図３５】



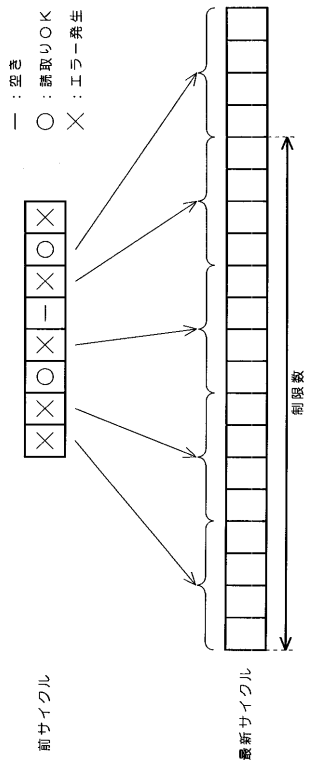
【図３６】



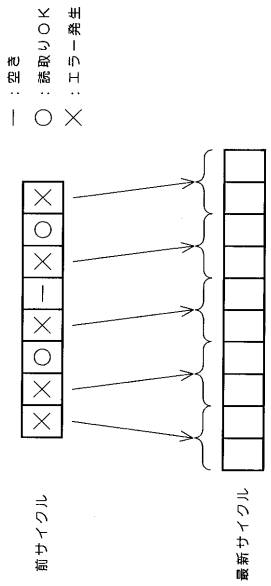
【図３７】



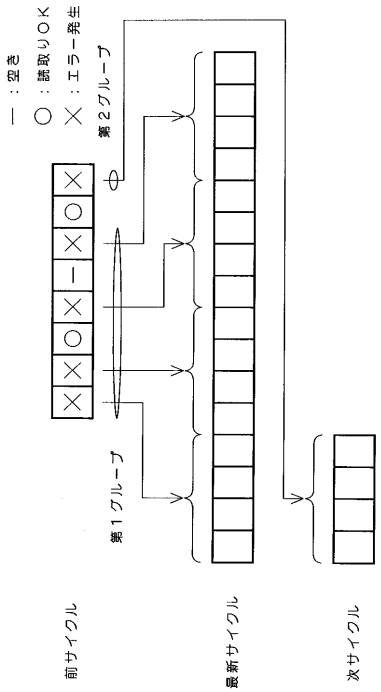
【図３８】



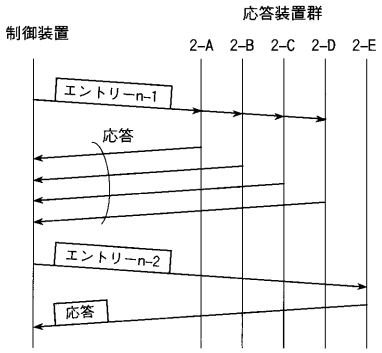
【図３９】



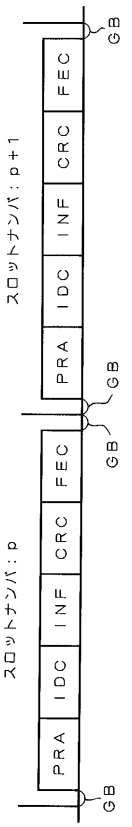
【図４０】



【図４１】



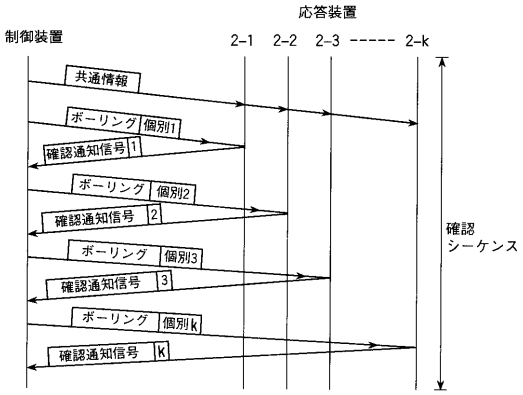
【図４２】



【図４３】

識別情報	乱数情報

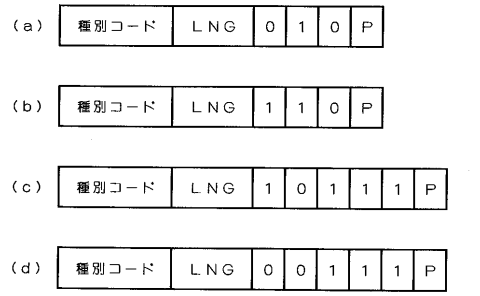
【図４４】



【図４５】

応答装置ａ	１００１００１０
応答装置ｂ	１００１０１１０
応答装置ｃ	１００１０１１１
応答装置ｄ	１１１００１１１

【図４６】



ＬＮＧ：レングス長
Ｐ：パリティビット

フロントページの続き

(74)代理人 100070437
弁理士 河井 将次
(72)発明者 関谷 邦彦
東京都日野市旭が丘３丁目１番地の１ 株式会社東芝日野工場内
(72)発明者 新田 克己
東京都日野市旭が丘３丁目１番地の１ 株式会社東芝日野工場内
(72)発明者 唐澤 宏文
神奈川県川崎市幸区柳町７０番地 株式会社東芝柳町工場内
(72)発明者 岡野 道商
東京都日野市旭が丘３丁目１番地の１ 株式会社東芝日野工場内
(72)発明者 熊 勝彦
東京都日野市旭が丘３丁目１番地の１ 株式会社東芝日野工場内
(72)発明者 岩崎 和則
東京都日野市旭が丘３丁目１番地の１ 株式会社東芝日野工場内
(72)発明者 上原 堅助
神奈川県川崎市幸区柳町７０番地 株式会社東芝柳町工場内
(72)発明者 橋本 智
東京都日野市旭が丘３丁目１番地の１ 株式会社東芝日野工場内

審査官 矢頭 尚之

(58)調査した分野(Int.Cl., ＤＢ名)
H04L 12/28