

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4875889号
(P4875889)

(45) 発行日 平成24年2月15日(2012.2.15)

(24) 登録日 平成23年12月2日(2011.12.2)

(51) Int.Cl.

G 0 1 D 5/244 (2006.01)

F I

G O 1 D 5/244

K

請求項の数 4 (全 11 頁)

(21) 出願番号 特願2005-354205 (P2005-354205)
(22) 出願日 平成17年12月8日(2005.12.8)
(65) 公開番号 特開2007-155627 (P2007-155627A)
(43) 公開日 平成19年6月21日(2007.6.21)
審査請求日 平成20年11月5日(2008.11.5)

(73) 特許権者 309035187
ハイデンハイン株式会社
東京都町田市小山ヶ丘三丁目5番地6
(74) 代理人 100108626
弁理士 瀬川 浩一
(72) 発明者 山本 猛
神奈川県津久井郡城山町町屋1丁目4番地
36 サムタク株式会社内
審査官 眞岩 久恵

最終頁に続く

(54) 【発明の名称】 エンコーダのカウンタミス検出回路およびエンコーダのカウンタミス検出方法

(57) 【特許請求の範囲】

【請求項1】

被測定物の変位置に応じたパルス列を出力するエンコーダのカウンタミス検出回路であって、

変位置計測用の2以上の基信号を2または4通倍してカウンタ信号とし、

このカウンタ信号をカウンタしたカウンタの出力信号のうち2通倍の時は最下位ビットの信号と4通倍の時は最下位ビットおよび最下位ビット+1の信号と前記基信号のレベルとを比較して、

カウンタ信号のカウンタミスを検出するエンコーダのカウンタミス検出回路。

【請求項2】

多回転型絶対値エンコーダの回転検出部のカウンタミスを検出する請求項1のエンコーダのカウンタミス検出回路。

【請求項3】

変位置計測用の2以上の基信号を2または4通倍するn通倍回路と、

通倍された基信号をカウンタ用のカウンタ信号とするカウンタ信号変換回路と、

カウンタ信号をカウンタするカウンタと、

前記基信号からカウンタのカウンタ出力と比較できる信号を選択しカウンタ出力と比較できる比較信号に変換する比較信号加工選択回路と、

比較信号とカウンタの出力信号のレベルとを比較して所定の関係のときにカウンタミス出力信号を生じる比較器とを有するエンコーダのカウンタミス検出回路。

10

20

【請求項 4】

被測定物の変位置に応じたパルス列を出力するエンコーダのカウントミス検出方法であって、

変位置計測用の 2 以上の基信号を 2 または 4 通倍してカウント信号とし、

このカウント信号をカウントしたカウンタの出力信号のうち 2 通倍の時は最下位ビットの信号と 4 通倍の時は最下位ビットおよび最下位ビット + 1 の信号と前記基信号のレベルとを比較して、

所定の関係のときにカウント信号のカウントミスとするエンコーダのカウントミス検出方法。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、主にモータ等の回転体や工作機械の移動テーブル等の移動体である被測定物に取り付けられ、被測定物の変位置、すなわち回転数および/または回転角度や、移動距離を検出するエンコーダに関し、特に移動量を計数するカウンタのカウントミスを検出する回路に関するものである。

【背景技術】

【0002】

一般に、エンコーダはロータリーエンコーダとリニアエンコーダとに分類され、さらにロータリーエンコーダにはインクリメンタルエンコーダとアブソリュートエンコーダとに分類される。特にアブソリュートエンコーダでは、回転数の検出も行う多回転式エンコーダがある。多回転式エンコーダは、例えば特公平 6 - 4 1 8 5 3 号公報等の開示されているように、1 回転内の変位置、変位角を検出するための機構の他に、1 回転以上の回転数を検出するための機構を有するものが知られている。

20

【0003】

この文献の多回転式エンコーダは、1 回転以内の絶対角度を検出する光学式絶対値エンコーダと、多回転を検出するための磁気エンコーダとを備えている。1 回転以内の絶対角度を検出する光学式絶対値エンコーダは、シャフトに取り付けられ、1 回転以内の絶対角度を検出するための回転ディスクと、これに投光するための LED と、固定スリットを介して前記 LED からの光を受光する受光素子のフォトダイオードアレイと、これらフォトダイオードアレイからの検出信号を矩形波に波形整形するための波形整形回路等から構成されている。また、多回転を検出するための磁気エンコーダは、回転部にリングマグネットと称する磁石を備えた回転ディスクと、この回転ディスクの回転を検出するための磁気抵抗素子と、この磁気抵抗素子からの信号を波形整形する波形整形回路と、多回転の検出信号をカウントし、数値を保持しておくための制御回路（カウンタ）等から構成されている。

30

【0004】

前記リングマグネットは、1 回転する間に磁極が反転するようになっていて、この磁極の変化を磁気抵抗素子が検出することで、1 回転を検出することができる。なお、このようなエンコーダの 1 回転検出用の機構、多回転検出用の機構は、光学系としたり、磁気系としたり、さらにその部品の構造や取り付け位置などは、エンコーダの種類により種々の態様がある。例えば、特開平 7 - 2 1 8 2 9 0 号公報に示されるように、光学系の検出機構のみを用い、多回転検出用の信号も光学系により生成しているものもある。また、特開平 1 0 - 3 2 5 7 4 0 号公報に示されるように、光学系の検出機構のみを用い、多回転検出用の信号にアブソリュート信号の上位ビットを用いているものもある。一般に、多回転検出部を磁気式することで、小電力化が可能になり、バックアップ電源の長寿命化に有利とされている。

40

【0005】

いずれの方式を用いた場合でも、一般に多回転検出用の基信号は、図 6 に示すような、電気角で 90° 位相が異なり、1 回転で 1 周期となる A 相、B 相信号により構成される。このような位相差 2 信号を用いることで、回転方向の検出が可能となり、回転方向に応じ

50

た回転数を計数することができる。ここで、図 6 は多回転検出用の各基信号の状態を示すタイミングチャートである。

【 0 0 0 6 】

このような基信号を用いて回転数を計数する場合、1 回転で 1 カウントすればよいことから、通常 A 相または B 相信号の変化点を用いて回転数がカウントされる。図 7 は、このような多回転計数の動作を、A 相、B 相信号と、カウンタの出力下位 3 ビット Count(0)-Count(2)の出力で示したタイミングチャートである。この例では、A 相信号の立ち上がりエッジを検出してカウントしている。いま、回転方向が C W 方向であると、カウンタのカウント出力 Count(0)-Count(2)は、A 送信号の立ち上がりエッジ毎にインクリメントされ、回転数が 0 , 1 , 2 , 3 . . と計数されて行く。

10

【 0 0 0 7 】

しかし、ノイズや振動によるパルス割れを生じる等して A 相の立ち上がりエッジを検出できなかった場合、図 8 に示すようにカウントミスとなるが、A 相、B 相信号や、カウント出力 Count(0)-Count(2)の状態からではカウントミスを認識することができず、ミスカウントを看過してしまうことがあった。ここで、図 8 は図 7 において、A 相のエッジ検出ミス N G が生じたときの状態を示すタイミングチャートである。

【 0 0 0 8 】

すなわち、表 1 に示すように、A 相、B 相信号のレベルが変化した場合、それに対応するカウント出力 Count(0)の状態は、0 と 1 の両方の場合があり、これらの関係からではカウントミスを検出することができないからである。

20

【 0 0 0 9 】

【表 1】

A相	B相	Count(0)
0	0	0/1
1	0	0/1
0	1	0/1
1	1	0/1

30

【 0 0 1 0 】

このように、多回転式エンコーダの多回転部で検出ミスが生じると、1 回転の誤差が生じることとなり、位置制御データとしては極めて大きな数字の誤差ゆえに致命的な問題を生じる恐れがある。

【 0 0 1 1 】

また、前記インクリメンタルエンコーダやアブソリュートエンコーダの 1 回転内の変位量検出においても同様に A 相、B 相信号を用いてカウントしているが、この場合にも同様なカウントミスを生じる恐れがある。このため、エンコーダの信頼性向上のためにもそのようなカウントミスを防止しなければならない。

40

【特許文献 1】特公平 6 - 4 1 8 5 3 号公報

【特許文献 2】特開平 7 - 2 1 8 2 9 0 号公報

【特許文献 3】特開平 1 0 - 3 2 5 7 4 0 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 2 】

本発明の目的は、変位量計測のためのカウント信号のカウントミスの検出を可能として、信頼性の高いエンコーダを実現できるエンコーダのカウントミス検出回路およびエンコ

50

ーダのカウントミス検出方法を提供することである。

【課題を解決するための手段】

【0013】

すなわち上記目的は、以下の本発明の構成により達成される。

(1) 被測定物の変位置量に応じたパルス列を出力するエンコーダのカウントミス検出回路であって、

変位置量計測用の2以上の基信号を2または4通倍してカウント信号とし、

このカウント信号をカウントしたカウンタの出力信号のうち2通倍の時は最下位ビットの信号と4通倍の時は最下位ビットおよび最下位ビット+1の信号と前記基信号のレベルとを比較して、

カウント信号のカウントミスを検出するエンコーダのカウントミス検出回路。

(2) 多回転型絶対値エンコーダの回転検出部のカウントミスを検出する請求項1のエンコーダのカウントミス検出回路。

(3) 変位置量計測用の2以上の基信号を2または4通倍するn通倍回路と、

通倍された基信号をカウント用のカウント信号とするカウント信号変換回路と、

カウント信号をカウントするカウンタと、

前記基信号からカウンタのカウント出力と比較できる信号を選択しカウント出力と比較できる比較信号に変換する比較信号加工選択回路と、

比較信号とカウンタの出力信号のレベルとを比較して所定の関係のときにカウントミス出力信号を生じる比較器とを有するエンコーダのカウントミス検出回路。

(4) 被測定物の変位置量に応じたパルス列を出力するエンコーダのカウントミス検出方法であって、

変位置量計測用の2以上の基信号を2または4通倍してカウント信号とし、

このカウント信号をカウントしたカウンタの出力信号のうち2通倍の時は最下位ビットの信号と4通倍の時は最下位ビットおよび最下位ビット+1の信号と前記基信号のレベルとを比較して、

所定の関係のときにカウント信号のカウントミスとするエンコーダのカウントミス検出方法。

【発明の効果】

【0014】

本発明によれば、簡単な構成で計測時のカウントミスの検出が可能となり、従来の回路に僅かな変更を加えるだけで、極めて信頼性の高いエンコーダを実現できるエンコーダのカウントミス検出回路およびエンコーダのカウントミス検出方法を提供できる。

【発明を実施するための最良の形態】

【0015】

本発明のエンコーダのカウントミス検出回路は、回転量、移動量など被測定物の変位置量に応じたパルス列を出力するエンコーダのカウントミス検出回路であって、変位置量に応じて出力される変位置量計測用の1または2以上の基信号を2, 3, または4通倍してカウント信号とし、このカウント信号をカウントしたカウンタの出力信号と前記基信号のレベルとを比較して、カウント信号のカウントミスを検出するものである。

【0016】

また、本発明のエンコーダのカウントミス検出方法は、被測定物の変位置量に応じたパルス列を出力するエンコーダのカウントミス検出方法であって、変位置量計測用の1または2以上の基信号を2, 3, または4通倍してカウント信号とし、このカウント信号をカウントしたカウンタの出力信号と前記基信号のレベルとを比較して、所定の関係のときにカウント信号のカウントミスとするものである。

【0017】

このように、変位置量計測用の基信号を2, 3, または4通倍してカウント信号とすることで、このカウント信号が、カウンタの出力信号のいずれか、特に下位2ビットのいずれかのレベルと所定の関係を有するようになる。このため、両者を比較して、正常時の関係

10

20

30

40

50

と異常時の関係を判断することができ、カウントミスを検出することができる。

【 0 0 1 8 】

[第 1 の態様]

次に図を参照しつつ本発明装置の動作についてより具体的に説明する。図 1 は、本発明の第 1 の態様の動作を示すタイミングチャートであり、変位置、つまり回転角、回転数、移動量等を計数する動作を、A 相、B 相信号と、カウンタの出力下位 3 ビット Count(0)-Count(2)の出力で示している。この例では、ロータリーエンコーダの回転検出において、A 相信号の立ち上がりエッジと立ち下がりエッジを検出してカウント信号としている。なお、リニアエンコーダの場合も、回転方向を移動方向とすれば同様に考えることができる。

10

【 0 0 1 9 】

図において、図示しないカウント信号を A 相、B 相の基信号のうち、例えば A 相の立ち上がりエッジと立ち下がりエッジを検出して生成すると、A 相信号の 2 通倍の信号となる。いま、回転方向が CW 方向であると、カウンタのカウント出力 Count(0)-Count(2)は、A 相信号の立ち上がり、立ち下がりエッジ毎にインクリメントされ、回転数が 0, 1, 2, 3...と計数されて行く。このため、これをカウントするカウンタの最下位ビット (LSB) の出力信号 Count(0)は、この 2 通倍のカウント信号と一致するため、A 相信号の逆相の信号となる。つまり、下記表 2 に示すように、最下位ビット (LSB) の出力信号 Count(0)のレベルは、A 相信号の逆相つまり論理否定のレベルと一致する。

20

【 0 0 2 0 】

【表 2】

A相	B相	Count(0)
0	0	1
1	0	0
0	1	1
1	1	0

30

【 0 0 2 1 】

次に、図 2 に示すように、A 相の立ち上がりエッジの検出ミス NG が生じて、カウントミスが生じると最下位ビット (LSB) の出力信号 Count(0)のレベルは変化せず、A 相信号のレベルと一致する。従って、信号レベルが安定した適当な位置を検出点 DP として両信号のレベルを比較して、そのレベルが一致したことを確認することでカウントミスを検出することができる。より具体的には、両信号レベルの論理積 AND を得るか、排他的論理和 XOR を得ることで容易に判断することができる。

【 0 0 2 2 】

40

なお、上記例では、A 相信号の立ち上がりエッジと立ち下がりエッジを検出して、2 通倍のカウント信号としたが、B 相信号を用いても同様であり、さらに、A, B 相の立ち上がり、あるいは A, B 相の立ち下がりエッジを用いて 2 通倍信号としてもよい。つまり、基信号のいずれかを 2 通倍して、例えばロータリーエンコーダの多回転部に応用した場合、1 回転当たり 2 カウントするカウント信号を生成すれば同様の手法により処理することができる。また、インクリメンタル信号の計数においても同様である。

【 0 0 2 3 】

[第 2 の態様]

図 3 は、本発明の第 2 の態様の動作を示すタイミングチャートであり、この例では、A 相信号の立ち上がりエッジと立ち下がりエッジおよび B 相信号の立ち上がりエッジと立ち

50

下がりエッジを検出してカウントしている。

【 0 0 2 4 】

図において、図示しないカウント信号を A 相、B 相の基信号のうち、A 相信号の立ち上がりエッジと立ち下がりエッジおよび B 相信号の立ち上がりエッジと立ち下がりエッジを検出して生成すると、A 相信号または B 相信号の 4 通倍の信号となる。いま、回転方向が C W 方向であると、カウンタのカウント出力 Count(0) - Count(2) は、A 相信号の立ち上がり、立ち下がりエッジおよび B 相信号の立ち上がり、立ち下がりエッジ毎にインクリメントされ、変位量が 0, 1, 2, 3... と計数されて行く。このため、これをカウントするカウンタの最下位ビット (LSB) の出力信号 Count(0) は、この 4 通倍のカウント信号と一致する。

10

【 0 0 2 5 】

そして、前記カウンタの最下位 + 1 ビットの出力信号 Count(1) のレベルは、A 相信号の論理否定のレベルと一致する。このため、下記表 3 に示すように、最下位ビット (LSB) の出力信号 Count(0) のレベルは、A 相と B 相の信号レベルの排他的論理和またはその否定と一致し、出力信号 Count(1) のレベルは、A 相信号または B 相信号のレベルと一致するかその逆相つまり論理否定のレベルと一致する。

【 0 0 2 6 】

【表 3】

A 相	B 相	Count(0)	Count(1)
0	0	1	1
1	0	0	0
0	1	0	1
1	1	1	0

20

【 0 0 2 7 】

次に、図 4 に示すように、A 相の立ち上がりエッジの検出ミス NG が生じて、カウントミスが生じると最下位ビット (LSB) の出力信号 Count(0) のレベルは変化しない。このため最下位ビット + 1 の出力信号 Count(1) のレベルは A 相信号のレベルと一致する。また、最下位ビット (LSB) の出力信号 Count(0) のレベルは A 相信号と B 相信号のレベルの排他的論理和と一致する。

30

【 0 0 2 8 】

従って、信号レベルが安定した適当な位置を検出点 DP として A 相信号と B 相信号のレベルと、最下位ビット (LSB) の出力信号 Count(0) と最下位ビット + 1 の出力信号 Count(1) のレベルを比較して、最下位ビット + 1 の出力信号 Count(1) のレベルが A 相信号のレベルと一致するか、最下位ビット (LSB) の出力信号 Count(0) のレベルが A 相信号と B 相信号のレベルの排他的論理和と一致することを確認することでカウントミスを検出することができる。これらの検出手段は、最下位ビット + 1 の出力信号 Count(1) のレベルが最下位ビット (LSB) の出力信号 Count(0) のレベルのいずれかについて検出してもよいし、その双方を検出してもよい。両方を検出することで 2 重の検査が可能となり、装置の安全性が格段に向上する。

40

【 0 0 2 9 】

なお、上記例では、A 相信号と B 信号の立ち上がりエッジと立ち下がりエッジを検出して、4 通倍のカウント信号としたが、A 相信号または B 信号の立ち上がりエッジと立ち下がりエッジと、A, B 相の立ち上がり、あるいは立ち下がりエッジの 3 箇所のエッジを用いて 3 通倍信号としてもよい。つまり、基信号のいずれかを 3, 4 通倍して、例えばロー

50

タリーエンコーダの多回転部に適用した場合、1回転当たり3, 4カウントするカウント信号を生成すれば同様な手法により処理することができる。

【0030】

また、ロータリーエンコーダやリニアエンコーダにおける変位量、つまり回転角、移動量検出用のインクリメンタル信号の場合も同様である。さらに、アブソリュート信号の最下位ビットや回転検出用の上位ビットに適用することも可能である。

【0031】

次に、本発明装置の具体的な構成について説明する。図5は、本発明のエンコーダのカウントミス検出回路の基本構成を示すブロック図である。図において、カウントミス検出回路は、図示しない変位量検出部から出力されるA相、B相信号を2, 3または4通倍するn通倍回路2と、このn通倍されたA相、B相信号から加算(Up)または減算(Down)のカウント信号を生成するカウント信号変換回路3と、前記カウント信号をカウントして、カウント値に応じたカウント出力を生じるカウンタ4と、前記A相、B相信号から前記カウンタからのカウント出力信号と、比較信号とを比較してその結果をカウントミス信号として出力する比較器6とを有する。

【0032】

n通倍回路2は、前述したようにA相またはB相、あるいはA相およびB相の立ち上がり、立ち下がりエッジを検出して、これらの基信号からn通倍の信号を生成する。n通倍回路2は、例えば立ち上がり、立ち下がりエッジで動作するフリップフロップ等、既存のデジタル回路素子を用いたり、これを応用することで容易に構成することができる。

【0033】

カウント信号変換回路3は、n通倍した基信号から、A相およびB相の位相関係により回転方向ないし移動方向を判別し、この回転方向、移動方向に応じた加算(Up)または減算(Down)のカウント信号を生成する。例えば、上記例ではCW方向の回転のときにB相、A相という順番でパルスが現れ、CCW方向のときにはその逆となる。従って、B相、A相という順番でパルスが現れるときには加算信号、その逆のときには減算信号とすればよい。なお、リニアエンコーダの場合には回転方向を移動方向に置き換えればよい。このようなカウント信号変換回路も、周知の回路により構成することができる。

【0034】

カウンタ4は、入力されたカウント信号をカウントする。この場合、加算(Up)信号が入力されるとカウント値をインクリメントし、減算(Down)信号が入力されるとデクリメントする。このカウンタ4も、通常用いられているカウンタ素子や論理素子の組み合わせにより容易に構成することができる。ここで、カウント信号が基信号のn通倍になるため、多回転容量(出力ビット数)は、通倍した分のビット数を増やす必要がある。例えば、出力ビット数が16ビットで2通倍の場合、通倍分のビット数1ビットを要するため、カウント容量は17ビットとなる。

【0035】

比較信号加工選択回路5は、前記A相、B相の基信号からカウンタ4のカウント出力と比較できる信号を選択したり、これらの信号の論理否定、論理積、排他的論理和などの操作を行い、カウント出力と比較できる比較信号に変換する。これらの操作は通常用いられている論理素子などを組み合わせることにより容易に行うことができる。

【0036】

比較器6は、カウンタ4の最下位ビット(LSB)のカウント信号Count(0)または最下位ビット+1のカウント信号Count(1)と上記比較信号加工選択回路5からの比較信号とを比較し、検出ミスの有無を判断できるカウントミス出力信号OUTを生成する。比較する信号は、変位量検出信号が立ち上がり立ち下がりなどで変化し、カウンタが変化しているような不安定な状態を避け、変位量検出信号とカウンタ出力信号が安定した部分のレベルを比較するとよい。比較器は、例えばコンパレータ等の周知の比較素子を用いてもよいが、単純に2つの信号のレベルが所定の関係にあるときに出力を生じるものであればよいの

10

20

30

40

50

で、例えば論理積、排他的論理積等の機能を有する論理素子を用いてシンプルに構成してもよい。

【 0 0 3 7 】

このような構成のカウントミス検出回路は、例えば多回転式絶対値エンコーダエンコーダの多回転検出部に適用され、多回転のミスカウントを検出するのに有効である。多回転式絶対値エンコーダとしては、例えば上記特公平 6 - 4 1 8 5 3 号公報等に掲載されている構成のものが好ましい。このエンコーダは、1 回転以内の絶対角度を検出する光学式絶対値エンコーダと、多回転を検出するための磁気エンコーダとを備えている。1 回転以内の絶対角度を検出する光学式絶対値エンコーダは、シャフトに取り付けられ、1 回転以内の絶対角度を検出するための回転ディスクと、これに投光するための LED と、固定スリットを介して前記 LED からの光を受光する受光素子のフォトダイオードアレイと、これらフォトダイオードアレイからの検出信号を矩形波に波形整形するための波形整形回路等から構成されている。また、多回転を検出するための磁気エンコーダは、回転部にリングマグネットと称する磁石を備えた回転ディスクと、この回転ディスクの回転を検出するための磁気抵抗素子と、この磁気抵抗素子からの信号を波形整形する波形整形回路と、多回転の検出信号をカウントし、数値を保持しておくための制御回路（カウンタ）等から構成されている。

10

【 0 0 3 8 】

そして、前記磁気抵抗素子からの信号を波形整形する波形整形回路からの出力信号が、本発明の A 相、B 相の基信号に相当し、制御回路がカウンタに相当する。

20

【 0 0 3 9 】

また、このような多回転式エンコーダの多回転部みならず、インクリメンタルエンコーダやリニアエンコーダも同様の手法によりカウントミス検出回路、検出方法を適用できる。これらのエンコーダの詳細な構成については、種々の文献に掲載されているためここでは省略する。

【産業上の利用可能性】

【 0 0 4 0 】

本発明のアブソリュートエンコーダのカウントミス検出回路、検出方法は、変位置量に応じて所定のパルス列を出力し、これを計測することで変位置量を検出できるエンコーダであればその種類を問わず適用することができる。例えば、ロータリーエンコーダのインクリメンタル信号のカウント、アブソリュート信号のカウント、多回転信号のカウント、リニアエンコーダのインクリメンタル信号のカウント等、種々のエンコーダのカウント機能に適用可能である。

30

【図面の簡単な説明】

【 0 0 4 1 】

【図 1】本発明の第 1 の態様の動作を示すタイミングチャートであり、変位置量を計数する動作を、A 相、B 相信号と、カウンタの出力下位 3 ビットの出力で示している。

【図 2】図 1 において、A 相の立ち上がりエッジの検出ミス NG が生じた状態を示すタイミングチャートである。

【図 3】本発明の第 3 の態様の動作を示すタイミングチャートであり、変位置量を計数する動作を、A 相、B 相信号と、カウンタの出力下位 3 ビットの出力で示している。

40

【図 4】図 3 において、A 相の立ち上がりエッジの検出ミス NG が生じた状態を示すタイミングチャートである。

【図 5】本発明のエンコーダのカウントミス検出回路の基本構成を示すブロック図である。

【図 6】従来のエンコーダの多回転検出用の各基信号の状態を示すタイミングチャートである。

【図 7】図 6 のエンコーダの多回転を計数する動作を、A 相、B 相信号と、カウンタの出力下位 3 ビットの出力で示したタイミングチャートである。

【図 8】図 7 において、A 相の立ち上がりエッジの検出ミス NG が生じた状態を示すタイ

50

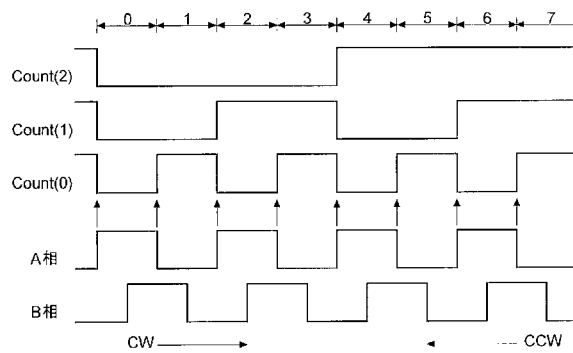
ミングチャートである。。

【符号の説明】

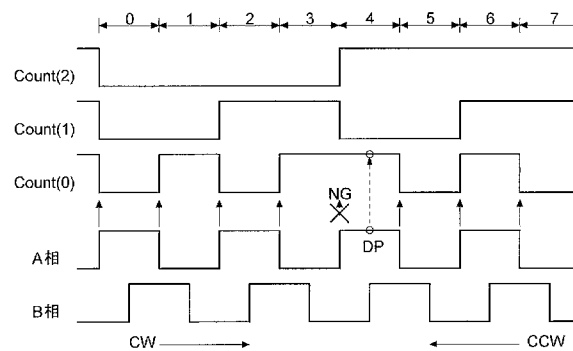
【 0 0 4 2 】

- 2 n 逓倍回路
- 3 カウント信号変換回路
- 4 カウンタ
- 5 比較信号加工選択回路
- 6 比較器

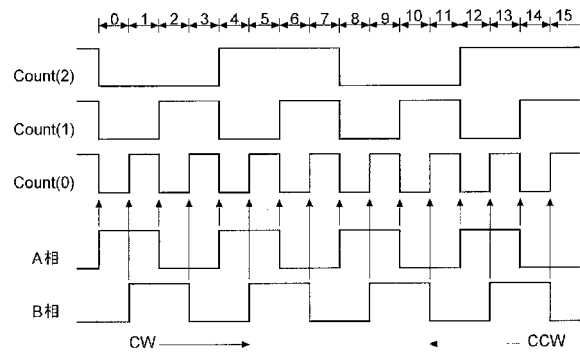
【 図 1 】



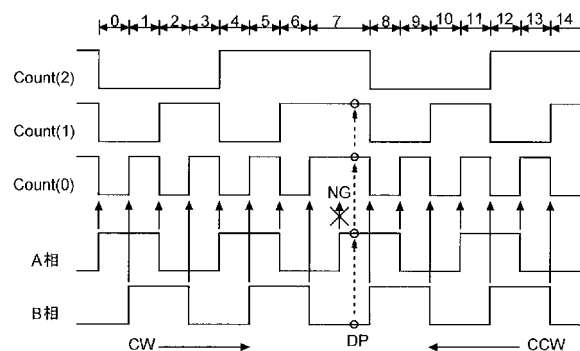
【 図 2 】



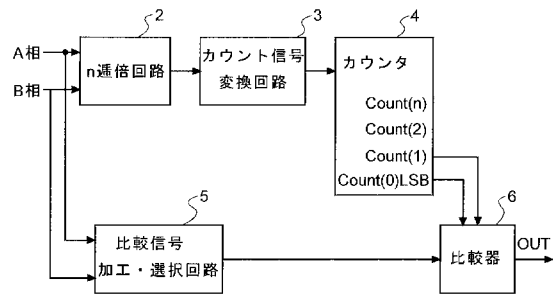
【 図 3 】



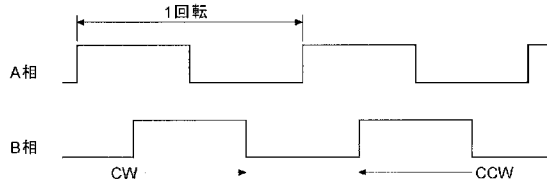
【 図 4 】



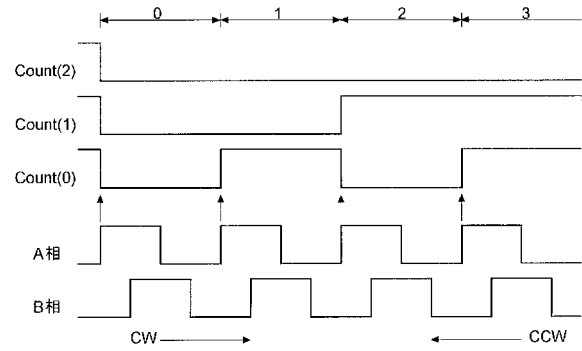
【図 5】



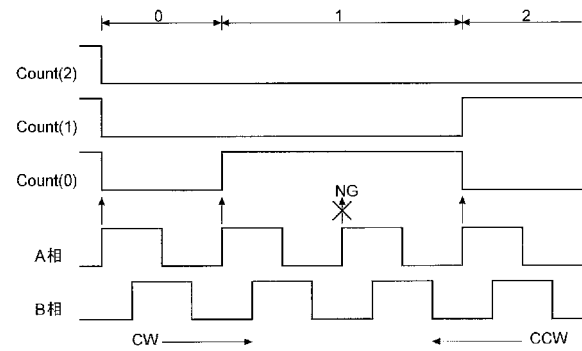
【図 6】



【図 7】



【図 8】



フロントページの続き

(56)参考文献 特開平04 - 083118 (JP, A)
特開平05 - 288572 (JP, A)
特開平1 - 305314 (JP, A)

(58)調査した分野(Int.Cl., DB名)
G01D 5/00 - 5/62