

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3998266号

(P3998266)

(45) 発行日 平成19年10月24日(2007.10.24)

(24) 登録日 平成19年8月17日(2007.8.17)

(51) Int. Cl. F I
G 1 1 B 9/14 (2006.01) G 1 1 B 9/14 F
G 1 1 B 9/04 (2006.01) G 1 1 B 9/04

請求項の数 16 (全 10 頁)

(21) 出願番号	特願平9-506916	(73) 特許権者	カーネギー メロン ユニバーシティ
(86) (22) 出願日	平成8年7月19日(1996.7.19)		アメリカ合衆国、ペンシルベニア 152
(65) 公表番号	特表平11-509953		13、ピッツバーグ、フォープス アペニ
(43) 公表日	平成11年8月31日(1999.8.31)		ュー、5000
(86) 国際出願番号	PCT/US1996/012003	(74) 代理人	弁理士 小川 信一
(87) 国際公開番号	W01997/004451	(74) 代理人	弁理士 野口 賢照
(87) 国際公開日	平成9年2月6日(1997.2.6)	(74) 代理人	弁理士 斎下 和彦
審査請求日	平成15年5月22日(2003.5.22)	(72) 発明者	カーレイ, エル, リチャード
(31) 優先権主張番号	08/505,836		アメリカ合衆国、ペンシルベニア 151
(32) 優先日	平成7年7月21日(1995.7.21)		43、スウィックレー、グレン、ミッチェ
(33) 優先権主張国	米国(US)		ル ロード
(31) 優先権主張番号	08/507,676		最終頁に続く
(32) 優先日	平成7年7月25日(1995.7.25)		
(33) 優先権主張国	米国(US)		

(54) 【発明の名称】 超小型電子機械構造およびその製造方法

(57) 【特許請求の範囲】

【請求項1】

ピットの形成された基板と、
 前記基板の上方に、前記ピットに関し運動自在に設けられ、互いに絶縁されて積み重ね状の複数の金属導体を保持している片持ち梁と、
 前記金属導体の一つに電気的に接続されて、前記片持ち梁上に設けられたチップと、
 前記チップの位置決めが可能なように、前記片持ち梁に近接して基板上に形成された片持ち梁を二方向に位置決めするための装置とから成る、記憶装置に用いるための超小型電子機械装置。

【請求項2】

前記片持ち梁上に、前記金属導体の他の一つに電気的に接続して設けられた第2のチップをさらに有している請求の範囲1に記載の超小型電子機械装置。

【請求項3】

前記二方向が、互いに垂直で基板に平行なx方向とy方向を含むものであり、また前記片持ち梁を位置決めするための装置が前記x方向及びy方向に垂直なz方向に片持ち梁を位置決めするための装置を含む請求の範囲1に記載の超小型電子機械装置。

【請求項4】

前記片持ち梁上に、前記金属導体の他の一つに電気的に接続して設けられた第2のチップをさらに有している請求の範囲3に記載の超小型電子機械装置。

【請求項5】

10

20

前記片持ち梁が、前記チップと前記第2のチップがそれらに共通のx及びy方向に、またそれぞれのz方向に運動可能なように構成されている請求の範囲4に記載の超小型電子機械装置。

【請求項6】

情報記憶のために適した媒体層と、

ピットが形成されていて、前記媒体層に平行に設けられた基板と、

前記基板の上方に、ピットに関し運動自在に設けられ、互いに絶縁されて積み重ね状の複数の金属導体を保持している片持ち梁と、

前記金属導体の一つに電氣的に接続されて、前記片持ち梁上に設けられたチップと、

前記チップを前記媒体層に関し位置決め可能なように、前記片持ち梁に近接して基板上に形成された、片持ち梁を二方向に位置決めするための装置と、

前記位置決めするための装置に制御信号を出力するための制御回路と、

前記導体に電氣的に連通していて、前記チップに信号を送って前記チップに書き込みモードにおいて前記媒体層への前記信号の書き込みを行わせ、

また読み出しモードにおいて前記チップにより感知された信号の読み出しを行わせる読み出し／書き込み手段とから成る超小型電子機械記憶装置。

【請求項7】

前記片持ち梁上に、前記金属導体の他の一つに電氣的に接続して設けられた第2のチップをさらに有している請求の範囲6に記載の超小型電子機械記憶装置。

【請求項8】

前記二方向が、互いに垂直で基板に平行なx方向とy方向を含むものであり、また前記片持ち梁を二方向に位置決めするための装置が前記x方向及びy方向に垂直なz方向に片持ち梁を位置決めするための装置を含む請求の範囲6に記載の超小型電子機械記憶装置。

【請求項9】

前記片持ち梁上に、前記金属導体の他の一つに電氣的に接続して設けられた第2のチップをさらに有している請求の範囲6に記載の超小型電子機械記憶装置。

【請求項10】

前記片持ち梁が、前記チップ及び前記第2のチップがそれらに共通のx及びy方向に、またそれぞれのz方向に運動可能なように構成されている請求の範囲9に記載の超小型電子機械記憶装置。

【請求項11】

超小型電子機械装置の信号搬送導体を形成する少なくとも一つの非腐食性材料の層と、少なくとも一つの腐食性材料の層から成る基板から超小型電子機械装置を製造する方法であって、

非腐食性材料の層をマスクとして用い、前記非腐食性材料の層により遮蔽されていない腐蝕性材料の層のいずれかを異方性エッチングする工程と、

前記基板にガスエッチングを行って超小型電子機械装置の少なくとも一部分の下側にピットを形成し、超小型電子機械装置の前記一部分を基板から自由にする工程とから成る方法。

【請求項12】

前記非腐食性材料が導体であり、また前記腐蝕性材料が絶縁体である請求の範囲11に記載の超小型電子機械装置の製造方法。

【請求項13】

前記導体がアルミニウムであり、前記絶縁体が酸化物であり、また前記異方性エッチングが酸素強化雰囲気中でイオンエッチングを行う工程を含む請求の範囲12に記載の超小型電子機械装置の製造方法。

【請求項14】

前記ガスエッチングの工程が、フッ化ガスを用いるガスエッチング工程を含む請求の範囲13に記載の超小型電子機械装置の製造方法。

【請求項15】

前記フッ化ガスが CF_4NO_2 である請求の範囲 1 4 に記載の超小型電子機械装置の製造方法。

【請求項 1 6】

前記超小型電子機械装置が、片持ち部と位置決め部とを有しており、前記ガスエッチングの工程が前記片持ち部の下側にピットを食刻するのに充分ではあるが、前記位置決め部の下側にピットを食刻するには充分でない長さの時間行われるガスエッチングを行うことを含む請求の範囲 1 1 に記載の超小型電子機械の製造方法。

【発明の詳細な説明】

発明の背景

発明の分野

本発明は、一般的には超小型電子機械装置（MEMS）に関し、より詳しくはデータ記憶用に特に好適な超小型電子機械構造に関するものである。 10

背景の説明

ナノメートル規模で表面を修正するための走査トンネル顕微鏡法（STM）の能力は、計器の初期の開発に遡る様々な実験において証明されてきた。初期においては、表面とチップ間の機械的力の応用に重点が置かれている。また、STMプローブを用いた機械的操作の最終解像度は、EiglerとSchweizerにより証明されている。彼らは、個々のキセノン原子を配列して極低温真空チャンバ内でニッケルの表面に“IBM”の文字を形成することに成功した。トンネルまたは電界放出範囲内にSTMチップが保持されている場合、チップに印加される電圧パルスは、加熱、材料の堆積、チップからの材料の電界蒸発等の様々な物理的作用により、非接触モードで表面変化を誘発することができる。チップにおける高電界によりイオン化されたガス分子はサンプルに向けて加速され、サンプル内で十分な運動エネルギーと衝突していくつかの第一原子層から原子を除去する。表面を修正するSTMの能力を、データビットの記憶、読み取り、書き込み技術に利用することが研究されている。 20

現在まで調査されてきた記憶方法は書き替え可能なものもあるが、殆どの方法は書き替え不可能なものである。しかし、ビットを形成または検知するために緻密な機械的運動が求められるため、公表されている技術の殆ど全ては、（Kb/sのオーダーで）データを書き込む能力に限界がある。

従って、1センチ×1センチ×0.2センチの容積内に10GBが記憶できる商業的に実行可能な記憶容量を達成できる超小型電子機械記憶装置を、標準的な製造技術を用いて構成するのに必要な部品を製造することが求められている。このような装置を得るためには、STMプローブとして作用する片持ち梁を精密に製造する能力を含むいくつかの問題を解決しなければならない。 30

発明の概要

本発明は、広範には、基板の上に配置されて基板に対して自由に移動することのできる片持ち梁を有する超小型電子機械装置に関するものである。本発明の一実施例によると、片持ち梁は互いに絶縁されている複数の導体を保持している。片持ち梁上には、導体の一つと電氣的に接続させてチップが配置されている。このように形成された片持ち梁は、従来技術にない長所を有している。複数の導体を保持させることにより、チップと電氣的に接続している導体を、読み出し／書き込み操作に用いることができる。他の導体は印加された電圧を有するため、片持ち梁を電流が印加されている固定構造に対して配置することが可能である。 40

また、本発明は上記のような超小型機械装置の製造方法にも関連している。この方法によると、最初に、標準的なCMOS製造技術により、本超小型電子機械装置を構成する少なくとも一つの金属層と少なくとも一つの酸化物層を基板に設ける。このように製造された装置に、異方性または垂直エッチングが本発明の方法に従って行われる。異方エッチングでは、金属によって遮へいされていない全ての酸化物が食刻される。この工程により、本装置を構成する様々な構造に、非常に正確な垂直辺を形成することができる。異方性エッチング工程の次に、基板を放棄するためのガスエッチング工程が行われる。ガスエッチング剤として、例えば CF_4NO_2 等のフッ化ガスが用いられる。 50

様々な構造の幅は、他の構造の下にある基板が完全に食刻される前に片持ち梁が開放されるように、調整されている。本発明の方法を用いると、スティクションが防止され、輪郭が非常にはっきりした装置を得ることができる。

本発明の教示に応じて製造された超小型電子機械装置は、例えば記憶装置の組立に用いられる。このような記憶装置は情報を記憶するのに適した媒体層を有している。この媒体層に近接して、少なくとも一つの導体を保持する片持ち梁が配置されている。また、互いに垂直で媒体層に対して並行なxおよびy方向と、媒体層に垂直なz方向に片持ち梁を位置決めする装置が設けられている。複数のチップが、導体に電氣的に接続されて片持ち梁上に配置されている。制御回路が制御信号を出力し、この信号は位置決め装置に入力されて、x、y、z座標によりチップが位置決めされる。導体に電氣的に連結された読み出し／書き込み回路がチップに信号を送り、チップは、書き込みモードでこれらの信号を媒体層に書き込み、読み出しモードで以前に書き込まれた信号を感知して読み出す。

片持ち梁が単一の導体を保持している場合には、一つのチップだけが一時に応答できるように、チップに信号を多重送信する必要がある。このような多重送信は、各チップのz座標を制御することにより達成することができる。他の実施例においては、多数の導体が片持ち梁に保持されて、各チップがそれぞれ導体の一つと電氣的に接続している。このような条件下では、各チップが分離された一つの導体に応答するため、多重通信を行う必要はない。また、このような条件下では、z方向の位置決めは、各チップと媒体層間で適切な距離を保つためのみ行われる。

本発明の新規な超小型電子機械装置を用いて本発明の教示に応じて製造された記憶装置は、1センチ×1センチ×2センチの容積内に10GBの情報が記憶できる商業的に実現可能な記憶容量と、読み出しモードでのデータ伝送速度が10MB/sで、書き込みモードでのデータ伝送速度が1MB/sである1ミリ秒のオーダーのアクセス時間を提供することができる。このような装置は作動されている時には約50mWの電力を要し、待機モードの時には約1mWの電力を要する。このようなパラメータが達成できる一つの理由は各片持ち梁が短い距離しか移動しないからである。したがって、電力がより少なくて済む。片持ち梁の移動が短いことによる他の利点は、回転待ち時間がなくその結果、アクセスの総合待ち時間が大幅に減少するのに加えて、特定の記憶情報を得る際に要する時間が少なくて済むことである。このようなパラメータは、携帯用データ記憶装置の体積密度および所要電力における画期的な飛躍を示している。

単に1個の駆動装置を用いる代わりに、x座標、y座標、z座標の各々に対して駆動装置を1個ずつ、合計3個の駆動装置を用いたことによるコストの増加を、平行リソグラフィ技術を用いる製造方法により穴埋めしている。平行リソグラフィ製造技術を用いることにより、手動で機械的な組立が殆ど不要となるため、経済的な大規模配列の製造が可能となり、最終的に画期的な情報記憶装置の低コスト化につながる。

大規模配列の両端にユーザのデータを適切にコード化することにより、修復不可能なデータ損失が起こる可能性（即ち、故障率）を画期的に低くすることができる。具体的に述べると、製造上の欠陥のためにいくつかの片持ち梁が最初に故障し、操作中に他の片持ち梁が故障するかもしれないが、配列に適切なコード化方式が適用されている限り、システムのデータを送信し続ける能力は保証されている。本発明のこれらの利点および他の利点は、以下の好ましい実施例の詳細な説明から明らかとなる。

【図面の簡単な説明】

本発明を明確に理解し容易に実施するために、本発明を以下の図面に関連させて説明する。

第1図は、本発明の教示に応じて形成された超小型電子機械記憶装置を示した図である。

第2図は、データ記憶層の一部を示した図である。

第3図は、本発明の教示に応じて形成された二つの走査トンネル顕微鏡装置（STM）を示した図である。

第4、5、6図は、本発明の片持ち梁を製造するために用いられる本発明の方法を示した図である。

10

20

30

40

50

第7図は、データ記憶層に近接して配置された片持ち梁の側面略図である。

第8図は、複数の導体を保持する片持ち梁の断面図である。

第9図は、複数のチップと、片持ち梁のz方向の位置を調整するための延長部を有する片持ち梁の平面図である。

第10図は、多導体梁を備えた独立式ペローズ・スプリング／駆動MEMS装置の単一セグメントを示した図である。

好ましい実施例の詳細な説明

第1図は、本発明の教示により形成された超小型電子機械記憶装置10を示している。超小型電子機械記憶装置10は、走査トンネル顕微鏡（STM）装置12の配列から構成されている。各STM装置12は独自の制御電子装置14に接続されている。また、装置10はデータを記憶する物理的構造である媒体層16からも構成されている。媒体層16の下面18は、STM装置12の配列に露出されている。

第2図は、媒体層16の一部の下面18を示している。媒体層16は、例えば薄い炭素膜であってもよい。炭素膜は、初期結晶組織をスパッタリングにより堆積させて形成することができる。第2図に示されている各領域20は、STM装置12によって書き込みまたは読み出しされる領域である。下面18の表面積全体に対する領域20の割合は、比較的小さいものであることがわかる。比較的小さな面積に書き込みを行うSTM装置12を用いることにより、小さな動きが要求されて、このため迅速な書き込みおよび読み出し操作が可能となる。さらに、小さな動きが要求されているため、所要電力も最小に保つことができる。しかし、領域20が比較的小さいものであるため、各領域20に記憶されるデータは非常にコンパクトなものでなければならない。例えば、論理レベル“1”を示す“ビット”は、直径が3～10ナノメートルのオーダーで、ビット間の間隔は3～10ナノメートルである。この高密度と多数の領域20が、装置10の10GBの記憶容量を実現している。

第3図に戻って参照すると、二のSTM装置12と、それらにそれぞれ対応する制御電子装置14の一部が示されている。STM装置12とそれに対応する制御電子装置14はそれぞれ同様に形成されて操作するため、一つのSTM装置12と制御電子装置14の構造と操作を説明するだけで十分である。

STM装置12は、片持ち梁22から形成されて、第3図に示した実施例においては略L形状に形成されている。片持ち梁22は、基板24の上方に配置されている。片持ち梁22は、xおよびy方向に自由に移動する。x方向とy方向は互いに垂直であるが、基板24と媒体層16に対して平行である。片持ち梁22は、基板24と媒体層16の両方に対して垂直であるz方向にも自由に移動できる。片持ち梁22はその末端部にパッド26を保持し、ここではこのパッド26はzデフレクタとして表されている。

片持ち梁22は、チップ28に電氣的に連結している少なくとも一つの金属導体を保持している。

片持ち梁22のz座標における位置は、一对の壁部構造30、32によって制御されている。これら壁部構造30、32は、電子装置14に制御されて、片持ち梁22を壁部32または壁部30に向けて押し出す平行なプレートコンデンサを形成することができる。同様に、一对の壁部構造34、36が、y座標における片持ち梁22の位置を制御し、これによってチップ28を制御するための平行プレートコンデンサを、電子装置14の制御のもとに形成する。第1図に示されているように、z方向の制御は、媒体18（第3図参照）に関するzデフレクタ26に電圧を印加して片持ち梁22を媒体18に対して押し出すことにより達成することができる。この動作において、制御電子装置14は、壁部30、32、34、36およびzデフレクタ26に印加される電圧を発生させて、チップ28をx、y、z座標のそれぞれに対して正確に位置決めする。

片持ち梁22を通過またはそれに沿って伸長する導体により、チップ28は制御電子装置14に電氣的に連結している。電子装置14の制御により、片持ち梁22はx、y、z座標に関して正確に位置決めされ、その結果、電気信号がチップ28に出力されて媒体層16に書き込まれる。読み出しモードで、チップ28は媒体層16の所定位置から撤去され

10

20

30

40

50

て、1と0の形態の信号がチップ28によって読み取られる。

片持ち梁22の位置を制御するために用いられる制御電子装置14と、書き込みモードまたは読み出しモードであるSTM装置12のモードは、従来技術においてよく知られているためここでの説明は行わない。制御電子装置14の詳細は、次の文献に既述されている。

“Simulatin of Microelectromechanical Systems” 博士論文〔1994年9月発行。G. K. F e d d e r 著：カリフォルニア大学（パークレー）電気エンジニアリング・コンピュータサイエンス学部〕“IntergratedTestbed for Multi-Mode Digital Control of Suspended Microstructures” 技術ダイジェスト〔1992年発行。G. K. F e d d e r、R. T. H o w e 著：ヒルトンヘッドアイランド・南カリフォルニア・I E E E ソリッドステートセンサ／アクチュエータワークショップ：p. 63-68〕

10

上記文献は本明細書に引用されている。

第4図、第5図、第6図を参照すると、本発明の片持ち梁22とSTM装置12全体を製造するための方法が示されている。第4図では、先ず、基板38の上に絶縁層等の腐食性層を堆積させる。このような絶縁層の例として酸化物層40が挙げられる。その後、例えば金属層である伝導層等の非腐食性膜層を設ける。この非腐食性膜層は、マスキングおよび除去工程の後、金属領域42は、例えば壁部36の一部を最終的に形成する一方、金属領域44は、片持ち梁22内の導体となる。

酸化物層等のもう一つの絶縁層46が設けられ、その後、金属層等のもう一つの伝導層が食刻されるか除去されて金属領域48、50が形成される。そして、酸化物層等の他の絶縁層52が堆積する。

20

第4図に示されている装置を形成するのに必要な工程は、全て当該技術でよく知られている標準COMS製造工程である。また、STM装置12の配列を形成し制御電子装置14を製造するのに必要な適切なマスクだけが必要なものである。

酸化物層および金属層を保持する基板38に異方性処理を施し垂直なエッチングを行う。第5図で明らかなように、金属で遮へいされていない全ての酸化物が取り除かれる。本発明の一実施例では、酸素強化雰囲気内で反応イオンエッチング技術を用いている。金属層に段をつけて、例えば片持ち梁22に保持される多重チップを、片持ち梁22に保持される個々の導体に接続させることが望ましい。

最後に、基板38にガスエッチングを行い基板38を食刻する。エッチング速度は既知で、片持ち梁22は基板38から開放されてエッチングが壁部36の下部が完全に削り取られる前に終了するように調整されている。このような方法により、STM装置12の配列と制御電子装置14を、商業的に実行可能な処理工程を用いて経済的に製造することができる。

30

第7図は、媒体層16に近接して配置されたチップ28を保持する片持ち梁22の簡略された側面図を示している。第6図でも示されているエッチピット54は、z方向の片持ち梁22の自由度を示している。

チップ28を形成するための技術は周知である。例えば、キャビティを有する酸化物マスクを介して金属のスパッタリングを行うことが知られている。スパッタされた金属はキャビティの底部から堆積すると共に、キャビティ開口部の外周部周りの側部からも内方向にも堆積するため、キャビティ内に堆積した金属は円錐形状を呈する。

40

第8図は、第5図からも明らかなように酸化物層56等の絶縁層が堆積した後に最終的に片持ち梁22となるものを示している。酸化物層56を設ける目的は、多重チップを使用する場合、各チップを最上部の導体50から電子的に分離させるためである。

本発明の他の実施例が第9図に示されている。第9図では、片持ち梁58はそれぞれがチップ28を保持している4個の端部60、62、64、66を有している。片持ち梁58が4個の分離した導体を有する場合、各アーム部66、62、64、66の端部上のチップはそれぞれ導体の一つに応答するようにできる。このような状態で、導体の一つは、チップの一つを読み出し／書き込みモードにするために操作可能であり、他の導体に信号を保持させる必要はない。代わりに片持ち梁58が単一の導体を有している場合には、各アーム部60、62、64、66の端部付近に個別のzデフレクタ68を設けることができ

50

る。こうして、制御電子装置 14 が単一の導体に沿って信号を送り全てのチップ 28 を読み出し／書き込みモードにする時、例えばアーム部 62、64、66 の Z デフレクタ 68 により、これらのアーム部を媒体層 16 から分離するように折り曲げて、それによってアーム 60 の端部上のチップ 28 だけを、読み出し／書き込み操作を行うのに十分な程物理的に接近したチップとして残すことができる。

第 9 図もまた Z デフレクタパッド 70 を示している。Z デフレクタパッド 70 の大きさが、Z パッド 26 が基板から開放される前に壁部 30、32、34、36 の下部が略削り取られるような大きさである場合には、第 3 図に示した大きな Z デフレクタパッド 26 の代わりに Z デフレクタパッド 70 を用いることができる。

本発明の他の実施例を第 10 図に示している。この図では、多導体梁を備えた独立式ベローズ・スプリング／駆動 MEMS 装置の単一セグメント 80を示している。スプリングの長さは、破線で示されているように、第 10 図のスケールでは表していない。セグメント 80 は導体 81、82 と導体 83 の二つの層から構成されている。導体 81 と 82 間の電位差により、スプリングの高さ（X として表されている方向に沿って測定される）を減少させている。層 81、84 は、層 82、83 が分離されているように絶縁体によって分離されている。黒いボックスは、二つの導体層が電氣的に接続される点のみを示している。代表的な例では、これらユニットが多く積み重なって、大きな（数 10 ミクロンの）偏向を達成している。

本発明は、従来技術にない長所を備えている。例えば、本発明の教示に応じて形成された記憶装置はサイズが小さく低重量で、その厚さ是一片もしくは二枚のシリコンウェハの厚さに等しい。本発明の方法を用いて複合的な 3 本の導体梁を製造することができる。さらに、本発明の処理工程は、得ることのできる最良のリソグラフィ技術を用いて「ピギーバック」を行うことが可能である。標準 CMOS リソグラフィ技術を用いることにより、安価な高容量製造を可能にしている。

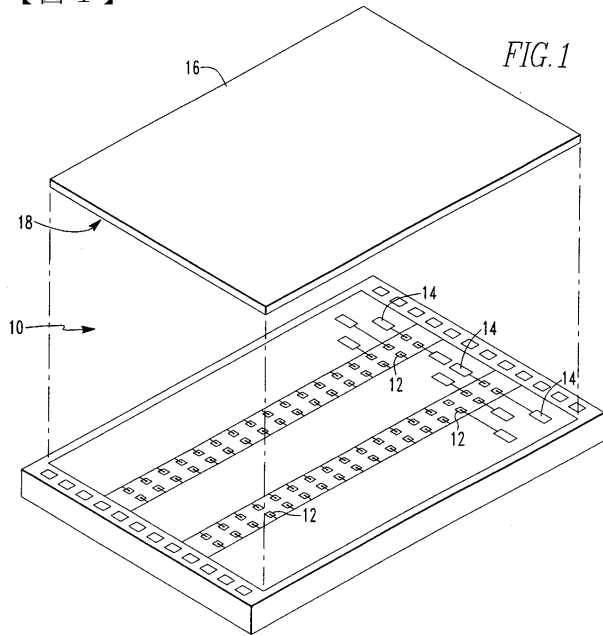
本発明をその好ましい実施例と関連させて説明してきた。しかし、多くの修正や変更が可能であることは当業者に明らかである。例えば、本発明の STM 技術を非晶品磁性チップと共に用いた場合、二重層の磁化可能媒体上にサブミクロンの磁気ビットパターンを書き込むことができる。“Small Magnetic Patterns Written With a Scanning Tunneling Microscope”（1991 年 11 月発行。watanuki 他著：IEEE Transactions on Magnetism、27 巻 No.6）を参照されたい。上記の開示および以下のクレームは、そのような修正や変更を全て包括することを意図するものである。

10

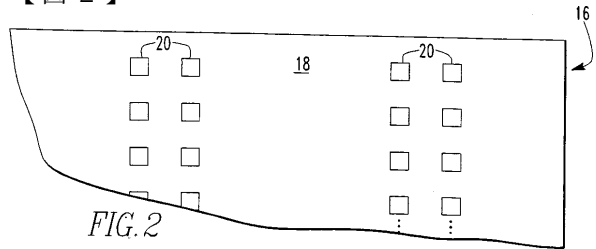
20

30

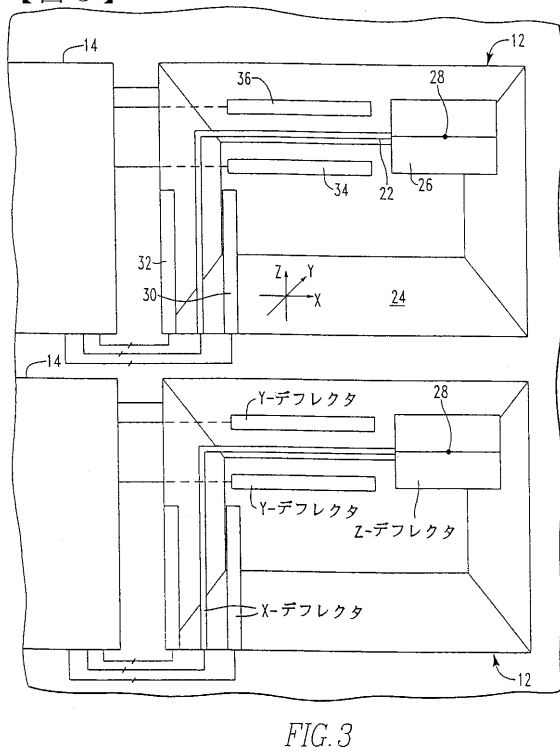
【図 1】



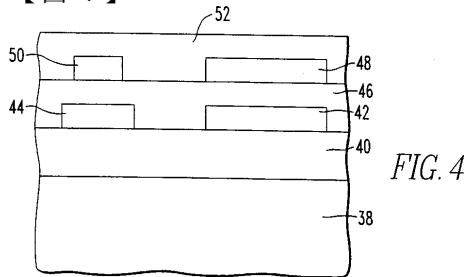
【図 2】



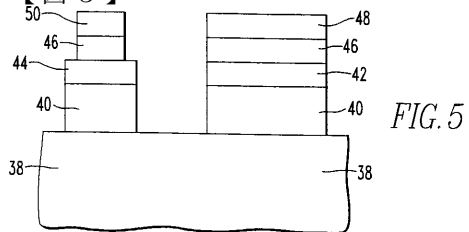
【図 3】



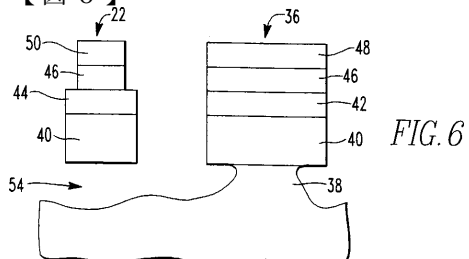
【図 4】



【図 5】



【図 6】



フロントページの続き

- (72)発明者 リード, マイケル, エル.
アメリカ合衆国、ペンシルベニア 15215、ピッツバーグ、パーウィック ドライブ、111
- (72)発明者 フェッダー, ゲイリー, ケイ.
アメリカ合衆国、ペンシルベニア 15208、ピッツバーグ、ミード ストリート、6836
- (72)発明者 サンサナム, スレシュ
アメリカ合衆国、ペンシルベニア 15232、ピッツバーグ、センター アベニュー #412
、5551

審査官 ゆずりは 広行

- (56)参考文献 特開平05-018741 (JP, A)
特開昭61-206148 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
G11B 9/00 - 9/14