

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-242535

(P2012-242535A)

(43) 公開日 平成24年12月10日(2012.12.10)

(51) Int.Cl.		F I				テーマコード (参考)
<b>G09F</b>	<b>9/00</b>	<b>(2006.01)</b>	G09F	9/00	338	2H189
<b>G02F</b>	<b>1/1339</b>	<b>(2006.01)</b>	G02F	1/1339	505	5G435

審査請求 未請求 請求項の数 4 O L (全 13 頁)

(21) 出願番号	特願2011-111089 (P2011-111089)	(71) 出願人	000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号
(22) 出願日	平成23年5月18日 (2011.5.18)	(74) 代理人	100095728 弁理士 上柳 雅誉
		(74) 代理人	100107261 弁理士 須澤 修
		(74) 代理人	100127661 弁理士 宮坂 一彦
		(72) 発明者	赤松 泰三 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		Fターム(参考)	2H189 CA18 CA21 CA25 CA27 FA22 FA79 FA80 HA12 5G435 AA17 BB12 KK05 KK10

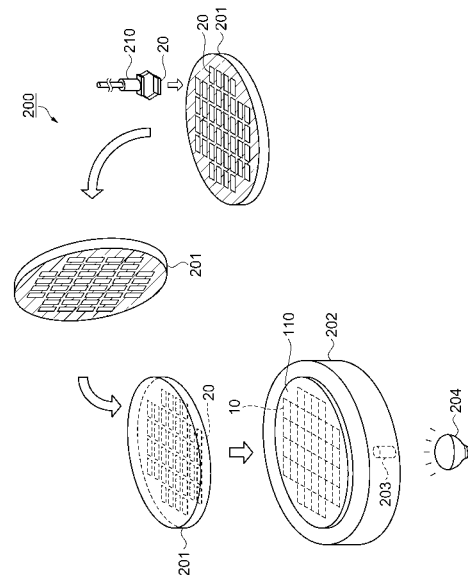
(54) 【発明の名称】 電気光学装置の製造方法

(57) 【要約】

【課題】高い生産性と歩留まりとを実現可能な電気光学装置の製造方法を提供すること。

【解決手段】本適用例の電気光学装置としての液晶装置の製造方法は、チップ状の素子基板10とチップ状の対向基板20とが貼り合わされてなる液晶装置を複数製造する液晶装置の製造方法であって、複数の対向基板20を保持部201上に位置決めして保持する対向基板保持工程と、素子基板10を複数切り出すことができるマザー基板110を用意し、マザー基板110の複数の素子基板10となる領域に、複数の対向基板20を同時に貼り合わせる貼り合わせ工程と、を備えた。

【選択図】 図6



## 【特許請求の範囲】

## 【請求項 1】

チップ状の素子基板とチップ状の対向基板とが貼り合わされてなる電気光学装置を複数製造する電気光学装置の製造方法であって、

複数の前記対向基板を保持部上に位置決めして保持する対向基板保持工程と、

前記素子基板を複数切り出すことができるマザー基板を用意し、

前記マザー基板の複数の前記素子基板となる領域に、複数の前記対向基板を同時に貼り合わせる貼り合わせ工程と、を備えることを特徴とする電気光学装置の製造方法。

## 【請求項 2】

前記貼り合わせ工程の後に、

前記マザー基板における前記素子基板の端子部に電気信号を入力させて電気光学装置を駆動させ、個々の電気光学装置の電気特性を検査する検査工程と、

前記検査工程の後に前記マザー基板を切断して個々の電気光学装置を取り出す工程と、を備えることを特徴とする請求項 1 に記載の電気光学装置の製造方法。

## 【請求項 3】

前記対向基板保持工程は、前記保持部の一方の表面に前記対向基板を静電吸着させて固定することを特徴とする請求項 1 または 2 に記載の電気光学装置の製造方法。

## 【請求項 4】

前記マザー基板における前記素子基板ごとにシール材を配置する工程を備え、

前記貼り合わせ工程は、前記素子基板ごとに配置された前記シール材の内側に所定量の液晶を滴下する工程を含むことを特徴とする請求項 1 乃至 3 のいずれか一項に記載の電気光学装置の製造方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、電気光学装置の製造方法に関する。

## 【背景技術】

## 【0002】

電気光学装置として、一对の基板間に電気光学物質としての液晶が挟持され、一对の基板のうち一方に画素電極と、画素電極をスイッチング制御するトランジスターとを備えたアクティブ駆動型の液晶装置が知られている。

## 【0003】

このような液晶装置の製造方法としては、一般的に一对の基板のそれぞれが複数面付けされたマザー基板が用いられる。そして、一方のマザー基板に個々の液晶装置に対応させてシール材を配置し、配置されたシール材を土手としてその内側に所定量の液晶を滴下した後に、他方のマザー基板とシール材を介して貼り合わせる方法が開示されている（特許文献 1）。

## 【先行技術文献】

## 【特許文献】

## 【0004】

【特許文献 1】特開 2008 - 185756 号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0005】

一对のマザー基板を用いて液晶装置を製造する場合、一方のマザー基板における端子部を露出させるために、当該端子部を覆う他方のマザー基板の部分を分離して除去しなくてはならない。上記特許文献 1 では、上記除去が必要な部分を挟んだ両側にダイシングにより溝を形成し、一方の溝に空気を吹き込みつつ、他方の溝側から吸引してブレイクし除去している。

しかしながら、マザー基板自体に厚みのばらつきがあり、貼り合わせた後の一对のマザー

10

20

30

40

50

ー基板の総厚もばらつくことになるので、上記除去が必要な部分に対してダイシングにより一定の深さの溝を形成することは非常に難しい。溝の深さがばらつくと、容易に除去ができないばかりか、ブレイク不良が発生するおそれがある。

上記ブレイク不良の発生を完全に防止するために、一对の基板のうち一方をマザー基板化し、他方は予め成形された基板を1つずつマザー基板に貼り付ける方法が考えられるが、この方法では生産性が低くなってしまうという課題があった。

【課題を解決するための手段】

【0006】

本発明は、上述の課題の少なくとも一部を解決するためになされたものであり、以下の形態または適用例として実現することが可能である。

10

【0007】

[適用例1] 本適用例の電気光学装置の製造方法は、チップ状の素子基板とチップ状の対向基板とが貼り合わされてなる電気光学装置を複数製造する電気光学装置の製造方法であって、複数の前記対向基板を保持部上に位置決めして保持する対向基板保持工程と、前記素子基板を複数切り出すことができるマザー基板を用意し、前記マザー基板の複数の前記素子基板となる領域に、複数の前記対向基板を同時に貼り合わせる貼り合わせ工程と、を備えることを特徴とする。

【0008】

この方法によれば、貼り合わせ工程において、複数の素子基板に対して複数の対向基板を同時に貼り合わせるので、複数の素子基板に対して1つずつ対向基板を貼り合わせる場合に比べて、貼り合わせ作業の生産性を高めることができる。また、対向基板を素子基板に貼り合わせた後にブレイク(切断分離)する必要がないので、ブレイク不良の発生を防止できる。

20

【0009】

[適用例2] 上記適用例の電気光学装置の製造方法において、前記貼り合わせ工程の後に、前記マザー基板における前記素子基板の端子部に電気信号を入力させて電気光学装置を駆動させ、個々の電気光学装置の電気特性を検査する検査工程と、前記検査工程の後に前記マザー基板を切断して個々の電気光学装置を取り出す工程と、を備えることを特徴とする。

この方法によれば、マザー基板に面付けされた素子基板に対向基板を貼り合わせ、半完成品となった電気光学装置に対して、マザー基板を単位として個々の電気光学装置の検査を行うことができる。そして、次工程のマザー基板の切断後には、電気特性における良品と不良品とを容易に区別することができる。

30

言い換えれば、切断して個々に取り出した電気光学装置を1つずつ検査する場合に比べて、検査工程や切断工程における製品の取り扱い性などが向上して生産性を高めることができる。

【0010】

[適用例3] 上記適用例の電気光学装置の製造方法において、前記対向基板保持工程は、前記保持部の一方の表面に前記対向基板を静電吸着させて固定することを特徴とする。

この方法によれば、真空吸着して固定する場合に比べて、対向基板の吸着時における変形を抑えて、位置精度よく素子基板と対向基板とを貼り合わせることができる。

40

【0011】

[適用例4] 上記適用例の電気光学装置の製造方法において、前記マザー基板における前記素子基板ごとにシール材を配置する工程を備え、前記貼り合わせ工程は、前記素子基板ごとに配置された前記シール材の内側に所定量の液晶を滴下する工程を含むことを特徴とする。

この方法によれば、ブレイク不良の発生が低減されると共に、製品の取り扱い性が向上し高い生産性を有する電気光学装置としての液晶装置の製造方法を提供することができる。

【図面の簡単な説明】

50

【 0 0 1 2 】

【 図 1 】 ( a ) は液晶装置の構成を示す概略平面図、( b ) は ( a ) の H - H ' 線で切った概略断面図。

【 図 2 】 液晶装置の電氣的な構成を示す等価回路図。

【 図 3 】 液晶装置の製造方法を示すフローチャート。

【 図 4 】 マザー基板における素子基板の配置を示す概略平面図。

【 図 5 】 ( a ) および ( b ) は保持部における対向基板の配置を示す概略平面図。

【 図 6 】 貼り合わせ工程を示す概略図。

【 図 7 】 貼り合わせ後のマザー基板を示す概略平面図。

【 図 8 】 ( a ) および ( b ) は検査工程を示す概略図。

【 図 9 】 ( a ) および ( b ) は実装工程を示す概略図。

【 発明を実施するための形態 】

【 0 0 1 3 】

以下、本発明を具体化した実施形態について図面に従って説明する。なお、使用する図面は、説明する部分が認識可能な状態となるように、適宜拡大または縮小して表示している。

【 0 0 1 4 】

なお、以下の形態において、例えば「基板上に」と記載された場合、基板の上に接するように配置される場合、または基板の上に他の構成物を介して配置される場合、または基板の上に一部が接するように配置され、一部が他の構成物を介して配置される場合を表すものとする。

【 0 0 1 5 】

本実施形態では、薄膜トランジスタ (Thin Film Transistor ; T F T ) を画素のスイッチング素子として備えた電気光学装置としてのアクティブ駆動型の液晶装置を例に挙げて説明する。この液晶装置は、例えば投射型表示装置 (液晶プロジェクター) の光変調素子 (液晶ライトバルブ) として好適に用いることができるものである。

【 0 0 1 6 】

< 液晶装置 >

本実施形態の電気光学装置としての液晶装置について、図 1 および図 2 を参照して説明する。図 1 ( a ) は液晶装置の構成を示す概略平面図、同図 ( b ) は同図 ( a ) の H - H ' 線で切った概略断面図、図 2 は液晶装置の電氣的な構成を示す等価回路図である。

【 0 0 1 7 】

図 1 ( a ) および ( b ) に示すように、本実施形態の液晶装置 1 0 0 は、対向配置された一对の基板としての素子基板 1 0 および対向基板 2 0 と、素子基板 1 0 と対向基板 2 0 との間に挟持された液晶層 5 0 とを有する液晶パネル 1 2 0 を備えている。素子基板 1 0 および対向基板 2 0 は、例えば透明な石英などからなる基板であり、例えば熱硬化型または紫外線硬化型の接着剤からなるシール材 5 2 によって貼り合わされている。

【 0 0 1 8 】

液晶装置 1 0 0 は、表示領域 1 0 a 内にマトリクス状の配置された複数の画素 1 0 3 を有する。素子基板 1 0 上には画素 1 0 3 を構成する、例えば I T O (Indium Tin Oxide) などの透明電極からなる画素電極 9 と、画素電極 9 を駆動制御するスイッチング素子としての薄膜トランジスタ ( T F T ; Thin Film Transistor ) 3 0 とが設けられている。また、これら画素電極 9 などを覆う配向膜 1 6 が設けられている。

【 0 0 1 9 】

対向基板 2 0 の液晶層 5 0 に面する側には、ほぼ全面に例えば I T O などの透明電極からなる対向電極 2 1 と、対向電極 2 1 を覆う配向膜 2 2 が設けられている。

【 0 0 2 0 】

また、対向基板 2 0 には、液晶層 5 0 に向かって対向電極 2 1 の下 (図面では上方) に画素 1 0 3 を格子状に区画する遮光膜 2 3 と、表示領域 1 0 a の周辺部に配置された遮光膜 5 3 とが設けられている。遮光膜 2 3 , 5 3 は、例えば遮光性を有する C r などの金属

10

20

30

40

50

や金属酸化物などの無機化合物、あるいは遮光性を有する有機化合物を用いて形成されている。

【0021】

素子基板10と対向基板20とを接合するシール材52は、対向基板20の辺部に沿って額縁状に設けられている。シール材52の内側に液晶が充填され両基板間に封着されている。シール材52は、所定の径を有する例えば球状のギャップ材を含んでおり、対向配置された素子基板10と対向基板20との隙間を一定に保つことにより液晶層50の厚みを規定している。

【0022】

素子基板10は対向基板20に比べて一回り大きく、対向基板20から突出した一辺部には、データ線駆動回路101と、複数の外部接続端子102とが設けられている。

素子基板10のシール材52の内側には、表示領域10aを挟んで一对の走査線駆動回路104と、この間を繋ぐ配線105とが設けられている。対向基板20の遮光膜53は、平面的に走査線駆動回路104に重なるように設けられている。

【0023】

素子基板10と対向基板20の間には、シール材52の4つのコーナー部に上下導通材106が配設されており、同じく上下導通材106に対応して配設された上下導通端子107により、対向基板20側の対向電極21が素子基板10側に電気的に導かれ、複数の外部接続端子102のうちの指定された端子に接続されている。

【0024】

このような液晶装置100は、液晶パネル120の光の入射側と射出側とに光学部材としての偏光板(図示省略)が配置されて用いられる。

【0025】

液晶パネル120における光学設計は、非駆動時に画素103が白表示となるノーマリーホワイトモードや、同じく非駆動時に画素103が黒表示となるノーマリーブラックモードの表示方式を適用することができる。

【0026】

例えば、ノーマリーホワイトモードの代表的な光学設計としては、正の誘電異方性を有する液晶を用い、上記光の入射側と射出側の偏光板をクロスニコルに配置する。非駆動時に一方の偏光板を透過した光(直線偏光)が液晶層50により90度旋光して他方の偏光板を透過するように、ポリイミド樹脂などの有機材料からなる配向膜16, 22をラビングして、その表面における配向処理方向が互いに直交する配向処理を施す方法が挙げられる。

【0027】

また例えば、ノーマリーブラックモードの代表的な光学設計としては、負の誘電異方性を有する液晶を用い、ノーマリーホワイトモードの例と同じく偏光板をクロスニコルに配置する。非駆動時に一方の偏光板を透過した光(直線偏光)が液晶層50をそのまま通過して他方の偏光板により吸収されるように配向処理を施す。より具体的には、配向膜16, 22を、その表面近傍における液晶分子が所定のチルト角を有して配向するように、酸化シリコンなどの無機材料を斜方蒸着して形成する方法が挙げられる。

【0028】

図2に示すように、液晶装置100の表示領域10aを構成する各画素103は、画素電極9と画素電極9をスイッチング制御するためのTFT30とを有している。また、走査線3aと並行して配置された共通線3bを有している。なお、図示省略したが、前述したように画素電極9と対向電極21との間に液晶層50が存在する。

【0029】

データ線駆動回路101から延びるデータ線6がTFT30のソースと電気的に接続されている。データ線駆動回路101は、画像信号D1, D2, ..., Dnを、データ線6を介して各画素103に供給する。画像信号D1~Dnはこの順に線順次に供給しても構わないし、隣り合う複数のデータ線6同士に対して、グループごとに供給するようにしても

10

20

30

40

50

よい。

【 0 0 3 0 】

また、T F T 3 0 のゲートには、走査線駆動回路 1 0 4 から延びる走査線 3 a が電氣的に接続されている。走査線駆動回路 1 0 4 から所定のタイミングで走査線 3 a にパルス的に供給される走査信号 G 1 , G 2 , ... , G m が、この順に線順次で T F T 3 0 のゲートに印加されるようになっている。画素電極 9 は、T F T 3 0 のドレインに電氣的に接続されている。

【 0 0 3 1 】

スイッチング素子である T F T 3 0 が走査信号 G 1 , G 2 , ... , G m の入力により一定期間だけオン状態とされることで、データ線 6 から供給される画像信号 D 1 , D 2 , ... , D n が所定のタイミングで画素電極 9 に書き込まれて表示が行われる。画素電極 9 を介して液晶層 5 0 に書き込まれた所定レベルの画像信号 D 1 , D 2 , ... , D n は、共通線 3 b とドレインとの間に設けられた蓄積容量 4 0 の作用により一定期間保持される。すなわち、蓄積容量 4 0 は画素電極 9 における表示状態を一定期間保持するための保持容量として機能するものである。

【 0 0 3 2 】

< 液晶装置の製造方法 >

次に、本実施形態の電気光学装置の製造方法としての液晶装置の製造方法について、図 3 ~ 図 9 を参照して説明する。図 3 は液晶装置の製造方法を示すフローチャート、図 4 はマザー基板における素子基板の配置を示す概略平面図、図 5 ( a ) および ( b ) は保持部における対向基板の配置を示す概略平面図、図 6 は貼り合わせ工程を示す概略図、図 7 は貼り合わせ後のマザー基板を示す概略平面図、図 8 ( a ) および ( b ) は検査工程を示す概略図、図 9 ( a ) および ( b ) は実装工程を示す概略図である。

【 0 0 3 3 】

図 3 に示すように、本実施形態の液晶装置の製造方法は、素子基板 1 0 に T F T 3 0 や蓄積容量 4 0 などの素子やこれに繋がる配線等を形成する素子形成工程 ( ステップ S 1 ) と、画素電極 9 を形成する画素電極形成工程 ( ステップ S 2 ) と、画素電極 9 を覆って配向膜を形成し配向処理を施す配向処置工程 ( ステップ S 3 ) と、素子基板 1 0 にシール材 5 2 を配置するシール形成工程 ( ステップ S 4 ) とを備えている。また、対向基板 2 0 に遮光膜 2 3 , 5 3 を覆って対向電極 2 1 を形成する対向電極形成工程 ( ステップ S 5 ) と、少なくとも対向電極 2 1 を覆って配向膜 2 2 を形成し配向処理を施す配向処理工程 ( ステップ S 6 ) と、対向基板 2 0 を保持部に位置決めして保持する対向基板保持工程 ( ステップ S 7 ) とを備えている。また、シール材 5 2 が配置された素子基板 1 0 と対向基板 2 0 との間に液晶を充填して、シール材 5 2 を介して両基板を貼り合わせる貼り合わせ工程 ( ステップ S 8 ) と、素子基板 1 0 と対向基板 2 0 とが貼り合わされて得られた液晶パネル 1 2 0 の電気特性を検査する検査工程 ( ステップ S 9 ) と、スクライブ・ブレイク工程 ( ステップ S 1 0 ) と、液晶パネル 1 2 0 に各種の部品を実装する実装工程 ( ステップ S 1 1 ) とを備えている。

【 0 0 3 4 】

本実施形態における液晶装置 1 0 0 の製造方法では、図 4 に示すように、石英からなるウェハー状のマザー基板 1 1 0 を用いる。マザー基板 1 1 0 の大きさは例えば直径が 8 インチ、厚みが 1 mm 程度のものが用いられる。チップ状の素子基板 1 0 は対角線の長さが 1 インチ未満の例えば長方形であって、マザー基板 1 1 0 から複数切り出すことができるようになっている。

【 0 0 3 5 】

つまり、上記ステップ S 1 の素子形成工程からステップ S 3 の配向処理工程では、マザー基板 1 1 0 を用いて、その一方の表面に T F T 3 0 や蓄積容量 4 0 をはじめ、これらの素子に接続される配線、そして画素電極 9 や配向膜 1 6 が素子基板 1 0 ごとに形成される。これらの構成を形成する方法は、公知の方法を用いることができる。

【 0 0 3 6 】

10

20

30

40

50

次に、ステップS4のシール形成工程では、図1に示すように、表示領域10aを囲むようにシール材52がマザー基板110の素子基板10ごとに配置される。シール材52は、熱硬化性の接着剤を用いることも可能ではあるが、本実施形態では、素早い接着性（封着性）を考慮して、紫外線硬化型の接着剤を使用している。環状にシール材52を配置する方法としては、配向膜16に触れないようにしてシール材52を配置可能であることから定量吐出器（ディスペンサー）を用いて描画する方法が採用されている。

#### 【0037】

一方、対向基板20は、外形が予め整えられたチップ状の基板本体が用意され、ステップS5の対向電極形成工程では、遮光膜23, 53を覆うように例えばITOなどの透明導電膜が成膜され、これをパターニングすることによって対向電極21が形成される。続いて、ステップS6の配向処理工程では、少なくとも対向電極21を覆う配向膜22が形成される。遮光膜23, 53をはじめとして、これらの構成を形成する方法も、公知の方法を用いることができる。

10

#### 【0038】

次に、ステップS7の対向基板保持工程では、図5(a)および(b)に示すように、保持部201の一方の表面に複数の対向基板20を位置決めして保持する。具体的には、保持部201は円盤状の静電チャックであって、電荷を発生させる電極をセラミックなどの絶縁体で挟んだ構造となっている。マザー基板110における素子基板10の面付け位置に対応して、配向膜22が形成された面を上にして、帯電させた対向基板20をそれぞれ保持部201の所定の位置に静電吸着させ固定させる。

20

#### 【0039】

例えば、図6に示すように、ロボットアーム210の先端に把持部を有する例えばスカラロボットを用い、把持部により配向膜22に触れないように対向基板20を挟んで、予め記憶された座標データに基づいて保持部201上に間隔を置いて静電吸着させる。対向基板20を1つずつ吸着固定させてもよいし、把持部の構成の仕方によっては、複数の対向基板20を把持して吸着固定させることも可能である。

#### 【0040】

次に、ステップS8の貼り合わせ工程は、マザー基板110において素子基板10ごとに、シール材52で囲まれた領域に所定量の液晶を滴下する工程と、素子基板10ごとまたは対向基板20ごとに上下導通材106を所定の位置に塗布する工程と、マザー基板110つまり複数の素子基板10に対して複数の対向基板20を同時に貼り合わせる工程とを含むものである。

30

#### 【0041】

具体的には、図6に示すような組立装置200を用いて、両基板を貼り合わせる。組立装置200は、2つのロボット機構（図示省略）を備えたものであって、1つは、前述したように対向基板20を把持して、静電チャックである円盤状の保持部201に位置決め可能なロボットアーム210を有する例えばスカラロボットである。もう1つは、対向基板20が位置決め保持された保持部201を反転させ、テーブル202上に固定されたマザー基板110に対して所定の位置で対向配置させ、保持部201をテーブル202に近づけることにより対向基板20を素子基板10に押し当てて貼り合わせるロボット機構（図示省略）である。

40

なお、組立装置200は、2つのロボット機構により構成されるものに限定されず、対向基板20の移載に用いられたロボットアーム210を利用して、保持部201を反転させると共に、マザー基板110に対して押し当てるようにすれば、1つのロボット機構でも組立装置200を構成することができる。

#### 【0042】

テーブル202は、例えば透明なガラスなどの材料を用いて製作されており、その表面にマザー基板110を真空吸着可能な構成を備えている。また、テーブル202の下方には、素子基板10と対向基板20とを正確な位置で貼り合わせることができるよう、素子基板10と対向基板20とに設けられた合わせマークを撮像可能なカメラ203が設け

50

られている。また、貼り合わせられた素子基板 10 (マザー基板 110) に対して紫外線を照射する光源 204 が設けられている。これにより、素子基板 10 と対向基板 20 とを正確に貼り合わせることができると共に、素早くシール材 52 を硬化させることができる。なお、カメラ 203 が捉えた合わせマークの映像に基づいて、上記ロボット機構の動きを制御可能であることは言うまでもない。

#### 【0043】

このような組立装置 200 は、例えば減圧可能なチャンバー内に設置され、減圧下で液晶が滴下された素子基板 10 (マザー基板 110) に対して対向基板 20 が貼り合わされて接着される。このように減圧下において一对の基板間に液晶を封着する方法は、ODF (One Drop Fill) と呼ばれている。

10

なお、紫外線硬化型のシール材 52 を用いた場合、素子基板 10 と対向基板 20 との接着をより完全なものとするべく、さらに硬化を促進させる本硬化工程を設けてもよい。本硬化工程は、さらなる紫外線の照射だけでなく、熱を加えて硬化を促進する方法が挙げられる。

#### 【0044】

こうして組み立てられたマザー基板 110 は、図 7 に示すように、面付けされた素子基板 10 ごとに対向基板 20 が所定の位置に接合されて、個々の液晶パネル 120 を構成する。ゆえに、素子基板 10 側に設けられた外部接続端子 102 は、個々の液晶パネル 120 の配置に従って、一定の間隔で同じく X 方向と Y 方向とにマトリクス状に配置された状態となっている。

20

#### 【0045】

次に、ステップ S9 の検査工程では、マザー基板 110 上に構成された個々の液晶パネル 120 の電気特性を検査する。具体的には、図 8 (a) に示すような、検査装置 300 を用いる。

#### 【0046】

検査装置 300 は、組み立てられたマザー基板 110 が載置されるステージ 301 と、検査用の複数のプローブ 304 が所定の位置に取り付けられたプローブカード 302 と、可撓性を有する配線ケーブル 305 を経由して各プローブ 304 に駆動信号を送出するチェッカー 303 とを備えている。

#### 【0047】

ステージ 301 は円柱状となっており、上面に載置されたマザー基板 110 を吸着固定可能な構成となっている。また、載置されたマザー基板 110 を所定の温度に加温可能な加温手段として例えば電気ヒーターを内蔵している。

30

#### 【0048】

プローブカード 302 は例えばセラミック基板やガラスエポキシ積層板などの絶縁基板からなり、外形がマザー基板 110 と同様に円盤状に加工されている。プローブカード 302 には、図 8 (b) に示すように、各液晶パネル 120 の外部接続端子 102 の配置に対応して、これに接触し電气的な導通を図るべく、複数のプローブ 304 がプローブカード 302 を貫通して接触針が下方に突出するように設けられている。

#### 【0049】

プローブカード 302 とマザー基板 110 とは予め位置決めされており、この場合、ステージ 301 がプローブカード 302 に向かって上昇することにより、外部接続端子 102 とプローブ 304 とを接触させ導通させるようになっている。なお、ステージ 301 側を固定し、プローブカード 302 側をステージ 301 に向かって下降させて、外部接続端子 102 とプローブ 304 とを接触させ導通させる構成としてもよい。また、図 8 (a) では簡略化して図示しているが、マザー基板 110 の各液晶パネル 120 に対応して、複数のプローブ 304 がプローブカード 302 に設けられている。

40

#### 【0050】

外部接続端子 102 とプローブ 304 との導通が確認されると、チェッカー 303 から外部接続端子 102 ごとに定められた駆動信号が送出され、マザー基板 110 上の液晶パ

50

ネル 120 に通電が行われる。通電された個々の液晶パネル 120 の状態を例えば作業者が観察することによって、所望の電気特性が得られるか否かを判断する。あるいは、チェッカー 303 自体に駆動信号の伝達状態を判断させる構成としてもよい。液晶パネル 120 の透過率を測定することによって判断可能な駆動電圧特性やコントラストなどは別途計測器を用いる構成としてもよい。少なくとも致命的な不良である、画素欠陥や電氣的な短絡を検出可能な駆動信号の伝達方法となっている。致命的な不良が発見された場合には、当該液晶パネル 120 にマーキングを施して、他の良品の液晶パネル 120 と区分可能な状態としておく。

#### 【0051】

次に、ステップ S10 のスクライブ・ブレイク工程では、図 7 において破線で示した素子基板 10 の外形線に沿ってマザー基板 110 をスクライブ・ブレイクすることにより、個々の液晶パネル 120 を取り出す。不良な液晶パネル 120 は、前工程でマーキングされているので、この時点ですぐさま取り除くことができる。なお、個々の液晶パネル 120 をマザー基板 110 から取り出す方法は、スクライブ・ブレイクに限らず、例えばダイシングによる切断や、レーザーによる切断を用いてもよい。

#### 【0052】

次に、ステップ S11 の実装工程では、まず、図 9 (a) に示すように、素子基板 10 の外部接続端子 102 が設けられた端子部に、外部回路との接続を可能とする中継基板 130 が実装される。中継基板 130 は、例えば FPC (フレキシブルプリントサーキット) であり、熱可塑性の ACF (異方性導電フィルム) などを用いて上記端子部に熱圧着され、電氣的に接続される。

また、液晶パネル 120 の光の入射側と射出側とに可視光波長域において透明性を有する基板 140, 150 が配置される。これらの基板 140, 150 は、防塵基板と呼ばれるものであって、ライトバルブとして拡大投射されるときに液晶パネル 120 の表面に付着した粉塵に焦点が結ばれることを防止して、表示品質を確保するものである。したがって、ある程度の厚みを有することが好ましく、この場合、厚みがおよそ 1.0 mm である。

#### 【0053】

実際には、図 9 (b) に示すように、例えば、耐熱性を有する樹脂製の収納ケース 170 に対して基板 140、液晶パネル 120、基板 150 の順にセットされ、収納ケース 170 の内壁との間で接着固定される。さらに、平面的に表示領域 10a (図 1 参照) の大きさに相当する開口部 160a を有する金枠 160 が装着される。金枠 160 は収納ケース 170 側に折れ曲がった一对の脚部 161 を有している。一对の脚部 161 にも開口部 162 がそれぞれ設けられており、収納ケース 170 の側面 171 に設けられたツメ 172 と嵌合して、金枠 160 が収納ケース 170 に固定される。なお、図示省略したが、液晶パネル 120 が収納される収納ケース 170 の底面には、金枠 160 に設けられた開口部 160a と同様に光が通過する開口部が設けられている。

#### 【0054】

このようにして製造された液晶装置 100 は、再び駆動され表示検査を行って実装工程に起因するところの不具合が検出される。液晶パネル 120 はウェハー状態で検査が行われ少なくとも致命的な不良が除かれてから、実装工程に投入されるので、実装工程で余計な表示不良が発生することが低減される。つまり、各種の部品が実装され付加価値が付いた状態で不良 (損失) が発生することが低減される。

#### 【0055】

上記実施形態によれば、以下のような効果が得られる。

(1) 液晶装置 100 の製造方法において、貼り合わせ工程 (ステップ S8) では、素子基板 10 が複数面付けされたマザー基板 110 に対して、複数の対向基板 20 が一方の表面に保持された保持部 201 を押し当てることにより、複数の素子基板 10 に対して複数の対向基板 20 を同時に貼り合わせる。したがって、対向基板 20 を 1 つずつ素子基板 10 に貼り合わせる場合に比べて、効率よく両基板を貼り合わせることができる。

10

20

30

40

50

(2) また、対向基板 20 は予め成形されたものであるため、対向基板 20 が複数面付けされた対向マザー基板と、素子基板 10 が複数面付けされたマザー基板 110 とを貼り合わせる場合に比べて、端子部を覆う不要な部分を除去する必要がないので、当該不要部分の除去に伴って発生する不良を防止することができる。つまり、歩留まりよく液晶装置 100 を製造することができる。

(3) 加えて、対向基板 20 が貼り付けられたマザー基板 110 における個々の液晶パネル 120 の電気特性を検査する検査工程 (ステップ S9) を備えている。したがって、個々の液晶パネル 120 の検査をウェハー状態で実施できるので、個別に検査する場合に比べて取り扱いが容易になり、検査工数を削減できる。

さらには、検査工程で発見された不良にマーキングを施しておくことにより、スクライプ・ブレイク工程後に、不良をすぐさま排除できる。すなわち、実装工程に不良が送られないので、各種の部品が液晶パネル 120 に実装され、付加価値が付いた状態で不良が発生することを低減できる。

(4) 複数の対向基板 20 を保持する保持部 201 は、静電チャック方式が採用されているので、真空吸着方式に比べて、対向基板 20 の吸着による変形が抑えられる。また、対向基板 20 の大きさが変化したとしても、所望の位置に吸着固定できる。言い換えれば、サイズが異なる液晶パネル 120 の組立にも柔軟に対応できる。

#### 【0056】

上記実施形態以外にも様々な変形例が考えられる。以下、変形例を挙げて説明する。

#### 【0057】

(変形例 1) 電気光学装置としての液晶装置 100 は、透過型であることに限定されない。例えば、画素電極 9 が光反射性を有する部材で構成された反射型の液晶装置であっても、本発明を適用することができる。

#### 【0058】

(変形例 2) 本発明を適用可能な電気光学装置は、受光型の液晶装置 100 に限定されない。例えば、受光型の電気泳動装置や自発光型の有機 EL (エレクトロルミネッセンス) 装置などの製造方法にも適用することができる。それゆえに、素子基板 10 が複数面付けされたマザー基板 110 は、ウェハー状であることに限定されない。例えばマザー基板 110 が平面視で四角形などの多角形や、あるいはある程度の長さで連続したフィルム状の基板であってもよい。

#### 【符号の説明】

#### 【0059】

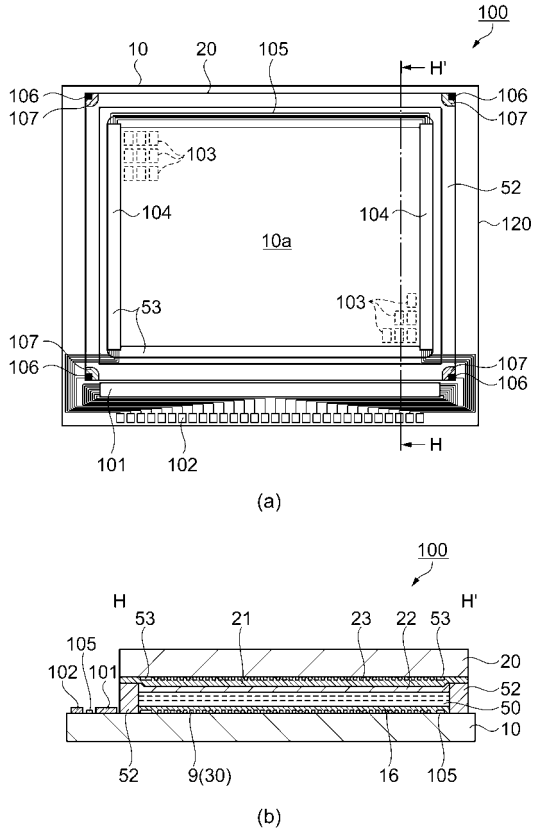
10 ... 素子基板、20 ... 対向基板、30 ... スイッチング素子としての TFT、50 ... 液晶層、100 ... 液晶装置、103 ... 画素、110 ... マザー基板、120 ... 液晶パネル、200 ... 組立装置、201 ... 保持部、300 ... 検査装置。

10

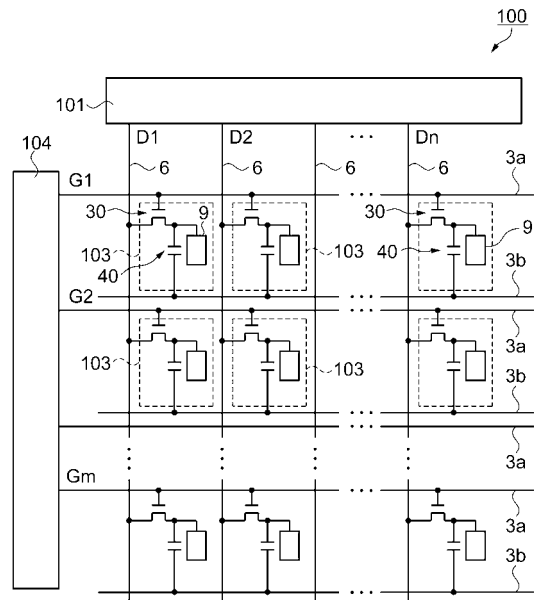
20

30

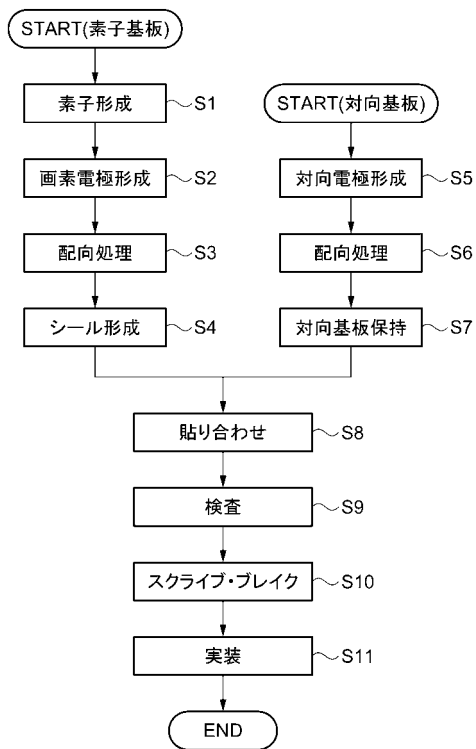
【 図 1 】



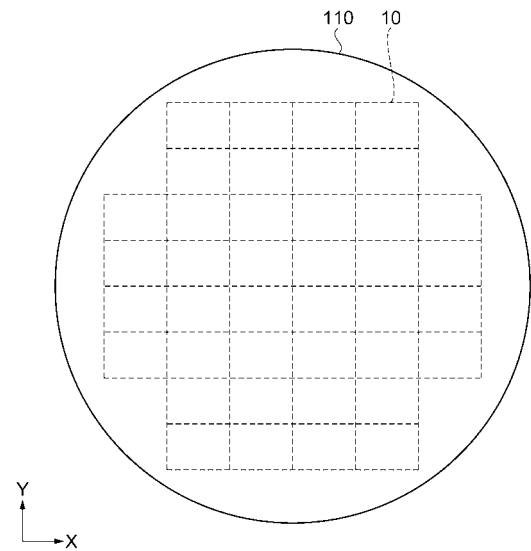
【 図 2 】



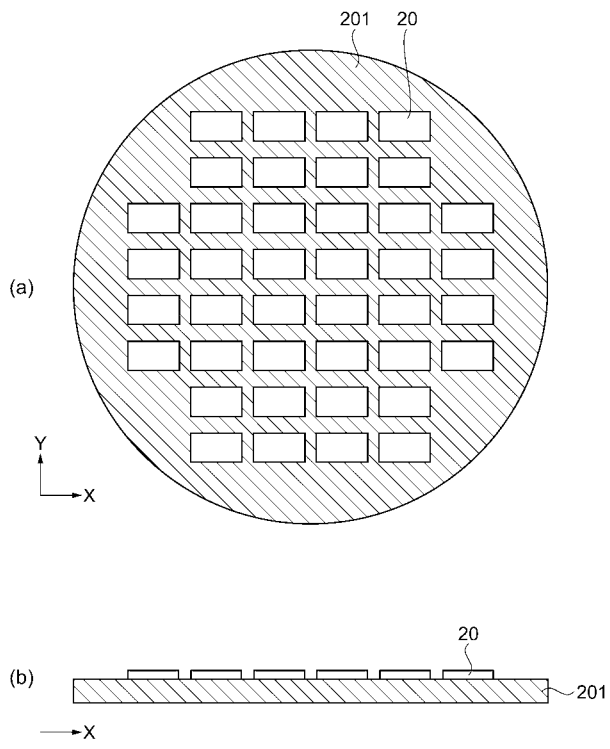
【 図 3 】



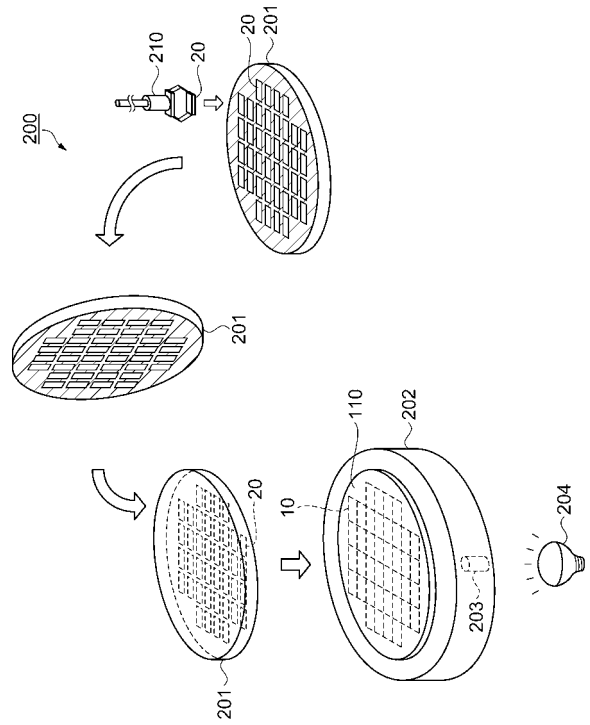
【 図 4 】



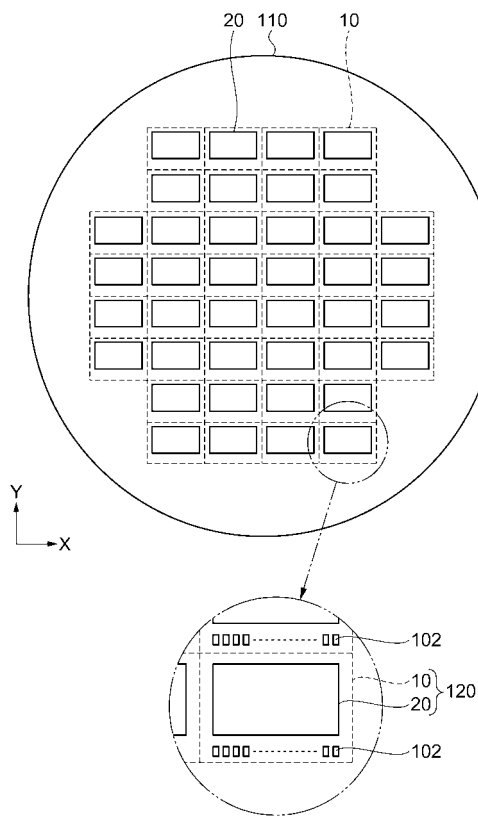
【 図 5 】



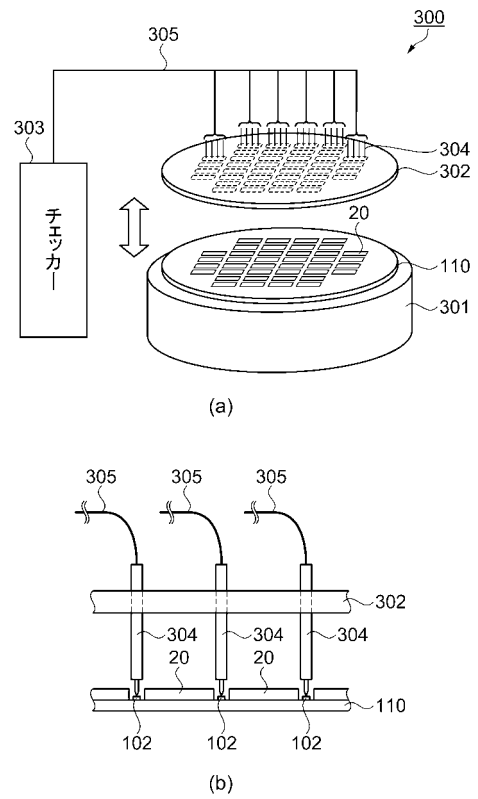
【 図 6 】



【 図 7 】



【 図 8 】



【 図 9 】

