

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-4194  
(P2010-4194A)

(43) 公開日 平成22年1月7日(2010.1.7)

(51) Int.Cl.

*H03F* 3/68 (2006.01)  
*H03G* 3/12 (2006.01)

F

H03F 3/68  
H03G 3/12

### テーマコード（参考）

5 J 100  
5 J 500

審査請求 未請求 請求項の数 4 O.L. (全 9 頁)

(21) 出願番号  
 (22) 出願日

特願2008-159886 (P2008-159886)  
平成20年6月19日 (2008. 6. 19)

(71) 出願人 000006220

ミツミ電機株式会社

東京都多摩市鶴牧2丁目11番地2

(74) 代理人 100070150

弁理士 伊東 忠彦

(72) 発明者

北海道千歳市泉沢1007番地39 ミツ  
ミ電機株式会社千歳事業所内

F ターム(参考)	5J100	BA07	BB08	BB16	BC01	BC06
	5J500	AA41	AA51	AA62	AC97	AF18
	AH10	AH19	AH25	AH26	AK02	
	AK47	AM08	AM21	AT01		

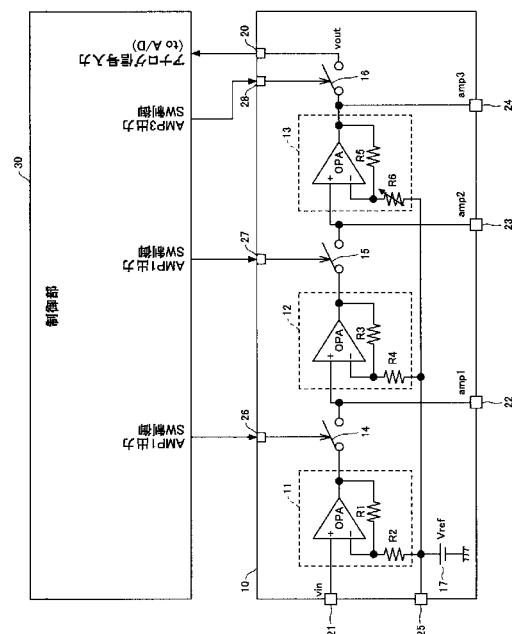
(54) 【発明の名称】 半導体集積回路装置

(57) 【要約】

【課題】本発明は、縦続接続された後段の增幅回路の評価を行うことができる半導体集積回路装置を提供することを目的とする。

【解決手段】縦縦接続される複数の增幅回路を搭載した半導体集積回路装置において、複数の増幅回路 11，12，13 それぞれの間に設けられたスイッチ 14，15 と、スイッチ 14，15 のオン時に複数の増幅回路 11，12，13 の出力端子に接続される複数のモニタ用端子 22，23，24 を有し、スイッチ 14，15 それぞれに制御信号を供給してオン／オフ制御を行う。

## 【選択図】 図 1



**【特許請求の範囲】****【請求項 1】**

縦続接続される複数の増幅回路を搭載した半導体集積回路装置において、  
前記複数の増幅回路それぞれの間に設けられたスイッチと、  
前記スイッチのオン時に前記複数の増幅回路の出力端子に接続される複数のモニタ用端子を有し、  
前記スイッチそれぞれに制御信号を供給してオン／オフ制御を行うことを特徴とする半導体集積回路装置。

**【請求項 2】**

縦続接続される複数の増幅回路を搭載した半導体集積回路装置において、  
前記複数の増幅回路の出力端子に接続される複数のモニタ用端子を有し、  
前記複数の増幅回路は、それぞれに供給される制御信号が動作停止を指示する時に出力端子をハイインピーダンス状態とすることを特徴とする半導体集積回路装置。

**【請求項 3】**

請求項 1 記載の半導体集積回路装置において、  
前記増幅回路及び前記スイッチそれぞれは、MOSトランジスタ回路で構成されたことを特徴とする半導体集積回路装置。

**【請求項 4】**

請求項 3 記載の半導体集積回路装置において、  
前記複数の増幅回路のいずれか一つは、利得を可変自在としたことを特徴とする半導体集積回路装置。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は半導体集積回路装置に係り、縦続接続される複数の増幅回路を搭載した半導体集積回路装置に関する。

**【背景技術】****【0002】**

従来から、微小電圧信号を増幅するため縦続接続した複数段の増幅回路を有する半導体集積回路装置がある。

**【0003】**

図7は、従来の半導体集積回路装置の一例の回路構成図を示す。同図中、端子1から入力される微小電圧信号は増幅回路2に供給されて増幅される。増幅回路2の出力信号はモニタ用の端子3に供給されると共に、増幅回路4に供給されて増幅される。増幅回路4の出力信号はモニタ用の端子5に供給されると共に、増幅回路6に供給されて増幅される。増幅回路6の出力信号はモニタ用の端子7に供給されると共に、スイッチ8を通して端子9から出力される。

**【0004】**

なお、多段増幅器を構成する複数の増幅回路を設け、各増幅回路の出力をスイッチにて切り替えて出力する機能を持つものが知られている（例えば特許文献1参照）。

**【特許文献1】特開平8-18348号公報****【発明の開示】****【発明が解決しようとする課題】****【0005】**

従来は、測定機器から端子1にテスト用電圧を入力し、端子3, 5, 7それぞれの電圧を測定機器でモニタして、増幅回路2, 4, 6それぞれの評価を行っている。

**【0006】**

ここで、増幅回路2の電圧利得をA1、増幅回路4の電圧利得をA2、増幅回路6の電圧利得をA3とし、端子1の入力電圧をvinとした場合、増幅回路2, 4, 6それぞれから出力されるモニタ電圧vamp1, vamp2, vamp3は次式で表される。

10

20

30

40

50

## 【0007】

$$\begin{aligned} v_{amp1} &= A_1 \times v_{in} & \dots (1a) \\ v_{amp2} &= A_1 \times A_2 \times v_{in} & \dots (2a) \\ v_{amp3} &= A_1 \times A_2 \times A_3 \times v_{in} & \dots (3a) \end{aligned}$$

このため、次式が得られる。

## 【0008】

$$\begin{aligned} v_{in} &= v_{amp1} / A_1 & \dots (1b) \\ v_{in} &= v_{amp2} / (A_1 \times A_2) & \dots (2b) \\ v_{in} &= v_{amp3} / (A_1 \times A_2 \times A_3) & \dots (3b) \end{aligned}$$

ここで、モニタ電圧  $v_{amp3}$  の最大値は増幅回路 6 のダイナミックレンジで制限されているため、後段の増幅回路 6 を評価する際には、入力電圧  $v_{in}$  を極めて小さくする必要がある。

## 【0009】

しかしながら、測定機器によっては所望の小信号の入力電圧  $v_{in}$  を生成できない場合があり、このような場合には特に増幅回路 6 を評価できないという問題があった。

## 【0010】

本発明は、上記の点に鑑みてなされたもので、縦続接続された後段の増幅回路の評価を行うことができる半導体集積回路装置を提供することを目的とする。

## 【課題を解決するための手段】

## 【0011】

本発明の一実施態様による半導体集積回路装置は、縦続接続される複数の増幅回路を搭載した半導体集積回路装置において、

前記複数の増幅回路（11，12，13）それぞれの間に設けられたスイッチ（14，15）と、

前記スイッチ（14，15）のオン時に前記複数の増幅回路（11，12，13）の出力端子に接続される複数のモニタ用端子（22，23，24）を有し、

前記スイッチ（14，15）それぞれに制御信号を供給してオン／オフ制御を行う。

## 【0012】

また、本発明の他の一実施態様による半導体集積回路装置は、縦続接続される複数の増幅回路を搭載した半導体集積回路装置において、

前記複数の増幅回路（51，52，53）の出力端子に接続される複数のモニタ用端子（62，63，64）を有し、

前記複数の増幅回路（51，52，53）は、それぞれに供給される制御信号が動作停止を指示する時に出力端子をハイインピーダンス状態とする。

## 【0013】

好ましくは、前記増幅回路（11，12，13）及び前記スイッチ（14，15）それぞれは、MOSトランジスタ回路で構成されている。

## 【0014】

好ましくは、前記複数の増幅回路のいずれか一つ（13）は、利得を可変自在とする。

## 【0015】

なお、上記括弧内の参照符号は、理解を容易にするために付したものであり、一例にすぎず、図示の態様に限定されるものではない。

## 【発明の効果】

## 【0016】

本発明によれば、縦続接続された後段の増幅回路の評価を行うことができる。

## 【発明を実施するための最良の形態】

## 【0017】

<第1実施形態>

図1は、本発明の半導体集積回路装置の第1実施形態の回路構成図を示す。同図中、半導体集積回路装置10は、縦続接続される増幅回路11，12，13を有している。増幅

回路 11, 12, 13 それぞれは非反転入力端子に信号を入力され、反転入力端子に増幅度を設定する 2 つの抵抗 R1 ~ R6 が接続された演算増幅器 OPA から構成されている。

【0018】

なお、增幅回路 13 の 2 つの抵抗のうち基準電圧 Vref が供給される側の抵抗 R6 は可変抵抗とされており、增幅回路 13 の利得を可変することができる。

【0019】

增幅回路 11, 12 間にはスイッチ 14 が設けられ、增幅回路 12, 13 間にはスイッチ 15 が設けられている。また、增幅回路 13 と外部端子 20 の間にはスイッチ 16 が設けられている。

【0020】

半導体集積回路装置 10 の外部端子 21 から入力される微小電圧信号は增幅回路 11 に供給されて増幅される。增幅回路 11 の出力信号はスイッチ 14 を通してモニタ用の外部端子 22 に供給されると共に増幅回路 12 に供給されて増幅される。增幅回路 12 の出力信号はスイッチ 15 を通してモニタ用の外部端子 23 に供給されると共に増幅回路 13 に供給されて増幅される。增幅回路 13 の出力信号はモニタ用の外部端子 24 に供給されると共にスイッチ 16 を通して端子 20 から出力されて制御部 30 に供給される。

【0021】

また、半導体集積回路装置 10 の外部端子 25 は定電圧回路 17 の正極に接続されている。外部端子 26, 27, 28 には制御部 30 より制御信号が供給されてスイッチ 14, 15, 16 それに供給される。

【0022】

制御部 30 は、半導体集積回路装置 10 のスイッチ 14, 15, 16 を制御すると共に、半導体集積回路装置 10 の外部端子 20 や図示しないその他の回路から供給される信号の A/D 変換を行って内部に取り込み、各種処理を実行する。スイッチ 16 は制御部 30 が半導体集積回路装置 10 の出力信号を取り込むときにオンとされ、他の回路からの信号を取り込むときにオフとされる。

【0023】

図 2 は、増幅回路 11, 12, 13 に用いられる演算増幅器 OPA の第 1 実施形態の回路構成図を示す。同図中、p チャネル MOSFET (以下、MOS トランジスタと呼ぶ) M1, M2 及び抵抗 R10, R11 は端子 41, 42 から入力信号を供給されて差動増幅する第 1 差動回路を構成し、p チャネル MOS トランジスタ M3, M4 及び n チャネル MOS トランジスタ M5, M6 は第 1 差動回路の出力を供給されて差動増幅する第 2 差動回路を構成している。n チャネル MOS トランジスタ M7 は第 2 差動回路の出力を A 級動作で増幅して端子 43 から出力する。

【0024】

端子 45, 46 には電源電圧 Vcc 及び接地電圧 GND が供給される。定電流回路 48 及びカレントミラー構成の p チャネル MOS トランジスタ M8, M9, M10, M11 とカレントミラー構成の n チャネル MOS トランジスタ M12, M13 及びカレントミラー構成の p チャネル MOS トランジスタ M14, M15 は、第 1 差動回路、第 2 差動回路、MOS トランジスタ M7 それに動作電流を供給する電源回路を構成している。

【0025】

図 3 は、スイッチ 14, 15, 16 の一実施形態の回路構成図を示す。同図中、入力端子 a と出力端子 b の間に p チャネル MOS トランジスタ M16 と n チャネル MOS トランジスタ M17 のソース及びドレインが接続されている。

【0026】

また、制御端子 c は MOS トランジスタ M17 のゲートに接続されると共に、インバータ 49 を介して MOS トランジスタ M16 のゲートに接続されており、MOS トランジスタ M16, M17 はトランスマッショングートを構成している。制御端子 c にハイレベルの信号が供給されると端子 a, b 間が導通し、制御端子 c にロー レベルの信号が供給されると端子 a, b 間が遮断される。

10

20

30

40

50

## 【0027】

図4は、制御部30によるスイッチ制御を説明するための図を示す。同図中、通常モードでは、制御部30から外部端子26, 27に供給される制御信号でスイッチ14, 15は共にオンとされ、外部端子22, 23, 24は全て出力状態となる。

## 【0028】

テストモード1では、スイッチ14はオン、スイッチ15はオフとされ、外部端子22は出力状態、外部端子23は入力状態、外部端子24は出力状態となり、外部端子21からの入力信号を増幅回路11を通して外部端子22から出力し、外部端子23からの入力信号を増幅回路13を通して外部端子24から出力し、増幅回路11, 13それぞれの単体評価が可能となる。

10

## 【0029】

テストモード2では、スイッチ14はオフ、スイッチ15はオンとされ、外部端子22は入力状態、外部端子23, 24は出力状態となり、外部端子22からの入力信号を増幅回路12を通して外部端子23から出力し、増幅回路12の単体評価が可能となる。

## 【0030】

テストモード3では、スイッチ14はオフ、スイッチ15はオフとされ、外部端子22は入力状態、外部端子23は入力状態、外部端子24は出力状態となり、外部端子23からの入力信号を増幅回路13を通して外部端子24から出力し、増幅回路13の単体評価が可能となる。

20

## 【0031】

このように、増幅回路11, 12, 13それぞれを単体で評価できるため、テスト用入力電圧を微小電圧とする必要がなく、既存の測定機器においてもテスト用電圧を生成することができる。

## 【0032】

## &lt;第2実施形態&gt;

図5は、本発明の半導体集積回路装置の第2実施形態の回路構成図を示す。同図中、図1と同一部分には同一符号を付す。図5において、半導体集積回路装置50は、縦続接続される増幅回路51, 52, 53を有している。増幅回路51, 52, 53それぞれは非反転入力端子に信号を入力され、反転入力端子に増幅度を設定する2つの抵抗R1～R6が接続された演算増幅器OPAから構成されている。

30

## 【0033】

なお、増幅回路53の2つの抵抗のうち基準電圧Vrefが供給される側の抵抗R6は可変抵抗とされており、増幅回路53の利得を可変することができる。また、増幅回路53と外部端子60の間にはスイッチ56が設けられている。

## 【0034】

半導体集積回路装置50の外部端子61から入力される微小電圧信号は増幅回路51に供給されて増幅される。増幅回路51の出力信号はモニタ用の外部端子62に供給されると共に増幅回路52に供給されて増幅される。増幅回路52の出力信号はモニタ用の外部端子63に供給されると共に増幅回路53に供給されて増幅される。増幅回路53の出力信号はモニタ用の外部端子64に供給されると共に、スイッチ56を通して端子60から出力されて制御部30に供給される。

40

## 【0035】

また、半導体集積回路装置50の外部端子65は定電圧回路57の正極に接続されている。外部端子66, 67, 68には制御部30より制御信号が供給されて増幅回路51, 52、スイッチ56それぞれに供給される。

## 【0036】

制御部30は、半導体集積回路装置50の増幅回路51, 52、スイッチ56を制御すると共に、半導体集積回路装置50の外部端子60や図示しないその他の回路から供給される信号のA/D変換を行って内部に取り込み、各種処理を実行する。スイッチ56は制御部30が半導体集積回路装置50の出力信号を取り込む時にオンとされ、他の回路から

50

の信号を取り込むときにオフとされる。

**【0037】**

図6は、増幅回路51, 52, 53に用いられる演算増幅器OPAの第2実施形態の回路構成図を示す。同図中、図2と同一部分には同一符号を付す。

**【0038】**

図6において、pチャネルMOSFETM1, M2及び抵抗R10, R11は端子41, 42から入力信号を供給されて差動増幅する第1差動回路を構成し、pチャネルMOSトランジスタM3, M4及びnチャネルMOSトランジスタM5, M6は第1差動回路の出力を供給されて差動増幅する第2差動回路を構成している。nチャネルMOSトランジスタM7は第2差動回路の出力を増幅(A級動作)して端子43から出力する。

10

**【0039】**

端子45, 46には電源電圧Vcc及び接地電圧GNDが供給される。定電流回路48及びカレントミラー構成のpチャネルMOSトランジスタM8, M9, M10, M11とカレントミラー構成のnチャネルMOSトランジスタM12, M13及びカレントミラー構成のpチャネルMOSトランジスタM14, M15は、第1差動回路、第2差動回路、MOSトランジスタM7それぞれに動作電流を供給する電源回路を構成している。

**【0040】**

端子70には制御信号が供給される。制御信号はpチャネルMOSトランジスタM20, M21のゲートに供給されると共に、インバータ72で反転されてnチャネルMOSトランジスタM22のゲートに供給される。

20

**【0041】**

MOSトランジスタM20は、ソースとドレインをMOSトランジスタM8のソースとドレインそれぞれに接続されている。制御信号がハイレベル時にはMOSトランジスタM20が遮断し、MOSトランジスタM8が導通して電源回路を動作状態とする。制御信号がローレベル時にはMOSトランジスタM20が導通し、MOSトランジスタM8のソースとドレイン間を短絡し電源回路を非動作状態とする。

**【0042】**

MOSトランジスタM21は、ソースとドレインをMOSトランジスタM14のソースとドレインそれぞれに接続されている。制御信号がハイレベル時にはMOSトランジスタM21が遮断し、MOSトランジスタM14が導通してMOSトランジスタM15に動作電流を供給する電源回路を動作状態とする。制御信号がローレベル時にはMOSトランジスタM21が導通し、MOSトランジスタM14のソースとドレイン間を短絡し上記電源回路を非動作状態とする。

30

**【0043】**

MOSトランジスタM22は、ソースとドレインをMOSトランジスタM5～M7のソースとドレインそれぞれに接続されている。反転制御信号がローレベル(制御信号がハイレベル)時にはMOSトランジスタM22が遮断し、MOSトランジスタM5が導通してMOSトランジスタM5～M7に動作電流を供給する電源回路を動作状態とする。反転制御信号がハイレベル(制御信号がローレベル)時にはMOSトランジスタM22が導通し、MOSトランジスタM5のソースとドレイン間を短絡し上記電源回路を非動作状態とする。

40

**【0044】**

これによって、制御信号がハイレベル時に増幅回路51, 52の演算増幅器OPAは動作し、制御信号がローレベル時に増幅回路51, 52の演算増幅器OPAは動作を停止すると共に出力端子はハイインピーダンス状態となる。なお、増幅回路53にはハイレベル固定の制御信号を供給する。

**【0045】**

したがって、図3と同様に、通常モードでは、制御部30から外部端子66, 67に供給される制御信号で増幅回路51, 52は共に動作し、外部端子62, 63, 64は全て出力状態となる。

50

## 【0046】

テストモード1では、増幅回路51は動作状態、増幅回路52は非動作かつ出力ハイインピーダンス状態とされ、外部端子62は出力状態、外部端子63は入力状態、外部端子64は出力状態となり、外部端子61からの入力信号を増幅回路51を通して外部端子62から出力し、外部端子63からの入力信号を増幅回路53を通して外部端子64から出力し、増幅回路61, 63それぞれの単体評価が可能となる。

## 【0047】

テストモード2では、増幅回路51は非動作かつ出力ハイインピーダンス状態、増幅回路52は動作状態とされ、外部端子62は入力状態、外部端子63, 64は出力状態となり、外部端子62からの入力信号を増幅回路52を通して外部端子63から出力し、増幅回路52の単体評価が可能となる。 10

## 【0048】

テストモード3では、増幅回路51, 52は非動作かつ出力ハイインピーダンス状態とされ、外部端子62は入力状態、外部端子63は入力状態、外部端子64は出力状態となり、外部端子63からの入力信号を増幅回路53を通して外部端子64から出力し、増幅回路53の単体評価が可能となる。

## 【0049】

このように、増幅回路51, 52, 53それぞれを単体で評価できるため、テスト用入力電圧を微小電圧とする必要がなく、既存の測定機器においてもテスト用電圧を生成することができる。また、増幅回路51, 52, 53の間にスイッチを設ける必要がないため、電子部品点数を削減できる。 20

## 【0050】

なお、上記実施形態では3段の増幅回路が縦続接続されるものであるが、縦続接続される増幅回路の段数は2段又は4段以上であっても良く、上記実施形態に限定されるものではない。

## 【図面の簡単な説明】

## 【0051】

【図1】本発明の半導体集積回路装置の第1実施形態の回路構成図である。

【図2】演算増幅器の第1実施形態の回路構成図である。

【図3】スイッチの一実施形態の回路構成図である。 30

【図4】スイッチ制御を説明するための図である。

【図5】本発明の半導体集積回路装置の第2実施形態の回路構成図である。

【図6】演算増幅器の第2実施形態の回路構成図である。

【図7】従来の半導体集積回路装置の一例の回路構成図である。

## 【符号の説明】

## 【0052】

10, 50 半導体集積回路装置

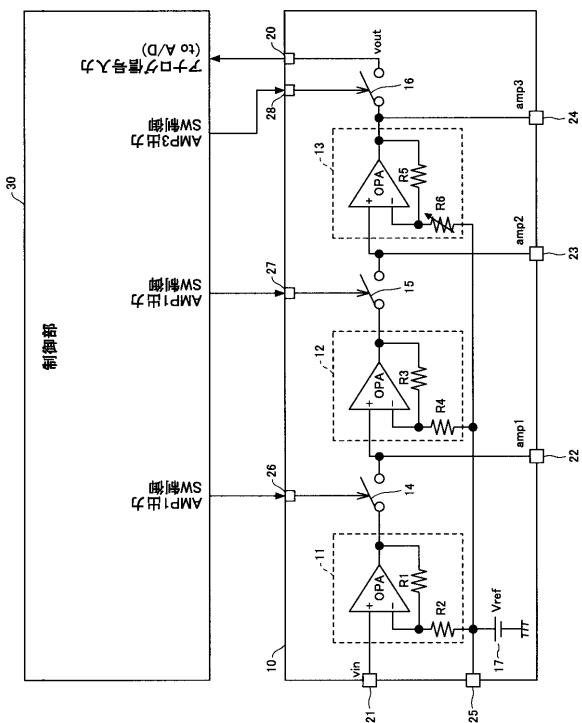
11, 12, 13, 51, 52, 53 増幅回路

14~16, 56 スイッチ

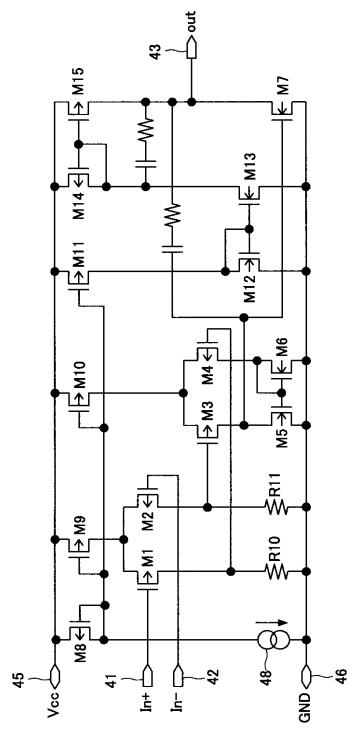
17, 57 定電圧回路

30 制御部 40

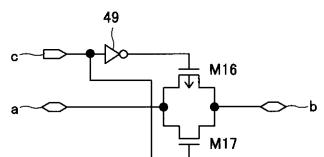
【 四 1 】



【 図 2 】



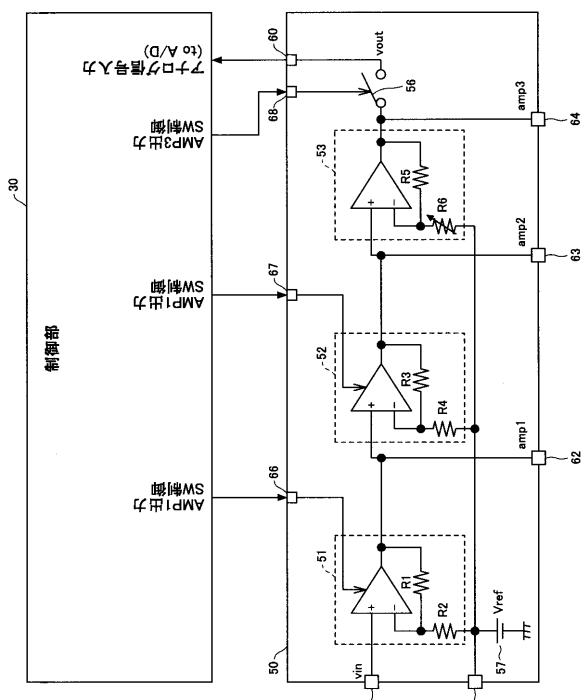
【 図 3 】



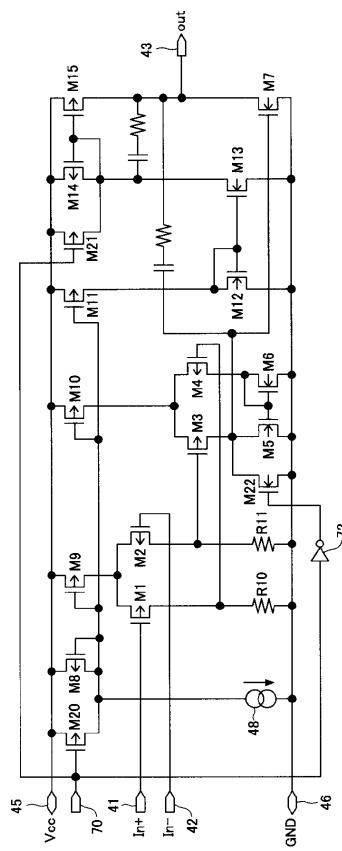
【 図 4 】

	SW14	SW15	端子22	端子23	端子24	モード
normal	on	on	OUT	OUT	OUT	通常モード
test1	on	off	OUT	IN	OUT	AMP1/AMP3单体評価
test2	off	on	IN	OUT	OUT	AMP2/單体評価
test3	off	off	IN	IN	OUT	AMP3/單体評価

【図5】



【図6】



【図7】

