



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0012929
(43) 공개일자 2009년02월04일

(51) Int. Cl.⁹

B82B 3/00 (2006.01) H01L 21/027 (2006.01)

(21) 출원번호 10-2007-0077171

(22) 출원일자 2007년07월31일

심사청구일자 2007년07월31일

(71) 출원인

한국전자통신연구원

대전 유성구 가정동 161번지

고려대학교 산학협력단

서울 성북구 안암동5가1 고려대학교 내

(72) 발명자

박중혁

대구 동구 신암동 766

허정환

서울 성북구 안암동5가 고려대학교 전기전자공학부

(뒷면에 계속)

(74) 대리인

리엔목특허법인

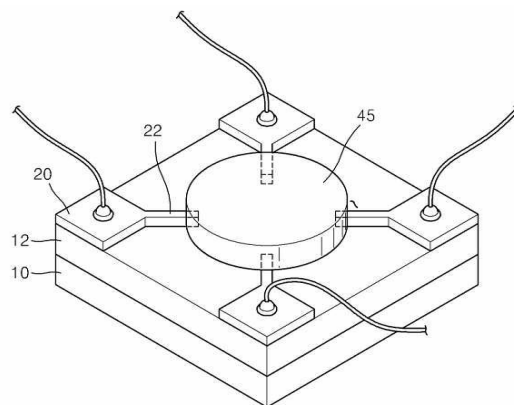
전체 청구항 수 : 총 16 항

(54) ZnO 나노와이어 네트워크 패턴 및 ZnO 나노와이어네트워크 소자의 형성방법

(57) 요약

ZnO 나노와이어 네트워크 패턴 및 ZnO 나노와이어 네트워크 소자의 형성방법을 제공한다. 본 발명에 의한 ZnO 나노와이어 네트워크 소자의 형성방법은 기판 위에 소자가 형성될 소자 영역을 노출시키는 포토레지스트 패턴을 형성하는 단계; 상기 포토레지스트 패턴이 형성된 상기 기판 위에 졸겔법에 의하여 ZnO 나노와이어 네트워크를 형성하는 단계; 및 상기 포토레지스트 패턴을 제거하여 상기 소자 형성 영역에 ZnO 나노와이어 네트워크 패턴을 형성하는 단계; 를 포함한다. 본 발명에 의하면 리소그래피 공정과 졸겔법을 사용함으로써 원하는 모양과 크기의 ZnO 나노와이어 네트워크 패턴 및 소자를 저온에서 안정적인 수율로 형성할 수 있다.

대표도 - 도3e



(72) 발명자

김규태

서울 성북구 안암동5가 고려대학교 전기전자공학부

문승언

대전 유성구 관평동 한화파트 105-1701

김은경

대전 유성구 신성동 대림아파트 105-703

이홍열

충북 청주시 상당구 용암동 2095번지 현대1차아파트 102-1201

박강호

대전 유성구 송강동 한마을아파트 110-206

김종대

대전 유성구 노은동 553-8 스타돔아파트 705호

이 발명을 지원한 국가연구개발사업

과제고유번호 2006-S-006-02

부처명 정보통신부

연구사업명 IT신성장동력핵심기술개발사업

연구과제명 유비쿼터스 단말용 부품 모듈

주관기관 한국전자통신연구원

연구기간 2006년 03월 01일 ~ 2010년 02월 28일

특허청구의 범위

청구항 1

기판 위에 기판의 일부를 노출시키는 포토레지스트 패턴을 형성하는 단계;

상기 포토레지스트 패턴이 형성된 기판을 졸겔법에 의하여 상기 기판의 노출된 부분과 상기 포토레지스트 패턴 위에 ZnO 나노와이어 네트워크를 형성하는 단계; 및

상기 포토레지스트 패턴을 제거하여 상기 기판 위에 ZnO 나노와이어 네트워크 패턴을 형성하는 단계; 를 포함하는 ZnO 나노와이어 네트워크 패턴의 형성방법.

청구항 2

제1 항에 있어서, 상기 포토레지스트 패턴을 형성하는 단계는

상기 기판 위에 포토레지스트를 도포하는 단계;

상기 포토레지스트를 노광하는 단계; 및

상기 노광된 포토레지스트를 현상하는 단계를 포함하는 ZnO 나노와이어 네트워크 패턴의 형성방법.

청구항 3

제1항에 있어서, 상기 포토레지스트 패턴은 포토리소그래피 또는 전자빔 리소그래피를 이용하여 형성하는 ZnO 나노와이어 네트워크 패턴의 형성방법.

청구항 4

제1항에 있어서, 상기 포토레지스트 패턴은 콘택 프린팅 또는 임프린트 리소그래피를 이용하여 형성하는 ZnO 나노와이어 네트워크 패턴의 형성방법.

청구항 5

제1 항에 있어서, 상기 기판은 반도체 기판, 유리 기판 또는 플라스틱 기판을 포함하는 ZnO 나노와이어 네트워크 패턴의 형성방법.

청구항 6

제1 항에 있어서, 상기 ZnO 나노와이어 네트워크를 형성하는 단계는 80℃ 내지 100℃ 범위의 온도에서 수행되는 ZnO 나노와이어 네트워크 패턴의 형성방법.

청구항 7

제1 항에 있어서, 상기 졸겔법에 의하여 상기 ZnO 나노와이어 네트워크를 형성하는 단계는 질산 아연($\text{Zn}(\text{NO}_3)_2 \cdot 6\text{H}_2\text{O}$ 과 메테나민(metheamine, $\text{C}_6\text{H}_{12}\text{N}_4$))을 포함하는 혼합용액을 준비하는 단계; 및

상기 혼합용액에 상기 기판을 적시는 단계; 를 포함하는 ZnO 나노와이어 네트워크 패턴의 형성방법.

청구항 8

제7 항에 있어서, 상기 혼합용액에 상기 기판을 적시는 단계는 침지(immersion) 또는 스핀코팅 방법을 포함하는 ZnO 나노와이어 네트워크 패턴의 형성방법.

청구항 9

기판 위에 소자가 형성될 소자 영역을 노출시키는 포토레지스트 패턴을 형성하는 단계;

상기 포토레지스트 패턴이 형성된 상기 기판 위에 졸겔법에 의하여 ZnO 나노와이어 네트워크를 형성하는 단계; 및

상기 포토레지스트 패턴을 제거하여 상기 소자 형성 영역에 ZnO 나노와이어 네트워크 패턴을 형성하는 단계; 를

포함하는 ZnO 나노와이어 네트워크 소자의 형성방법.

청구항 10

제9 항에 있어서, 상기 포토레지스트 패턴을 형성하기 전 상기 기판 위에 상기 소자 영역과 전기적으로 연결되는 전극을 형성하는 단계를 더 포함하는 ZnO 나노와이어 네트워크 소자의 형성방법.

청구항 11

제9 항에 있어서, 상기 포토레지스트 패턴은 포토리소그래피 또는 전자빔 리소그래피를 이용하여 형성하는 ZnO 나노와이어 네트워크 소자의 형성방법.

청구항 12

제9 항에 있어서, 상기 포토레지스트 패턴은 콘택 프린팅 또는 임프린트 리소그래피를 이용하여 형성하는 ZnO 나노와이어 네트워크 소자의 형성방법.

청구항 13

제9 항에 있어서, 상기 기판은 반도체 기판, 유리 기판 또는 플라스틱 기판을 포함하는 ZnO 나노와이어 네트워크 소자의 형성방법.

청구항 14

제9 항에 있어서, 상기 졸겔법에 의하여 상기 ZnO 나노와이어 네트워크를 형성하는 단계는 질산 아연($\text{Zn}(\text{NO}_3)_2 \cdot 6\text{H}_2\text{O}$ 과 메테나민(metheamine, $\text{C}_6\text{H}_{12}\text{N}_4$))을 포함하는 혼합용액을 준비하는 단계; 및

상기 혼합용액에 상기 기판을 적시는 단계; 를 포함하는 ZnO 나노와이어 네트워크 패턴의 형성방법.

청구항 15

제9 항에 있어서, 상기 ZnO 나노와이어 네트워크의 형성 단계는 80℃ 내지 100℃ 범위의 온도에서 수행되는 ZnO 나노와이어 네트워크 소자의 형성방법.

청구항 16

제9 항에 있어서, 상기 기판은 상기 전극 아래의 절연층을 더 포함하는 ZnO 나노와이어 네트워크 소자의 형성방법.

명 세 서

발명의 상세한 설명

기술 분야

- <1> 본 발명은 나노와이어의 제조방법에 관한 것으로서, 더욱 상세하게는 산화아연(ZnO) 나노와이어 네트워크의 형성방법에 관한 것이다.
- <2> 본 발명은 정보통신부의 IT신성장동력핵심기술개발사업의 일환으로 수행한 연구로부터 도출된 것이다[과제관리 번호: 2006-S-006-02, 과제명: 유비쿼터스 단말용 부품 모듈].

배경 기술

- <3> 1991년 Iijima가 탄소나노튜브(CNT)를 발견한 이래로 나노와이어에 대한 활발한 연구가 진행되어 왔고, 그 후 1차원 반도체성 나노와이어들이 계속해서 합성됨으로써 나노와이어 소자의 실제 응용에 대한 기대가 고조되어 왔다.
- <4> 특히 ZnO 나노와이어의 경우 직접 천이 밴드갭을 가지고 있어서 발광소자로서의 응용에 유리하여 연구가 활발히 진행되어 왔다. 또한 각종 센서로서 사용될 수 있을 정도로 반응성이 뛰어나 실제 응용에 가깝게 접근하고 있다. 이와 함께 투명한 특성과 유연한(flexible) 특성을 가지고 있어서 ZnO 나노와이어에 대한 연구는 매우 활

발히 진행되고 있다.

- <5> 그런데 나노와이어는 선택적인 합성이 쉽지 않아 실제 전자소자로 응용 및 양산화 가능성에 대하여 의문이 많은 상태이다. 따라서 나노와이어를 균일하게 원하는 부분에만 합성하는 것이 나노 기술에 있어서 가장 중요한 부분 중 하나다. 현재까지 나노와이어를 선택적으로 합성하는 방법으로써 여러 종류가 제시되어 왔다. 그 중 촉매를 이용한 방법이 가장 대표적인데 이러한 공정은 고온에서 진행되는 단점이 있다.

발명의 내용

해결 하고자하는 과제

- <6> 본 발명의 목적은 반도체 공정에 적합하고 안정적인 수율을 확보할 수 있는 ZnO 나노와이어 네트워크 패턴의 형성방법을 제공하는데 있다.
- <7> 본 발명의 다른 목적은 저온과 저비용으로 ZnO 나노와이어 네트워크 소자의 형성방법을 제공하는데 있다.

과제 해결수단

- <8> 본 발명에서는 기판 위에 소자가 형성될 소자 영역을 노출시키는 포토레지스트 패턴을 형성하고, 상기 포토레지스트 패턴이 형성된 상기 기판 위에 졸겔법에 의하여 ZnO 나노와이어 네트워크를 형성한 후 상기 포토레지스트 패턴을 제거하여 상기 소자 형성 영역에 ZnO 나노와이어 네트워크 패턴을 형성한다.

효 과

- <9> 본 발명에 의하면 리소그래피 공정과 졸겔법을 사용함으로써 원하는 모양과 크기의 ZnO 나노와이어 네트워크 패턴 및 소자를 저온에서 안정적인 수율로 형성할 수 있다.

발명의 실시를 위한 구체적인 내용

- <10> 본 발명의 일 목적을 달성하기 위한 ZnO 나노와이어 네트워크 패턴의 형성방법은 기판 위에 기판의 일부를 노출시키는 포토레지스트 패턴을 형성하는 단계; 상기 포토레지스트 패턴이 형성된 기판을 졸겔법에 의하여 상기 기판의 노출된 부분과 상기 포토레지스트 패턴 위에 ZnO 나노와이어 네트워크를 형성하는 단계; 및 상기 포토레지스트 패턴을 제거하여 상기 기판 위에 ZnO 나노와이어 네트워크 패턴을 형성하는 단계; 를 포함한다.
- <11> 여기서, 상기 포토레지스트 패턴을 형성하는 단계는 상기 기판 위에 포토레지스트를 도포하는 단계; 상기 포토레지스트를 노광하는 단계; 및 상기 노광된 포토레지스트를 현상하는 단계를 포함한다.
- <12> 상기 포토레지스트 패턴은 포토리소그래피 또는 전자빔 리소그래피를 이용하여 형성할 수 있고, 또한, 상기 포토레지스트 패턴은 콘택 프린팅 또는 임프린트 리소그래피를 이용하여 형성할 수 있다.
- <13> 상기 기판은 반도체 기판, 유리 기판 또는 플라스틱 기판을 포함할 수 있다.
- <14> 상기 ZnO 나노와이어 네트워크를 형성하는 단계는 80℃ 내지 100℃ 범위의 온도에서 수행될 수 있다.
- <15> 상기 졸겔법에 의하여 상기 ZnO 나노와이어 네트워크를 형성하는 단계는 질산 아연($\text{Zn}(\text{NO}_3)_2 \cdot 6\text{H}_2\text{O}$ 과 메테나민(methamine, $\text{C}_6\text{H}_{12}\text{N}_4$))을 포함하는 혼합용액을 준비하는 단계; 및 상기 혼합용액에 상기 기판을 적시는 단계; 를 포함할 수 있다.
- <16> 상기 혼합용액에 상기 기판을 적시는 단계는 침지(immersion) 또는 스핀코팅 방법을 포함할 수 있다.
- <17> 본 발명의 다른 일 목적을 달성하기 위한 ZnO 나노와이어 네트워크 소자의 형성방법은 기판 위에 소자가 형성될 소자 영역을 노출시키는 포토레지스트 패턴을 형성하는 단계; 상기 포토레지스트 패턴이 형성된 상기 기판 위에 졸겔법에 의하여 ZnO 나노와이어 네트워크를 형성하는 단계; 및 상기 포토레지스트 패턴을 제거하여 상기 소자 형성 영역에 ZnO 나노와이어 네트워크 패턴을 형성하는 단계; 를 포함한다.
- <18> 한편, 상기 포토레지스트 패턴을 형성하기 전 상기 기판 위에 상기 소자 영역과 전기적으로 연결되는 전극을 형성하는 단계를 더 포함할 수 있다.
- <19> 상기 포토레지스트 패턴은 포토리소그래피 또는 전자빔 리소그래피를 이용하여 형성할 수 있고, 또한 콘택 프린팅 또는 임프린트 리소그래피를 이용하여 형성할 수 있다.

- <20> 상기 기판은 반도체 기판, 유리 기판 또는 플라스틱 기판을 포함할 수 있다.
- <21> 상기 졸겔법에 의하여 상기 ZnO 나노와이어 네트워크를 형성하는 단계는 질산 아연($\text{Zn}(\text{NO}_3)_2 \cdot 6\text{H}_2\text{O}$ 과 메테나민(metheamine, $\text{C}_6\text{H}_{12}\text{N}_4$))을 포함하는 혼합용액을 준비하는 단계; 및 상기 혼합용액에 상기 기판을 적시는 단계를 포함할 수 있다.
- <22> 상기 ZnO 나노와이어 네트워크의 형성 단계는 80℃ 내지 100℃ 범위의 온도에서 수행될 수 있다.
- <23> 상기 기판은 상기 전극 아래의 절연층을 더 포함할 수 있다.
- <24> 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 한다. 그러나, 본 발명은 여기서 설명되는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다. 도면들에 있어서, 층 및 영역들의 두께는 명확성을 기하여 위하여 과장된 것이다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.
- <25> 도 1은 본 발명의 일 실시예에 따라 형성한 ZnO 나노와이어 네트워크 소자의 광학 이미지이다. 도 1을 참조하면, 기판(10) 위에 전극(20)이 형성되어 있고, ZnO 나노와이어 네트워크 패턴(30)이 연결 패턴(22)에 의해 전극(20)과 전기적으로 연결되어 있다. 이와 같은 ZnO 나노와이어 네트워크 소자는 예를 들면, ZnO 나노와이어 네트워크 패턴(30)이 센서의 감지부를 형성하는 센서로 이용될 수 있다. ZnO 나노와이어 네트워크는 ZnO 나노와이어의 집합체로서 표면적이 매우 넓으므로, ZnO 나노와이어 네트워크 센서는 ZnO 박막 센서에 비하여 감도가 크게 향상될 수 있다.
- <26> 도 2는 본 발명의 일 실시예에 따라 ZnO 나노와이어 네트워크 패턴을 형성하는 방법을 단계적으로 설명한 순서도이다. 도 2를 참조하면, 형성하고자 하는 ZnO 나노와이어 네트워크 패턴의 형태를 고려하여 기판 위에 포토레지스트 패턴을 형성한다(S10). 기술 분야에서 잘 알려진 바와 같이 기판 위에 포토레지스트를 도포하고, 노광, 현상하여 포토레지스트 패턴을 형성할 수 있다. 노광시 소스로 광원을 사용하는 포토리소그래피 또는 전자빔을 사용하는 전자빔 리소그래피에 의하여 포토레지스트 패턴을 형성할 수 있다. 또한, 콘택 프린팅 또는 임프린트 리소그래피 방법을 사용하여 포토레지스트 패턴을 형성할 수 있다. 기판으로 반도체 기판, 유리 기판 또는 플라스틱 기판을 포함하여 다양한 기판을 사용할 수 있으며, 이러한 기판에는 다른 반도체층, 절연층 또는 금속층 등이 형성되어 있을 수 있다.
- <27> 다음으로, 졸겔법을 사용하여 포토레지스트 패턴이 형성된 기판 위에 ZnO 나노와이어 네트워크를 형성한다(S20). 질산 아연($\text{Zn}(\text{NO}_3)_2 \cdot 6\text{H}_2\text{O}$ 과 메테나민(metheamine, $\text{C}_6\text{H}_{12}\text{N}_4$))을 포함하는 혼합용액에 포토레지스트 패턴이 형성된 기판을 일정 온도와 일정 시간 동안 적심으로서 기판 위에 ZnO 나노와이어 네트워크를 형성할 수 있다. 80℃ 내지 100℃ 온도 범위에서 ZnO 나노와이어 네트워크를 형성할 수 있으며, 본 실시예에서는 95℃로 혼합용액의 온도를 유지하였다. 혼합용액에 기판을 적시는 것은 기판은 혼합용액 내에 담그거나 스핀 코팅 방법을 사용할 수 있다. 이와 같이 하면, 기판의 전면, 즉, 포토레지스트 패턴 위와 포토레지스트 패턴에 의하여 노출된 기판 상에 ZnO 나노와이어 네트워크가 형성된다. 이어서, 탈이온수로 기판을 세정하고 기판을 건조시킨다.
- <28> 다음으로, 포토레지스트 패턴을 제거하여 포토레지스트 패턴에 의하여 노출된 기판 상의 부분에만 ZnO 나노와이어 네트워크 패턴을 형성한다(S30). 포토레지스트 패턴을 제거하면 포토레지스트 패턴 위의 ZnO 나노와이어 네트워크도 같이 제거된다. 그리하여 포토레지스트 패턴에 의하여 노출되었던 기판 상의 부분에만 ZnO 나노와이어 네트워크가 남아서 ZnO 나노와이어 네트워크 패턴이 형성된다.
- <29> 도 3a 내지 도 3d는 본 발명의 다른 실시예에 따라 ZnO 나노와이어 네트워크 소자를 형성하는 방법을 순서대로 설명한 단면도들이다.
- <30> 먼저, 도 3a를 참조하면, 실리콘 기판(10) 위에 절연층(12)을 형성한다. 실리콘 기판(10)은 무겁게 도핑하여 백게이트로 사용할 수 있다. 절연층(12)은 실리콘 산화막으로 형성할 수 있다. 절연층(12) 위에 전극 패턴(20)을 형성한다. 이때 전극 패턴(20)은 ZnO 나노와이어 네트워크 소자가 형성될 소자 영역까지 연결 패턴(22)에 의해 신장되어 있다.
- <31> 도 3b를 참조하면, 전극 패턴(20)이 형성되어 있는 기판(10) 위에 ZnO 나노와이어 네트워크 소자가 형성될 소자 영역을 노출시키도록 포토레지스트 패턴(30)을 형성한다. 포토레지스트 패턴(30)은 앞에서 기술한 바와 같이 포

토리소그래피, 전자빔 리소그래피, 콘택 프린팅 또는 임플린트 리소그래피를 이용하여 형성할 수 있다.

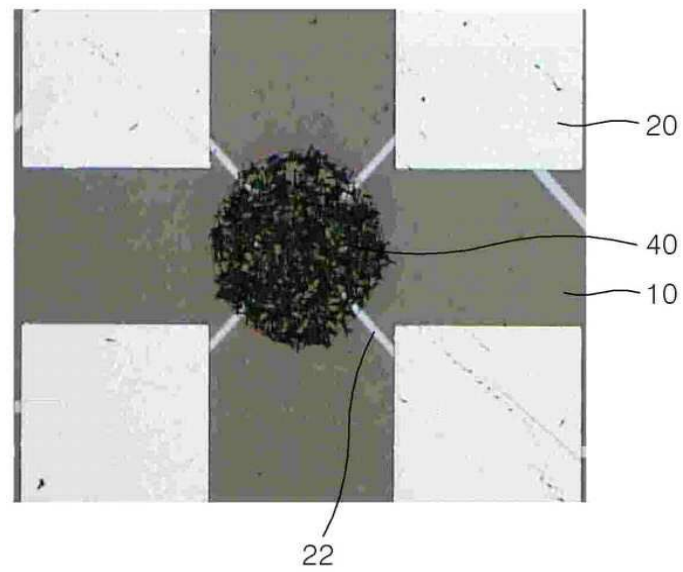
- <32> 도 3c를 참조하면, 포토레지스트 패턴(30)이 형성되어 있는 기판(10)을 질산 아연($\text{Zn}(\text{NO}_3)_2 \cdot 6\text{H}_2\text{O}$)과 메테나민(metheamine, $\text{C}_6\text{H}_{12}\text{N}_4$)을 포함하는 용액(40)에 적셔서 졸겔법에 의하여 ZnO 나노와이어 네트워크를 형성시킨다. 도 3c에서는 기판(10)과 ZnO 나노와이어 네트워크를 형성할 용액(40)의 접촉을 나타내기 위하여 ZnO 나노와이어 네트워크 형성용 용액(40)을 기판(10) 위의 박막과 유사하게 도시하였다. 그러나 여러가지 방법으로 ZnO 나노와이어 네트워크를 형성할 용액(40)에 기판(10)이 접촉될 수 있다. 예를 들면, 배스에 담긴 ZnO 나노와이어 네트워크 형성용 용액(40) 안에 기판(10)이 잠길 수 있고, 또는 ZnO 나노와이어 네트워크 형성용 용액(40)이 스핀 코팅 방식으로 기판(10) 위에 분사될 수 있다. 이때 ZnO 나노와이어 네트워크 형성용 용액(40)의 온도는 약 80℃ 내지 100℃ 온도 범위를 유지할 수 있으며, 바람직하게는 95℃에서 ZnO 나노와이어 네트워크가 형성될 수 있다. 이어서, 탈이온수로 기판(10)을 세정하여 잔여물(residue)을 제거하고 기판을 건조시킨다.
- <33> 도 3d를 참조하면, ZnO 나노와이어 네트워크가 전면에서 형성되어 있는 기판(10)에서 포토레지스트 패턴(30)을 제거한다. 포토레지스트 패턴(30)과 함께 포토레지스트 패턴(30) 위에 형성되어 있는 ZnO 나노와이어 네트워크도 제거되므로, 기판(10) 위에는 포토레지스트 패턴(30)에 의하여 노출되었던 소자 영역에만 ZnO 나노와이어 네트워크가 남아서 ZnO 나노와이어 네트워크 패턴(45)을 형성한다. ZnO 나노와이어 네트워크 패턴(45)은 연결 패턴(22)에 오버랩하도록 형성되어서 연결 패턴(22)에 의하여 전극 패턴(20)과 전기적으로 연결된다.
- <34> 도 3e를 참조하면, 전극 패턴(20)에 연결되도록 본딩 와이어(55)를 형성한다.
- <35> 이와 같이 졸겔법과 리소그래피법을 이용함으로써 저온에서 원하는 패턴으로 ZnO 나노와이어 네트워크 패턴을 고르게 형성할 수 있다. 한편, 전극 패턴을 미리 형성함으로써 ZnO 나노와이어 네트워크 패턴 형성 후 고온의 증착 공정 없이 바로 소자의 활용이 가능하다.
- <36> 본 발명에 의하면 리소그래피 공정을 사용하여 원하는 모양과 크기의 ZnO 나노와이어 네트워크 패턴 및 소자를 안정적인 수율로 형성할 수 있다. 또한, 졸겔법을 사용하므로 저온에서 저렴하게 공정으로 ZnO 나노와이어 네트워크 패턴 및 소자를 구현할 수 있다. 이처럼 형성한 ZnO 나노와이어 네트워크 소자는 센서 소자 또는 TFT, LED 등의 디스플레이 소자에 적용 가능하다. 나아가 플렉서블 기판을 사용하는 소자 분야에도 적용할 수 있다.
- <37> 이상에서 본 발명의 실시예에 대하여 상세히 설명하였지만, 설명한 본 발명은 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

도면의 간단한 설명

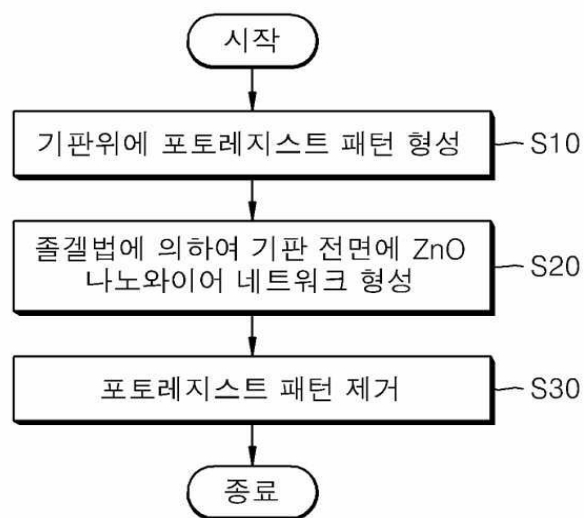
- <38> 도 1은 본 발명의 일 실시예에 따라 형성한 ZnO 나노와이어 네트워크 소자의 광학 이미지이다.
- <39> 도 2는 본 발명의 일 실시예에 따라 ZnO 나노와이어 네트워크 패턴을 형성하는 방법을 단계적으로 설명한 순서도이다.
- <40> 도 3a 내지 도 3e는 도 1의 ZnO 나노와이어 네트워크 소자를 형성하는 방법을 순서대로 설명한 단면도들이다.
- <41> * 도면의 주요 부분에 대한 부호의 설명
- <42> 10: 기판 12: 절연층
- <43> 20: 전극 패턴 22: 연결 패턴
- <44> 30: 포토레지스트 패턴
- <45> 40: ZnO 나노와이어 네트워크 형성용 용액
- <46> 45: ZnO 나노와이어 네트워크 패턴 55: 본딩 와이어

도면

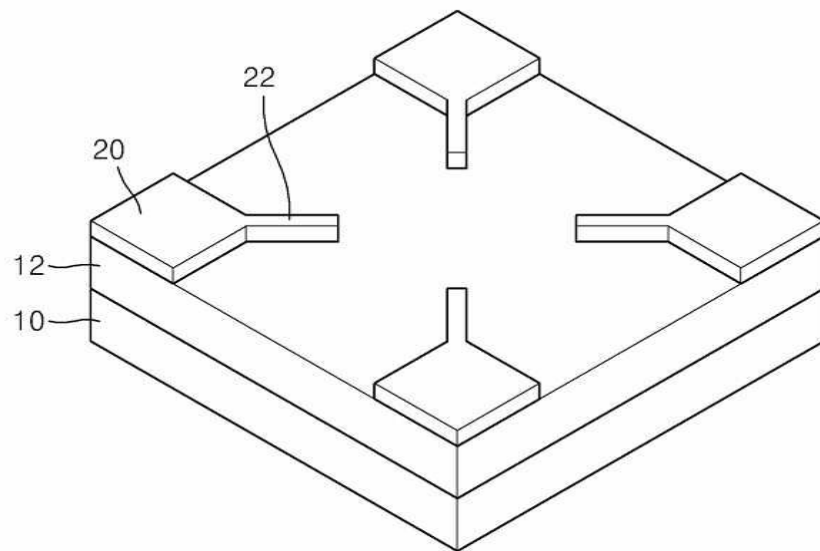
도면1



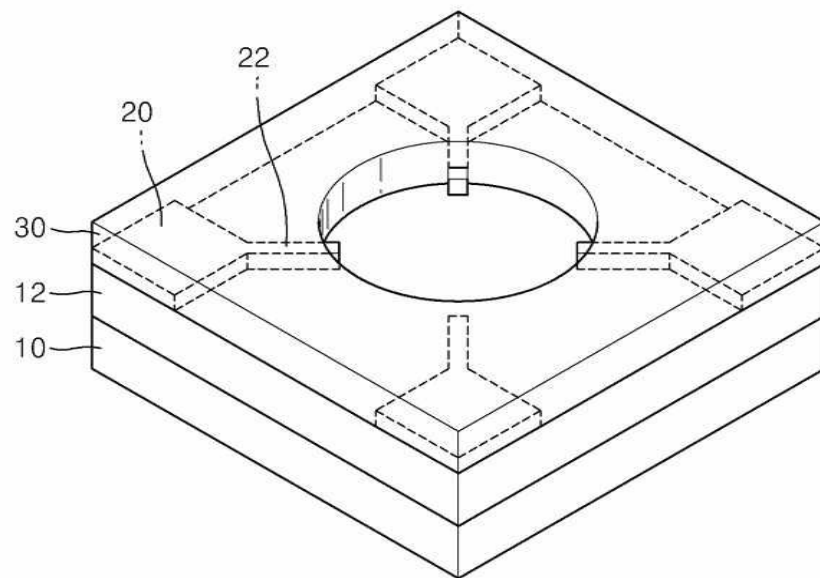
도면2



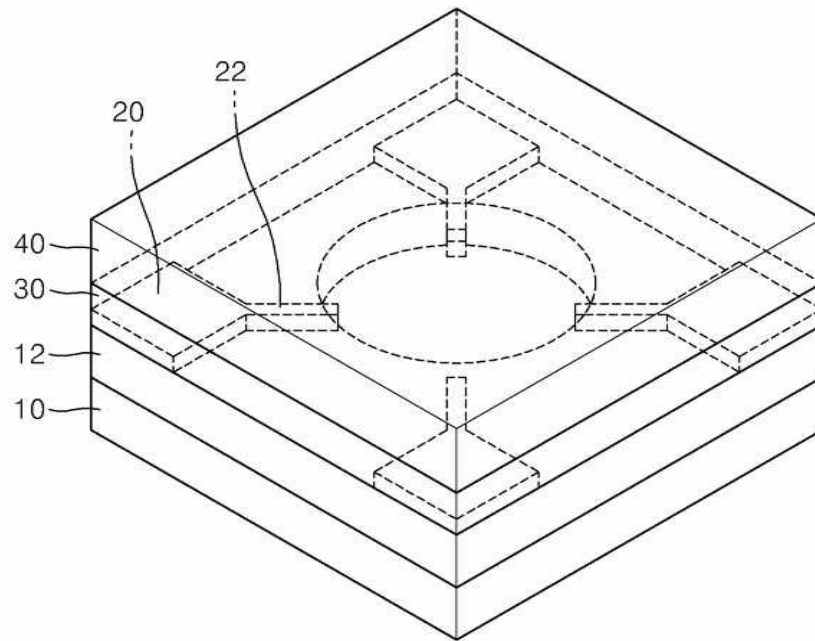
도면3a



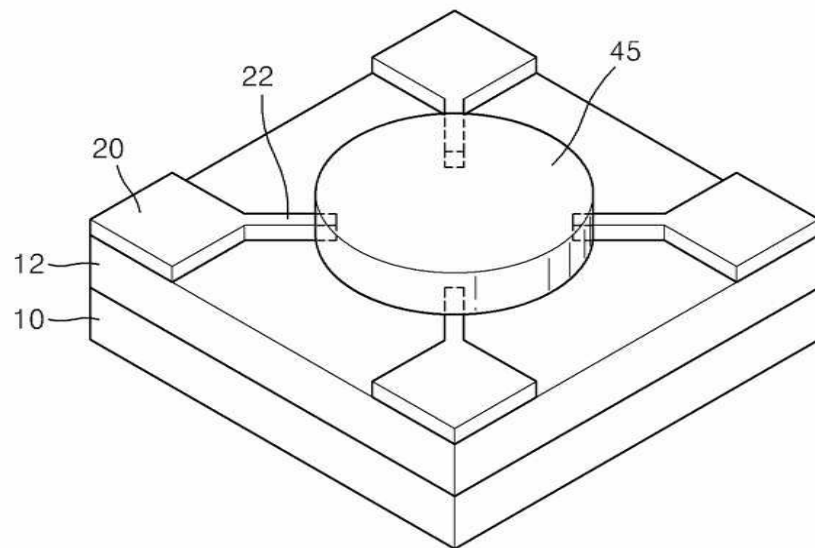
도면3b



도면3c



도면3d



도면3e

