

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2016 年 9 月 1 日(01.09.2016)



(10) 国際公開番号

WO 2016/136302 A1

- (51) 国際特許分類:  
H05B 37/03 (2006.01) H05B 37/02 (2006.01)
- (21) 国際出願番号: PCT/JP2016/050690
- (22) 国際出願日: 2016 年 1 月 12 日(12.01.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2015-033409 2015 年 2 月 23 日(23.02.2015) JP
- (71) 出願人: サンケン電気株式会社(SANKEN ELECTRIC CO., LTD.) [JP/JP]; 〒3528666 埼玉県新座市北野三丁目 6 番 3 号 Saitama (JP).
- (72) 発明者; および  
(71) 出願人 (米国についてのみ): 加藤 淳一(Junichi Kato) [JP/JP]; 〒3528666 埼玉県新座市北野三丁目 6 番 3 号 Saitama (JP).
- (74) 共通の代表者: サンケン電気株式会社(SANKEN ELECTRIC CO., LTD.); 〒3528666 埼玉県新座市北野三丁目 6 番 3 号 Saitama (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロパ (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

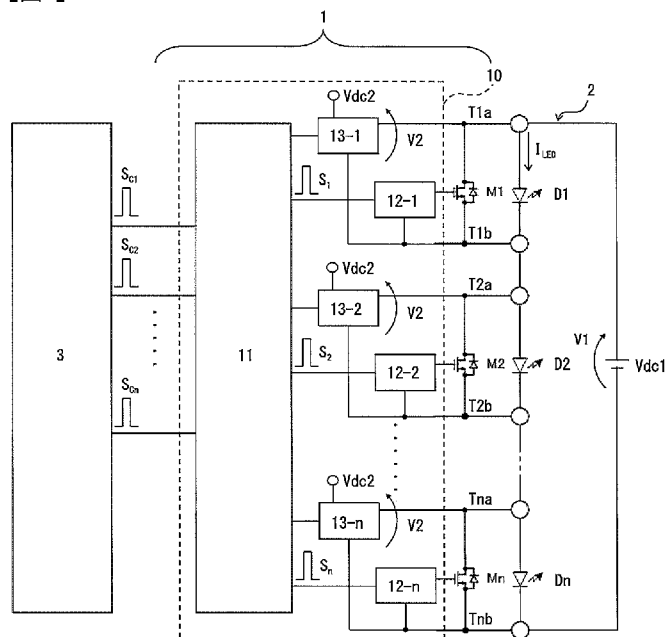
添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: LIGHT EMITTING LOAD DRIVING DEVICE AND LIGHT EMITTING DEVICE

(54) 発明の名称: 発光負荷の駆動装置及び発光装置

【図1】



(57) Abstract: Provided are a light emitting load driving device for driving, for example, an LED (light emitting diode) etc., and a light emitting device including the same, which include an abnormality detecting unit which enables reduction in power loss, enables reduction in mounting area, and is configured at a low cost. The light emitting load driving device 1 drives a light emitting load 2 which is composed of a first light emitting element D1 and a second light emitting element D2 connected in series and between both ends of which a first potential difference is applied. The light emitting load driving device 1 is provided with: a switching element M for controlling light of the light emitting load 2; a driving signal output unit 12 for switching and driving the switching element M; and an abnormality detection unit 13 connected to the first light emitting element D1 and driven by a second potential difference V2 which is smaller than the first potential difference V1.

(57) 要約: 例えばLED (発光ダイオード) 等を駆動する発光負荷の駆動装置及びそれを備える発光装置であって、電力損失が低減され、実装面積を抑え低コストに構成される異常検出部を備える発光負荷の駆動装置及び発光装置を提供する。第1の発光素子D1と第2の発光素子D2とが直列接続されるとともにその両端に第1の電位差が印加される発光負荷2を駆動する、発光負荷の駆動装置1であって、前記発光負荷2を調光するスイッチング素子Mと、前記スイッチング素子Mをスイッチング駆動する駆動信号出力部12と、前記第1の発光素子D1に接続され、且つ前記第1の電位差V1よりも小さい第2の電位差V2により駆動される異常検出部13と、を備えることを特徴とする発光負荷の駆動装置。

WO 2016/136302 A1

## 明 細 書

**発明の名称：**発光負荷の駆動装置及び発光装置

### 技術分野

[0001] 本発明は、例えばＬＥＤ（発光ダイオード）等を駆動する発光負荷の駆動装置及びそれを備える発光装置に関する。

### 背景技術

[0002] 直列接続された複数個のＬＥＤのいずれか１個が断線しても他のＬＥＤは消灯しないようにする、従来の発光負荷の駆動装置及び発光装置が特許文献１に記載される。従来の駆動装置は、ＬＥＤに並列接続された断線検出回路及びバイパススイッチを備える。ＬＥＤが断線すると、バイパススイッチをオンさせることでＬＥＤ電流の代替路が確保される。また、ＬＥＤの断線は、ワイヤードＯＲ回路を介して駆動装置の外部に出力される。

### 先行技術文献

#### 特許文献

[0003] 特許文献１：特開２００３－２０８９９３

### 発明の開示

#### 発明が解決しようとする課題

[0004] 従来の駆動装置においてＬＥＤが断線すると、ＬＥＤ電流がバイパススイッチ及び断線検出回路に流れる。そのため、ＬＥＤ電流の大きさに応じた電力損失が断線検出回路において発生する。ＬＥＤが小信号用ＬＥＤであれば、断線検出回路における電力損失は小さく無視できるが、ＬＥＤが一般照明用や車両前照灯用などのパワーＬＥＤの場合、電力損失が非常に大きくなってしまふ。また、パワーＬＥＤの場合、放熱性を考慮した大型の個別部品で断線検出回路を構成しなければならず、実装面積及びコストの問題がある。

[0005] 本発明は、電力損失が低減され、実装面積を抑え低コストに構成される異常検出部を備える発光負荷の駆動装置及び発光装置を提供する。

#### 課題を解決するための手段

[0006] 本発明によれば、発光負荷の駆動装置は、第1の発光素子と第2の発光素子とが直列接続されてなるとともにその両端に第1の電位差が印加される発光負荷を駆動する、発光負荷の駆動装置であって、前記発光負荷を調光するスイッチング素子と、前記スイッチング素子をスイッチング駆動する駆動信号出力部と、前記第1の発光素子に接続され、且つ前記第1の電位差よりも小さい第2の電位差により駆動される異常検出部と、を備えることを特徴とする。

### 発明の効果

[0007] 本発明によれば、発光負荷に印加される第1の電位差よりも小さい第2の電位差により駆動される異常検出部を備えるので、電力損失が低減され、実装面積を抑え低コストに構成される異常検出部を備える発光負荷の駆動装置及び発光装置を提供できる。

### 図面の簡単な説明

[0008] [図1]本発明の実施形態に係る発光負荷の駆動装置及び発光装置の構成を示す回路図である。

[図2]本発明の第1の実施例に係る異常検出部の構成を示す回路図である。

[図3]本発明の第2の実施例に係る異常検出部の構成を示す回路図である。

[図4]本発明の第3の実施例に係る発光負荷の駆動装置の構成を示す回路図である。

[図5]本発明の第4の実施例に係る発光負荷の駆動装置の構成を示す回路図である。

[図6]本発明の変形例に係る発光負荷の駆動装置及び発光装置の構成を示す回路図である。

### 発明を実施するための形態

[0009] 次に、図面を参照して、本発明の実施形態を説明する。以下の図面の記載において、同一又は類似の部分には同一又は類似の符号を付している。ただし、図面は模式的なものであることに留意すべきである。又、以下に示す実施形態は、この発明の技術的思想を具体化するための装置や方法を例示する

ものであって、この発明の実施形態は、構成部品の構造、配置等を下記のものに特定するものでない。この発明の実施形態は、特許請求の範囲において、種々の変更を加えることができる。

[0010] 図1は、本発明の実施形態に係る発光負荷の駆動装置及び発光装置の構成を示す回路図である。本発明の実施形態に係る発光装置は、複数の発光素子Dからなり、その両端に第1の電源Vdc1から第1の電位差V1を印加される発光負荷2と、発光負荷2を駆動する駆動装置1と、を備える。駆動装置1は、発光負荷2を調光するスイッチング素子Mと、スイッチング素子Mをスイッチング駆動する駆動信号出力部12と、発光素子Dに接続され、且つ、第2の電源Vdc2から印加される第1の電位差V1よりも小さい第2の電位差V2により駆動される異常検出部13と、を備える。

[0011] 発光負荷2は、複数の発光素子D1, D2..., Dnを備える。発光装置は、発光制御部3に接続される。発光素子D1, D2..., Dnは、例えばLEDである。発光素子D1, D2..., Dnは、第1の電源Vdc1の正の端子と負の端子との間において互いに直列接続される。発光負荷2は、第1の電源Vdc1から第1の電圧V1を印加される。発光装置は、発光制御部3から出力される制御信号Sc1, Sc2..., Scnに基づき、第1の電源Vdc1から供給される直流電源を発光素子D1, D2..., Dnに供給する。

[0012] 駆動装置1は、複数のスイッチング素子M1, M2..., Mnと、ゲート駆動部10と、を備える。駆動装置1は、例えば、単一の半導体集積回路として構成される。駆動装置1は、発光負荷2と発光制御部3と第1の電源Vdc1とに接続される。駆動装置1は、発光制御部3から出力される制御信号Sc1, Sc2..., Scnに基づき、発光素子D1, D2..., Dnの輝度を個別に調整する。発光制御部3は、ASICやFPGA等を用いたデジタル回路や、マイコンなどにより構成される。発光制御部3は、発光素子D1, D2..., Dnの発光輝度を個別に定めるためにパルス状の制御信号Sc1, Sc2..., Scnを出力する。

[0013] 複数のスイッチング素子 $M_1, M_2, \dots, M_n$ は、例えばMOSFETである。スイッチング素子 $M_1, M_2, \dots, M_n$ は、第1の電源 $V_{dc1}$ の正の端子と負の端子との間において互いに直列接続される。スイッチング素子 $M_1, M_2, \dots, M_n$ のそれぞれは、発光素子 $D_1, D_2, \dots, D_n$ のそれぞれに並列接続される。スイッチング素子 $M_1, M_2, \dots, M_n$ がオフ状態のとき、第1の電源 $V_{dc1}$ から供給される直流電流は、発光素子 $D_1, D_2, \dots, D_n$ を流れる。スイッチング素子 $M_1, M_2, \dots, M_n$ のそれぞれは、オン状態のとき、第1の電位差 $V_1$ に基づき複数の発光素子 $D_1, D_2, \dots, D_n$ のそれぞれに流れる電流 $I_{LED}$ をバイパスすることで、発光負荷2を調光する。

[0014] 本実施形態に係るゲート駆動部10は、信号処理部11と複数の駆動信号出力部 $12-1, 12-2, \dots, 12-n$ と複数の異常検出部 $13-1, 13-2, \dots, 13-n$ とを備える。ゲート駆動部10は、発光制御部3から出力される制御信号 $S_{c1}, S_{c2}, \dots, S_{cn}$ に基づき、ハイレベル及びローレベルを繰り返すパルス状の駆動信号 $S_1, S_2, \dots, S_n$ を生成する。駆動信号 $S_1, S_2, \dots, S_n$ のハイレベル及びローレベルの割合(Duty)は、制御信号 $S_{c1}, S_{c2}, \dots, S_{cn}$ に基づき変調される。駆動信号 $S_1, S_2, \dots, S_n$ は、駆動信号出力部 $12-1, 12-2, \dots, 12-n$ を介して、スイッチング素子 $M_1, M_2, \dots, M_n$ のゲート端子に出力される。ゲート駆動部10は、スイッチング素子 $M_1, M_2, \dots, M_n$ を個別にPWM(Pulse Width Modulation)駆動する。例えば、第1の駆動信号 $S_1$ がハイレベルのとき、第1のスイッチング素子 $M_1$ はターンオンし、発光負荷は消灯する。第1の駆動信号 $S_1$ がローレベルのとき、第1のスイッチング素子 $M_1$ はターンオフし、発光負荷は点灯する。ゲート駆動部10は、制御信号 $S_{c1}, S_{c2}, \dots, S_{cn}$ に応じて各スイッチング素子のオン状態の時間及びオフ状態の時間を制御することで、発光素子 $D_1, D_2, \dots, D_n$ の輝度を個別に調整する。

[0015] 信号処理部11は、発光制御部3と信号出力部 $12-1, 12-2, \dots$

、 $12-n$ と異常検出部 $13-1$ 、 $13-2 \cdots$ 、 $13-n$ とに接続される。信号処理部 $11$ は、制御信号 $S_{c1}$ 、 $S_{c2} \cdots$ 、 $S_{cn}$ を駆動信号 $S_1$ 、 $S_2 \cdots$ 、 $S_n$ に変換して信号出力部 $12-1$ 、 $12-2 \cdots$ 、 $12-n$ に出力する。また、信号処理部 $11$ は、異常検出部 $13-1$ 、 $13-2 \cdots$ 、 $13-n$ から出力される異常信号を発光制御部 $3$ に出力する。

[0016] 駆動信号出力部 $12-1$ 、 $12-2 \cdots$ 、 $12-n$ は、信号処理部 $11$ とスイッチング素子 $M1$ 、 $M2 \cdots$ 、 $Mn$ とに接続される。駆動信号出力部 $12-1$ 、 $12-2 \cdots$ 、 $12-n$ は、駆動信号 $S_1$ 、 $S_2 \cdots$ 、 $S_n$ がハイレベルのとき、スイッチング素子 $M1$ 、 $M2 \cdots$ 、 $Mn$ をオン状態に制御する。駆動信号出力部 $12-1$ 、 $12-2 \cdots$ 、 $12-n$ は、駆動信号 $S_1$ 、 $S_2 \cdots$ 、 $S_n$ がローレベルのとき、スイッチング素子 $M1$ 、 $M2 \cdots$ 、 $Mn$ をオフ状態に制御する。

[0017] 図2は、本発明の第1の実施例に係る異常検出部の構成を示す回路図である。ここでは、第1の発光素子 $D1$ に接続される第1の異常検出部 $13-1$ について説明し、同様の構成である第2の異常検出部及び第 $n$ の異常検出部についての説明を省略する。第1の異常検出部 $13-1$ は、入力端子 $T1a$ 、 $T1b$ を介して第1の発光素子 $D1$ の両端に接続され、電源端子 $Tvcc$ を介して第2の電源 $Vdc2$ に接続され、第2の電源 $Vdc2$ から印加される第2の電位差 $V2$ により駆動される。第2の電位差 $Vdc2$ は、第1の電位差 $V1$ よりも小さく設定される。第1の異常検出部 $13-1$ は、第1の変換部 $R1$ と第2の変換部 $R2$ と第1のカレントミラー回路 $Q1$ 、 $Q2$ と第2のカレントミラー回路 $Q3 \sim Q5$ と起動抵抗 $R3$ とを備える。

[0018] 第1の変換部 $R1$ は、第1の発光素子 $D1$ の両端電圧を電流信号に変換して出力する。第1の変換部 $R1$ の一端は入力端子 $T1b$ を介して第1の発光素子 $D1$ のカソードに接続され、他端は第2のトランジスタ $Q2$ のエミッタに接続される。第2の変換部 $R2$ は、第1の変換部 $R1$ から出力される電流信号を電圧信号に変換して出力する。第2の変換部 $R2$ の一端は接地され、他端は第3のトランジスタ $Q3$ のコレクタに接続される。第1の変換部 $R1$

と第2の変換部R2とは、周知のポリシリコン抵抗、拡散抵抗など互いに等しい温度特性を有する抵抗素子であることが好ましい。

[0019] 第1のトランジスタQ1と第2のトランジスタQ2とは、それぞれNPNトランジスタであり、第1の変換部R1に接続される第1のカレントミラー回路を構成する。第1のトランジスタQ1のエミッタは、入力端子T1aを介して第1の発光素子D1のアノードに接続され、コレクタは第5のトランジスタQ5のコレクタに接続される。第1のトランジスタQ1のベースは、第2のトランジスタQ2のベースに接続されるとともに、自身のコレクタに接続される。第2のトランジスタQ2のコレクタは、第4のトランジスタQ4のコレクタに接続される。

[0020] 第3のトランジスタQ3と第4のトランジスタQ4と第5のトランジスタQ5とは、それぞれPNPトランジスタであり、第2の変換部R2に接続される第2のカレントミラー回路を構成する。第3のトランジスタQ3のエミッタは、第4及び第5のトランジスタQ4、Q5のエミッタとともに、電源端子T<sub>vcc</sub>を介して第2の電源V<sub>dc2</sub>に接続される。第3のトランジスタQ3のベースは、第4及び第5のトランジスタQ4、Q5のベースに接続される。第4のトランジスタQ4のコレクタは、自身のベースに接続される。第5のトランジスタQ5のコレクタとエミッタとは、起動抵抗R3の両端に接続される。また、第3のトランジスタQ3のコレクタと第2の変換部R2との接続点は、出力端子T<sub>o1</sub>を介して断線検出コンパレータComp<sub>open</sub>の非反転入力端子に接続される。

[0021] 第1及び第2のトランジスタQ1、Q2のベース・エミッタ間電圧が同じV<sub>F</sub>とすると、第2のトランジスタQ2のエミッタ電圧は、入力端子T1aの端子電圧と等しくなる。そのため、第1の変換部R1の両端電圧V<sub>R1</sub>は、入力端子T1a、T1b間の電位差すなわち第1の発光素子D1の両端電圧をV<sub>D1</sub>と等しくなる。第1の変換部R1に流れる第1の電流I<sub>1</sub>の大きさは、電圧V<sub>D1</sub>に応じて変化する。すなわち、第1の変換部R1は、第1の発光素子D1の両端電圧V<sub>D1</sub>を電流信号I<sub>1</sub>に変換して出力する。第2

のカレントミラー回路は、第1の電流 $I_1$ を第2の電流 $I_2$ として折り返し第2の変換部 $R_2$ に供給する。第2の変換部 $R_2$ の両端電圧 $V_{R2}$ は、第2の電流 $I_2$ の大きさに応じて変化する。すなわち、第2の変換部 $R_2$ は、電流信号 $I_2$ を電圧信号 $V_{R2}$ に変換して出力する。

[0022] 上記の構成により、第1の異常検出部13-1に第2の電位差 $V_2$ が印加されると、起動抵抗 $R_3$ の抵抗値に応じた基準電流 $I_3$ が第1及び第2のカレントミラー回路に流れる。第1の電流 $I_1$ は、基準電流 $I_3$ に応じた電流であり、第1の発光素子 $D_1$ の両端電圧 $V_{D1}$ に応じて変化する。また、電圧信号 $V_{R2}$ は、第1の電流 $I_1$ の変化すなわち第1の発光素子 $D_1$ の両端電圧 $V_{D1}$ の変化に応じて変化する。断線検出コンパレータ $Comp\_open$ は、反転入力端子に接続される第1の基準電圧 $V_{ref1}$ と電圧信号 $V_{R2}$ とを比較し、断線検出信号 $V_{comp\_open}$ を出力する。このようにして、駆動装置1は、第1の異常検出部13-1が電圧 $V_{D1}$ を検出し接地電位を基準とする電圧信号 $V_{R2}$ に変換することで、第1の発光素子 $D_1$ の断線を検出することができる。

[0023] したがって、本実施例に係る駆動装置1は、第2の電源 $V_{dc2}$ から第1の電位差 $V_1$ よりも小さい第2の電位差 $V_2$ を印加される異常検出部を備えるので、電力損失が低減され、実装面積を抑え低コストに構成される。また、第1及び第2の変換部 $R_1$ 、 $R_2$ が互いに等しい温度特性を有する抵抗素子であれば、異常検出部13における温度特性やばらつきが相殺されるので、発光負荷2の断線検出電圧の精度を高めることができる。

[0024] 図3は、本発明の第2の実施例に係る異常検出部の構成を示す回路図である。第2の実施例における第1の実施例との相違点は、出力端子 $T_{o1}$ に接続される短絡検出コンパレータ $Comp\_short$ を備えた点である。短絡検出コンパレータ $Comp\_short$ は、反転入力端子に接続される第2の基準電圧 $V_{ref2}$ と電圧信号 $V_{R2}$ とを比較し、短絡検出信号 $V_{comp\_short}$ を出力する。このようにして、駆動装置1は、第1の異常検出部13-1が電圧 $V_{D1}$ を検出し電圧信号 $V_{R2}$ に変換することで、第

1の発光素子D1の短絡を検出することができる。

[0025] ところで、図1の発光装置において、駆動装置1及び第1の電源Vdc1と発光負荷2との間の接続が不安定になる場合がある。その場合、発光素子D1, D2..., Dnの断線状態を検出し、それを発光制御部3に知らせる機能を設けることが、駆動装置1に要求される。図4, 5は、このような要求を満たす、本発明の第3, 4の実施例に係る発光負荷の駆動装置の構成を示す回路図である。ここでは、ゲート駆動部10において、第nの発光素子Dnに対応して設けられる構成について説明し、同様の構成についての説明を省略する。

[0026] 第3の実施例に係る発光負荷の駆動装置を構成する信号処理部11aは、異常検出信号の論理レベルをスイッチング駆動の複数周期にわたって保持する保持部14aを備える。保持部14aは、発光制御部3と異常検出部13-nとに接続される。保持部14aは、NOT回路とAND回路とフリップフロップ15とを備える。NOT回路の入力端子は、異常検出部13-nを構成する断線検出コンパレータComp\_\_openの出力端子とフリップフロップ15のSET端子とに接続される。AND回路の一方の入力端子はNOT回路の出力端子に、AND回路の他方の入力端子は発光制御部3に接続される。AND回路の出力端子はフリップフロップ15のRESET端子に接続される。フリップフロップ15のOUT端子は発光制御部3に接続される。

[0027] 異常検出部13-nは、発光素子の両端電圧に基づき、スイッチング素子のスイッチング駆動に同期した異常検出信号を出力する。保持部14aは、第nの発光素子が断線状態である期間、断線検出信号Vcomp\_\_openに基づき、診断信号SDnをHレベルに保持する。保持部14aは、発光素子が断線状態から復帰したとき、制御信号Scnの立ち上がりと同時に診断信号SDnをLレベルに反転させる。上記の構成により、駆動装置1は、発光素子D1, D2..., Dnの断線状態を検出し、それを発光制御部3に知らせることができる。

[0028] 第4の実施例に係る発光負荷の駆動装置を構成する信号処理部11bは、異常検出信号の論理レベルをスイッチング駆動の複数周期にわたって保持する保持部14bを備える点で信号処理部11aと異なる。保持部14bは、フリップフロップ15とカウンタ16とを備える。フリップフロップ15のSET端子は、異常検出部13-nを構成する断線検出コンパレータComp\_\_openの出力端子に接続される。フリップフロップ15のRESET端子は、カウンタ16の出力端子に接続される。カウンタ16のCLK端子は、異常検出部13-nを構成する短絡検出コンパレータComp\_\_shortの出力端子に接続される。カウンタ16のRES端子は、断線検出コンパレータComp\_\_openの出力端子に接続される。

[0029] 保持部14aは、第nの発光素子が断線状態である期間、断線検出信号Vcomp\_\_openに基づき、診断信号S<sub>Dn</sub>をHレベルに保持するとともに、カウンタ16をリセットする。カウンタ16は、発光素子が断線状態から復帰すると、短絡検出信号Vcomp\_\_shortに基づき、カウントを開始する。カウンタ16は、内部のビットが所定のビット数に達すると、フリップフロップ15をリセットさせる。上記の構成により、駆動装置1は、発光素子D1, D2..., Dnの断線状態を検出し、それを発光制御部3に知らせることができる。また、時間差の少ない信号を用いて診断信号S<sub>Dn</sub>を保持するので、診断信号S<sub>Dn</sub>の信頼性が向上する。

[0030] 上記のように、本発明は実施形態によって記載したが、この開示の一部をなす論述及び図面はこの発明を限定するものであると理解すべきではない。この開示から当業者には様々な代替実施形態、実施例及び運用技術が明らかとなろう。即ち、本発明はここでは記載していない様々な実施形態等を含むことは勿論である。したがって、本発明の技術的範囲は上記の説明から妥当な特許請求の範囲に係る発明特定事項によってのみ定められるものである。

[0031] 例えば、図6(a)のように、駆動装置1において、スイッチング素子Mは第1の電源V<sub>dc1</sub>と発光負荷2との間に接続されても良い。この場合、スイッチング素子Mは、オン状態のとき第1の電位差V<sub>1</sub>を発光負荷2に印

加させることで、発光負荷 2 を調光する。また、図 6 (b) のように、ゲート駆動部 10 はリアクトル L とコンデンサ C とダイオード D とを含んでも良く、駆動装置 1 はスイッチング素子 M とゲート駆動部 10 とからなるスイッチングレギュレータであっても良い。この場合、ゲート駆動部 10 は、スイッチング素子 M を PWM 駆動することで、コンデンサ C の両端に発生する第 1 の電位差  $V_1$  を所望の大きさに制御し、発光負荷 2 に印加することで、発光負荷 2 を調光する。

[0032] また、駆動装置 1 は、個別装置からなる複数のスイッチング素子  $M_1$ ,  $M_2 \dots$ ,  $M_n$  と、半導体集積回路からなるゲート駆動部 10 と、から構成されても良い。また、第 1 及び第 2 のカレントミラー回路は、バイポーラトランジスタの代わりに MOSFET で構成されても良い。また、駆動装置 1 は、発光制御部 3 及び第 1 の電源  $V_{dc1}$  のうち少なくとも一方を含んでも良い。また、複数の発光素子  $D_1$ ,  $D_2 \dots$ ,  $D_n$  は、それぞれが複数の LED で構成されても良い。また、駆動信号出力部  $12-1$ ,  $12-2 \dots$ ,  $12-n$  は、信号処理部 11 を経由せず発光制御部 3 に接続されても良い。

## 符号の説明

|        |       |               |
|--------|-------|---------------|
| [0033] | 1     | 駆動装置          |
|        | 2     | 発光負荷          |
|        | 3     | 発光制御部         |
|        | 10    | ゲート駆動部        |
|        | 12    | 駆動信号出力部       |
|        | 13    | 異常検出部         |
|        | $D_1$ | 第 1 の発光素子     |
|        | $D_2$ | 第 2 の発光素子     |
|        | $D_n$ | 第 n の発光素子     |
|        | $M_1$ | 第 1 のスイッチング素子 |
|        | $M_2$ | 第 2 のスイッチング素子 |

|         |               |
|---------|---------------|
| M n     | 第 n のスイッチング素子 |
| V 1     | 第 1 の電位差      |
| V 2     | 第 2 の電位差      |
| V d c 1 | 第 1 の電源       |
| V d c 2 | 第 2 の電源       |
| R 1     | 第 1 の変換部      |
| R 2     | 第 2 の変換部      |
| Q 1     | 第 1 のトランジスタ   |
| Q 2     | 第 2 のトランジスタ   |
| Q 3     | 第 3 のトランジスタ   |
| Q 4     | 第 4 のトランジスタ   |
| Q 5     | 第 5 のトランジスタ   |

## 請求の範囲

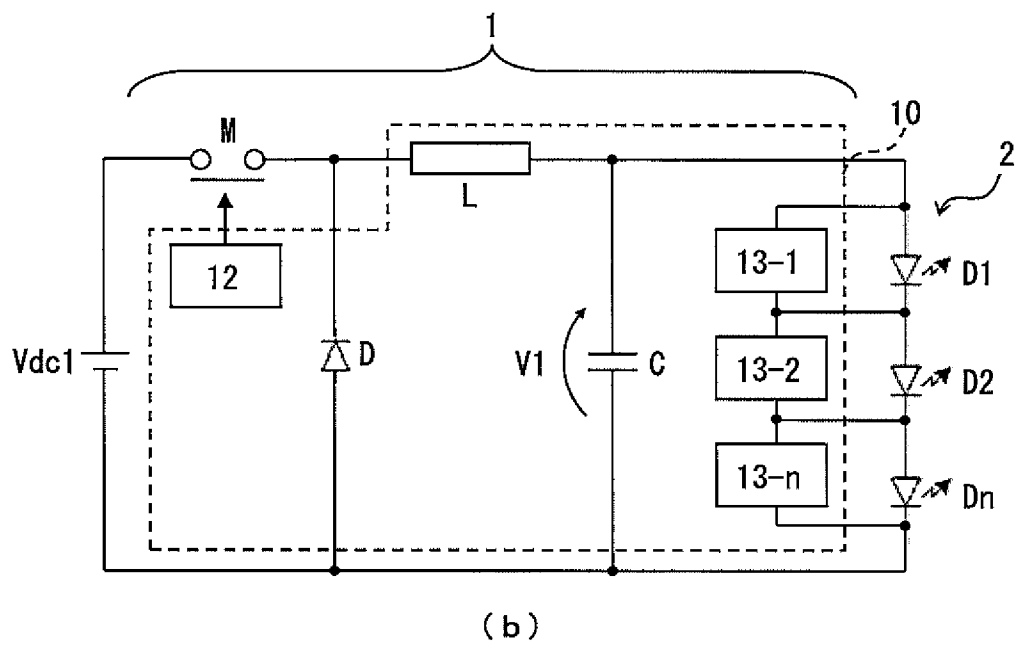
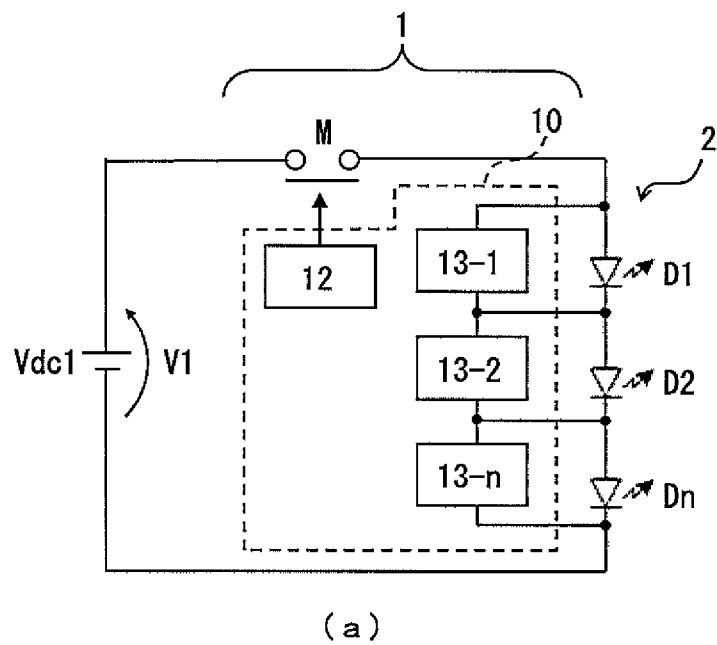
- [請求項1] 第1の発光素子と第2の発光素子とが直列接続されてなるとともにその両端に第1の電位差が印加される発光負荷を駆動する、発光負荷の駆動装置であって、
- 前記発光負荷を調光するスイッチング素子と、
- 前記スイッチング素子をスイッチング駆動する駆動信号出力部と、
- 前記第1の発光素子に接続され、且つ前記第1の電位差よりも小さい第2の電位差により駆動される異常検出部と、を備えることを特徴とする発光負荷の駆動装置。
- [請求項2] 前記異常検出部は、前記第1の発光素子の両端電圧を電流信号に変換して出力する第1の変換部と、
- 前記電流信号を電圧信号に変換して出力する第2の変換部と、を備えることを特徴とする請求項1に記載される発光負荷の駆動装置。
- [請求項3] 前記第1の変換部と前記第2の変換部とは、単一の半導体集積回路に形成される互いに同じ種類の抵抗素子からなることを特徴とする請求項2に記載される発光負荷の駆動装置。
- [請求項4] 前記異常検出部は、前記第1の変換部と前記第2の変換部とに接続されるカレントミラー回路を備えることを特徴とする請求項3に記載される発光負荷の駆動装置。
- [請求項5] 前記異常検出部は、前記第1の発光素子の両端電圧に基づき前記スイッチング駆動に同期した異常検出信号を出力することを特徴とする請求項1に記載される発光負荷の駆動装置。
- [請求項6] 前記異常検出信号の論理レベルを前記スイッチング駆動の複数周期にわたって保持する保持部を備えることを特徴とする請求項5に記載される発光負荷の駆動装置。
- [請求項7] 前記異常検出部は、前記前記電圧信号と第1の基準電圧信号とを比較し、前記第1の発光素子の断線を検出する断線検出部を備えることを特徴とする請求項6に記載される発光負荷の駆動装置。

- [請求項8] 前記異常検出部は、前記前記電圧信号と第2の基準電圧信号とを比較し、前記第1の発光素子の短絡を検出する短絡検出部を備えることを特徴とする請求項7に記載される発光負荷の駆動装置。
- [請求項9] 前記保持部は、前記断線検出部と前記短絡検出部とに接続されることを特徴とする請求項8に記載される発光負荷の駆動装置。
- [請求項10] 前記スイッチング素子は、前記第1の電位差に基づき前記第1の発光素子に流れる電流をバイパスするように構成されることを特徴とする請求項1乃至9のいずれか1項に記載される発光負荷の駆動装置。
- [請求項11] 前記第1の発光素子と前記第2の発光素子とが直列接続されてなる発光負荷と、請求項1乃至10のいずれか1項に記載される発光負荷の駆動装置と、を備えることを特徴とする発光装置。





[図6]



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/050690

## A. CLASSIFICATION OF SUBJECT MATTER

H05B37/03(2006.01) i, H05B37/02(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05B37/03, H05B37/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

|                           |           |                            |           |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho       | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2016 |
| Kokai Jitsuyo Shinan Koho | 1971-2016 | Toroku Jitsuyo Shinan Koho | 1994-2016 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                                                     | Relevant to claim No. |
|-----------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| X<br>Y    | WO 2013/112985 A1 (TEXAS INSTRUMENTS INC.),<br>01 August 2013 (01.08.2013),<br>paragraphs [0014] to [0061]; fig. 1 to 9<br>& JP 2015-510667 A & US 2013/0193852 A1<br>& CN 104106315 A | 1, 10-11<br>2-9       |
| Y         | JP 2012-182010 A (Fujitsu Ten Ltd.),<br>20 September 2012 (20.09.2012),<br>paragraphs [0078] to [0086], [0108] to [0112];<br>fig. 8, 13<br>(Family: none)                              | 2-9                   |
| Y         | JP 2004-135378 A (Fujitsu Ten Ltd.),<br>30 April 2004 (30.04.2004),<br>fig. 18<br>(Family: none)                                                                                       | 2-9                   |

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
17 March 2016 (17.03.16)

Date of mailing of the international search report  
29 March 2016 (29.03.16)

Name and mailing address of the ISA/  
Japan Patent Office  
3-4-3, Kasumigaseki, Chiyoda-ku,  
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

## A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H05B37/03(2006.01)i, H05B37/02(2006.01)i

## B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H05B37/03, H05B37/02

最小限資料以外の資料で調査を行った分野に含まれるもの

|             |            |
|-------------|------------|
| 日本国実用新案公報   | 1922-1996年 |
| 日本国公開実用新案公報 | 1971-2016年 |
| 日本国実用新案登録公報 | 1996-2016年 |
| 日本国登録実用新案公報 | 1994-2016年 |

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                                                          | 関連する<br>請求項の番号  |
|-----------------|--------------------------------------------------------------------------------------------------------------------------------------------|-----------------|
| X<br>Y          | W0 2013/112985 A1 (TEXAS INSTRUMENTS INCORPORATED) 2013.08.01, 段落0014-0061, 第1-9図 & JP 2015-510667 A & US 2013/0193852 A1 & CN 104106315 A | 1, 10-11<br>2-9 |
| Y               | JP 2012-182010 A (富士通テン株式会社) 2012.09.20, 段落0078-0086, 0108-0112, 第8, 13図 (ファミリーなし)                                                         | 2-9             |

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」同一パテントファミリー文献

国際調査を完了した日

17.03.2016

国際調査報告の発送日

29.03.2016

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

三島木 英宏

3 X

3018

電話番号 03-3581-1101 内線 3371

| C (続き) . 関連すると認められる文献 |                                                              |                |
|-----------------------|--------------------------------------------------------------|----------------|
| 引用文献の<br>カテゴリー*       | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                            | 関連する<br>請求項の番号 |
| Y                     | JP 2004-135378 A (富士通テン株式会社) 2004. 04. 30, 第 1 8 図 (ファミリーなし) | 2-9            |