

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété Intellectuelle
Bureau international



(43) Date de la publication internationale
6 mai 2010 (06.05.2010)

PCT

(10) Numéro de publication internationale
WO 2010/049504 A1

(51) Classification internationale des brevets :
H03M 3/02 (2006.01) H03M 1/10 (2006.01)
H03M 1/06 (2006.01)

(21) Numéro de la demande internationale :
PCT/EP2009/064321

(22) Date de dépôt international :
29 octobre 2009 (29.10.2009)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
08/06078 31 octobre 2008 (31.10.2008) FR

(71) Déposant (pour tous les États désignés sauf US) :
THALES [FR/FR]; 45 rue de Villiers, F-92200 Neuilly
Sur Seine (FR).

(72) Inventeur; et

(75) Inventeur/Déposant (pour US seulement) : HODE,
Jean-Michel [FR/FR]; 3 rue Pasteur - B3, 3 Résidence
"Les Boucles de la Seine", F-92210 Saint Cloud (FR).

(74) Mandataires : LUCAS, Laurent et al.; Immeuble
Visium, 22, Avenue Aristide Briand, F-94117 ARCUEIL
Cedex (FR).

(81) États désignés (sauf indication contraire, pour tout titre de protection nationale disponible) : AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) États désignés (sauf indication contraire, pour tout titre de protection régionale disponible) : ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Publiée :

— avec rapport de recherche internationale (Art. 21(3))

(54) Title : METHOD FOR CONTROLLING THE LOOP DELAY IN A SIGMA-DELTA MODULATOR, AND SIGMA-DELTA MODULATOR IMPLEMENTING SAID METHOD

(54) Titre : PROCEDE DE CONTROLE DU RETARD DE BOUCLE DANS UN MODULATEUR SIGMA-DELTA ET MODULATEUR METTANT EN ŒUVRE LE PROCEDE

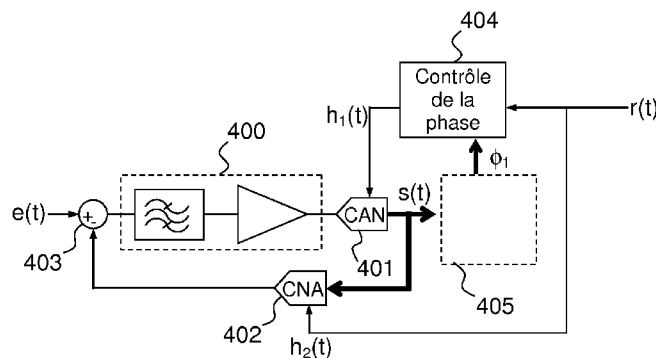


FIG.4

404 Phase control
401 ADC
402 DAC

(57) Abstract : The invention relates to a method for controlling the loop delay in a sigma-delta modulator that consists of a loop comprising at least one integrator (400, 500), an analog-to-digital converter ADC (401, 501), a digital-to-analog converter DAC (402, 502) and an adder-subtractor (403, 503), characterised in that at least one phase control programmable digital control (ϕ_1 , ϕ_2) representing an offset is applied to one of the clock signals of the loop converters in order to adjust the relative phase between the clock signal $h_1(t)$ of the ADC converter (401, 501) and the clock signal $h_2(t)$ of the DAC converter (402, 502). The invention also relates to a sigma-delta modulator for implementing said method.

(57) Abrégé :

[Suite sur la page suivante]



WO 2010/049504 A1

L'invention a pour objet un procédé de contrôle du retard de boucle d'un modulateur sigma-delta composé d'une boucle comportant au moins un intégrateur (400, 500), un convertisseur analogique-numérique CAN (401, 501), un convertisseur numérique-analogique CNA (402, 502) et un additionneur-soustracteur (403, 503) caractérisé en ce qu'au moins une commande numérique programmable de contrôle de phase (φ_1 , φ_2) représentant un déphasage est appliquée à un des signaux d'horloge des convertisseurs de la boucle afin d'ajuster la phase relative entre le signal d'horloge $h_1(t)$ du convertisseur CAN (401, 501) et le signal d'horloge $h_2(t)$ du convertisseur CNA (402, 502). L'invention a aussi pour objet un modulateur sigma-delta permettant de convertir un signal analogique mettant en œuvre le procédé.

Procédé de contrôle du retard de boucle dans un modulateur sigma-delta et modulateur mettant en œuvre le procédé

5

La présente invention concerne un procédé de contrôle du retard de boucle dans un modulateur sigma-delta et modulateur mettant en œuvre le procédé. Elle s'applique notamment dans le domaine de l'électronique.

10

La conversion d'un signal analogique en un signal numérique est devenue une opération classique dans les circuits électroniques actuels, grâce à des composants standards du marché couramment regroupés sous l'acronyme CAN signifiant « Convertisseur Analogique-Numérique ». Il s'agit de représenter un signal $e(t)$ variant de manière continue dans le temps et pouvant prendre n'importe quelle valeur sous une forme $s(t)$ échantillonnée dans le temps. Chaque échantillon peut prendre un nombre fini de valeurs quantifiées possibles et chaque valeur est codée sur un nombre de bits bien déterminé. Chaque bit peut prendre uniquement deux valeurs possibles, 1 ou 0 par exemple.

20

Les CAN classiques offrent des performances en précision qui sont suffisantes à des fréquences relativement basses du signal d'entrée, de l'ordre de quelques dizaines voire centaines de mégahertz. Cela signifie qu'à ces fréquences, la différence entre le signal représenté numériquement en sortie et le signal analogique d'entrée est acceptable. Mais dans le domaine des hyperfréquences, lorsque la fréquence du signal d'entrée est de l'ordre de quelques gigahertz, la dynamique des CAN classiques, c'est-à-dire leur capacité à échantillonner/quantifier à la fois rapidement et précisément le signal d'entrée, s'avère nettement insuffisante. En premier lieu, ceci est du au temps de montée insuffisant d'un composant interne des CAN appelé échantillonneur/bloqueur. Un échantillonneur/bloqueur peut difficilement stabiliser un signal d'entrée en vue de le quantifier s'il est à trop haute fréquence, la durée requise pour cette stabilisation étant alors trop grande par rapport à la période d'échantillonnage. Ceci introduit des erreurs, c'est-à-dire que des échantillons numériques peuvent ne pas être représentatifs du signal analogique. Chaque échantillon ne peut alors être codé que sur un nombre réduit de valeurs d'amplitude. Intrinsèquement, cela génère une

35

erreur due au manque de précision avant la quantification de l'amplitude de chaque échantillon. Par conséquent, l'erreur inhérente au procédé de numérisation d'un CAN classique à haute fréquence d'échantillonnage est la somme de l'erreur décrite, liée au défaut de rapidité de l'échantillonneur/bloqueur, et de l'erreur d'arrondi de quantification qui traduit la différence entre le signal ainsi échantillonné/bloqué et sa représentation numérique quantifiée. Cette erreur globale est abusivement appelée « bruit de quantification » car, dans la pratique, la partie liée à la quantification est majoritaire (du moins à basse fréquence). Ainsi, à fréquence élevée la différence entre le signal représenté numériquement en sortie et le signal analogique en entrée devient non négligeable et la précision du CAN n'est plus suffisante. En résumé, la précision des CAN classiques diminue quand la fréquence du signal analogique $e(t)$ appliqué à leur entrée augmente. Ils ne sont donc pas adaptés à l'utilisation dans des applications à très hautes fréquences exigeant une bonne précision numérique, comme les radars par exemple.

Un procédé appelé modulation sigma-delta permet d'améliorer la précision d'un CAN localement autour d'une fréquence, éventuellement autour d'une fréquence élevée. Le principe de base est de faire varier arbitrairement le signal numérique de sortie, ou de le « moduler », de manière à minimiser l'erreur pour toute composante spectrale contenue dans la bande d'intérêt (qui dépend de l'utilisation), quitte à ce que des échantillons du signal numérique de sortie puissent sembler non représentatifs du signal analogique d'entrée. Pour cela, la modulation sigma-delta requiert par principe que le signal soit fortement sur-échantillonné, ce qui ne peut être fait que sur un petit nombre de bits. Cela revient à augmenter la précision temporelle en découpant le signal en un grand nombre d'échantillons mais, comme expliqué plus haut, au prix d'une diminution de la précision en amplitude du fait de l'augmentation de la fréquence d'échantillonnage. Mais en s'appuyant sur le sur-échantillonnage, le signal numérique de sortie peut être modulé afin de minimiser la puissance de ce bruit de quantification dans une bande de fréquence déterminée.

Dans le domaine fréquentiel ou spectral, il est couramment dit que la modulation Sigma-Delta « conforme » le bruit de quantification. En effet, la

modulation du signal numérique de sortie, qui est adaptée à la fréquence du signal d'entrée, revient à minimiser la densité spectrale du bruit de quantification autour de la fréquence du signal utile. En fait, le spectre du bruit de quantification doit être rendu « conforme » à un spectre idéal
5 présentant un creux au voisinage de la fréquence d'utilisation. Ainsi, même si un bruit de quantification globalement important est intrinsèquement généré en modulation Sigma-Delta, ceci quelle que soit la fréquence du signal en entrée, au moins ce bruit de quantification est de faible puissance au voisinage de la fréquence d'utilisation.

10

Un modulateur Sigma-Delta peut être mis en œuvre à partir d'un convertisseur CAN asservi dans une boucle d'asservissement de manière classique, en vue d'atténuer l'influence de son bruit de quantification sur sa sortie numérique. Dans ce cas, un convertisseur numérique-analogique,
15 appelé convertisseur CNA par la suite, permet de reconvertir en analogique le signal numérique de sortie du convertisseur CAN en vue de le soustraire au signal d'entrée, par principe de la boucle fermée d'asservissement. Un amplificateur et un filtre de boucle permettent de contourner l'inconvénient des CAN classiques en associant haute fréquence et fine résolution.

20

Lors de la conception d'un tel modulateur, il est important de tenir compte des temps requis pour effectuer les deux conversions mises en place dans la boucle. En effet, si le concepteur veut éviter de rendre la boucle instable, il n'est pas possible de choisir pour le gain de boucle des valeurs
25 quelconques. La boucle doit respecter le critère de Nyquist qui impose une restriction quant aux variations du gain complexe de la boucle autour et au voisinage du point -1 . Pour des convertisseurs donnés, la stabilité de la boucle est donc déterminée par le choix du filtre et du gain de l'opération d'intégration.

30

Le retard de boucle est un paramètre fondamental des modulateurs Sigma-Delta car il influence directement leur stabilité par la variation de phase qu'il induit dans la bande, ce qui réduit la marge de stabilité en phase, c'est-à-dire la variation de phase que tolère la boucle sans rendre le modulateur instable.

Pour un modulateur passe-bande, ce retard de boucle contribue aussi à la valeur moyenne dans la bande en introduisant un décalage global de la réponse en phase. Il est donc crucial de pouvoir compenser ce décalage moyen de la réponse en phase pour la recentrer autour de zéro dans la bande afin d'optimiser la marge de stabilité en phase.

La compensation de ce décalage moyen est habituellement effectuée au moment du réglage initial du modulateur. Il est également possible d'ajuster manuellement ce décalage lors d'interventions de maintenance. Entre deux interventions, la valeur du décalage moyen peut varier pendant l'utilisation du modulateur, par exemple à cause des variations en température et du vieillissement des composants. Cela a pour conséquence de limiter la plage d'utilisation et donc d'imposer une utilisation sous-optimale du modulateur.

Un but de l'invention est notamment de palier les inconvénients précités.

A cet effet l'invention a pour objet un procédé de contrôle du retard de boucle d'un modulateur sigma-delta composé d'une boucle comportant au moins un intégrateur, un convertisseur analogique-numérique CAN, un convertisseur numérique-analogique CNA et un additionneur-soustracteur. Au moins une commande numérique programmable de contrôle de phase représentant un déphasage est appliquée à un des signaux d'horloge des convertisseurs de la boucle afin d'ajuster la phase relative entre le signal d'horloge $h_1(t)$ du convertisseur CAN et le signal d'horloge $h_2(t)$ du convertisseur CNA.

Le signal d'horloge $h_1(t)$ du convertisseur CAN et le signal d'horloge $h_2(t)$ du convertisseur CNA du modulateur sigma-delta sont générés, par exemple, à partir d'un signal de référence $r(t)$ de fréquence f_{REF} utilisé comme référence de fréquence et de phase.

Selon un aspect de l'invention, une commande numérique programmable de contrôle de phase ϕ_1 permet d'ajuster la phase du signal d'horloge $h_1(t)$ du convertisseur CAN relativement à la phase du signal de référence $r(t)$. La phase du signal d'horloge $h_1(t)$ est ajustée, par exemple, par un mécanisme de décalage de phase numérique. La phase du signal d'horloge $h_1(t)$ peut également être ajustée par une boucle de phase.

Selon un autre aspect de l'invention, une commande numérique programmable de contrôle de phase ϕ_2 permet d'ajuster la phase du signal d'horloge $h_2(t)$ du convertisseur CNA relativement à la phase du signal de référence $r(t)$. La phase du signal d'horloge $h_2(t)$ est ajustée, par exemple, par un mécanisme de décalage de phase numérique. La phase du signal d'horloge $h_2(t)$ peut également être ajustée par une boucle de phase.

Selon un autre aspect de l'invention, le signal de référence $r(t)$ est, par exemple, utilisé comme signal d'horloge $h_2(t)$ du convertisseur CNA.

Selon un autre aspect de l'invention, le signal de référence $r(t)$ est utilisé comme signal d'horloge $h_1(t)$ du convertisseur CAN.

L'invention a aussi pour objet un modulateur sigma-delta permettant de convertir un signal analogique en un signal numérique, ledit modulateur composé d'au moins un intégrateur, un convertisseur analogique-numérique CAN, un convertisseur numérique-analogique CNA et un additionneur-soustracteur, met en œuvre le procédé selon l'une des revendications précédentes et comporte des moyens pour ajuster la phase d'un moins un des signaux d'horloge des convertisseurs CAN et CNA du modulateur par au moins une commande numérique programmables de contrôle de phase.

L'invention a notamment comme avantage de permettre un contrôle automatique, c'est-à-dire sans intervention humaine, du retard de boucle d'un modulateur sigma-delta.

D'autres caractéristiques et avantages de l'invention apparaîtront à l'aide de la description qui suit, donnée à titre illustratif et non limitatif, faite en regard des dessins annexés parmi lesquels :

- la figure 1 présente un exemple de modulateur sigma-delta en temps continu ;
- la figure 2 illustre le séquençage temporel des opérations des convertisseurs CAN et CNA d'un modulateur sigma-delta ainsi que le principe du procédé selon l'invention ;
- la figure 3 donne un exemple de boucle de phase ;
- la figure 4 présente une première variante d'un modulateur sigma-delta mettant en œuvre le procédé selon l'invention ;

- la figure 5 présente une seconde variante d'un modulateur sigma-delta mettant en œuvre le procédé selon l'invention.

La figure 1 présente un exemple de modulateur sigma-delta. Comme explicité précédemment, le rôle d'un modulateur sigma-delta en temps continu est double. Un premier rôle est d'échantillonner et numériser à fréquence d'échantillonnage élevée un signal analogique $e(t)$ avec un nombre de bits faible, c'est-à-dire inférieur au nombre théorique requis pour atteindre un rapport signal sur bruit donné. Un second rôle est de mettre en forme le bruit de quantification de sorte que la densité spectrale de ce bruit dans la bande utile du signal à convertir soit compatible avec le rapport signal sur bruit visé après décimation. Pour cela, un modulateur sigma-delta passe-bande en temps continu est assimilable à une boucle d'asservissement. Un intégrateur 100 lui-même composé d'un filtre passe bande 101 et d'un amplificateur 102 a pour rôle d'intégrer et d'amplifier l'erreur dans la bande utile du signal. La boucle comprend un convertisseur CAN 103 produisant la sortie $s(t)$ du modulateur. La sortie $s(t)$, c'est-à-dire le signal codé, est ensuite rebouclée vers un convertisseur CNA 104. Un additionneur-soustracteur 105 permettant d'évaluer la différence entre le signal d'entrée et le signal codé est placé en entrée du modulateur. Le signal est numérique entre la sortie du convertisseur CAN 103 et l'entrée du convertisseur CNA 104.

La figure 2 illustre le séquençement temporel des opérations des convertisseurs CAN et CNA d'un modulateur sigma-delta ainsi que le principe du procédé selon l'invention.

En sortie de l'intégrateur de la boucle du modulateur sigma-delta, le signal est analogique 200. La conversion analogique numérique réalisée par le CAN de la boucle comprend une opération d'échantillonnage et une opération de quantification. Les échantillons 201 sont produits au rythme T_e correspondant à la période d'échantillonnage du convertisseur. Sur l'exemple de la figure, une suite de sept échantillons de signal notés x_0 à x_6 sont représentés. L'état de la sortie du convertisseur CAN est représenté 202 en tenant compte du retard de conversion. Ce retard de conversion est par exemple égal à T_e . Ainsi, pour l'échantillon de signal x_1 pris à l'instant t_1 , la

valeur quantifiée x_1' sera disponible en sortie du convertisseur à l'instant $t_2 = t_1 + T_e$. Ainsi, les valeurs numériques en sortie du CAN aux instants t_1, t_2, \dots, t_6 sont x_0', x_1', \dots, x_5' correspondants respectivement aux échantillons de signal x_0, x_1, \dots, x_5 .

5 Le signal numérique $s(t)$ disponible en sortie du convertisseur CAN est ensuite réinjecté dans la boucle. Celui-ci est traité par un convertisseur CNA. Le retard du au traitement du signal par le CNA est négligé dans un but de clarté de l'exposé. En situation réelle, celui-ci pourra valoir, par exemple, la moitié de T_e , sans remettre en cause le principe de l'invention explicité ci-
10 après. L'état en sortie du CNA est illustré dans deux cas notés CNA_1 et CNA_2.

Le premier cas est le cas usuel. La sortie CNA_1 du convertisseur CNA est représentée lorsqu'un même signal d'horloge utilisé par les deux convertisseurs CAN et CNA. Puisque le retard de conversion numérique-analogique est négligé, la sortie du CNA bascule à chaque instant t_1, t_2, \dots, t_6
15 et prend les valeurs analogiques $x_0'', x_1'', \dots, x_5''$ correspondants respectivement aux échantillons x_0, x_1, \dots, x_5 .

Le second cas présente la sortie CNA_2 du convertisseur CNA lorsque les convertisseurs CAN et CNA utilisent des signaux d'horloge
20 distincts de même fréquence $f_e = 1/T_e$ mais déphasés l'un par rapport l'autre. Dans l'exemple de la figure 2, la sortie CNA_2 du convertisseur CNA basculera par exemple aux instants $t_1+\tau, t_2+\tau, \dots, t_6+\tau$ où τ est un retard temporel de l'horloge du CNA par rapport à l'horloge du CAN. Le procédé selon l'invention propose de contrôler numériquement la valeur de ce retard
25 de manière à ajuster le retard global de la boucle. Pour faire varier dans le temps la valeur de τ , une commande numérique programmable de contrôle de phase ϕ correspondant à un déphasage du signal d'horloge est calculée, ϕ étant lié au retard τ par la relation :

$$30 \quad \phi = 2\pi f_e \tau \quad (1)$$

L'exemple de la figure 2 montre que seule l'horloge du CNA est adaptée, mais il est également possible d'ajuster l'horloge du CAN et de garder fixe l'horloge du CNA ou bien d'ajuster simultanément les deux
35 horloges des deux convertisseurs.

Selon un mode de réalisation la variation de la phase est réalisée par un mécanisme de décalage de phase (« phase shifter » en anglais) numérique. L'intérêt de ce type de dispositif est de ne pas dégrader notablement la pureté spectrale des signaux à déphaser et d'être disponible
5 sous forme de composants très compacts pouvant fonctionner dans une grande bande à fréquence très élevée. Selon un autre mode de réalisation la variation de phase est réalisée par une boucle de phase dont la phase peut être translatée par injection d'un signal continu délivré par un convertisseur CNA. L'intérêt de ce type de dispositif est de présenter un nombre important
10 d'états de phase grâce à un contrôle quasi-continu de la phase.

La figure 3 donne un exemple de boucle de phase connu de l'homme du métier et permettant d'ajuster la phase du signal d'horloge du CAN ou du CNA du modulateur sigma-delta en tenant compte d'une commande
15 numérique de contrôle de phase présentée à son entrée. Une telle boucle de phase s'appuie notamment sur un signal de référence $r(t)$ de fréquence f_{REF} servant de référence en fréquence et en phase pour la génération des signaux d'horloge et pouvant, sans nuire à la généralité de la présentation, s'exprimer suivant l'équation suivante :

20

$$r(t) = \cos(2\pi f_{REF} t) \quad (2)$$

Un comparateur phase/fréquence CPF 302 génère un signal de sortie étant en moyenne proportionnel à l'erreur de phase entre le signal de sortie
25 $h(t)$ de la boucle, c'est-à-dire le signal utilisé comme horloge du CAN ou du CNA du modulateur sigma-delta, et le signal de référence $r(t)$. Une commande numérique de contrôle de phase 300 est injectée dans un convertisseur CNA 301 de manière à ajouter 303 une tension continue sur le signal d'erreur issu du comparateur 302 afin de contrôler l'écart de phase
30 entre le signal de sortie $h(t)$ et le signal d'entrée $r(t)$. Un filtre de boucle 304 permet de limiter la bande du signal suite à l'ajout 303 de ladite tension continue. La sortie du filtre de boucle est dirigée vers un amplificateur 305 permettant de régler le gain de la boucle de phase. Le signal ainsi filtré et amplifié permet de commander un oscillateur contrôlé en tension 306, plus
35 connu sous la dénomination anglo-saxonne de « Voltage Controlled

Oscillator » (VCO), ledit oscillateur synthétisant le signal de sortie $h(t)$ de la boucle de phase :

$$h(t) = \cos(2\pi f_{\text{REF}}(t + \tau)) \quad (3)$$

5

Optionnellement, un diviseur de fréquence 307 peut être placé dans la boucle de manière à diviser d'un facteur Q la fréquence en sortie du VCO 306. La boucle de phase peut alors fonctionner avec un signal de référence $r(t)$ de fréquence Q fois inférieure au signal de sortie $h(t)$. Le signal $h(t)$ s'exprimera dans ce cas :

10

$$h(t) = \cos(2\pi Q f_{\text{REF}}(t + \tau)) \quad (4)$$

Dans ce cas, le signal d'horloge ainsi généré variera à la fréquence $Q \times f_{\text{REF}}$ et le comparateur phase/fréquence 302 fournira en sortie un signal proportionnel à la moyenne de l'erreur de phase entre le signal de sortie $h(t)$ divisé en fréquence du facteur Q et le signal de référence $r(t)$ et de fréquence Q fois plus faible que $h(t)$.

15

La figure 4 présente une première variante d'un modulateur sigma-delta mettant en œuvre le procédé selon l'invention. Les éléments principaux composants un modulateur sigma-delta classique tel que décrit à l'aide de la figure 1 sont utilisés, c'est-à-dire un intégrateur 400, un convertisseur CAN 401, un convertisseur CNA 402 et un additionneur-soustracteur 403. La boucle prend en entrée de l'additionneur-soustracteur 403 le signal $e(t)$ à moduler. La sortie de la boucle correspond au signal $s(t)$ disponible en sortie du convertisseur CAN 401. Selon l'invention, le retard global de la boucle du modulateur est contrôlé en ajustant la phase relative entre les signaux d'horloge $h_1(t)$ et $h_2(t)$ des deux convertisseurs 401, 402. Pour cela, un signal de référence $r(t)$, par exemple une sinusoïde de fréquence f_{REF} égale à la fréquence d'échantillonnage de la boucle, soit $f_{\text{REF}} = f_e$, est utilisé comme base pour la génération des signaux d'horloge $h_1(t)$ et $h_2(t)$. Le signal $r(t)$ est directement utilisé comme horloge du convertisseur CNA 402, c'est-à-dire que $h_2(t) = r(t)$. La phase relative entre les deux horloges est contrôlée en ajustant la phase du signal d'horloge $h_1(t)$. Un module de calcul 405 déduit

20

25

30

35

de la sortie $s(t)$ du modulateur une valeur de commande numérique ϕ_1 de contrôle de phase. Le module de calcul 405 peut être par exemple un circuit logique programmable de type FPGA, un circuit ASIC ou bien un processeur de type DSP. Un dispositif de contrôle numérique de la phase 404 selon l'un
5 ou l'autre des modes de réalisation décrits prend en entrée une commande numérique programmable ϕ afin d'ajuster la phase du signal $h_1(t)$ relativement à la phase du signal $r(t)$, le signal $r(t)$ étant également présenté en entrée de la boucle de phase.

Il est également possible, dans une autre variante, d'utiliser le signal
10 $r(t)$ comme horloge du CAN, soit $h_1(t)=r(t)$ et d'ajuster $h_2(t)$ grâce à une boucle de phase.

Le modulateur sigma-delta comprenant ce mécanisme de contrôle des horloges permet ainsi d'ajuster le retard global du modulateur sigma-delta.

15 La figure 5 présente une seconde variante d'un modulateur sigma-delta mettant en œuvre le procédé selon l'invention. Comme pour la variante de la figure 4, les éléments principaux composants un modulateur sigma-delta classique sont utilisés, c'est-à-dire un intégrateur 500, un convertisseur CAN 501, un convertisseur CNA 502 et un additionneur-soustracteur 503.

20 Le module de calcul 506 déduit de la sortie $s(t)$ du modulateur deux valeurs de commandes numériques programmables ϕ_1 et ϕ_2 de contrôle de phase. Ces commandes sont utilisées respectivement par deux dispositifs de contrôle numérique de la phase 504, 505 permettant d'adapter la phase des signaux d'horloge $h_1(t)$ et $h_2(t)$. Ainsi, le retard global de la boucle du
25 modulateur est contrôlé en ajustant la phase relative entre les signaux d'horloge $h_1(t)$ et $h_2(t)$ des deux convertisseurs 501, 502.

REVENDEICATIONS

- 1- Procédé de contrôle du retard de boucle d'un modulateur sigma-delta composé d'une boucle comportant au moins un intégrateur (400, 500), un convertisseur analogique-numérique CAN (401, 501), un convertisseur numérique-analogique CNA (402, 502) et un additionneur-soustracteur (403, 503) caractérisé en ce qu'au moins une commande numérique programmable de contrôle de phase (ϕ_1 , ϕ_2) représentant un déphasage est appliquée à un des signaux d'horloge des convertisseurs de la boucle afin d'ajuster la phase relative entre le signal d'horloge $h_1(t)$ du convertisseur CAN (401, 501) et le signal d'horloge $h_2(t)$ du convertisseur CNA (402, 502).
- 2- Procédé selon la revendication 1 caractérisé en ce que le signal d'horloge $h_1(t)$ du convertisseur CAN (401, 501) et le signal d'horloge $h_2(t)$ du convertisseur CNA (402, 502) du modulateur sigma-delta sont générés à partir d'un signal de référence $r(t)$ de fréquence f_{REF} utilisé comme référence de fréquence et de phase.
- 3- Procédé selon l'une quelconque des revendications précédentes caractérisé en ce qu'une commande numérique programmable de contrôle de phase ϕ_1 permet d'ajuster la phase du signal d'horloge $h_1(t)$ du convertisseur CAN (401, 501) relativement à la phase du signal de référence $r(t)$.
- 4- Procédé selon la revendication 3 caractérisé en ce que la phase du signal d'horloge $h_1(t)$ est ajustée par un mécanisme de décalage de phase numérique.
- 5- Procédé selon la revendication 3 caractérisé en ce que la phase du signal d'horloge $h_1(t)$ est ajustée par une boucle de phase (404, 504).
- 6- Procédé selon l'une quelconque des revendications 2 à 5 caractérisé en ce qu'une commande numérique programmable de contrôle de phase ϕ_2 permet d'ajuster la phase du signal d'horloge $h_2(t)$ du

convertisseur CNA (402, 502) relativement à la phase du signal de référence $r(t)$.

- 7- Procédé selon la revendication 6 caractérisé en ce que la phase du signal d'horloge $h_2(t)$ est ajustée par un mécanisme de décalage de phase numérique.
- 8- Procédé selon la revendications 6 caractérisé en ce que la phase du signal d'horloge $h_2(t)$ est ajustée par une boucle de phase (505).
- 9- Procédé selon l'une quelconque des revendications 2 à 5 caractérisé en ce que le signal de référence $r(t)$ est utilisé comme signal d'horloge $h_2(t)$ du convertisseur CNA (402, 502).
- 10- Procédé selon l'une quelconque des revendications 1, 2, 6, 7 ou 8 caractérisé en ce que le signal de référence $r(t)$ est utilisé comme signal d'horloge $h_1(t)$ du convertisseur CAN (401, 501).
- 11- Modulateur sigma-delta permettant de convertir un signal analogique en un signal numérique composé d'au moins un intégrateur (400, 500), un convertisseur analogique-numérique CAN (401, 501), un convertisseur numérique-analogique CNA (402, 502) et un additionneur-soustracteur (403, 503), mettant en œuvre le procédé selon l'une des revendications précédentes et caractérisé en ce qu'il comporte des moyens pour ajuster la phase d'un moins un des signaux d'horloge des convertisseurs CAN (401, 501) et CNA (402, 502) du modulateur par au moins une commande numérique programmables de contrôle de phase (ϕ_1, ϕ_2).

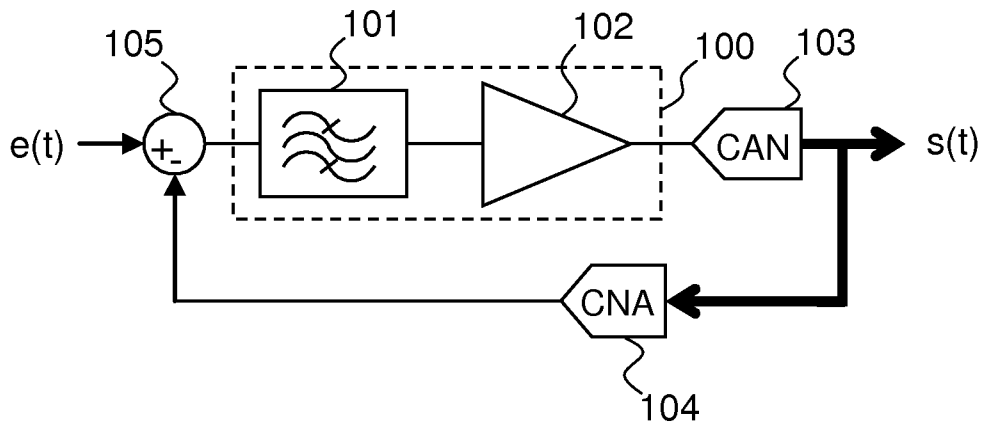


FIG.1

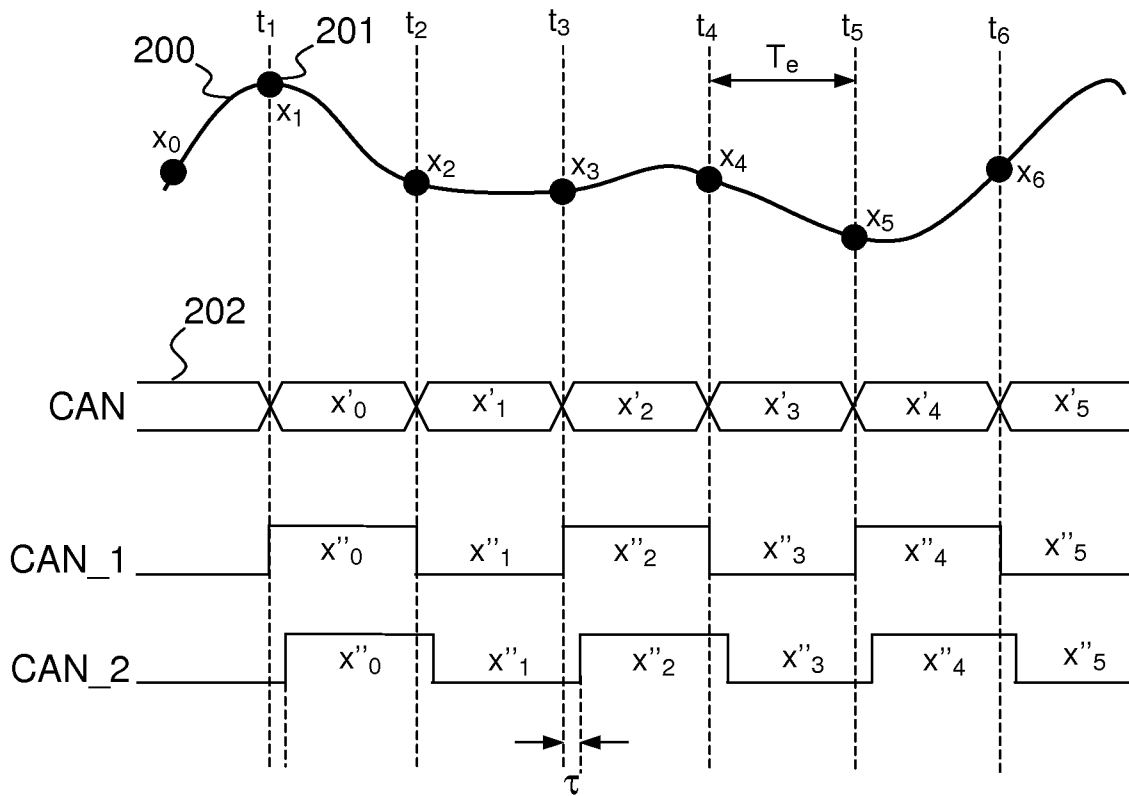


FIG.2

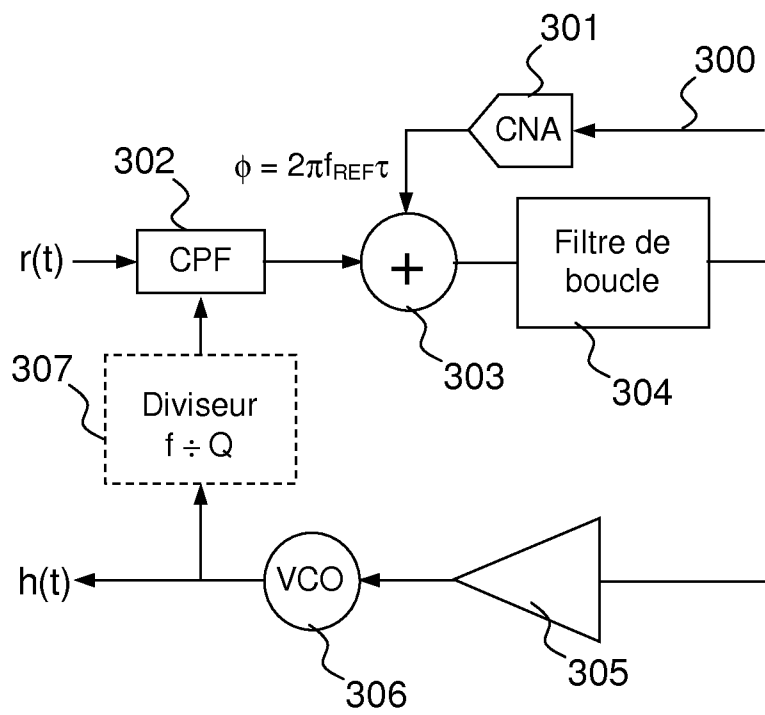


FIG.3

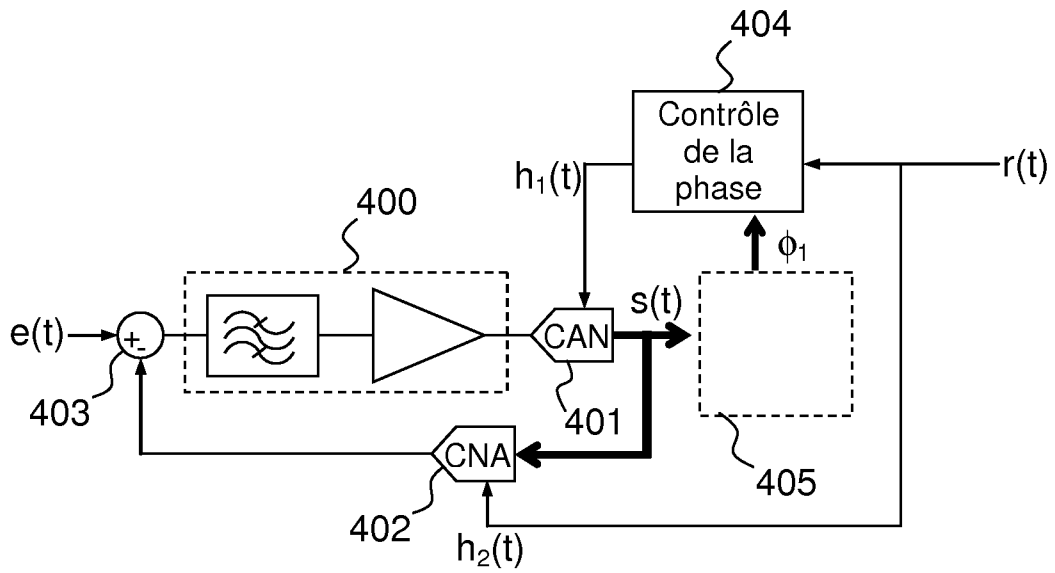


FIG.4

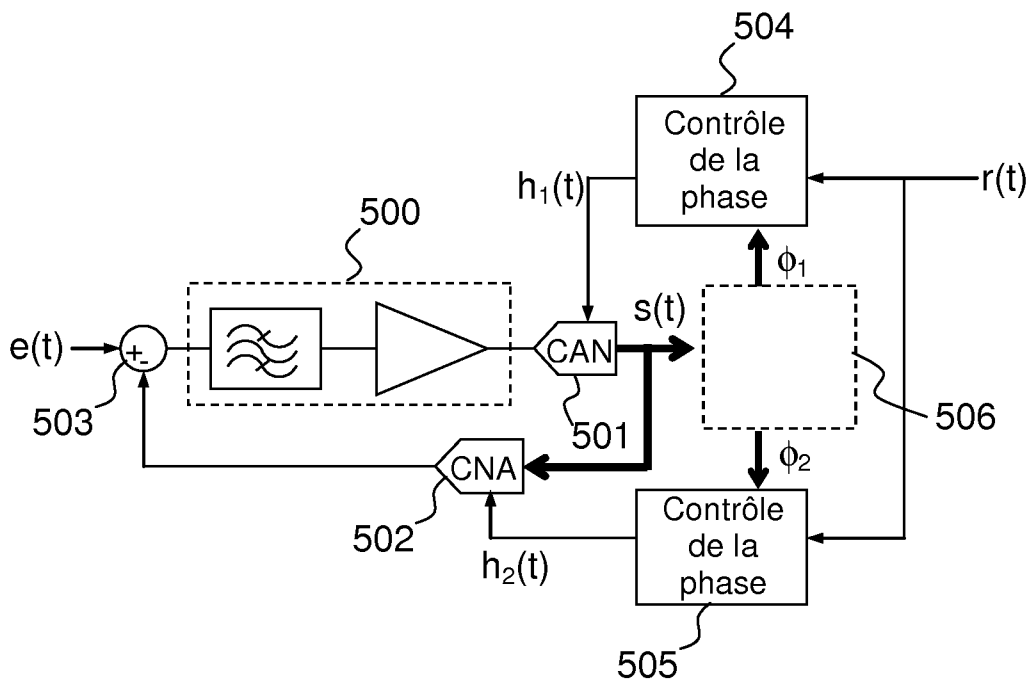


FIG.5

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2009/064321

A. CLASSIFICATION OF SUBJECT MATTER
 INV. H03M3/02 H03M1/06 H03M1/10

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
 H03M

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)
 EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2007/035426 A1 (SCHREIER RICHARD E [US] ET AL) 15 February 2007 (2007-02-15) abstract figures 1,2 paragraphs [0003] - [0008] paragraphs [0015] - [0020]	1-11
X	EP 0 399 738 A2 (MARCONI GEC LTD [GB]) 28 November 1990 (1990-11-28) abstract column 3, lines 11-15 column 5, lines 22-48 figure 3	1-11

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"&" document member of the same patent family

Date of the actual completion of the international search 13 January 2010	Date of mailing of the international search report 28/01/2010
---	---

Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Authorized officer Dörre, Thorsten
--	--

INTERNATIONAL SEARCH REPORT

International application No

PCT/EP2009/064321

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2007/066275 A1 (NXP BV [NL]; LE GUILLOU YANN [FR]; MARIE HERVE [FR]) 14 June 2007 (2007-06-14) page 9, lines 2,3 page 9, lines 12-17 figure 3 -----	1-11

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2009/064321

Patent document cited in search report	Publication date	Publication date	Patent family member(s)	Publication date
US 2007035426	A1	15-02-2007	NONE	
EP 0399738	A2	28-11-1990	AU 624298 B2	04-06-1992
			AU 5589690 A	29-11-1990
			JP 3096019 A	22-04-1991
			US 5027120 A	25-06-1991
WO 2007066275	A1	14-06-2007	CN 101326724 A	17-12-2008
			JP 2009518882 T	07-05-2009
			US 2008309536 A1	18-12-2008

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale n°

PCT/EP2009/064321

A. CLASSEMENT DE L'OBJET DE LA DEMANDE INV. H03M3/02 H03M1/06 H03M1/10				
Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB				
B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE				
Documentation minimale consultée (système de classification suivi des symboles de classement) H03M				
Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche				
Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si cela est réalisable, termes de recherche utilisés) EPO-Internal, WPI Data				
C. DOCUMENTS CONSIDERES COMME PERTINENTS				
Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées		
X	US 2007/035426 A1 (SCHREIER RICHARD E [US] ET AL) 15 février 2007 (2007-02-15) abrégé figures 1,2 alinéas [0003] - [0008] alinéas [0015] - [0020]	1-11		
X	EP 0 399 738 A2 (MARCONI GEC LTD [GB]) 28 novembre 1990 (1990-11-28) abrégé colonne 3, ligne 11-15 colonne 5, ligne 22-48 figure 3	1-11		
----- -/--				
<table style="width: 100%; border: none;"> <tr> <td style="width: 50%; border: none;"><input checked="" type="checkbox"/> Voir la suite du cadre C pour la fin de la liste des documents</td> <td style="width: 50%; border: none;"><input checked="" type="checkbox"/> Les documents de familles de brevets sont indiqués en annexe</td> </tr> </table>			<input checked="" type="checkbox"/> Voir la suite du cadre C pour la fin de la liste des documents	<input checked="" type="checkbox"/> Les documents de familles de brevets sont indiqués en annexe
<input checked="" type="checkbox"/> Voir la suite du cadre C pour la fin de la liste des documents	<input checked="" type="checkbox"/> Les documents de familles de brevets sont indiqués en annexe			
* Catégories spéciales de documents cités:				
"A" document définissant l'état général de la technique, non considéré comme particulièrement pertinent "E" document antérieur, mais publié à la date de dépôt international ou après cette date "L" document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée) "O" document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens "P" document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée	"T" document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention "X" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément "Y" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier "&" document qui fait partie de la même famille de brevets			
Date à laquelle la recherche internationale a été effectivement achevée	Date d'expédition du présent rapport de recherche internationale			
13 janvier 2010	28/01/2010			
Nom et adresse postale de l'administration chargée de la recherche internationale	Fonctionnaire autorisé			
Office Européen des Brevets, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Dörre, Thorsten			

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale n°

PCT/EP2009/064321

C(suite). DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	<p>WO 2007/066275 A1 (NXP BV [NL]; LE GUILLOU YANN [FR]; MARIE HERVE [FR]) 14 juin 2007 (2007-06-14) page 9, ligne 2,3 page 9, ligne 12-17 figure 3</p> <p style="text-align: center;">-----</p>	1-11

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande internationale n°

PCT/EP2009/064321

Document brevet cité au rapport de recherche		Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
US 2007035426	A1	15-02-2007	AUCUN	
EP 0399738	A2	28-11-1990	AU 624298 B2	04-06-1992
			AU 5589690 A	29-11-1990
			JP 3096019 A	22-04-1991
			US 5027120 A	25-06-1991
WO 2007066275	A1	14-06-2007	CN 101326724 A	17-12-2008
			JP 2009518882 T	07-05-2009
			US 2008309536 A1	18-12-2008