

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011 年 6 月 23 日(23.06.2011)

PCT

(10) 国際公開番号
WO 2011/074523 A1

- (51) 国際特許分類:
H01L 31/04 (2006.01)
- (21) 国際出願番号: PCT/JP2010/072346
- (22) 国際出願日: 2010 年 12 月 13 日(13.12.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2009-283877 2009 年 12 月 15 日(15.12.2009) JP
- (71) 出願人 (米国を除く全ての指定国について): 三洋電機株式会社(SANYO Electric Co., Ltd.) [JP/JP]; 〒5708677 大阪府守口市京阪本通 2 丁目 5 番 5 号 Osaka (JP).
- (72) 発明者: および
- (75) 発明者/出願人 (米国についてのみ): 村田 和哉(MURATA Kazuya) [JP/JP]; 〒5708677 大阪府守口市京阪本通 2 丁目 5 番 5 号三洋電機株式会社内 Osaka (JP). 松本 光弘(MATSUMOTO Mitsuhiro) [JP/JP]; 〒5708677 大阪府守口市京阪本通 2 丁目 5 番 5 号三洋電機株式会社内 Osaka (JP).
- (74) 代理人: ▲角▼谷 浩(KADOYA Hiroshi); 〒5708677 大阪府守口市京阪本通 2 丁目 5 番 5 号三洋電機株式会社内 Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

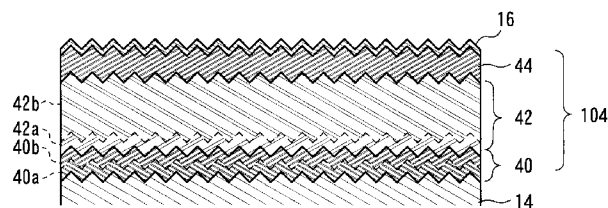
添付公開書類:

— 国際調査報告 (条約第 21 条(3))

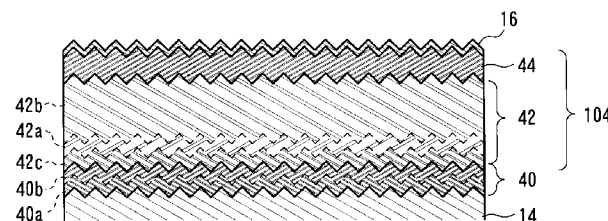
(54) Title: PHOTOELECTRIC CONVERSION DEVICE AND METHOD FOR PRODUCING SAME

(54) 発明の名称: 光電変換装置及びその製造方法

[図2]



[図3]



(57) Abstract: In order to increase photoelectric conversion efficiency in a photoelectric conversion device, disclosed is a photoelectric conversion device containing a photoelectric conversion unit in which a p-type layer (40) containing a p-type dopant, an i-type layer (42) that is a microcrystalline silicon layer that is an electricity-generating layer, and an n-type layer (44) containing an n-type dopant are layered, wherein the p-type layer (40) is caused to have a layered structure comprising a first p-type layer (40a) that is a microcrystalline silicon layer, and a second p-type layer (40b) containing at least one of an amorphous silicon carbide p-type layer and an amorphous silicon p-type layer disposed between the microcrystalline silicon p-type layer (40a) and the i-type layer (42). The second p-type layer (40b) is provided with an oxide layer on the side of the i-type layer (42).

(57) 要約: 【課題】光電変換装置における光電変換効率を向上させる。【解決手段】p型のドーパントを含むp型層40、発電層となる微結晶シリコン層であるi型層42及びn型のドーパントを含むn型層44を積層した光電変換ユニットを含む光電変換装置であって、p型層40は、微結晶シリコン層である第1のp型層40a

と、微結晶シリコンp型層40aとi型層42との間に配置されたアモルファスシリコンp型層及びアモルファス炭化シリコンp型層の少なくとも一方を含む第2のp型層40bと、の積層構造を有するものとする。第2のp型層40bは、i型層42側に酸化層を備える。

WO 2011/074523 A1

明 細 書

発明の名称： 光電変換装置及びその製造方法

技術分野

[0001] 本発明は、光電変換装置及びその製造方法に関する。

背景技術

[0002] 多結晶、微結晶またはアモルファスシリコンを用いた太陽電池が知られている。特に、微結晶またはアモルファスシリコンの薄膜を積層した構造を有する光電変換装置は、資源消費の観点、コストの低下の観点および効率化の観点から注目されている。

[0003] 一般的に、光電変換装置は、表面が絶縁性の基板上に第1電極、1以上の半導体薄膜光電変換セル及び第2電極を順に積層して形成される。それぞれの光電変換ユニットは、光入射側からp型層、i型層及びn型層を積層して構成される。光電変換装置の変換効率を向上させる方法として、2種以上の光電変換セルを光入射方向に積層することが知られている。光電変換装置の光入射側にはバンドギャップが広い光電変換層を含む第1の光電変換ユニットを配置し、その後第1の光電変換ユニットよりもバンドギャップの狭い光電変換層を含む第2の光電変換ユニットを配置する。これにより、入射光の広い波長範囲に亘って光電変換を可能にし、装置全体として変換効率の向上を図ることができる。例えば、アモルファスシリコン（a-Si）光電変換ユニットをトップセルとし、微結晶（ μ c-Si）光電変換ユニットをボトムセルとした構造が知られている。その中でも、透光性基板上にアモルファスシリコン、微結晶シリコンの順に積層させ、基板面から光を入射させる構造が注目されており、大面積モジュールにおいて集積型構造が容易であるとともに、透光性基板の中で光電変換に寄与しない領域面積を少なくすることができる。

[0004] また、不純物を含む微結晶シリコン系薄膜と不純物を含む非晶質シリコン系薄膜を積層させることにより、発電層の結晶粒界や粒内欠陥を低減し、光

電変換効率を向上させる技術が開示されている。特に、光入射とは逆側にある裏面電極上に、p型微結晶シリコン系薄膜とp型非晶質シリコン系薄膜を積層させることと、このp型非晶質シリコン系薄膜にアモルファスシリコンやアモルファス炭化シリコンが使用できることが開示されている（例えば、特許文献1参照）。

先行技術文献

特許文献

[0005] 特許文献1：特開平10-294482号公報

発明の概要

発明が解決しようとする課題

[0006] アモルファスシリコンを発電層として用いた発電ユニット（トップセル）と微結晶シリコンを発電層として用いた発電ユニット（ボトムセル）をこの順に積層し、アモルファスシリコン層側を光入射側に配置した光電変換装置において、従来、トップセルのn型層を微結晶シリコン層とし、その上に接するようにp型微結晶シリコン層（またはp型微結晶炭化シリコン層）、さらにp型層と接するように微結晶シリコン発電層を設置する構造を用いてきた。しかし、この構造では、トップセルのn型微結晶シリコン層やボトムセルのp型微結晶シリコン層の膜質（結晶化率、ドーパ率）を変化させると微結晶シリコン発電層の結晶性も変化して最適膜質からずれてしまう問題が生じていた。それぞれの層単独で膜質を最適となるよう調整することができなかったため、2種以上の光電変換セルを積層した光電変換装置の最適な形成条件を導くのが非常に困難であった。また、ボトムセルの微結晶シリコン層の各層は形成条件が非常にクリティカルであるため、製造装置のメンテナンスの後や一定の処理枚数の処理後には形成条件の再調整が必要となるが、その再調整について同じ問題が発生し、大量生産する場合の生産量が大幅に低下してしまうという問題があった。

[0007] p型微結晶シリコン層とp型アモルファスシリコン層を積層させた構造を

光入射側と逆に配置した場合、p型微結晶シリコン層と微結晶シリコン発電層の界面層の結晶性には接合特性はほとんど影響を受けない。しかし、上記の積層させた構造を光入射側に配置したときは、p型微結晶シリコン層と発電層の界面層の結晶性に接合特性が大きく影響を受け、界面層の結晶化率が低いと光電変換効率の向上を妨げることがある。そこで、p型層にp型微結晶シリコン層とp型アモルファスシリコン層を積層させ、この構造を光入射側に配置した場合であっても、i型層の界面付近の結晶化率を低下させない技術が必要とされている。

課題を解決するための手段

[0008] 本発明の1つの態様は、p型のドーパントを含むp型層、発電層となる微結晶シリコン層であるi型層及びn型のドーパントを含むn型層を積層した光電変換ユニットを含む光電変換装置であって、p型層は、微結晶シリコン層である第1のp型層と、微結晶シリコンp型層とi型層との間に配置されたアモルファスシリコンp型層及びアモルファス炭化シリコンp型層の少なくとも一方を含む第2のp型層と、の積層構造を有する、光電変換装置である。

[0009] 本発明の別の態様は、p型のドーパントを含むp型層、発電層となる微結晶シリコン層であるi型層及びn型のドーパントを含むn型層を積層した光電変換ユニットを含む光電変換装置の製造方法であって、p型層として、微結晶シリコン層である第1のp型層を形成し、微結晶シリコンp型層とi型層との間にアモルファスシリコンp型層及びアモルファス炭化シリコンp型層の少なくとも一方を含む第2のp型層を形成する工程と、第2のp型層のi型層側を酸化する工程と、を備える、光電変換装置の製造方法である。

発明の効果

[0010] 本発明によれば、光電変換装置における光電変換効率を向上させることができると共に、光電変換装置の生産効率を向上させることができる。

図面の簡単な説明

[0011] [図1] 本発明の実施の形態における光電変換装置の構成を示す図である。

[図2]本発明の実施の形態における光電変換装置の $\mu c-Si$ ユニットの構成を示す図である。

[図3]本発明の実施の形態における光電変換装置の $\mu c-Si$ ユニットの構成を示す図である。

[図4]本発明の実施例6における第2のp型層の膜厚に対する光電変換装置の光電変換効率の関係を示す図である。

[図5]本発明の実施例7におけるバッファ層の膜厚に対する光電変換装置の光電変換効率の関係を示す図である。

[図6]本発明の実施例8におけるバッファ層の成膜時の水素／シラン希釈比に対する光電変換装置の光電変換効率の関係を示す図である。

発明を実施するための形態

[0012] 図1は、本発明の実施の形態における光電変換装置100の構造を示す断面図である。本実施の形態における光電変換装置100は、透明絶縁基板10を光入射側として、光入射側から、透明導電膜12、トップセルとして広いバンドギャップを有するアモルファスシリコン($a-Si$) (光電変換)ユニット102、中間層14、ボトムセルとして $a-Si$ ユニット102よりバンドギャップの狭い微結晶シリコン($\mu c-Si$) (光電変換)ユニット104、第1裏面電極層16、第2裏面電極層18、充填材20及び保護膜22を積層した構造を有している。

[0013] 以下、本発明の実施の形態における光電変換装置100の構成及び製造方法について説明する。

[0014] 透明絶縁基板10は、例えば、ガラス基板、プラスチック基板等の少なくとも可視光波長領域において透過性を有する材料を適用することができる。透明絶縁基板10上に透明導電膜12が形成される。透明導電膜12は、酸化錫(SnO_2)、酸化亜鉛(ZnO)、インジウム錫酸化物(ITO)等に錫(Sn)、アンチモン(Sb)、フッ素(F)、アルミニウム(Al)等をドーピングした透明導電性酸化物(TCO)のうち少なくとも一種類又は複数種を組み合わせる用いることが好適である。特に、酸化亜鉛(ZnO)は、

透光性が高く、抵抗率が低く、耐プラズマ特性にも優れているので好適である。透明導電膜 12 は、例えば、スパッタリング等により形成することができる。透明導電膜 12 の膜厚は $0.5 \mu\text{m}$ 以上 $5 \mu\text{m}$ 以下の範囲とすることが好適である。また、透明導電膜 12 の表面には光閉じ込め効果を有する凹凸を設けることが好適である。

[0015] 透明導電膜 12 上に、p 型層、i 型層、n 型層のシリコン系薄膜を順に積層して a-Si ユニット 102 を形成する。a-Si ユニット 102 は、シラン (SiH_4)、ジシラン (Si_2H_6)、ジクロルシラン (SiH_2Cl_2) 等のシリコン含有ガス、メタン (CH_4) 等の炭素含有ガス、ジボラン (B_2H_6) 等の p 型ドーパント含有ガス、フォスフィン (PH_3) 等の n 型ドーパント含有ガス及び水素 (H_2) 等の希釈ガスを混合した混合ガスをプラズマ化して成膜を行うプラズマ CVD により形成することができる。

[0016] プラズマ CVD は、例えば、 13.56 MHz の RF プラズマ CVD を適用することが好適である。RF プラズマ CVD は平行平板型とすることができる。平行平板型の電極のうち透明絶縁基板 10 を配しない側には原料の混合ガスを供給するためのガスシャワー孔を設けた構成としてもよい。プラズマの投入電力密度は、 5 mW/cm^2 以上 100 mW/cm^2 以下とすることが好ましい。

[0017] 一般的に、p 型層、i 型層、n 型層はそれぞれ別の成膜室において成膜される。成膜室は、真空ポンプによって真空排気可能であり、RF プラズマ CVD のための電極が内蔵される。また、透明絶縁基板 10 の搬送装置、RF プラズマ CVD のための電源及びマッチング装置、ガス供給用の配管等が付設される。

[0018] p 型層は、透明導電膜 12 上に形成される。p 型層は、p 型ドーパント（ボロン等）をドーブした膜厚 10 nm 以上 100 nm 以下の p 型アモルファスシリコン層（p 型 a-Si:H）又は p 型アモルファス炭化シリコン（p 型 a-SiC:H）とする。p 型層の膜質は、シリコン含有ガス、炭素含有ガス、p 型ドーパント含有ガス及び希釈ガスの混合比、圧力及びプラズマ発

生用高周波パワーを調整することによって変化させることができる。例えば、p型層は、ボロンが高濃度にドーピングされた高吸収アモルファス炭化シリコン層（p1層）と、高吸収アモルファス炭化シリコン層よりもボロンの濃度が低い低吸収アモルファス炭化シリコン層（p2層）とを積層した構造とすることが好適である。このとき、基板温度は180℃、反応圧力は80Paの原料ガス供給下において電力密度11mW/cm²で電力を供給したRFプラズマCVDで成膜することが好適である。高吸収アモルファス炭化シリコン層（p1層）の成膜時には、原料ガスは、シラン（SiH₄）、メタン（CH₄）、水素（H₂）及びジボラン（B₂H₆）をそれぞれ40sccm、80sccm、400sccm及び12sccm（1%希釈）で供給することが好適である。低吸収アモルファス炭化シリコン層（p2層）の成膜時には、原料ガスは、シラン（SiH₄）、メタン（CH₄）、水素（H₂）及びジボラン（B₂H₆）をそれぞれ40sccm、80sccm、400sccm及び1sccm（1%希釈）で供給することが好適である。高吸収アモルファス炭化シリコン層（p1層）及び低吸収アモルファス炭化シリコン層（p2層）の膜厚は、それぞれ7nm及び3nmとすることが好適である。i型層は、p型層上に形成されたドーピングされていない膜厚50nm以上500nm以下のアモルファスシリコン膜とする。i型層の膜質は、シリコン含有ガス及び希釈ガスの混合比、圧力及びプラズマ発生用高周波パワーを調整することによって変化させることができる。また、i型層は、a-Siユニット102の発電層となる。例えば、i型層は、アモルファス炭化シリコン層であるトップセルバッファ層とアモルファスシリコン層である通常のi型層とを積層した構造とすることが好適である。このとき、トップセルバッファ層は、基板温度は180℃、反応圧力は80Paの原料ガス供給下において電力密度11mW/cm²で電力を供給したRFプラズマCVDで成膜することが好適である。トップセルバッファ層の成膜時には、原料ガスは、シラン（SiH₄）、メタン（CH₄）及び水素（H₂）をそれぞれ20sccm、10sccm及び2000sccmで供給することが好適である。トップセルバッファ層の膜

厚は、10 nmとすることが好適である。アモルファスシリコン層である通常の i 型層は、基板温度は180℃、反応圧力は100 Paの原料ガス供給下において電力密度11 mW/cm²で電力を供給したRFプラズマCVDで成膜することが好適である。通常の i 型層の成膜時には、原料ガスは、シラン (SiH₄) 及び水素 (H₂) をそれぞれ300及び1000 sccmで供給することが好適である。通常の i 型層の膜厚は、300 nmとすることが好適である。n型層は、i 型層上に形成された n 型ドーパント (リン等) をドーピングした膜厚10 nm以上100 nm以下の n 型アモルファスシリコン層 (n 型 a-Si:H) 又は n 型微結晶シリコン層 (n 型 μ c-Si:H) とする。n 型層の膜質は、シリコン含有ガス、炭素含有ガス、n 型ドーパント含有ガス及び希釈ガスの混合比、圧力及びプラズマ発生用高周波パワーを調整することによって変化させることができる。例えば、n 型層は、基板温度は180℃、反応圧力は200 Paの原料ガス供給下において電力密度110 mW/cm²で電力を供給したRFプラズマCVDで成膜することが好適である。n 型層の成膜時には、原料ガスは、シラン (SiH₄)、水素 (H₂) 及びホスフィン (PH₃) をそれぞれ10 sccm、2000 sccm及び5 sccm (1%希釈) で供給することが好適である。n 型層の膜厚は、20 nmとすることが好適である。

[0019] a-Si ユニット102上に、中間層14を形成する。中間層14は、酸化亜鉛 (ZnO)、酸化シリコン (SiO_x) 等の透明導電性酸化物 (TCO) を用いることが好適である。特に、マグネシウムMgがドーピングされた酸化亜鉛 (ZnO) や酸化シリコン (SiO_x) を用いることが好適である。中間層14は、例えば、スパッタリング等により形成することができる。中間層14の膜厚は10 nm以上200 nm以下の範囲とすることが好適である。なお、中間層14は、設けなくてもよい。

[0020] 中間層14上に、図2の拡大断面図に示すように、p型層40、i型層42、n型層44を順に積層した μ c-Si ユニット104を形成する。 μ c-Si ユニット104は、シラン (SiH₄)、ジシラン (Si₂H₆)、ジクロ

ルシラン (SiH_2Cl_2) 等のシリコン含有ガス、メタン (CH_4) 等の炭素含有ガス、ジボラン (B_2H_6) 等の p 型ドーパント含有ガス、フォスフィン (PH_3) 等の n 型ドーパント含有ガス及び水素 (H_2) 等の希釈ガスを混合した混合ガスをプラズマ化して成膜を行うプラズマ CVD により形成することができる。

[0021] プラズマ CVD は、a-Si ユニット 102 と同様に、例えば、13.56 MHz の RF プラズマ CVD を適用することが好適である。RF プラズマ CVD は平行平板型とすることができる。平行平板型の電極のうち透明絶縁基板 10 を配しない側には原料の混合ガスを供給するためのガスシャワー孔を設けた構成としてもよい。プラズマの投入電力密度は、 $5\text{ mW}/\text{cm}^2$ 以上 $100\text{ mW}/\text{cm}^2$ 以下とすることが好ましい。

[0022] p 型層 40 は、中間層 14 又は a-Si ユニット 102 の n 型層上に形成される。本実施の形態では、微結晶シリコン層である第 1 の p 型層 40a とアモルファス層である第 2 の p 型層 40b との少なくとも 2 層を積層して構成する。アモルファス層は、アモルファスシリコン層 (a-Si) 又はアモルファス炭化シリコン層 (a-SiC) とすることが好適である。

[0023] 第 1 の p 型層 40a は、膜厚 5 nm 以上 50 nm 以下とすることが好適である。また、第 2 の p 型層 40b を a-Si 層とする場合には、膜厚 1 nm 以上 4.5 nm 以下とすることが好適である。第 2 の p 型層 40b を a-SiC 層とする場合には、膜厚 1 nm 以上 4.5 nm 以下とすることが好適である。

[0024] 第 1 の p 型層 40a 及び第 2 の p 型層 40b の膜質は、シリコン含有ガス、炭素含有ガス、p 型ドーパント含有ガス及び希釈ガスの混合比、圧力及びプラズマ発生用高周波パワーを調整することによって変化させることができる。

[0025] その後、第 2 の p 型層 40b を酸化する処理を行う。例えば、第 2 の p 型層 40b を形成した後、成膜ラインの真空層から透明絶縁基板 10 を取り出し、大気中に暴露して酸化を行うことが好適である。酸化は、二次イオン質

量分析（SIMS）において $1 \times 10^{20} / \text{cm}^3$ 以上 $1 \times 10^{22} / \text{cm}^3$ 以下の酸素原子濃度が検出される程度に行うことが好適である。具体的には、カメカ社製のSIMS分析装置（IMF-4F）にて、真空度 $1 \times 10^{-7} \text{ Torr}$ 以下において一次イオン種 Cs^+ を加速電圧 14.5 kV 及び一次イオン電流 15 nA で照射して行った際に $1 \times 10^{20} / \text{cm}^3$ 以上 $1 \times 10^{22} / \text{cm}^3$ 以下の酸素原子濃度が検出されることが好適である。

[0026] このように、第2のp型層40bを形成した後に酸化処理することによって、第2のp型層40bの表面層が酸化され、第2のp型層40b上に形成されるi型層42との界面における界面準位（欠陥準位）が低減され、光電変換装置100の出力電圧が向上する。

[0027] また、p型層40bを大気中に暴露して酸化処理を行う方法は、トップセルであるa-Siユニット102の形成装置1台当りに一度に処理できる枚数が多く、ボトムセルである $\mu\text{c-Si}$ ユニット104の形成装置1台当りに一度に処理枚数が少ない場合に特に効果的である。すなわち、a-Siユニット102の形成装置によってa-Siユニット及びp型層40bを形成した後、a-Siユニット102の形成装置から一旦取り出して大気に暴露することによって、 $\mu\text{c-Si}$ ユニット104の形成装置に導入するまでの時間をタクトタイムの調整時間として利用することができるからである。また、一度に処理できる枚数の多いa-Siユニット102の形成装置で多くの層を形成することによって、 $\mu\text{c-Si}$ ユニット104の形成装置を増やすことなく、形成装置の稼働効率を向上させることができる。

[0028] また、p型層40bの膜厚を 1 nm 未満にするとp型層40bを設けることによる効果が十分に得られず、 4.5 nm より大きくするとp型層40の直列抵抗が大きくなって短絡電流やフィルファクタの低下を招くおそれがある。

[0029] さらに、p型層40bとしてa-SiC層を適用することによって、a-Si層を適用するよりもワイドバンドギャップ化することができる。これによって、光電変換装置100の開放電圧をより高めることができると共に、

p型層40における光吸収の損失も低減できるので短絡電流も向上する。

[0030] p型層40上にはi型層42を形成する。i型層42は、p型層40上に形成された主にドーピングされていない膜厚0.5 μm 以上5 μm 以下の微結晶シリコン膜とする。i型層42は、 $\mu\text{c-Si}$ ユニット104の発電層となる層である。

[0031] 本実施の形態においてi型層42は、p型層40に接するようにバッファ層42aを形成し、バッファ層42a上に主発電層42bを形成した構成を有することが好適である。バッファ層42aは、主発電層42bの成膜条件よりも高い結晶化率となる成膜条件で成膜する。すなわち、ガラス基板等に単膜として成膜したときにバッファ層42aは主発電層42bよりも結晶化率が高くなる成膜条件で形成する。なお、バッファ層42aは、p型ドーパントを添加したp型層としてもよい。

[0032] 具体的には、バッファ層42aは、水素(H_2)／シラン(SiH_4)希釈比が130以上800以下の混合ガスを圧力200 Paで導入し、13.56 MHzのRFプラズマ成膜法により形成することが好適である。また、成膜時の基板温度は80℃以上250℃以下とし、プラズマに対する導入電力は30 mW/ cm^2 以上1000 mW/ cm^2 以下とすることが好適である。主発電層42bは、水素(H_2)／シラン(SiH_4)希釈比が30以上200以下の混合ガスを圧力600 Paで導入し、13.56 MHzのRFプラズマ成膜法により形成することが好適である。また、成膜時の基板温度は80℃以上250℃以下とし、プラズマに対する導入電力は30 mW/ cm^2 以上3000 mW/ cm^2 以下とすることが好適である。なお、27 MHz等のVHFプラズマを用いて成膜してもよい。

[0033] バッファ層42aを設けることによって、i型層42におけるp型層40界面近傍の結晶化率が高まり、 $\mu\text{c-Si}$ ユニット104の発電層となるi型層42全体の結晶化率も高めることとなり、光電変換装置100の光電変換効率を向上させることができる。

[0034] バッファ層42aの膜厚は8 nm以上100 nm以下とすることが好適で

ある。膜厚が8 nm未満ではバッファ層42aを挿入した効果が十分でなく、100 nmより大きいとフィルファクタFF等の光電変換特性の低下を招くおそれがある。

[0035] さらに、図3の拡大断面図に示すように、微結晶シリコン層であるバッファ層42aに加えて、p型層40とバッファ層42aとの間にアモルファスシリコン層であるバッファ層42cを設けることも好適である。バッファ層42cは、一般的なアモルファスシリコン層の成膜条件で形成すればよく、例えば、水素(H₂)／シラン(SiH₄)希釈比が10以下の混合ガスを圧力100 Paで導入し、13.56 MHzのRFプラズマ成膜法により形成することが好適である。また、成膜時の基板温度は80℃以上250℃以下とし、プラズマに対する導入電力は5 mW/cm²以上100 mW/cm²以下とすることが好適である。バッファ層42cの膜厚は1 nm以上5 nm以下とすることが好適である。

[0036] p型層40とバッファ層42aとの間にアモルファスシリコン層であるバッファ層42cを下地として設けることによって、p型層40の影響を受けることなくバッファ層42aの結晶化率を高めることができる。これによって、 $\mu c-Si$ ユニット104の直列抵抗を低下させ、短絡電流を向上させることができる。

[0037] ただし、p型層40を2層にする構成並びにi型層42にバッファ層42a及び42cを設ける構成は少なくとも一方を適用すればよい。もちろん、両方の構成を同時に適用することによって、両方の作用・効果を得ることができる。

[0038] n型層44は、i型層42上に形成される。n型層44は、n型ドーパント(リン等)をドーブした膜厚5 nm以上50 nm以下のn型微結晶シリコン層(n型 $\mu c-Si:H$)とする。ただし、 $\mu c-Si$ ユニット104はこれに限定されるものではなく、発電層として以下に説明するi型微結晶シリコン層(i型 $\mu c-Si:H$)が用いられるものであればよい。

[0039] $\mu c-Si$ ユニット104上に、第1裏面電極層16、第2裏面電極層1

8として反射性金属と透明導電性酸化物（TCO）との積層構造を形成する。第1裏面電極層16としては、酸化錫（ SnO_2 ）、酸化亜鉛（ ZnO ）、インジウム錫酸化物（ITO）等の透明導電性酸化物（TCO）が用いられる。TCOは、例えば、スパッタリング等により形成することができる。また、第2裏面電極層18としては、銀（Ag）、アルミニウム（Al）等の金属が使用できる。第1裏面電極層16及び第2裏面電極層18は、合わせて $1\mu\text{m}$ 程度の膜厚とすることが好適である。第1裏面電極層16及び第2裏面電極層18の少なくとも一方には、光閉じ込め効果を高めるための凹凸が設けることが好適である。

[0040] さらに、充填材20によって第2裏面電極層18の表面を保護膜22で被う。充填材20及び保護膜22は、EVA、ポリイミド等の樹脂材料とすることができる。これによって、光電変換装置100の発電層への水分の侵入等を防ぐことができる。

[0041] なお、YAGレーザ（基本波 1064nm 、2倍波 532nm ）を用いて、透明導電膜12、a-Siユニット102、中間層14、 $\mu\text{c-Si}$ ユニット104、第1裏面電極層16、第2裏面電極層18の分離加工を行うことによって、複数のセルを直列に接続した構成にしてもよい。

[0042] <実施例>

以下、本発明の実施例及び比較例を示す。

[0043] （比較例1）

透明絶縁基板10として、 $33\text{cm} \times 43\text{cm}$ 角、 4mm 厚のガラス基板を用いた。透明絶縁基板10上に、熱CVDにより透明導電膜12として表面に凹凸形状を有する 600nm 厚の SnO_2 を形成した。この後、透明導電膜12をYAGレーザにて短冊状にパターニングした。YAGレーザは、波長 1064nm 、エネルギー密度 $13\text{J}/\text{cm}^2$ 、パルス周波数 3kHz のものを用いた。

[0044] 次に、a-Siユニット102のp型層、i型層及びn型層を順に積層した。a-Siユニット102のp型層、i型層及びn型層は、表1に示す成

膜条件において形成した。その後、透明絶縁基板 10 を成膜室から大気中に取り出し、a-Si ユニット 102 の n 型層を大気に暴露して酸化させた。

なお、以下の説明においてジボラン (B_2H_6) 及びホスフィン (PH_3) は水素ベースで 1% の濃度のガスの流量で示す。

[0045] [表1]

	層	基板温度 (°C)	ガス流量 (sccm)	反応圧力 (Pa)	RF パワー (W)	膜厚 (nm)
a-Si ユニット 102	p 型層 (p1) 高吸収アモルファス 炭化シリコン層	180	SiH ₄ :40 CH ₄ :80 H ₂ :400 B ₂ H ₆ :12	80	30 (11mW/cm ²)	7
	p 型層 (p2) 低吸収アモルファス 炭化シリコン層	180	SiH ₄ :40 CH ₄ :80 H ₂ :400 B ₂ H ₆ :1	80	30 (11mW/cm ²)	3
	トップセルバッファ層	180	SiH ₄ :20 CH ₄ :10 H ₂ :2000	80	30 (11mW/cm ²)	10
	i 型層	180	SiH ₄ :300 H ₂ :1000	100	30 (11mW/cm ²)	300
	n 型層	180	SiH ₄ :10 H ₂ :2000 PH ₃ :5	200	300 (110mW/cm ²)	20

[0046] 次に、a-Si ユニット 102 の n 型層上に、 μ c-Si ユニット 104 を形成した。 μ c-Si ユニット 104 の p 型層 40、i 型層 42 及び n 型層 44 は、表 2 に示す成膜条件において形成した。

[0047] [表2]

	層	基板温度 (°C)	ガス流量 (sccm)	反応圧力 (Pa)	RF パワー (W)	膜厚 (nm)
μ c-Si ユニット 104	p 型層 40	180	SiH ₄ :10 H ₂ :2000 B ₂ H ₆ :5	200	300 (110mW/cm ²)	10
	i 型層 42	180	SiH ₄ :50 H ₂ :3000	600	600 (220mW/cm ²)	2000
	n 型層 44	180	SiH ₄ :10 H ₂ :2000 PH ₃ :5	200	300 (110mW/cm ²)	20

[0048] この後、透明導電膜 12 のパターンニング位置から $50\ \mu\text{m}$ 横の位置に YAG レーザを照射し、a-Si ユニット 102 及び $\mu\text{c-Si}$ ユニット 104 を短冊状にパターンニングした。YAG レーザは、エネルギー密度 $0.7\ \text{J}/\text{cm}^2$ 、パルス周波数 $3\ \text{kHz}$ のものを用いた。

[0049] 次に、第 1 裏面電極層 16 として ZnO 膜をスパッタリングにより形成し、第 2 裏面電極層 18 として Ag 電極をスパッタリングにより形成した。この後、a-Si ユニット 102 及び $\mu\text{c-Si}$ ユニット 104 のパターンニング位置から $50\ \mu\text{m}$ 横の位置に YAG レーザを照射し、第 1 裏面電極層 16、第 2 裏面電極層 18 を短冊状にパターンニングした。YAG レーザは、エネルギー密度 $0.7\ \text{J}/\text{cm}^2$ 、パルス周波数 $4\ \text{kHz}$ のものを用いた。

[0050] (比較例 2)

透明絶縁基板 10 上に比較例 1 と同様に透明導電膜 12 を形成し、YAG レーザにて短冊状にパターンニングした。次に、a-Si ユニット 102 の p 型層、i 型層及び n 型層を順に積層した。a-Si ユニット 102 の p 型層、i 型層及び n 型層は、表 3 に示す成膜条件において形成した。その後、透明絶縁基板 10 を成膜室から大気中に取り出すことなく、表 3 に示す条件で、 $\mu\text{c-Si}$ ユニット 104 の p 型層 40 を単層として形成した。

[0051]

[表3]

	層	基板温度 (°C)	ガス流量 (sccm)	反応圧力 (Pa)	RFパワー (W)	膜厚 (nm)
a-Si ユニット 102	p型層 (p1) 高吸収アモルファス 炭化シリコン層	180	SiH ₄ :40 CH ₄ :80 H ₂ :400 B ₂ H ₆ :12	80	30 (11mW/cm ²)	7
	p型層 (p2) 低吸収アモルファス 炭化シリコン層	180	SiH ₄ :40 CH ₄ :80 H ₂ :400 B ₂ H ₆ :1	80	30 (11mW/cm ²)	3
	トップセルバッファ層	180	SiH ₄ :20 CH ₄ :10 H ₂ :2000	80	30 (11mW/cm ²)	10
	i型層	180	SiH ₄ :300 H ₂ :1000	100	30 (11mW/cm ²)	300
	n型層	180	SiH ₄ :10 H ₂ :2000 PH ₃ :5	200	300 (110mW/cm ²)	20
μc-Si ユニット 104	p型層40	180	SiH ₄ :10 H ₂ :2000 B ₂ H ₆ :5	200	300 (110mW/cm ²)	10

[0052] 次に、透明絶縁基板10を成膜室から大気中に取り出し、単層として形成されたμc-Siユニット104のp型層40を大気に暴露して酸化させた。続いて、酸化させたμc-Siユニット104のp型層40上にμc-Siユニット104を形成した。μc-Siユニット104のi型層42及びn型層44は、表4に示す成膜条件において形成した。

[0053] [表4]

	層	基板温度 (°C)	ガス流量 (sccm)	反応圧力 (Pa)	RFパワー (W)	膜厚 (nm)
μc-Si ユニット 104	i型層42	180	SiH ₄ :50 H ₂ :3000	600	600 (220mW/cm ²)	2000
	n型層44	180	SiH ₄ :10 H ₂ :2000 PH ₃ :5	200	300 (110mW/cm ²)	20

[0054] この後、比較例1と同様に、第1裏面電極層16、第2裏面電極層18の形成やパターンニングを行った。

[0055] (実施例1)

透明絶縁基板 10 上に比較例 1 と同様に透明導電膜 12 を形成し、YAG レーザにて短冊状にパターニングした。次に、a-Si ユニット 102 の p 型層、i 型層及び n 型層を順に積層した。a-Si ユニット 102 の p 型層、i 型層及び n 型層は、表 5 に示す成膜条件において形成した。その後、透明絶縁基板 10 を成膜室から大気中に取り出すことなく、表 5 に示す条件で、 μ c-Si ユニット 104 の第 1 の p 型層 40a 及び第 2 の p 型層 40b を形成した。

[0056] [表5]

	層	基板温度 (°C)	ガス流量 (sccm)	反応圧力 (Pa)	RFパワー (W)	膜厚 (nm)
a-Si ユニット 102	p型層 (p1) 高吸収アモルファス 炭化シリコン層	180	SiH ₄ :40 CH ₄ :80 H ₂ :400 B ₂ H ₆ :12	80	30 (11mW/cm ²)	7
	p型層 (p2) 低吸収アモルファス 炭化シリコン層	180	SiH ₄ :40 CH ₄ :80 H ₂ :400 B ₂ H ₆ :1	80	30 (11mW/cm ²)	3
	トップセルバッファ層	180	SiH ₄ :20 CH ₄ :10 H ₂ :2000	80	30 (11mW/cm ²)	10
	i型層	180	SiH ₄ :300 H ₂ :1000	100	30 (11mW/cm ²)	300
	n型層	180	SiH ₄ :10 H ₂ :2000 PH ₃ :5	200	300 (110mW/cm ²)	20
μ c-Si ユニット 104	p型層40a	180	SiH ₄ :10 H ₂ :2000 B ₂ H ₆ :5	200	300 (110mW/cm ²)	10
	p型層40b	180	SiH ₄ :100 H ₂ :1000 B ₂ H ₆ :50	100	30 (11mW/cm ²)	3

[0057] 次に、透明絶縁基板 10 を成膜室から大気中に取り出し、 μ c-Si ユニット 104 の第 2 の p 型層 40b を大気に暴露して酸化させた。続いて、酸化させた第 2 の p 型層 40b 上に μ c-Si ユニット 104 を形成した。 μ c-Si ユニット 104 の i 型層 42 及び n 型層 44 は、比較例 2 と同様に表 4 に示す成膜条件において形成した。この後、比較例 1 と同様に、第 1 裏

面電極層 16, 第2裏面電極層 18の形成やパターンニングを行った。

[0058] (実施例2)

透明絶縁基板 10上に実施例1と同様に透明導電膜 12, a-Siユニット 102のp型層, i型層及びn型層並びに μ c-Siユニット 104の第1のp型層 40a及び第2のp型層 40bを形成した。次に、透明絶縁基板 10を成膜室から大気中に取り出し、 μ c-Siユニット 104の第2のp型層 40bを大気に暴露して酸化させた。

[0059] 続いて、酸化させた第2のp型層 40b上に μ c-Siユニット 104を形成した。 μ c-Siユニット 104のバッファ層 42a及び主発電層 42bを積層してi型層 42を形成し、i型層 42上にn型層 44を形成した。i型層 42及びn型層 44は、表6に示す成膜条件において形成した。この後、比較例1と同様に、第1裏面電極層 16, 第2裏面電極層 18の形成やパターンニングを行った。

[0060] [表6]

	層	基板温度 (°C)	ガス流量 (sccm)	反応圧力 (Pa)	RFパワー (W)	膜厚 (nm)
μ c-Si ユニット 104	バッファ層42a	180	SiH ₄ :8 H ₂ :2000	200	300 (110mW/cm ²)	10
	主発電層42b	180	SiH ₄ :50 H ₂ :3000	600	600 (220mW/cm ²)	2000
	n型層44	180	SiH ₄ :10 H ₂ :2000 PH ₃ :5	200	300 (110mW/cm ²)	20

[0061] (実施例3)

透明絶縁基板 10上に実施例1と同様に透明導電膜 12並びにa-Siユニット 102のp型層, i型層及びn型層を形成した。さらに、表7に示すように、 μ c-Siユニット 104の第1のp型層 40a及び第2のp型層 40bを形成した。ここで、第2のp型層 40bはアモルファス炭化シリコン層とした。次に、透明絶縁基板 10を成膜室から大気中に取り出し、 μ c-Siユニット 104の第2のp型層 40bを大気に暴露して酸化させた。

[0062] [表7]

	層	基板温度 (°C)	ガス流量 (sccm)	反応圧力 (Pa)	RFパワー (W)	膜厚 (nm)
a-Si ユニット 102	p型層 (p1) 高吸収アモルファス 炭化シリコン層	180	SiH ₄ :40 CH ₄ :80 H ₂ :400 B ₂ H ₆ :12	80	30 (11mW/cm ²)	7
	p型層 (p2) 低吸収アモルファス 炭化シリコン層	180	SiH ₄ :40 CH ₄ :80 H ₂ :400 B ₂ H ₆ :1	80	30 (11mW/cm ²)	3
	トップセルバッファ層	180	SiH ₄ :20 CH ₄ :10 H ₂ :2000	80	30 (11mW/cm ²)	10
	i型層	180	SiH ₄ :300 H ₂ :1000	100	30 (11mW/cm ²)	300
	n型層	180	SiH ₄ :10 H ₂ :2000 PH ₃ :5	200	300 (110mW/cm ²)	20
μ c-Si ユニット 104	p型層40a	180	SiH ₄ :10 H ₂ :2000 B ₂ H ₆ :5	200	300 (110mW/cm ²)	10
	p型層40b	180	SiH ₄ :100 CH ₄ :100 H ₂ :1000 B ₂ H ₆ :50	100	30 (11mW/cm ²)	3

[0063] 続いて、酸化させた第2のp型層40b上にμc-Siユニット104を形成した。μc-Siユニット104は、実施例2と同様に表6の成膜条件でi型層42及びn型層44を形成した。この後、比較例1と同様に、第1裏面電極層16、第2裏面電極層18の形成やパターンニングを行った。

[0064] (実施例4)

透明絶縁基板10上に実施例3と同様に透明導電膜12、a-Siユニット102のp型層、i型層及びn型層並びにμc-Siユニット104の第1のp型層40a及び第2のp型層40bを形成した。次に、透明絶縁基板10を成膜室から大気中に取り出し、μc-Siユニット104の第2のp型層40bを大気に暴露して酸化させた。

[0065] 続いて、酸化させた第2のp型層40b上にμc-Siユニット104を形成した。μc-Siユニット104のバッファ層42a、バッファ層42

c 及び主発電層 4 2 b を積層して i 型層 4 2 を形成し、i 型層 4 2 上に n 型層 4 4 を形成した。i 型層 4 2 及び n 型層 4 4 は、表 8 に示す成膜条件において形成した。この後、比較例 1 と同様に、第 1 裏面電極層 1 6、第 2 裏面電極層 1 8 の形成やパターンニングを行った。

[0066] [表 8]

	層	基板温度 (°C)	ガス流量 (sccm)	反応圧力 (Pa)	RF パワー (W)	膜厚 (nm)
μ c-Si ユニット 104	バッファ層 42c	180	SiH ₄ :300 H ₂ :1000	100	30 (11mW/cm ²)	3
	バッファ層 42a	180	SiH ₄ :8 H ₂ :2000	200	300 (110mW/cm ²)	10
	主発電層 42b	180	SiH ₄ :50 H ₂ :3000	600	600 (220mW/cm ²)	2000
	n 型層 44	180	SiH ₄ :10 H ₂ :2000 PH ₃ :5	200	300 (110mW/cm ²)	20

[0067] (実施例 5)

透明絶縁基板 1 0 上に実施例 3 と同様に透明導電膜 1 2、a-Si ユニット 1 0 2 の p 型層、i 型層及び n 型層並びに μ c-Si ユニット 1 0 4 の第 1 の p 型層 4 0 a 及び第 2 の p 型層 4 0 b を形成した。次に、透明絶縁基板 1 0 を成膜室から大気中に取り出し、 μ c-Si ユニット 1 0 4 の第 2 の p 型層 4 0 b を大気に暴露して酸化させた。

[0068] 続いて、酸化させた第 2 の p 型層 4 0 b 上に μ c-Si ユニット 1 0 4 を形成した。 μ c-Si ユニット 1 0 4 は、表 9 に示す成膜条件において、第 2 の p 型層 4 0 b 上にバッファ層 4 2 a 及び主発電層 4 2 b を積層して i 型層 4 2 を形成し、i 型層 4 2 上に n 型層 4 4 を形成した。ここでは、バッファ層 4 2 a に p 型のドーパントであるボロンを添加して p 型層として形成した。この後、比較例 1 と同様に、第 1 裏面電極層 1 6、第 2 裏面電極層 1 8 の形成やパターンニングを行った。

[0069]

[表9]

	層	基板温度 (°C)	ガス流量 (sccm)	反応圧力 (Pa)	RFパワー (W)	膜厚 (nm)
μ c-Si ユニット 104	バッファ層42a	180	SiH ₄ :8 H ₂ :2000 B ₂ H ₆ :4	200	300 (110mW/cm ²)	10
	主発電層42b	180	SiH ₄ :50 H ₂ :3000	600	600 (220mW/cm ²)	2000
	n型層44	180	SiH ₄ :10 H ₂ :2000 PH ₃ :5	200	300 (110mW/cm ²)	20

[0070] (実施例6)

実施例3において第2のp型層40bの膜厚依存性を調べ実施例6とした。第2のp型層40bを設けない場合に加えて、第2のp型層40bの膜厚を1nm～10nmまで変化させた場合の光電変換効率を測定した。

[0071] (実施例7)

実施例3においてバッファ層42aの膜厚依存性を調べ実施例6とした。バッファ層42aを設けない場合に加えて、バッファ層42aの膜厚を300nmまで変化させた場合の光電変換効率を測定した。

[0072] (実施例8)

実施例3においてバッファ層42aの形成時の水素(H₂)／シラン(SiH₄)希釈比依存性を調べ実施例8とした。水素(H₂)／シラン(SiH₄)希釈比は50～400の範囲で変化させた。

[0073] (比較例3)

透明絶縁基板10上に比較例1と同様に透明導電膜12を形成し、YAGレーザにて短冊状にパターニングした。次に、a-Siユニット102を形成せず、表2に示す成膜条件で μ c-Siユニット104のp型層40、i型層42及びn型層44を形成した。この後、比較例1と同様に、第1裏面電極層16、第2裏面電極層18の形成やパターンニングを行った。

[0074] (実施例9)

透明絶縁基板10上に比較例1と同様に透明導電膜12を形成し、YAG

レーザにて短冊状にパターニングした。次に、 $a-Si$ ユニット 102 を形成せず、表 7 に示す成膜条件で第 1 の p 型層 40a 及び第 2 の p 型層 40b を形成し、第 2 の p 型層 40b を大気に暴露して酸化した後、表 6 に示す成膜条件で $\mu c-Si$ ユニット 104 の i 型層 42 及び n 型層 44 を形成した。この後、比較例 1 と同様に、第 1 裏面電極層 16、第 2 裏面電極層 18 の形成やパターンニングを行った。

[0075] (実施例 10)

透明絶縁基板 10 上に比較例 1 と同様に透明導電膜 12 を形成し、YAG レーザにて短冊状にパターニングした。次に、比較例 1 と同様に $a-Si$ ユニット 102 を形成した。その後、一度大気に取り出した後、表 10 に示すように、 $\mu c-Si$ ユニット 104 の p 型半導体層を形成した。 p 型層は、 p 型結晶質シリコン半導体層を形成した後、 p 型のアモルファス炭化シリコン半導体層を形成した。続いて i 型の微結晶シリコン層(バッファ層)および i 型微結晶シリコン層および n 型結晶質シリコン層を形成した。その後、比較例 1 と同様に、第 1 裏面電極層 16、第 2 裏面電極層 18 の形成やパターンニングを行った。

[0076] [表10]

	層	基板温度 (°C)	ガス流量 (sccm)	反応圧力 (Pa)	RFパワー (W)	膜厚 (nm)
$\mu c-Si$ ユニット 104	p 型層40a	180	SiH_4 :10 H_2 :2000 B_2H_6 :5	200	300 (110mW/cm ²)	10
	p 型層40b	180	SiH_4 :100 CH_4 :100 H_2 :1000 B_2H_6 :50	100	30 (11mW/cm ²)	3
	バッファ層	180	SiH_4 :8 H_2 :2000	200	300 (110mW/cm ²)	10
	i 型層42	180	SiH_4 :50 H_2 :3000	600	600 (220mW/cm ²)	2000
	n 型層44	180	SiH_4 :10 H_2 :2000 PH_3 :5	200	300 (110mW/cm ²)	20

[0077] 表 1 1 に、比較例 1 及び 2 並びに実施例 1 ～ 5 の光電変換装置について開放電圧 V_{oc} 、短絡電流密度 J_{sc} 、フィルファクタ FF 及び光電変換効率 η を測定した結果を示す。表 1 1 では、比較例 1 の測定結果を 1 として、比較例 2 及び実施例 1 ～ 5 の測定結果を規格化して示している。

[0078] [表11]

	開放電圧 V_{oc}	短絡電流密度 J_{sc}	FF	効率 η
比較例 1	1	1	1	1
比較例 2	0.97	1.00	0.90	0.88
実施例 1	1.01	0.89	0.76	0.69
実施例 2	1.01	1.02	1.01	1.05
実施例 3	1.02	1.04	1.00	1.07
実施例 4	1.02	1.07	1.00	1.10
実施例 5	1.02	1.03	1.00	1.05

[0079] 実施例 1 では、比較例 1 及び 2 に対して短絡電流密度 J_{sc} 及びフィルファクタ FF は低下するものの、開放電圧 V_{oc} が 1 % 上昇しており、第 2 の p 型層 4 0 b を挿入した効果が得られている。また、実施例 2 では、 $\mu c-Si$ ユニット 1 0 4 の i 型層 4 2 にバッファ層 4 2 a を挿入することによって、開放電圧 V_{oc} の向上に加えて、フィルファクタ FF の低下も抑制され、光電変換効率 η は比較例 1 に対して 5 % 向上した。また、実施例 3 では、実施例 2 に比べて開放電圧 V_{oc} 及び短絡電流密度 J_{sc} が増加し、光電変換効率 η は比較例 1 に比べて 7 % 向上した。また、実施例 4 では、実施例 3 に比べて短絡電流密度 J_{sc} が増加し、光電変換効率 η は比較例 1 に対して 1 0 % 向上した。また、実施例 5 では、比較例 1 に対して開放電圧 V_{oc} 及び短絡電流密度 J_{sc} が増加し、光電変換効率 η は比較例 1 に対して 5 % 向上した。

[0080] また、実施例 6 における第 2 の p 型層 4 0 b の膜厚依存性は、図 4 に示すように、膜厚が 1 nm 以上 4.5 nm 以下の範囲において光電変換効率 η は最大値の 9 0 % 以上となり、光電変換効率として高い値を示した。膜厚が 4.5 nm より大きくなると、光電変換装置の直列抵抗値が大きくなり、特性は低下した。

[0081] また、実施例 7 におけるバッファ層 42a の膜厚依存性は、図 5 に示すように、膜厚が 30 nm のときに光電変換効率 η が最大となり、膜厚が 10 nm 以上 50 nm 以下の範囲において高い値を示した。また、膜厚が 8 nm 以上 100 nm 以下の範囲では光電変換効率 η は最大値の 90% 以上を維持し、十分な特性向上が得られた。

[0082] また、実施例 8 におけるバッファ層 42a の形成時の水素 (H_2) / シラン (SiH_4) 希釈比依存性は、図 6 に示すように、希釈比が 250 倍付近で光電変換効率 η が最大となった。また、希釈比が 130 倍以上で光電変換効率 η は最大値の 90% 程度以上を維持し、十分な特性向上が得られた。一方、希釈比が 800 倍より大きくなるとバッファ層 42a の膜厚と生産のタクトタイムとの関係から十分な成膜速度が得られなくなるので、希釈比は 800 倍以下とすることが好適である。

[0083] また、表 12 に、比較例 3 及び実施例 9 の光電変換装置について開放電圧 V_{oc} 、短絡電流密度 J_{sc} 、フィルファクタ FF 及び光電変換効率 η を測定した結果を示す。表 11 では、比較例 3 の測定結果を 1 として、実施例 9 の測定結果を規格化して示している。

[0084] [表12]

	開放電圧 V_{oc}	短絡電流密度 J_{sc}	FF	効率 η
比較例3	1	1	1	1
実施例9	1.02	1.04	1.00	1.06

[0085] 実施例 9 では、比較例 3 に比べて開放電圧 V_{oc} 及び短絡電流密度 J_{sc} が増加し、光電変換効率 η は比較例 3 に対して 6% 向上した。このように、本発明は a-Si ユニット 102 と μ c-Si ユニット 104 とのタンデム型の光電変換装置のみならず、 μ c-Si ユニット 104 のみで構成されるシングル型の光電変換装置においても有効である。

[0086] 実施例 10 では、比較例 1 に比べて開放電圧 V_{oc} 及び短絡電流密度 J_{sc} が増加し、光電変換効率 η は比較例 1 に対して 3% 向上した。このように、a-Si ユニット 102 を形成後に大気暴露し、 μ c-Si ユニット 10

4のp型層としてp型結晶質シリコン半導体層を形成した後、p型のアモルファス炭化シリコン半導体層を形成し、続いてi型の微結晶シリコン層(バッファ層)を形成した場合であっても本発明は有効である。

[0087] [表13]

	開放電圧 Voc	短絡電流密度 Jsc	FF	効率 η
比較例1	1	1	1	1
実施例10	1.01	1.02	1.00	1.03

符号の説明

[0088] 10 透明絶縁基板、12 透明導電膜、14 中間層、16 第1裏面電極層、18 第2裏面電極層、20 充填材、22 保護膜、40 p型層、40a 第1のp型層、40b 第2のp型層、42 i型層、42a バッファ層、42b 主発電層、44 n型層、100 光電変換装置、102 アモルファスシリコン光電変換ユニット(a-Siユニット)、104 微結晶シリコン光電変換ユニット(μ c-Siユニット)。

請求の範囲

- [請求項1] p型のドーパントを含むp型層、発電層となる微結晶シリコン層であるi型層及びn型のドーパントを含むn型層を積層した光電変換ユニットを含む光電変換装置であって、
- 前記p型層は、微結晶シリコン層である第1のp型層と、前記微結晶シリコンp型層と前記i型層との間に配置されたアモルファスシリコンp型層及びアモルファス炭化シリコンp型層の少なくとも一方を含む第2のp型層と、の積層構造を有することを特徴とする光電変換装置。
- [請求項2] 請求項1に記載の光電変換装置であって、
- 前記第2のp型層は、前記i型層側に酸化層を備えることを特徴とする光電変換装置。
- [請求項3] 請求項1又は2に記載の光電変換装置であって、
- 前記第2のp型層と前記i型層との間に、前記i型層より結晶性が高くなる条件で成膜された微結晶シリコン層を含むバッファ層を備えることを特徴とする光電変換装置。
- [請求項4] 請求項1又は2に記載の光電変換装置であって、
- 前記第2のp型層と前記i型層との間に、アモルファスシリコン層と、前記i型層より結晶性が高くなる条件で成膜された微結晶シリコン層と、の積層構造を含むバッファ層を備えることを特徴とする光電変換装置。
- [請求項5] 請求項1～4のいずれか1つに記載の光電変換装置であって、
- 前記第2のp型層の膜厚は、1nm以上4.5nm以下であることを特徴とする光電変換装置。
- [請求項6] 請求項3に記載の光電変換装置であって、
- 前記バッファ層の膜厚は、8nm以上100nm以下であることを特徴とする光電変換装置。
- [請求項7] 請求項1に記載の光電変換装置であって、

前記 i 型層の光入射側に、発電層となるアモルファスシリコン層を積層したことを特徴とする光電変換装置。

[請求項8] p 型のドーパントを含む p 型層、発電層となる微結晶シリコン層である i 型層及び n 型のドーパントを含む n 型層を積層した光電変換ユニットを含む光電変換装置の製造方法であって、

前記 p 型層として、微結晶シリコン層である第 1 の p 型層を形成し、前記微結晶シリコン p 型層と前記 i 型層との間にアモルファスシリコン p 型層及びアモルファス炭化シリコン p 型層の少なくとも一方を含む第 2 の p 型層を形成する工程と、

前記第 2 の p 型層の前記 i 型層側を酸化する工程と、
を備えることを特徴とする光電変換装置の製造方法。

[請求項9] 請求項 8 に記載の光電変換装置の製造方法であって、

前記第 2 の p 型層の前記 i 型層側を酸化する工程は、前記 p 型層を形成後に大気暴露する工程であることを特徴とする光電変換装置の製造方法。

[請求項10] 請求項 8 又は 9 に記載の光電変換装置の製造方法であって、

前記第 2 の p 型層と前記 i 型層との間に、前記 i 型層より結晶性が高くなる条件で成膜された微結晶シリコン層を含むバッファ層を形成する工程を備えることを特徴とする光電変換装置の製造方法。

[請求項11] 請求項 8 又は 9 に記載の光電変換装置の製造方法であって、

前記第 2 の p 型層と前記 i 型層との間に、アモルファスシリコン層と、前記 i 型層より結晶性が高くなる条件で成膜された微結晶シリコン層と、の積層構造を含むバッファ層を形成する工程を備えることを特徴とする光電変換装置の製造方法。

[請求項12] 請求項 8 に記載の光電変換装置の製造方法であって、

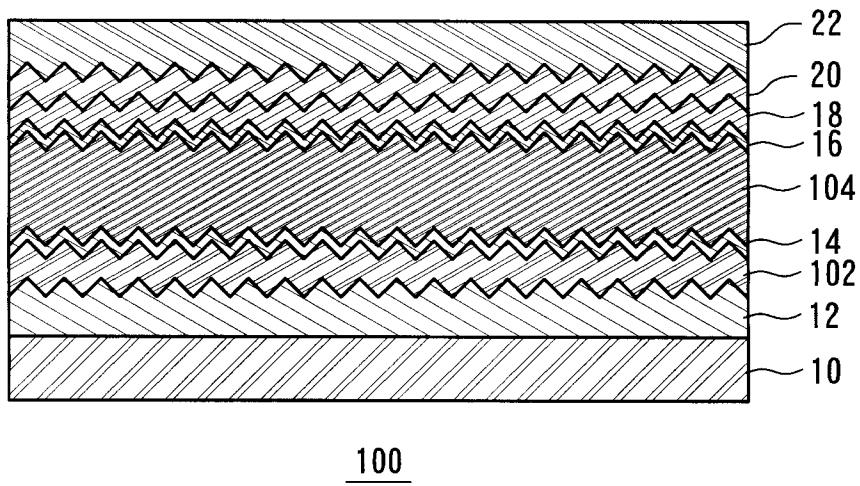
前記 i 型層の光入射側に、発電層となるアモルファスシリコン層である第 2 の i 型層を積層した光電変換ユニットを含み、

前記第 1 の p 型層及び前記第 2 の p 型層を形成する工程の前に、前

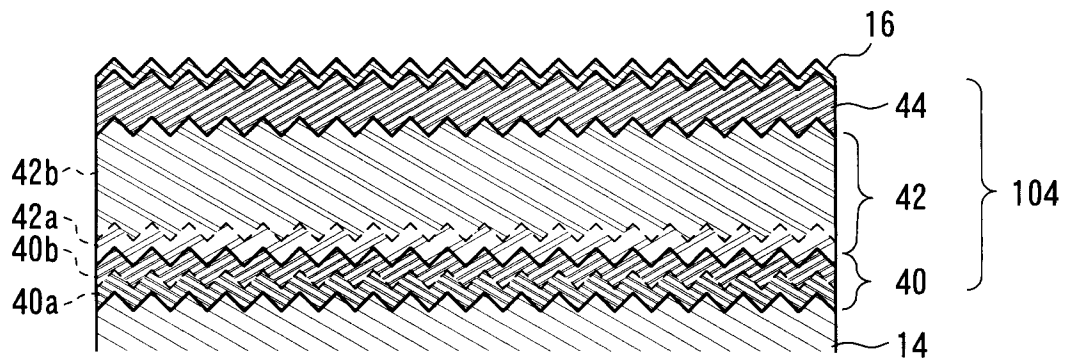
記第 2 の i 型層を形成する工程を更に備え、

前記第 2 の i 型層を形成する工程と、前記第 1 の p 型層及び前記第 2 の p 型層を形成する工程と、の間に、既に形成された層を大気に暴露する工程を含まないことを特徴とする光電変換装置の製造方法。

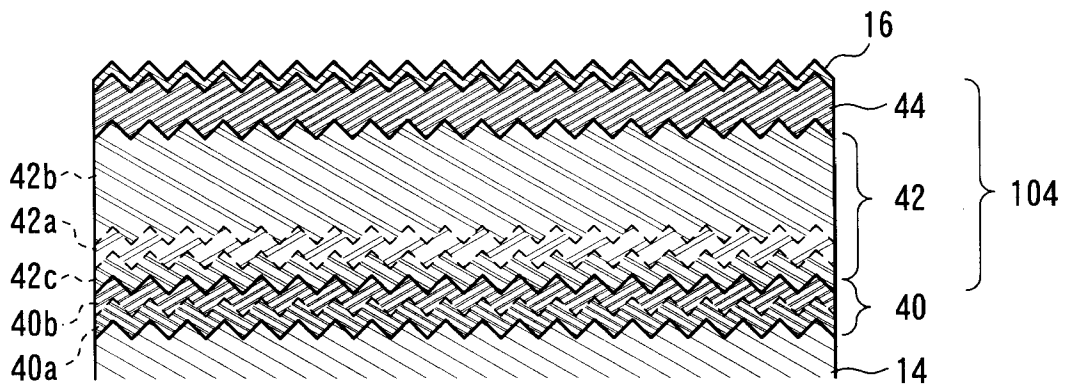
[図1]



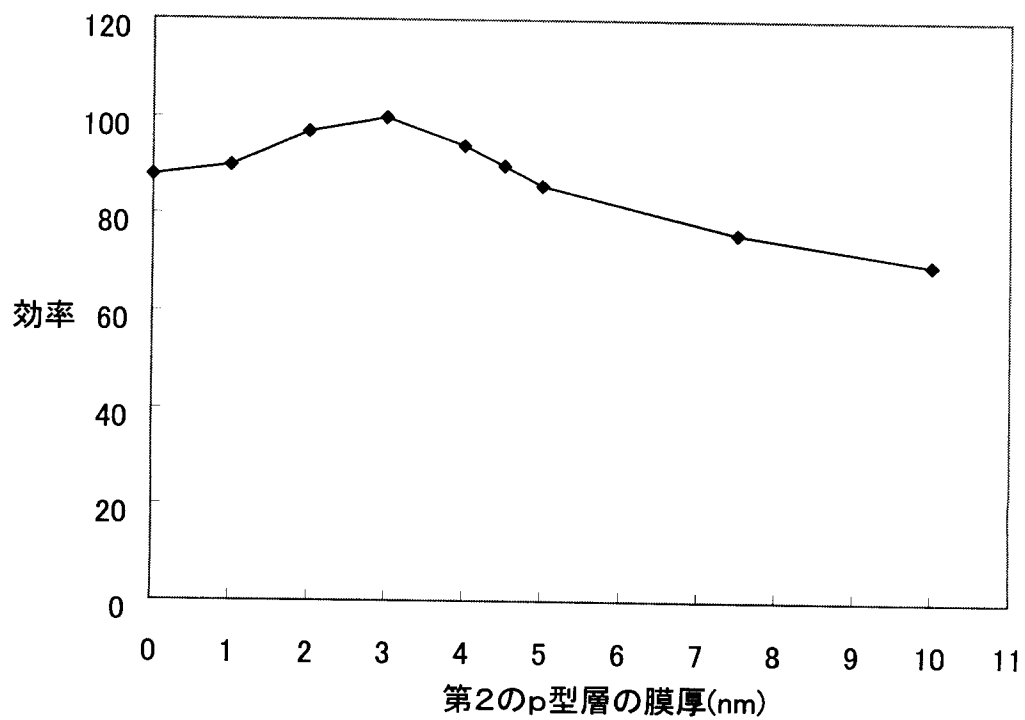
[図2]



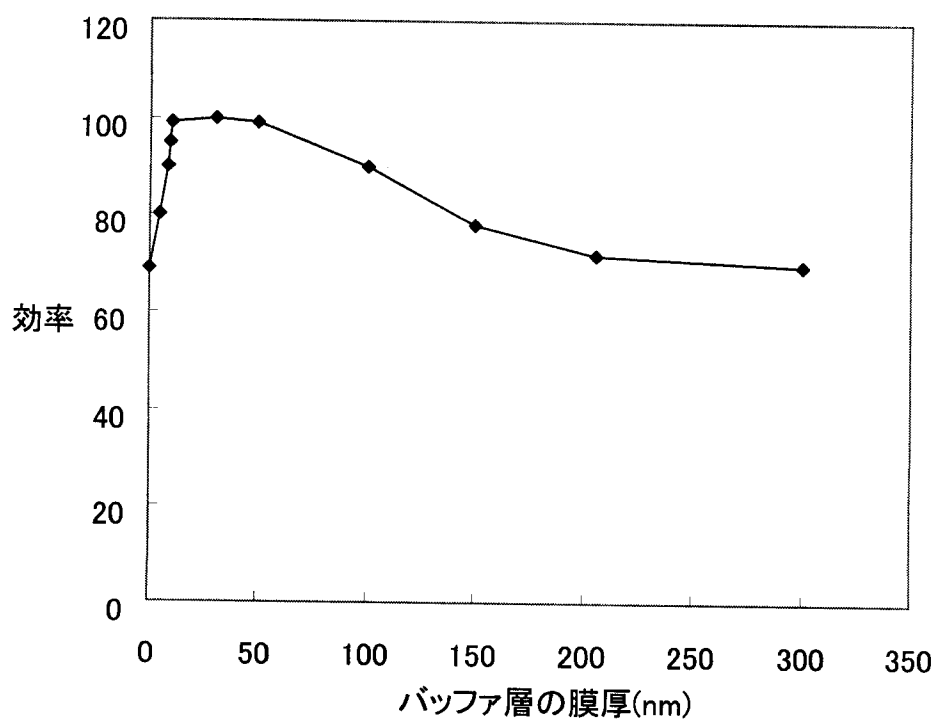
[図3]



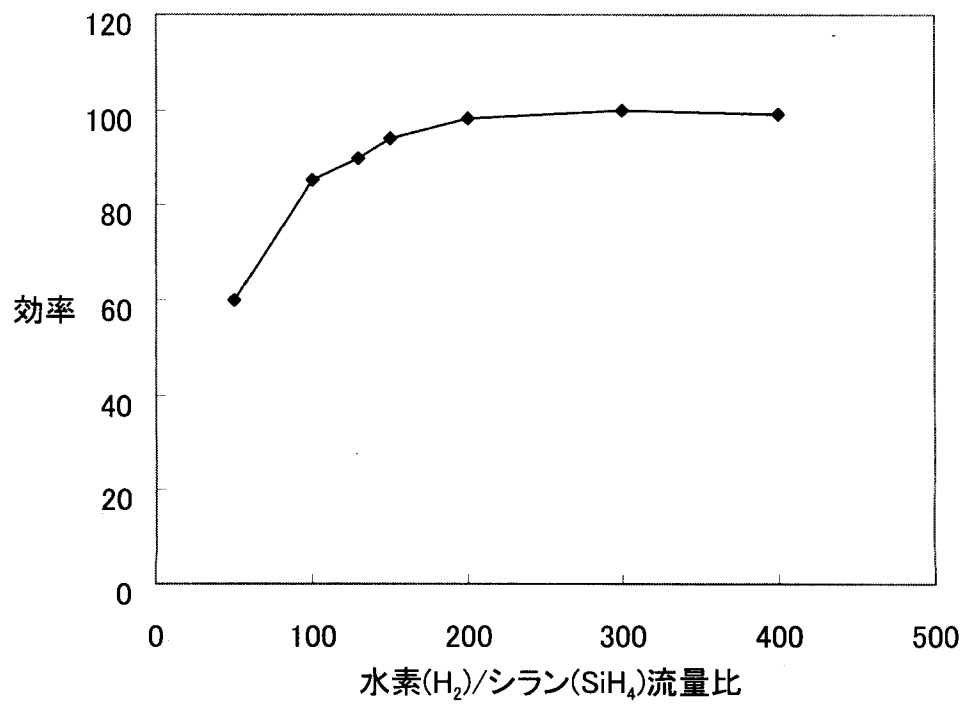
[図4]



[図5]



[図6]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/072346

A. CLASSIFICATION OF SUBJECT MATTER

H01L31/04 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L31/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2003-158276 A (Mitsubishi Heavy Industries, Ltd.), 30 May 2003 (30.05.2003), paragraphs [0015] to [0045]; fig. 1 (Family: none)	1, 5, 7 2-4, 6, 8-12
X A	JP 2004-335823 A (Canon Inc.), 25 November 2004 (25.11.2004), paragraphs [0025], [0074]; fig. 1, 3 & US 2004/0221887 A1 & EP 1475843 A2 & CN 1601758 A & AU 2004201944 A	1, 5, 7 2-4, 6, 8-12
X A	JP 2000-077694 A (Canon Inc.), 14 March 2000 (14.03.2000), paragraphs [0287] to [0291]; fig. 9 & US 6252158 B1	1, 5, 7 2-4, 6, 8-12



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

24 December, 2010 (24.12.10)

Date of mailing of the international search report

11 January, 2011 (11.01.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/072346

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-283075 A (Kaneka Corp.), 20 November 2008 (20.11.2008), entire text; all drawings (Family: none)	1-12
A	JP 2003-188400 A (Mitsubishi Heavy Industries, Ltd.), 04 July 2003 (04.07.2003), paragraphs [0035] to [0040]; fig. 4 (Family: none)	1-12
A	JP 2004-179371 A (Mitsubishi Heavy Industries, Ltd.), 24 June 2004 (24.06.2004), entire text; all drawings (Family: none)	1-12
A	JP 2007-243142 A (National Science and Technology Development Agency), 20 September 2007 (20.09.2007), entire text; all drawings & US 2007/0209699 A1 & US 2009/0117685 A1 & DE 102007003239 A	1-12

A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. H01L31/04(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. H01L31/04			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2010年 日本国実用新案登録公報 1996-2010年 日本国登録実用新案公報 1994-2010年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示		関連する 請求項の番号
X A	JP 2003-158276 A（三菱重工業株式会社）2003.05.30, 段落【0015】－【0045】、【図1】（ファミリーなし）		1,5,7 2-4,6,8-12
X A	JP 2004-335823 A（キヤノン株式会社）2004.11.25, 段落【0025】、【0074】、【図1】、【図3】 & US 2004/0221887 A1 & EP 1475843 A2 & CN 1601758 A & AU 2004201944 A		1,5,7 2-4,6,8-12
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 24.12.2010		国際調査報告の発送日 11.01.2011	
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 和田 将彦 電話番号 03-3581-1101 内線 3255	

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2000-077694 A (キヤノン株式会社) 2000.03.14, 段落【0287】－【0291】、【図9】 & US 6252158 B1	1, 5, 7
A		2-4, 6, 8-12
A	JP 2008-283075 A (株式会社カネカ) 2008.11.20, 全文, 全図 (ファミリーなし)	1-12
A	JP 2003-188400 A (三菱重工業株式会社) 2003.07.04, 段落【0035】－【0040】、【図4】 (ファミリーなし)	1-12
A	JP 2004-179371 A (三菱重工業株式会社) 2004.06.24, 全文, 全図 (ファミリーなし)	1-12
A	JP 2007-243142 A (ナショナル、サイエンス、アンド、テクノロジー、 ディベロップメント、エイジェンシー) 2007.09.20, 全文, 全図 & US 2007/0209699 A1 & US 2009/0117685 A1 & DE 102007003239 A	1-12