

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2021年10月7日(07.10.2021)



(10) 国際公開番号

WO 2021/200523 A1

(51) 国際特許分類:
H04N 5/357 (2011.01)

(21) 国際出願番号: PCT/JP2021/012452

(22) 国際出願日: 2021年3月25日(25.03.2021)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2020-066269 2020年4月1日(01.04.2020) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目1番4号 Kanagawa (JP).

(72) 発明者: 宮崎 高大 (MIYAZAKI Takahiro); 〒2430014 神奈川県厚木市旭町4丁目1番4号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 横川 峰志(YOKOKAWA Takashi); 〒2430014 神奈川県厚木市旭町4丁

目14-1 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

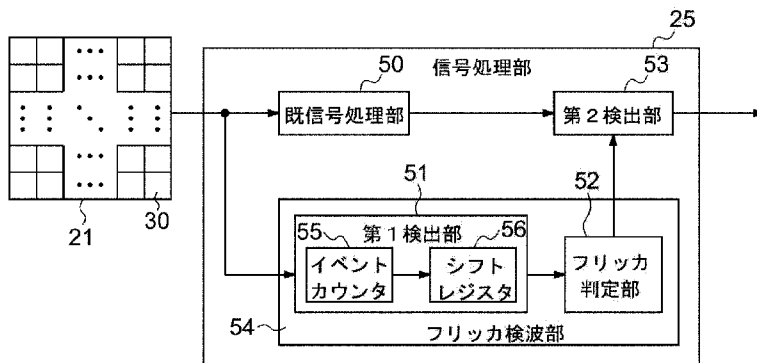
(74) 代理人: 中村 行孝, 外(NAKAMURA Yukitaka et al.); 〒1000005 東京都千代田区丸の内1丁目6番6号 日本生命丸の内ビル 協和特許法律事務所 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS,

(54) Title: IMAGING DEVICE AND IMAGING METHOD

(54) 発明の名称: 撮像装置及び撮像方法



25 Signal processing unit
50 Existing signal processing unit
51 First detection unit
52 Flickering determination unit
53 Second detection unit
54 Flickering detection unit
55 Event counter
56 Shift register

(57) Abstract: [Problem] To not have a risk of the occurrence of unnecessary events. [Solution] This imaging device comprises: a photoelectric conversion unit that has a plurality of photoelectric conversion elements that each photoelectrically convert incident light and generate electric signals; a first detection unit that, if the absolute value of the amount of change of the electric signals generated by the plurality of photoelectric conversion elements surpasses a prescribed threshold value, detects a detection signal; a flickering determination unit that determines whether, among the detection signals detected by the first detection unit, there is included a detection signal caused by flickering of a light source; and a second detection unit that, if it is determined that a detection signal caused by said flickering is included, detects, from among the detection signals detected by the first detection unit, a detection signal having a cause other than said flickering.

MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

(57) 要約：〔課題〕無駄なイベントを発生させるおそれがない。〔解決手段〕撮像装置は、それぞれが入射光を光電変換して電気信号を生成する複数の光電変換素子を有する光電変換部と、前記複数の光電変換素子で生成された前記電気信号の変化量の絶対値が所定の閾値を超えた場合に検出信号を検出する第1検出部と、前記第1検出部で検出された前記検出信号の中に、光源のフリッカが要因の検出信号が含まれるか否かを判定するフリッカ判定部と、前記フリッカが要因の検出信号が含まれると判定された場合に、前記第1検出部で検出された前記検出信号の中から前記フリッカ以外の要因の検出信号を検出する第2検出部と、を備える。

明 細 書

発明の名称：撮像装置及び撮像方法

技術分野

[0001] 本開示は、撮像装置及び撮像方法に関する。

背景技術

[0002] イベントドリブン方式の撮像装置の一つとして、DVS (Dynamic Vision Sensor) と呼ばれる非同期型の撮像装置が提案されている（例えば、特許文献1 参照）。非同期型の撮像装置では、シーンの中で何らかのイベント（例えば、動き）が発生したときだけ、当該イベントによって生じる輝度レベルの変化した部分のデータの取得が行われる。従って、非同期型の撮像装置は、固定フレームレートで不必要に画像の全てのデータを取得する一般的な同期型の撮像装置よりも遥かに高速に画像データを取得することができる。

先行技術文献

特許文献

[0003] 特許文献1：特表2017-535999号公報

発明の概要

発明が解決しようとする課題

[0004] 蛍光灯やLED (Light Emitting Device) 等の照明器具は、商用電源の周波数に同期して、照明強度が変化する。この現象はフリッカと呼ばれている。DVSは、感度に優れるため、蛍光灯やLED等の照明器具で発生するフリッカによる輝度変化にも反応してしまい、本来的には動きがないシーンであっても、イベントを発生させるおそれがある。また、本来は必要な無駄なイベントを発生させることにより、DVSの消費電力が増大してしまう。

[0005] そこで、本開示では、無駄なイベントを発生させるおそれがない撮像装置及び撮像方法を提供するものである。

課題を解決するための手段

[0006] 上記の課題を解決するために、本開示によれば、それぞれが入射光を光電

変換して電気信号を生成する複数の光電変換素子を有する光電変換部と、

前記複数の光電変換素子で生成された前記電気信号の変化量の絶対値が所定の閾値を超えた場合に検出信号を検出する第1検出部と、

前記第1検出部で検出された前記検出信号の中に、光源のフリッカが要因の検出信号が含まれるか否かを判定するフリッカ判定部と、

前記フリッカが要因の検出信号が含まれると判定された場合に、前記第1検出部で検出された前記検出信号の中から前記フリッカ以外の要因の検出信号を検出する第2検出部と、を備える、撮像装置が提供される。

[0007] 前記第1検出部は、前記電気信号の信号レベルが増大する方向の変化量の絶対値が第1閾値を超えたときに第1検出信号を検出するとともに、前記電気信号の信号レベルが減少する方向の変化量の絶対値が第2閾値を超えたときに第2検出信号を検出し、

前記フリッカ判定部は、所定期間内に検出された前記第1検出信号の数と前記第2検出信号の数とに基づいて、前記第1検出部で検出された前記検出信号の中に前記フリッカが要因の検出信号が含まれるか否かを判定してもよい。

[0008] 前記第1検出部は、前記複数の光電変換素子の前記電気信号を順繰りに読み出して、前記第1検出信号及び前記第2検出信号の一方を検出した後に、前記第1検出信号及び前記第2検出信号の他方を検出し、前記第1検出信号及び前記第2検出信号の数を所定期間にわたってカウントしてもよい。

[0009] 前記第1検出部は、前記複数の光電変換素子の前記電気信号を順繰りに読み出して、前記第1検出信号及び前記第2検出信号を並行して検出し、前記第1検出信号及び前記第2検出信号の数を所定期間にわたってカウントしてもよい。

[0010] 前記第1検出部は、前記複数の光電変換素子のうち、前記変化量の絶対値が前記閾値を超えた前記光電変換素子についての前記第1検出信号及び前記第2検出信号の数を所定期間にわたってカウントし、

前記フリッカ判定部は、前記第1検出部でカウントされた前記第1検出信

号の数と前記第2検出信号の数とに基づいて、前記第1検出部で検出された前記検出信号の中に前記フリッカが要因の検出信号が含まれるか否かを判定してもよい。

[0011] 前記第1検出部は、前記複数の光電変換素子のうち、前記変化量の絶対値が前記閾値を超えた前記光電変換素子についての前記第1検出信号の数及び前記第2検出信号の数の差分を所定期間にわたってカウントし、

前記フリッカ判定部は、前記第1検出部でカウントされた前記差分に基づいて、前記第1検出部で検出された前記検出信号の中に前記フリッカが要因の検出信号が含まれるか否かを判定してもよい。

[0012] 前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記フリッカの周期を検出する周期検出部と、

前記周期検出部で検出された前記フリッカ周期に合わせて前記検出信号の検出期間を設定する検出期間設定部と、を備え、

前記第2検出部は、前記検出期間設定部で設定された前記検出期間に前記検出信号を検出してもよい。

[0013] 前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記フリッカの周期を検出する周期検出部と、

前記周期検出部で検出された前記フリッカの周期で検出された前記検出信号に基づいて、カウント値を増減させるとともに、前記フリッカの周期以外のタイミングに検出された前記検出信号に基づいて、前記カウント値を増減させるカウンタと、を備え、

前記第2検出部は、前記カウント値に基づいて、前記フリッカ以外の要因で検出された前記検出信号を検出してもよい。

[0014] 前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記カウント値に基づいて前記フリッカ以外の要因で検出された前記検出信号を選択し、前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれないと判定された場合、前記第1検出部で検出された前記検出信号を選択する、信号選択部を備えてもよい。

- [0015] 前記第2検出部は、前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合であって、前記第1検出信号が検出される期間内に前記電気信号の信号レベルが減少する方向の変化量の絶対値が前記第2閾値を超えた場合、又は前記第2検出信号が検出される期間内に前記電気信号の信号レベルが増大する方向の変化量の絶対値が前記第1閾値を超えた場合における前記検出信号を、前記フリッカ以外の要因の検出信号として検出してもよい。
- [0016] 前記第2検出部で検出された前記検出信号の出力レートを変換する出力レート変換部を備えてもよい。
- [0017] 前記第2検出部は、前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記第1検出部で検出された前記検出信号のうち、前記フリッカが要因の検出信号を破棄して、残りの検出信号を検出してもよい。
- [0018] 前記第2検出部は、前記第1検出信号が検出される期間内は前記第1検出信号を破棄して前記第2検出信号を検出し、前記第2検出信号が検出される期間内は前記第2検出信号を破棄して前記第1検出信号を検出してもよい。
- [0019] 前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記第1検出信号が検出される期間内に検出された前記第2検出信号と、前記第2検出信号が検出される期間内に検出された前記第1検出信号とを選択し、前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記第1検出部で検出された前記検出信号を選択する、出力選択部を備えてもよい。
- [0020] 本開示によれば、それぞれが入射光を光電変換して電気信号を生成する複数の光電変換素子で生成された前記電気信号の変化量の絶対値が所定の閾値を超えた場合に検出信号を検出し、
- 前記検出された前記検出信号の中に、光源のフリッカが要因の検出信号が含まれるか否かを判定し、
- 前記フリッカが要因の検出信号が含まれると判定された場合に、前記検出

された前記検出信号の中から前記フリッカ以外の要因の検出信号を検出する、撮像方法が提供される。

図面の簡単な説明

[0021] [図1]本開示に係る技術が適用される撮像システムのシステム構成の一例を示すブロック図。

[図2]本開示の第1構成例に係る撮像装置の構成の一例を示すブロック図。

[図3]画素アレイ部の構成の一例を示すブロック図。

[図4]画素の回路構成の一例を示す回路図。

[図5]アドレスイベント検出部の第1構成例を示すブロック図。

[図6]アドレスイベント検出部における電流電圧変換部の構成の一例を示す回路図。

[図7]アドレスイベント検出部における減算器及び量子化器の構成の一例を示す回路図。

[図8]アドレスイベント検出部の第2構成例を示すブロック図。

[図9]本開示の第2構成例に係る撮像装置の構成の一例を示すブロック図。

[図10]撮像装置の積層型のチップ構造の概略を示す分解斜視図。

[図11]第1構成例に係る撮像装置のカラム処理部の構成の一例を示すブロック図。

[図12]フリッカが生じる理由を説明する図。

[図13A]消火栓LEDのイベント検出波形を示す図。

[図13B]古い表示モニタのイベント検出波形を示す図。

[図13C]蛍光灯のイベント検出波形を示す図。

[図14]信号処理部25の内部構成の一例を示すブロック図。

[図15]第1検出部とフリッカ判定部を有するフリッカ検波部の処理動作を説明する図。

[図16]フリッカ検波部の処理動作の第1例を示すフローチャート。

[図17]フリッカ検波部の処理動作の第2例を示すフローチャート。

[図18]フリッカ検波部の処理動作の第3例を示すフローチャート。

[図19]フリッカ検波部の処理動作の第4例を示すフローチャート。

[図20]信号処理部の第1具体例を示すブロック図。

[図21]図20の信号処理部の処理動作を示すフローチャート。

[図22]信号処理部の第2具体例を示すブロック図。

[図23]カウンタマップの詳細を示す図。

[図24]図22の信号処理部の処理動作を示すフローチャート。

[図25]信号処理部の第3具体例を示すブロック図。

[図26A]画素制御回路の動作を模式的に示す図。

[図26B]画素制御回路の動作を模式的に示す図。

[図27]図25の信号処理部の処理動作を示すフローチャート。

[図28]信号処理部の第4具体例を示すブロック図。

[図29]図28の信号処理部の処理動作を示すフローチャート。

[図30]図29を一部変更したフローチャート。

[図31]本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図。

[図32]撮像部の設置位置の例を示す図。

発明を実施するための形態

[0022] 以下、図面を参照して、撮像装置及び撮像方法の実施形態について説明する。以下では、撮像装置の主要な構成部分を中心に説明するが、撮像装置には、図示又は説明されていない構成部分や機能が存在しうる。以下の説明は、図示又は説明されていない構成部分や機能を除外するものではない。

[0023] 図1は、本開示に係る技術が適用される撮像システムのシステム構成の一例を示すブロック図である。

[0024] 図1に示すように、本開示に係る技術が適用される撮像システム10は、撮像レンズ11、撮像装置20、記録部12、及び、制御部13を備える構成となっている。この撮像システム10は、本開示の電子機器の一例であり、当該電子機器としては、産業用ロボットに搭載されるカメラシステムや、車載カメラシステムなどを例示することができる。

[0025] 上記の構成の撮像システム 10 において、撮像レンズ 11 は、被写体からの入射光を取り込んで撮像装置 20 の撮像面上に結像する。撮像装置 20 は、撮像レンズ 11 によって取り込まれた入射光を画素単位で光電変換して撮像データを取得する。この撮像装置 20 として、後述する本開示の撮像装置が用いられる。

[0026] 撮像装置 20 は、撮像した画像データに対して、画像認識処理等の所定の信号処理を実行し、その処理結果と、後述するアドレスイベントの検出信号（以下、単に「検出信号」と記述する場合がある）とを示すデータを記録部 12 に出力する。アドレスイベントの検出信号の生成方法については後述する。記録部 12 は、信号線 14 を介して撮像装置 20 から供給されるデータを記憶する。制御部 13 は、例えば、マイクロコンピュータによって構成され、撮像装置 20 における撮像動作の制御を行う。

[0027] [第 1 構成例に係る撮像装置（アービタ方式）]

図 2 は、本開示に係る技術が適用される撮像システム 10 における撮像装置 20 として用いられる、第 1 構成例に係る撮像装置の構成の一例を示すブロック図である。

[0028] 図 2 に示すように、本開示の撮像装置としての第 1 構成例に係る撮像装置 20 は、DVS と呼ばれる非同期型の撮像装置であり、画素アレイ部 21、駆動部 22、アービタ部（調停部）23、カラム処理部 24、及び、信号処理部 25 を備える構成となっている。

[0029] 上記の構成の撮像装置 20 において、画素アレイ部 21 には、複数の画素 30 が行列状（アレイ状）に 2 次元配列されている。この行列状の画素配列に対して、画素列毎に、後述する垂直信号線 VSL が配線される。

[0030] 複数の画素 30 のそれぞれは、光電流に応じた電圧のアナログ信号を画素信号として生成する。また、複数の画素 30 のそれぞれは、光電流の変化量が所定の閾値を超えたか否かにより、アドレスイベントの有無を検出する。そして、アドレスイベントが生じた際に画素 30 は、リクエストをアービタ部 23 に出力する。

[0031] 駆動部 22 は、複数の画素 30 のそれぞれを駆動して、各画素 30 で生成された画素信号をカラム処理部 24 に出力させる。

[0032] アービタ部 23 は、複数の画素 30 のそれぞれからのリクエストを調停し、調停結果に基づく応答を画素 30 に送信する。アービタ部 23 からの応答を受け取った画素 30 は、検出結果を示す検出信号（アドレスイベントの検出信号）を駆動部 22 及び信号処理部 25 に供給する。画素 30 からの検出信号の読出しについては、複数行読出しとすることも可能である。

[0033] カラム処理部 24 は、例えば、アナログーデジタル変換器から成り、画素アレイ部 21 の画素列毎に、その列の画素 30 から出力されるアナログの画素信号をデジタル信号に変換する処理を行う。そして、カラム処理部 24 は、アナログーデジタル変換後のデジタル信号を信号処理部 25 に供給する。

[0034] 信号処理部 25 は、カラム処理部 24 から供給されるデジタル信号に対して、CDS（Correlated Double Sampling）処理や画像認識処理などの所定の信号処理を実行する。そして、信号処理部 25 は、処理結果を示すデータと、アービタ部 23 から供給される検出信号とを信号線 14 を介して記録部 12（図 1 参照）に供給する。

[0035] [画素アレイ部の構成例]

図 3 は、画素アレイ部 21 の構成の一例を示すブロック図である。

[0036] 複数の画素 30 が行列状に 2 次元配列されて成る画素アレイ部 21 において、複数の画素 30 のそれぞれは、受光部 31、画素信号生成部 32、及び、アドレスイベント検出部 33 を有する構成となっている。

[0037] 上記の構成の画素 30 において、受光部 31 は、入射光を光電変換して光電流を生成する。そして、受光部 31 は、駆動部 22（図 2 参照）の制御に従って、画素信号生成部 32 及びアドレスイベント検出部 33 のいずれかに、光電変換して生成した光電流を供給する。

[0038] 画素信号生成部 32 は、受光部 31 から供給される光電流に応じた電圧の信号を画素信号 S1G として生成し、この生成した画素信号 S1G を垂直信号線 VSL を介してカラム処理部 24（図 2 参照）に供給する。

[0039] アドレスイベント検出部 33 は、受光部 31 のそれぞれからの光電流の変化量が所定の閾値を超えたか否かにより、アドレスイベントの有無を検出する。アドレスイベントは、例えば、光電流の変化量が上限の閾値を超えた旨を示すオンイベント、及び、その変化量が下限の閾値を下回った旨を示すオフイベントから成る。また、アドレスイベントの検出信号は、例えば、オンイベントの検出結果を示す 1 ビット、及び、オフイベントの検出結果を示す 1 ビットから成る。なお、アドレスイベント検出部 33 については、オンイベントのみを検出する構成とすることもできる。

[0040] アドレスイベントが発生した際に、アドレスイベント検出部 33 は、アドレスイベントの検出信号の送信を要求するリクエストをアービタ部 23（図 2 参照）に供給する。そして、アドレスイベント検出部 33 は、リクエストに対する応答をアービタ部 23 から受け取ると、アドレスイベントの検出信号を駆動部 22 及び信号処理部 25 に供給する。

[0041] [画素の回路構成例]

図 4 は、画素 30 の回路構成の一例を示す回路図である。上述したように、複数の画素 30 のそれぞれは、受光部 31、画素信号生成部 32、及び、アドレスイベント検出部 33 を有する構成となっている。

[0042] 上記の構成の画素 30 において、受光部 31 は、受光素子（光電変換素子）311、転送トランジスタ 312、及び、OFG（Over Flow Gate）トランジスタ 313 を有する構成となっている。転送トランジスタ 312 及び OFG トランジスタ 313 としては、例えば、N 型の MOS（Metal Oxide Semiconductor）トランジスタが用いられる。転送トランジスタ 312 及び OFG トランジスタ 313 は、互いに直列に接続されている。

[0043] 受光素子 311 は、転送トランジスタ 312 と OFG トランジスタ 313 との共通接続ノード N_1 とグランドとの間に接続されており、入射光を光電変換して入射光の光量に応じた電荷量の電荷を生成する。

[0044] 転送トランジスタ 312 のゲート電極には、図 2 に示す駆動部 22 から転送信号 TRG が供給される。転送トランジスタ 312 は、転送信号 TRG に

応答して、受光素子 3 1 1 で光電変換された電荷を画素信号生成部 3 2 に供給する。

[0045] O F G トランジスタ 3 1 3 のゲート電極には、駆動部 2 2 から制御信号 O F G が供給される。O F G トランジスタ 3 1 3 は、制御信号 O F G に応答して、受光素子 3 1 1 で生成された電気信号をアドレスイベント検出部 3 3 に供給する。アドレスイベント検出部 3 3 に供給される電気信号は、電荷からなる光電流である。

[0046] 画素信号生成部 3 2 は、リセットトランジスタ 3 2 1、増幅トランジスタ 3 2 2、選択トランジスタ 3 2 3、及び、浮遊拡散層 3 2 4 を有する構成となっている。リセットトランジスタ 3 2 1、増幅トランジスタ 3 2 2、及び、選択トランジスタ 3 2 3 としては、例えば、N 型の M O S トランジスタが用いられる。

[0047] 画素信号生成部 3 2 には、受光部 3 1 から転送トランジスタ 3 1 2 によって、受光素子 3 1 1 で光電変換された電荷が供給される。受光部 3 1 から供給される電荷は、浮遊拡散層 3 2 4 に蓄積される。浮遊拡散層 3 2 4 は、蓄積した電荷の量に応じた電圧値の電圧信号を生成する。すなわち、浮遊拡散層 3 2 4 は、電荷を電圧に変換する。

[0048] リセットトランジスタ 3 2 1 は、電源電圧 V_{DD} の電源ラインと浮遊拡散層 3 2 4 との間に接続されている。リセットトランジスタ 3 2 1 のゲート電極には、駆動部 2 2 からリセット信号 R S T が供給される。リセットトランジスタ 3 2 1 は、リセット信号 R S T に応答して、浮遊拡散層 3 2 4 の電荷量を初期化（リセット）する。

[0049] 増幅トランジスタ 3 2 2 は、電源電圧 V_{DD} の電源ラインと垂直信号線 V S L との間に、選択トランジスタ 3 2 3 と直列に接続されている。増幅トランジスタ 3 2 2 は、浮遊拡散層 3 2 4 で電荷電圧変換された電圧信号を増幅する。

[0050] 選択トランジスタ 3 2 3 のゲート電極には、駆動部 2 2 から選択信号 S E L が供給される。選択トランジスタ 3 2 3 は、選択信号 S E L に応答して、

増幅トランジスタ 322 によって増幅された電圧信号を画素信号 S1G として垂直信号線 VSL を介してカラム処理部 24（図 2 参照）へ出力する。

[0051] 上記の構成の画素 30 が 2 次元配置されて成る画素アレイ部 21 を有する撮像装置 20 において、駆動部 22 は、図 1 に示す制御部 13 によりアドレスイベントの検出開始が指示されると、受光部 31 の OFG トランジスタ 313 に制御信号 OFG を供給することによって当該 OFG トランジスタ 313 を駆動してアドレスイベント検出部 33 に光電流を供給させる。

[0052] そして、ある画素 30 においてアドレスイベントが検出されると、駆動部 22 は、その画素 30 の OFG トランジスタ 313 をオフ状態にしてアドレスイベント検出部 33 への光電流の供給を停止させる。次いで、駆動部 22 は、転送トランジスタ 312 に転送信号 TRG を供給することによって当該転送トランジスタ 312 を駆動して、受光素子 311 で光電変換された電荷を浮遊拡散層 324 に転送させる。

[0053] このようにして、上記の構成の画素 30 が 2 次元配置されて成る画素アレイ部 21 を有する撮像装置 20 は、アドレスイベントが検出された画素 30 の画素信号のみをカラム処理部 24 に出力する。これにより、アドレスイベントの有無に関わらず、全画素の画素信号を出力する場合と比較して、撮像装置 20 の消費電力や、画像処理の処理量を低減することができる。

[0054] 尚、ここで例示した画素 30 の構成は一例であって、この構成例に限定されるものではない。例えば、画素信号生成部 32 を備えない画素構成とすることもできる。この画素構成の場合は、受光部 31 において、OFG トランジスタ 313 を省略し、当該 OFG トランジスタ 313 の機能を転送トランジスタ 312 に持たせるようにすればよい。

[0055] [アドレスイベント検出部の第 1 構成例]

図 5 は、アドレスイベント検出部 33 の第 1 構成例を示すブロック図である。図 5 に示すように、本構成例に係るアドレスイベント検出部 33 は、電流電圧変換部 331、バッファ 332、減算器 333、量子化器 334、及び、転送部 335 を有する構成となっている。

[0056] 電流電圧変換部 331 は、画素 30 の受光部 31 からの光電流を、その対数の電圧信号に変換する。電流電圧変換部 331 は、変換した電圧信号をバッファ 332 に供給する。バッファ 332 は、電流電圧変換部 331 から供給される電圧信号をバッファリングし、減算器 333 に供給する。

[0057] 減算器 333 には、駆動部 22 から行駆動信号が供給される。減算器 333 は、行駆動信号に従って、バッファ 332 から供給される電圧信号のレベルを低下させる。そして、減算器 333 は、レベル低下後の電圧信号を量子化器 334 に供給する。量子化器 334 は、減算器 333 から供給される電圧信号をデジタル信号に量子化してアドレスイベントの検出信号として転送部 335 に出力する。

[0058] 転送部 335 は、量子化器 334 から供給されるアドレスイベントの検出信号をアービタ部 23 等に転送する。この転送部 335 は、アドレスイベントが検出された際に、アドレスイベントの検出信号の送信を要求するリクエストをアービタ部 23 に供給する。そして、転送部 335 は、リクエストに対する応答をアービタ部 23 から受け取ると、アドレスイベントの検出信号を駆動部 22 及び信号処理部 25 に供給する。

[0059] 続いて、アドレスイベント検出部 33 における電流電圧変換部 331、減算器 333、及び、量子化器 334 の構成例について説明する。

[0060] (電流電圧変換部の構成例)

図 6 は、アドレスイベント検出部 33 における電流電圧変換部 331 の構成の一例を示す回路図である。図 6 に示すように、本例に係る電流電圧変換部 331 は、N 型トランジスタ 3311、P 型トランジスタ 3312、及び、N 型トランジスタ 3313 を有する回路構成となっている。これらのトランジスタ 3311～3313 としては、例えば、MOS トランジスタが用いられる。

[0061] N 型トランジスタ 3311 は、電源電圧 V_{DD} の電源ラインと信号入力線 3314 との間に接続されている。P 型トランジスタ 3312 及び N 型トランジスタ 3313 は、電源電圧 V_{DD} の電源ラインとグランドとの間に直列に接続さ

れている。そして、P型トランジスタ3312及びN型トランジスタ3313の共通接続ノード N_2 には、N型トランジスタ3311のゲート電極と、図5に示すバッファ332の入力端子とが接続されている。

[0062] P型トランジスタ3312のゲート電極には、所定のバイアス電圧 V_{bias} が印加される。これにより、P型トランジスタ3312は、一定の電流をN型トランジスタ3313に供給する。N型トランジスタ3313のゲート電極には、信号入力線3314を通して、受光部31から光電流が入力される。

[0063] N型トランジスタ3311及びN型トランジスタ3313のドレイン電極は電源側に接続されており、このような回路はソースフォロフと呼ばれる。これらのループ状に接続された2つのソースフォロフにより、受光部31からの光電流は、その対数の電圧信号に変換される。

[0064] (減算器及び量子化器の構成例)

図7は、アドレスイベント検出部33における減算器333及び量子化器334の構成の一例を示す回路図である。

[0065] 本例に係る減算器333は、容量素子3331、インバータ回路3332、容量素子3333、及び、スイッチ素子3334を有する構成となっている。

[0066] 容量素子3331の一端は、図5に示すバッファ332の出力端子に接続され、その他端は、インバータ回路3332の入力端子に接続されている。容量素子3333は、インバータ回路3332に対して並列に接続されている。スイッチ素子3334は、容量素子3333の両端間に接続されている。スイッチ素子3334にはその開閉制御信号として、駆動部22から行駆動信号が供給される。スイッチ素子3334は、行駆動信号に応じて、容量素子3333の両端を接続する経路を開閉する。インバータ回路3332は、容量素子3331を介して入力される電圧信号の極性を反転する。

[0067] 上記の構成の減算器333において、スイッチ素子3334をオン（閉）状態とした際に、容量素子3331のバッファ332側の端子に電圧信号 V_{ini} が入力され、その逆側の端子は仮想接地端子となる。この仮想接地端子の電

位を、便宜上、ゼロとする。このとき、容量素子 3331 に蓄積されている電荷 Q_{init} は、容量素子 3331 の容量値を C_1 とすると、次式 (1) により表される。一方、容量素子 3333 の両端は、短絡されているため、その蓄積電荷はゼロとなる。

$$Q_{init} = C_1 \times V_{init} \quad \dots (1)$$

[0068] 次に、スイッチ素子 3334 がオフ（開）状態となり、容量素子 3331 のバッファ 332 側の端子の電圧が変化して V_{after} になった場合を考えると、容量素子 3331 に蓄積される電荷 Q_{after} は、次式 (2) により表される。

$$Q_{after} = C_1 \times V_{after} \quad \dots (2)$$

[0069] 一方、容量素子 3333 に蓄積される電荷 Q_2 は、容量素子 3333 の容量値を C_2 とし、出力電圧を V_{out} とすると、次式 (3) により表される。

$$Q_2 = -C_2 \times V_{out} \quad \dots (3)$$

[0070] このとき、容量素子 3331 及び容量素子 3333 の総電荷量は変化しないため、次の式 (4) が成立する。

$$Q_{init} = Q_{after} + Q_2 \quad \dots (4)$$

[0071] 式 (4) に式 (1) 乃至式 (3) を代入して変形すると、次式 (5) が得られる。

$$V_{out} = - (C_1 / C_2) \times (V_{after} - V_{init}) \quad \dots (5)$$

[0072] 式 (5) は、電圧信号の減算動作を表し、減算結果の利得は C_1 / C_2 となる。通常、利得を最大化することが望まれるため、 C_1 を大きく、 C_2 を小さく設計することが好ましい。一方、 C_2 が小さすぎると、 kTC ノイズが増大し、ノイズ特性が悪化するおそれがあるため、 C_2 の容量削減は、ノイズを許容することができる範囲に制限される。また、画素 30 毎に減算器 333 を含むアドレスイベント検出部 33 が搭載されるため、容量素子 3331 や容量素子 3333 には、面積上の制約がある。これらを考慮して、容量素子 3331、3333 の容量値 C_1 、 C_2 が決定される。

[0073] 図 7 において、量子化器 334 は、コンパレータ 3341 を有する構成となっている。コンパレータ 3341 は、インバータ回路 3332 の出力信号

、即ち、減算器430からの電圧信号を非反転（+）入力とし、所定の閾値電圧 V_{th} を反転（-）入力としている。そして、コンパレータ3341は、減算器430からの電圧信号と所定の閾値電圧 V_{th} とを比較し、比較結果を示す信号をアドレスイベントの検出信号として転送部335に出力する。

[0074] [アドレスイベント検出部の第2構成例]

図8は、アドレスイベント検出部33の第2構成例を示すブロック図である。図8に示すように、本構成例に係るアドレスイベント検出部33は、電流電圧変換部331、バッファ332、減算器333、量子化器334、及び、転送部335の他に、記憶部336及び制御部337を有する構成となっている。

[0075] 記憶部336は、量子化器334と転送部335との間に設けられており、制御部337から供給されるサンプル信号に基づいて、量子化器334の出力、即ち、コンパレータ3341の比較結果を蓄積する。記憶部336は、スイッチ、プラスチック、容量などのサンプリング回路であってもよいし、ラッチやフリップフロップなどのデジタルメモリ回路であってもよい。

[0076] 制御部337は、コンパレータ3341の反転（-）入力端子に対して所定の閾値電圧 V_{th} を供給する。制御部337からコンパレータ3341に供給される閾値電圧 V_{th} は、時分割で異なる電圧値であってもよい。例えば、制御部337は、光電流の変化量が上限の閾値を超えた旨を示すオンイベントに対応する閾値電圧 V_{th1} 、及び、その変化量が下限の閾値を下回った旨を示すオフイベントに対応する閾値電圧 V_{th2} を異なるタイミングで供給することで、1つのコンパレータ3341で複数種類のアドレスイベントの検出が可能になる。

[0077] 記憶部336は、例えば、制御部337からコンパレータ3341の反転（-）入力端子に、オフイベントに対応する閾値電圧 V_{th2} が供給されている期間に、オンイベントに対応する閾値電圧 V_{th1} を用いたコンパレータ3341の比較結果を蓄積するようにしてもよい。尚、記憶部336は、画素30の内部にあってもよいし、画素30の外部にあってもよい。また、記憶部336

は、アドレスイベント検出部 33 の必須の構成要素ではない。すなわち、記憶部 336 は、無くてもよい。

[0078] [第 2 構成例に係る撮像装置（スキャン方式）]

上述した第 1 構成例に係る撮像装置 20 は、非同期型の読出し方式にてイベントを読み出す非同期型の撮像装置である。但し、イベントの読出し方式としては、非同期型の読出し方式に限られるものではなく、同期型の読出し方式であってもよい。同期型の読出し方式が適用される撮像装置は、所定のフレームレートで撮像を行う通常の撮像装置と同じ、スキャン方式の撮像装置である。

[0079] 図 9 は、本開示に係る技術が適用される撮像システム 10 における撮像装置 20 として用いられる、第 2 構成例に係る撮像装置、即ち、スキャン方式の撮像装置の構成の一例を示すブロック図である。

[0080] 図 9 に示すように、本開示の撮像装置としての第 2 構成例に係る撮像装置 20 は、画素アレイ部 21、駆動部 22、信号処理部 25、読出し領域選択部 27、及び、信号生成部 28 を備える構成となっている。

[0081] 画素アレイ部 21 は、複数の画素 30 を含む。複数の画素 30 は、読出し領域選択部 27 の選択信号に応答して出力信号を出力する。複数の画素 30 のそれぞれについては、例えば図 7 に示すように、画素内に量子化器を持つ構成とすることもできる。複数の画素 30 は、光の強度の変化量に対応する出力信号を出力する。複数の画素 30 は、図 9 に示すように、行列状に 2 次元配置されていてもよい。

[0082] 駆動部 22 は、複数の画素 30 のそれぞれを駆動して、各画素 30 で生成された画素信号を信号処理部 25 に出力させる。尚、駆動部 22 及び信号処理部 25 については、階調情報を取得するための回路部である。従って、イベント情報のみを取得する場合は、駆動部 22 及び信号処理部 25 は無くてもよい。

[0083] 読出し領域選択部 27 は、画素アレイ部 21 に含まれる複数の画素 30 のうちの一部を選択する。例えば、読出し領域選択部 27 は、画素アレイ部 2

1に対応する2次元行列の構造に含まれる行のうちのいずれか1つもしくは複数の行を選択する。読出し領域選択部27は、予め設定された周期に応じて1つもしくは複数の行を順次選択する。また、読出し領域選択部27は、画素アレイ部21の各画素30からのリクエストに応じて選択領域を決定してもよい。

[0084] 信号生成部28は、読出し領域選択部27によって選択された画素の出力信号に基づいて、選択された画素のうちのイベントを検出した活性画素に対応するイベント信号を生成する。イベントは、光の強度が変化するイベントである。活性画素は、出力信号に対応する光の強度の変化量が予め設定された閾値を超える、又は、下回る画素である。例えば、信号生成部28は、画素の出力信号を基準信号と比較し、基準信号よりも大きい又は小さい場合に出力信号を出力する活性画素を検出し、当該活性画素に対応するイベント信号を生成する。

[0085] 信号生成部28については、例えば、信号生成部28に入ってくる信号を調停するような列選択回路を含む構成とすることができる。また、信号生成部28については、イベントを検出した活性画素の情報の出力のみならず、イベントを検出しない非活性画素の情報も出力する構成とすることができる。

[0086] 信号生成部28からは、出力線15を通して、イベントを検出した活性画素のアドレス情報及びタイムスタンプ情報（例えば、(X, Y, T)）が出力される。但し、信号生成部28から出力されるデータについては、アドレス情報及びタイムスタンプ情報だけでなく、フレーム形式の情報（例えば、(0, 0, 1, 0, ...)）であってもよい。

[0087] [チップ構造の構成例]

上述した第1構成例又は第2構成例に係る撮像装置20のチップ（半導体集積回路）構造としては、例えば、積層型のチップ構造を採ることができる。図10は、撮像装置20の積層型のチップ構造の概略を示す分解斜視図である。

[0088] 図10に示すように、積層型のチップ構造、所謂、積層構造は、第1のチップである受光チップ201、及び、第2のチップである検出チップ202の少なくとも2つのチップが積層された構造となっている。そして、図4に示す画素30の回路構成において、受光素子311のそれぞれが受光チップ201上に配置され、受光素子311以外の素子の全てや、画素30の他の回路部分の素子などが検出チップ202上に配置される。受光チップ201と検出チップ202とは、ビア（VIA）、Cu-Cu接合、バンプなどの接続部を介して電氣的に接続される。

[0089] 尚、ここでは、受光素子311を受光チップ201に配置し、受光素子311以外の素子や画素30の他の回路部分の素子などを検出チップ202に配置する構成例を例示したが、この構成例に限られるものではない。

[0090] 例えば、図4に示す画素30の回路構成において、受光部31の各素子を受光チップ201に配置し、受光部31以外の素子や画素30の他の回路部分の素子などを検出チップ202に配置する構成とすることができる。また、受光部31の各素子、及び、画素信号生成部32のリセットトランジスタ321、浮遊拡散層324を受光チップ201に配置し、それ以外の素子を検出チップ202に配置する構成とすることができる。更には、アドレスイベント検出部33を構成する素子の一部を、受光部31の各素子などと共に受光チップ201に配置する構成とすることができる。

[0091] [カラム処理部の構成例]

図11は、第1構成例に係る撮像装置20のカラム処理部24の構成の一例を示すブロック図である。図11に示すように、本例に係るカラム処理部24は、画素アレイ部21の画素列毎に配置された複数のアナログーデジタル変換器（ADC）241を有する構成となっている。

[0092] 尚、ここでは、画素アレイ部21の画素列に対して、1対1の対応関係でアナログーデジタル変換器241を配置する構成例を例示したが、この構成例に限定されるものではない。例えば、複数の画素列を単位としてアナログーデジタル変換器241を配置し、当該アナログーデジタル変換器241を

複数の画素列間で時分割で用いる構成とすることもできる。

[0093] アナログーデジタル変換器 241 は、垂直信号線 VSL を介して供給されるアナログの画素信号 SIG を、先述したアドレスイベントの検出信号よりもビット数の多いデジタル信号に変換する。例えば、アドレスイベントの検出信号を 2 ビットとすると、画素信号は、3 ビット以上（16 ビットなど）のデジタル信号に変換される。アナログーデジタル変換器 241 は、アナログーデジタル変換で生成したデジタル信号を信号処理部 25 に供給する。

[0094] [ノイズイベントについて]

ところで、第 1 構成例に係る撮像装置 20 は、画素アドレス毎に、その画素の光量が所定の閾値を超えた旨をアドレスイベントとしてリアルタイムに検出する検出部（即ち、アドレスイベント検出部 33）を画素 30 毎に備えた DVS と呼ばれる非同期型の撮像装置である。

[0095] この非同期型の第 1 構成例に係る撮像装置では、本来、シーンの中で何らかのイベント（即ち、真イベント）が発生したとき、当該真イベントの発生に要因するデータの取得が行われる。しかし、非同期型の撮像装置では、真イベントの発生の無いシーンでも、センサノイズ等のノイズイベント（偽イベント）に要因して、無駄に、データの取得が行われる場合がある。これにより、ノイズ信号が読み出されてしまうだけでなく、信号出力のスループットを低下させることになる。以下に説明する本開示の撮像装置 20 は、ノイズイベントを取得しないようにしたものである。

[0096] ノイズイベントの代表例は、蛍光灯や LED 等の電気器具のフリッカである。図 12 はフリッカが生じる理由を説明する図である。図 12 は、商用電源電圧の波形 w1、電気器具の輝度変動波形 w2、及びフリッカを要因とするイベント検出信号波形 w3 を示す図である。商用電源電圧は、例えば 50 Hz の周波数を持つ交流電圧であり、1 周期は 20 ms である。商用電源電圧で駆動される電気器具は、波形 w2 に示すように、商用電源電圧の半周期ごとに輝度が変動する。上述したアドレスイベント検出部 33 は、輝度が高くなる方向に変化する際の輝度変化量の絶対値が第 1 の閾値を超えたときに P

positiveイベント（以下、Posイベント）を発生させ、輝度が低くなる方向に変化する際の輝度変化量の絶対値が第2の閾値を超えたときにNegative（以下、Negイベント）を発生させる。このため、波形w3に示すように、輝度変動の周期の1/2の周期でPosイベントとNegイベントが交互に発生する。

[0097] フリッカを要因とするPosイベントとNegイベントは、本来検出したいイベントとは異なるため、本実施形態による撮像装置20では、フリッカを要因とするイベントを発生させないようにすることを特徴とする。

[0098] 図13A、図13B及び図13Cは、種々の電気器具で発生するフリッカを要因とするPosイベントとNegイベントの波形w4, w5の具体例を示す図である。図13Aは消火栓LED、図13Bは古い表示モニタ装置、図13Cは蛍光灯のPosイベント波形とNegイベント波形を示している。図13A、図13B及び図13Cに示すように、電気器具の種類により、PosイベントとNegイベントが発生する数及び期間は異なっている。図13A、図13B及び図13Cはイベントの発生状況の一例であり、同じ種類の電気器具であっても、電気器具の個体によってもPosイベントとNegイベントの発生状況は変わりうる。

[0099] 図14は、本実施形態による信号処理部25の内部構成の一例を示すブロック図である。図14の信号処理部25は、既存の信号処理を行うブロック（以下では、便宜上、既存信号処理部50と呼ぶ）の他に、第1検出部51と、フリッカ判定部52と、第2検出部53とを有する。以下では、第1検出部51とフリッカ判定部52を合わせて、フリッカ検波部54と呼ぶ。

[0100] 第1検出部51は、複数の光電変換素子で生成された電気信号の変化量の絶対値が所定の閾値を超えた場合に検出信号を検出する。第1検出部51は、アドレスイベント検出部33から出力されたイベント信号を検出信号として検出する。

[0101] 第1検出部51は、例えばイベントカウンタ55と、シフトレジスタ56とを有する。イベントカウンタ55は、Posイベントの数とNegイベントの数をカウントする。後述するように、Posイベントの数をカウントするカウンタ

と、Negイベントの数をカウントするカウンタとを設けてもよい。あるいは、Posイベントが起こるたびにカウントアップし、Negイベントが起こるたびにカウントダウンするカウンタを設けてもよい。シフトレジスタ56は、イベントカウンタ55のカウント値を保持する。なお、シフトレジスタ56の代わりに、カウント値を保持するメモリやレジスタを設けてもよい。

[0102] フリッカ判定部52は、第1検出部51で検出された検出信号の中に、光源のフリッカが要因の検出信号が含まれるか否かを判定する。フリッカ判定部52は、後述するように、第1検出部51で検出された検出信号が、フリッカによるものか、それとも、それ以外の要因によるものかを判定する。

[0103] 第2検出部53は、フリッカが要因の検出信号が含まれると判定された場合に、第1検出部51で検出された検出信号の中からフリッカ以外の要因の検出信号を検出する。

[0104] 図15は第1検出部51とフリッカ判定部52を有するフリッカ検波部54の処理動作を説明する図である。図15は、フリッカを生じさせる光が撮像装置20に入射された例を示している。図15の波形w6に示すように、フリッカの輝度は周期的に変化する。図15には、Posイベントを検出した画素数 N_{pi} と、Negイベントを検出した画素数 N_{ni} と、フリッカ判定部52がPosイベントの発生期間（Posイベント発生期間）と認識した情報と、Negイベントの発生期間（Negイベント発生期間）と認識した情報とが示されている。

[0105] フリッカ判定部52は、 N_{pi} から N_{ni} を引いた値（ $N_{pi} - N_{ni}$ ）が所定値を超えていればPosイベント発生期間と認識し、 N_{ni} から N_{pi} を引いた値（ $N_{ni} - N_{pi}$ ）が所定値を超えていればNegイベント発生期間と認識する。フリッカの頻度が少ない場合には、Posイベント発生期間とNegイベント発生期間がいずれもゼロになりうる。

[0106] 図15の例では、Posイベント発生期間の周期とNegイベント発生期間の周期はいずれも、フリッカの変動周期と同じである。よって、フリッカ判定部52は、PosイベントとNegイベントはフリッカを要因とするものと判定する。

[0107] 図16はフリッカ検波部54の処理動作の第1例を示すフローチャートである。図16は、図9のスキャン方式の撮像装置20におけるフリッカ検波部54の処理動作を示している。図16は、時分割でPosイベントとNegイベントを交互に検出する例を示している。

[0108] まず、撮像装置20による1フレーム分の撮像が終わるまで待機し（ステップS1）、各画素の出力信号を順に読み出す。Posイベントが検出されると（ステップS2）、第1検出部51にてPosイベントを取得する（ステップS3）。第1検出部51は、取得されたPosイベントを記憶する（ステップS4）。

[0109] Posイベント検出後に、Negイベントが発生したか否かを検出し、Negイベントが検出されると（ステップS5）、第1検出部51にてNegイベントを取得する（ステップS6）。第1検出部51は、PosイベントとNegイベントを出力する（ステップS7）。

[0110] フリッカ判定部52は、Posイベントの数とNegイベントの数をカウントする（ステップS8）。そして、フリッカ判定部52は、Posイベントのカウント数とNegイベントのカウント数を比較する（ステップS9）。

[0111] 撮像装置20内の全画素分についてのPosイベントとNegイベントの検出がまだ終わっていなければ、ステップS2以降の処理を繰り返す。イベントの検出が終わった場合には、PosイベントとNegイベントのカウント数の比較結果を保持する（ステップS10）。比較結果の保持は、任意のフレーム数の期間内に行われる。

[0112] 次に、PosイベントとNegイベントのカウント数の比較結果に基づいて、PosイベントとNegイベントがフリッカを要因とするものか否かを判定して、判定結果を出力する（ステップS11）。

[0113] 図17はフリッカ検波部54の処理動作の第2例を示すフローチャートである。図17は、図9のスキャン方式の撮像装置20におけるフリッカ検波部54の処理動作を示している。図17は、PosイベントとNegイベントを並行して読み出す例を示している。

- [0114] まず、撮像装置20による1フレーム分の撮像が終わるまで待機し（ステップS21）、各画素の出力信号を順に読み出す。Posイベント又はNegイベントが検出されると（ステップS22）、第1検出部51にてPosイベント又はNegイベントを取得する（ステップS23）。
- [0115] フリッカ判定部52は、Posイベントの数とNegイベントの数をカウントする（ステップS24）。そして、フリッカ判定部52は、Posイベントのカウント数とNegイベントのカウント数を比較する（ステップS25）。
- [0116] 撮像装置20内の全画素分についてのPosイベントとNegイベントの検出がまだ終わっていなければ、ステップS22以降の処理を繰り返す。イベントの検出が終わった場合には、PosイベントとNegイベントの比較結果を保持する（ステップS26）。比較結果の保持は、任意のフレーム数の期間内に行われる。
- [0117] 次に、PosイベントとNegイベントのカウント数の比較結果に基づいて、PosイベントとNegイベントがフリッカを要因とするものか否かを判定して、判定結果を出力する（ステップS27）。
- [0118] 図18はフリッカ検波部54の処理動作の第3例を示すフローチャートである。図18は、図2の非同期方式の撮像装置20におけるフリッカ検波部54の処理動作を示している。図18は、画素アレイ部の行単位で非同期にイベント検出を行う例を示している。
- [0119] まず、Posイベント又はNegイベントが発生するまで待機し（ステップS31）、Posイベント又はNegイベントが検出されると（ステップS32）、第1検出部51にてPosイベント又はNegイベントを取得する（ステップS33）。
- [0120] フリッカ判定部52は、Posイベントの数とNegイベントの数をカウントする（ステップS34）。そして、フリッカ判定部52は、Posイベントのカウント数とNegイベントのカウント数を比較する（ステップS35）。次に、カウント数の比較結果を任意の期間蓄積する（ステップS36）。次に、蓄積された比較結果を任意の期間保持する（ステップS37）。

- [0121] まだ、PosイベントとNegイベントのカウントが終わっていなければ、ステップS 3 2以降の処理を繰り返す。
- [0122] PosイベントとNegイベントのカウントが終わった場合には、PosイベントとNegイベントのカウント数の比較結果に基づいて、PosイベントとNegイベントがフリッカを要因とするものか否かを判定して、判定結果を出力する（ステップS 3 8）。
- [0123] 図1 9はフリッカ検波部5 4の処理動作の第4例を示すフローチャートである。図1 9は、図2の非同期方式の撮像装置2 0におけるフリッカ検波部5 4の処理動作を示している。図1 9は、画素アレイ部の画素単位で非同期でイベント検出を行う例を示している。
- [0124] まず、Posイベント又はNegイベントが発生するまで待機し（ステップS 4 1）、Posイベント又はNegイベントが検出されると（ステップS 4 2）、第1検出部5 1にてPosイベント又はNegイベントを取得する（ステップS 4 3）。
- [0125] フリッカ判定部5 2は、Posイベントが検出されるとカウンタをカウントアップし、Negイベントが検出されるとカウンタをカウントダウンする（ステップS 4 4）。そして、任意の期間の間、カウンタのカウント値を保持する（ステップS 4 5）。
- [0126] 発生したすべてのPosイベントとNegイベントの検出処理がまだ終わっていなければ、ステップS 4 2以降の処理を繰り返す。イベントの検出が終わった場合には、カウンタのカウント値に基づいて、PosイベントとNegイベントの比較結果を保持する（ステップS 4 6）。なお、保持期間は任意である。
- [0127] 次に、カウンタのカウント値に基づいて、PosイベントとNegイベントがフリッカを要因とするものか否かを判定して、判定結果を出力する（ステップS 4 7）。
- [0128] 図1 6のステップS 1 1、図1 7のステップS 2 7、図1 8のステップS 3 7、及び図1 9のステップS 4 7では、以下の1）～3）のいずれかの条件を満たす場合に、PosイベントとNegイベントがフリッカを要因とするもの

と判定する。

[0129] 1) Posイベントだけが極端に多いフレームと、Negイベントだけが極端に多いフレームとが交互に出現する場合。

2) イベント検出数のピークが、PosイベントとNegイベントで交互に出現する場合。

3) イベント検出数のピーク間の間隔がフリッカの周期に等しい場合。

[0130] 図20は信号処理部25の第1具体例を示すブロック図である。図20の信号処理部25は、図14と同様の第1検出部51とフリッカ判定部52を有するフリッカ検波部54を備える他に、出力レート変換部57を備えている。図20の信号処理部25には、画素制御回路58が接続されている。画素制御回路58は、図14の第2検出部53に対応するものである。画素制御回路58は、信号処理部25の内部に設けてもよい。

[0131] 画素制御回路58は、フリッカ判定部52で判定された結果に基づいて、フリッカ周期に合わせてイベント検出期間を設定する。画素制御回路58は、画素アレイ部21内のアドレスイベント検出部33に対して、イベント検出期間を示す信号を送る。アドレスイベント検出部33は、画素制御回路58が設定したイベント検出期間内で、イベント検出を行う。これにより、フリッカに要因するイベントとは異なるイベントを検出可能となる。

[0132] このように、画素制御回路58は、フリッカ判定部にてフリッカが要因の検出信号が含まれると判定された場合、フリッカの周期を検出する周期検出部と、周期検出部で検出されたフリッカ周期に合わせて検出信号の検出期間を設定する検出期間設定部との機能を有する。

[0133] 図20の信号処理部25及び画素制御回路58は、アドレスイベント検出部33がイベントを検出する期間をアナログ的に制御している。具体的には、フリッカを要因とするPosイベントとNegイベントの発生周期とは異なる周期となるように、イベント検出期間をアナログ的に設定する。

[0134] 図20のブロック図は、スキャン方式の撮像装置20に対して適用可能であり、非同期方式の撮像装置20には適用できない。その理由は、アドレス

イベント検出部 33 は、画素制御回路 58 が設定したイベント検出期間でのみにイベントを検出し、非同期でのイベント検出は行えないためである。

[0135] 図 21 は図 20 の信号処理部 25 の処理動作を示すフローチャートである。図 21 のステップ S52～S57 はフリッカ検波パスであり、ステップ S58～S59 はフリッカ検波が終わった後のデータパスである。

[0136] イベントが検出されると（ステップ S51）、フリッカ検波部 54 は、検出されたイベントがフリッカを要因とするものか否かを検出する処理を行う（ステップ S52）。フリッカ検波部 54 の検出結果を受信し（ステップ S53）、フリッカが要因のイベントか否かを判定する（ステップ S54）。

[0137] フリッカが要因のイベントと判定された場合、フリッカ検波部 54 は、フリッカの周期を計算し（ステップ S55）、計算したフリッカの周期を画素制御回路 58 に送信する（ステップ S56）。画素制御回路 58 は、フリッカの周期に基づいて、フリッカ周期に合わせてイベント検出期間を設定する（ステップ S57）。

[0138] その後、アドレスイベント検出部 33 は、イベント検出期間内でイベント検出を行う。アドレスイベント検出部 33 で検出されて出力されたイベントは、ステップ S51 で検出された後、出力レート変換部 57 により、イベントの出力レートが変換される（ステップ S58）。アドレスイベント検出部 33 は、イベント検出期間内でのみイベントを検出するため、イベントの出力頻度が減ることから、出力レート変換部 57 は、出力レートを低くする制御を行う。これにより、信号処理部 25 からは、イベント検出期間の長さに応じた出力レートのイベント信号が出力される（ステップ S59）。

[0139] 図 22 は信号処理部 25 の第 2 具体例を示すブロック図である。図 22 の信号処理部 25 は、第 1 検出部 51、フリッカ判定部 52、第 2 検出部 53、及び出力レート変換部 57 を備えているが、図 21 の画素制御回路 58 に対応するものは設けられていない。

[0140] 図 22 のフリッカ検波部 54 は、第 2 検出部 53 に対して、フリッカの有無とフリッカの 1 周期の長さを通知する。第 2 検出部 53 は、カウンタマッ

プ59と、カウンタマップ59の情報を記憶するメモリ60とを有する。カウンタマップ59は、図23に示すように、画素アレイ部21の各画素に対応するカウンタ59aの集合体である。各カウンタ59aは、フリッカ検波部54から通知された周期内に発生するイベントを数えるために、対応する画素について、Posイベントが検出されるとカウントアップし、Negイベントが検出されるとカウントダウンする。フリッカを要因とするイベントのみが発生した画素のカウンタ59aのカウント値はゼロである。フリッカ以外を要因とするイベントが発生した画素のカウンタ59aのカウント値は、ゼロ以外の値になる。メモリ60は、カウンタマップ59の各カウンタ59aのカウント値を保存する。

[0141] このように、図22の第2検出部53は、フリッカ検波部54にてフリッカが要因の検出信号が含まれると判定された場合、フリッカの周期内に検出されたイベントの数をカウントすることで、フリッカ以外を要因とするイベントの発生回数を検出する。

[0142] 図22の信号処理部25は、カウンタマップ59の各カウンタ59aのカウント値によって、フリッカを要因とするイベントか、あるいはフリッカ以外の要因によるイベントかを判別しており、デジタル処理により、イベント検出を行っている。図22の信号処理部25の処理は、図2の非同期方式の撮像装置20と、図9のスキャン方式の撮像装置20の両方に適用可能である。

[0143] 図24は図22の信号処理部25の処理動作を示すフローチャートである。図24のステップS62～S65はフリッカ検波パスでありステップS66～S70は、フリッカ検波後に行われるデータパスである。

[0144] ステップS61～S65では、図22のステップS51～S55と同様に、フリッカの周期を計算する。

[0145] フリッカが検出された場合には、図22のカウンタマップ59を起動する。具体的には、ステップS66において、図22のカウンタマップ59を用いて、検出されたPosイベント又はNegイベントに応じたカウンタ59aをカ

ウントアップ又はカウントダウンする。次に、カウンタマップ59の各カウント値をフィルタリングする（ステップS67）。例えば、ステップS67では、カウンタマップ59の各カウント値のうち、ノイズによると考えられるカウント値を修正する。

[0146] 次に、カウンタマップ59の各カウント値のうち、ゼロとかけ離れたカウント値は、フリッカ以外を要因とするイベントと考えられるため、そのイベントを出力する。

[0147] ステップS68では、カウンタマップ59により検出されたイベントと、第1検出部51で検出されたイベントとのいずれかを選択する。ここでは、フリッカが要因のイベントがあると判定された場合には、カウンタマップ59により検出されたイベントを選択し、フリッカが要因のイベントはないと判定された場合には、第1検出部51で検出されたイベントを選択する。次に、選択されたイベントの出力レートを、必要に応じて出力レート変換部57により変換して（ステップS69）、イベントを出力する（ステップS70）。

[0148] 上述した図20～図24は、アドレスイベント検出部33で検出されたイベントを、信号処理部25にてアナログ処理またはデジタル処理にてフィルタリングする例を示したが、フリッカを要因とするイベントの性質に着目して、フリッカ以外を要因とするイベントを検出してもよい。

[0149] 図25は信号処理部25の第3具体例を示すブロック図である。図25の信号処理部25は、第1検出部51とフリッカ判定部52を有するフリッカ検波部54を有する。なお、信号処理部25には、出力レート制御部は設けられていない。

[0150] 図25の信号処理部25には、画素制御回路58が接続されている。画素制御回路58は、図14の第2検出部53に対応するものであり、フリッカ判定部52にてフリッカが要因のイベント（検出信号）が含まれると判定された場合であって、Posイベント（第1検出信号）が検出される期間内に電気信号の信号レベルが減少する方向の変化量の絶対値が第2閾値を超えた場合

、又はNegイベント（第2検出信号）が検出される期間内に電気信号の信号レベルが増大する方向の変化量の絶対値が第1閾値を超えた場合におけるイベント（検出信号）を、フリッカ以外の要因のイベント（検出信号）として検出する。

[0151] このように、画素制御回路58は、フリッカのPosイベント発生期間内にNegイベントが発生された場合と、フリッカのNegイベント発生期間内にPosイベントが発生された場合は、いずれもフリッカ以外の要因のイベントと考えられることから、これらのイベントを検出する。

[0152] 図26A及び図26Bは画素制御回路58の動作を模式的に示す図である。図26Aでは、光源の輝度が下がっている最中に、輝度が上がるイベントが発生した例を示す。光源の輝度が下がっている最中は、フリッカのNegイベントの発生期間である。この期間内は、光源からPosイベントが検出されることはない。よって、この期間内にPosイベントが検出されると、そのイベントは、フリッカ以外の要因によるものと判断できる。

[0153] 図26Bでは、光源の輝度が上がっている最中に、輝度が下がるイベントが発生した例を示す。光源の輝度が上がっている最中は、フリッカのPosイベントの発生期間である。この期間内は、光源からNegイベントが検出されることはない。よって、この期間内にNegイベントが検出されると、そのイベントは、フリッカ以外の要因によるものと判断できる。

[0154] 図25の画素制御回路58は、アナログ処理により、フリッカのPosイベント発生期間内にNegイベントを検出し、フリッカのNegイベント発生期間内にPosイベントを検出する。

[0155] 図27は図25の信号処理部25の処理動作を示すフローチャートである。図27のステップS82～S87はフリッカ検波パスであり、ステップS88～S89はフリッカ検波後に行われるデータパスである。

[0156] イベントが検出されると（ステップS81）、フリッカ検波部54の処理を行う（ステップS82）。フリッカ検波部54の処理結果を受信し（ステップS83）、フリッカが要因のイベントか否かを判定する（ステップS8

4)。

[0157] フリッカが要因のイベントと判定された場合、フリッカ検波部54は、Posイベント発生期間とNegイベント発生期間とを推定する(ステップS85)。フリッカ検波部54は、推定したPosイベント発生期間とNegイベント発生期間を画素制御回路58に送信する(ステップS86)。

[0158] 次に、画素制御回路58は、Posイベント発生期間であればNegイベントを検出し、Negイベント発生期間であればPosイベントを検出するよう、アドレスイベント検出部33に指示する(ステップS87)。

[0159] アドレスイベント検出部33で検出された、Posイベント発生期間内のNegイベントと、Negイベント発生期間内のPosイベントは、出力レート変換部57にて、出力レートが変換され(ステップS88)、出力される(ステップS89)。

[0160] 図28は信号処理部25の第4具体例を示すブロック図である。図28の信号処理部25は、第1検出部51、フリッカ判定部52、及びイベント選択部61を有する。イベント選択部61は、図14の第2検出部53に対応するものである。イベント選択部61は、アドレスイベント検出部33で検出されたイベントのうち、フリッカを要因とするPosイベント発生期間内のNegイベントと、Negイベント発生期間内のPosイベントを検出する。すなわち、イベント選択部61は、フリッカを要因とするPosイベント発生期間内のPosイベントは破棄してNegイベントを検出し、かつNegイベント発生期間内のNegイベントをはきしてPosイベントを検出する。

[0161] 図29は図28の信号処理部25の処理動作を示すフローチャートである。図29のステップS92～S95はフリッカ検波パスであり、ステップS96～S98はフリッカ検波後に行われるデータパスである。

[0162] ステップS91～S95の処理は、図27のステップS81～S85の処理と同じである。イベント選択部61は、ステップS85で推定されたフリッカを要因とするPosイベント発生期間内のPosイベントを廃棄してNegイベントを検出し、かつNegイベント発生期間内のNegイベントを廃棄してPosイベン

トを検出する（ステップS 9 6）。

[0163] フリッカを要因とするイベントが発生している場合には、ステップS 9 6で検出されたイベントを選択し、フリッカを要因とするイベントが発生しない場合には、第1検出部5 1で検出されたイベントを選択する（ステップS 9 7）。信号処理部2 5は、ステップS 9 7で選択したイベントを出力する（ステップS 9 8）。

[0164] 図2 8の信号処理部2 5は、出力レート変換部5 7を備えていないが、アドレスイベント検出部3 3で検出されたイベントの一部だけが信号処理部2 5から出力されることから、イベントを出力するタイミングを制御する必要が生じる。

[0165] 図3 0は図2 9を一部変更したフローチャートである。図3 0のステップS 9 9は、アドレスイベント検出部3 3から出力されたイベントの出力タイミングを遅らせる処理を行う。これにより、ステップS 9 2～S 9 5の処理で生じる信号遅延を、ステップS 9 9で持たせることができる。

[0166] このように、本実施形態では、イベントが発生したときに、そのイベントがフリッカを要因とするものか否かを判定し、フリッカ以外を要因とするイベントのみを検出する処理を行う。これにより、フリッカを要因とするイベントによる影響を受けなくなる。より具体的には、フリッカが生じる周期を検出して、その周期以外で発生するイベントを検出することで、フリッカ以外を要因とするイベントを検出できる。あるいは、フリッカを要因とするイベントは、PosイベントとNegイベントが交互に発生するため、Posイベントの数とNegイベントの数を比較することで、フリッカ以外を要因とするイベントを検出できる。あるいは、フリッカを要因とするイベントは、Posイベントが発生するPosイベント発生期間と、Negイベントが発生するNegイベント発生期間が予め予測できるため、Posイベント発生期間内に発生したNegイベントと、Negイベント発生期間内に発生したPosイベントを検出することで、フリッカ以外を要因とするイベントを検出できる。

[0167] <本開示に係る技術の適用例>

本開示に係る技術は、様々な製品に適用することができる。以下に、より具体的な適用例について説明する。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット、建設機械、農業機械（トラクター）などのいずれかの種類の移動体に搭載される測距装置として実現されてもよい。

[0168] [移動体]

図31は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システム7000の概略的な構成例を示すブロック図である。車両制御システム7000は、通信ネットワーク7010を介して接続された複数の電子制御ユニットを備える。図31に示した例では、車両制御システム7000は、駆動系制御ユニット7100、ボディ系制御ユニット7200、バッテリー制御ユニット7300、車外情報検出ユニット7400、車内情報検出ユニット7500、及び統合制御ユニット7600を備える。これらの複数の制御ユニットを接続する通信ネットワーク7010は、例えば、CAN (Controller Area Network)、LIN (Local Interconnect Network)、LAN (Local Area Network) 又はFlexRay (登録商標) 等の任意の規格に準拠した車載通信ネットワークであってよい。

[0169] 各制御ユニットは、各種プログラムにしたがって演算処理を行うマイクロコンピュータと、マイクロコンピュータにより実行されるプログラム又は各種演算に用いられるパラメータ等を記憶する記憶部と、各種制御対象の装置を駆動する駆動回路とを備える。各制御ユニットは、通信ネットワーク7010を介して他の制御ユニットとの間で通信を行うためのネットワークI/Fを備えるとともに、車内外の装置又はセンサ等との間で、有線通信又は無線通信により通信を行うための通信I/Fを備える。図31では、統合制御ユニット7600の機能構成として、マイクロコンピュータ7610、汎用通信I/F7620、専用通信I/F7630、測位部7640、ビーコン受信部7650、車内機器I/F7660、音声画像出力部7670、車載

ネットワーク I / F 7 6 8 0 及び記憶部 7 6 9 0 が図示されている。他の制御ユニットも同様に、マイクロコンピュータ、通信 I / F 及び記憶部等を備える。

[0170] 駆動系制御ユニット 7 1 0 0 は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット 7 1 0 0 は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。駆動系制御ユニット 7 1 0 0 は、ABS (Antilock Brake System) 又はESC (Electronic Stability Control) 等の制御装置としての機能を有してもよい。

[0171] 駆動系制御ユニット 7 1 0 0 には、車両状態検出部 7 1 1 0 が接続される。車両状態検出部 7 1 1 0 には、例えば、車体の軸回転運動の角速度を検出するジャイロセンサ、車両の加速度を検出する加速度センサ、あるいは、アクセルペダルの操作量、ブレーキペダルの操作量、ステアリングホイールの操舵角、エンジン回転数又は車輪の回転速度等を検出するためのセンサのうちの少なくとも一つが含まれる。駆動系制御ユニット 7 1 0 0 は、車両状態検出部 7 1 1 0 から入力される信号を用いて演算処理を行い、内燃機関、駆動用モータ、電動パワーステアリング装置又はブレーキ装置等を制御する。

[0172] ボディ系制御ユニット 7 2 0 0 は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット 7 2 0 0 は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウィンカー又はフォグラмп等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット 7 2 0 0 には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット 7 2 0 0 は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

- [0173] バッテリ制御ユニット 7300 は、各種プログラムにしたがって駆動用モータの電力供給源である二次電池 7310 を制御する。例えば、バッテリ制御ユニット 7300 には、二次電池 7310 を備えたバッテリ装置から、バッテリ温度、バッテリ出力電圧又はバッテリの残存容量等の情報が入力される。バッテリ制御ユニット 7300 は、これらの信号を用いて演算処理を行い、二次電池 7310 の温度調節制御又はバッテリ装置に備えられた冷却装置等の制御を行う。
- [0174] 車外情報検出ユニット 7400 は、車両制御システム 7000 を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット 7400 には、撮像部 7410 及び車外情報検出部 7420 のうちの少なくとも一方が接続される。撮像部 7410 には、ToF (Time of Flight) カメラ、ステレオカメラ、単眼カメラ、赤外線カメラ及びその他のカメラのうちの少なくとも一つが含まれる。車外情報検出部 7420 には、例えば、現在の天候又は気象を検出するための環境センサ、あるいは、車両制御システム 7000 を搭載した車両の周囲の他の車両、障害物又は歩行者等を検出するための周囲情報検出センサのうちの少なくとも一つが含まれる。
- [0175] 環境センサは、例えば、雨天を検出する雨滴センサ、霧を検出する霧センサ、日照度合いを検出する日照センサ、及び降雪を検出する雪センサのうちの少なくとも一つであってよい。周囲情報検出センサは、超音波センサ、レーダ装置及び LIDAR (Light Detection and Ranging, Laser Imaging Detection and Ranging) 装置のうちの少なくとも一つであってよい。これらの撮像部 7410 及び車外情報検出部 7420 は、それぞれ独立したセンサないし装置として備えられてもよいし、複数のセンサないし装置が統合された装置として備えられてもよい。
- [0176] ここで、図 32 は、撮像部 7410 及び車外情報検出部 7420 の設置位置の例を示す。撮像部 7910, 7912, 7914, 7916, 7918 は、例えば、車両 7900 のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部のうちの少なくとも一つの位

置に設けられる。フロントノーズに備えられる撮像部 7910 及び車室内のフロントガラスの上部に備えられる撮像部 7918 は、主として車両 7900 の前方の画像を取得する。サイドミラーに備えられる撮像部 7912, 7914 は、主として車両 7900 の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部 7916 は、主として車両 7900 の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部 7918 は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0177] 尚、図 32 には、それぞれの撮像部 7910, 7912, 7914, 7916 の撮影範囲の一例が示されている。撮像範囲 a は、フロントノーズに設けられた撮像部 7910 の撮像範囲を示し、撮像範囲 b, c は、それぞれサイドミラーに設けられた撮像部 7912, 7914 の撮像範囲を示し、撮像範囲 d は、リアバンパ又はバックドアに設けられた撮像部 7916 の撮像範囲を示す。例えば、撮像部 7910, 7912, 7914, 7916 で撮像された画像データが重ね合わせられることにより、車両 7900 を上方から見た俯瞰画像が得られる。

[0178] 車両 7900 のフロント、リア、サイド、コーナ及び車室内のフロントガラスの上部に設けられる車外情報検出部 7920, 7922, 7924, 7926, 7928, 7930 は、例えば超音波センサ又はレーダ装置であってよい。車両 7900 のフロントノーズ、リアバンパ、バックドア及び車室内のフロントガラスの上部に設けられる車外情報検出部 7920, 7926, 7930 は、例えば L I D A R 装置であってよい。これらの車外情報検出部 7920 ~ 7930 は、主として先行車両、歩行者又は障害物等の検出に用いられる。

[0179] 図 31 に戻って説明を続ける。車外情報検出ユニット 7400 は、撮像部 7410 に車外の画像を撮像させるとともに、撮像された画像データを受信する。また、車外情報検出ユニット 7400 は、接続されている車外情報検出部 7420 から検出情報を受信する。車外情報検出部 7420 が超音波セ

ンサ、レーダ装置又はL I D A R装置である場合には、車外情報検出ユニット7400は、超音波又は電磁波等を発信させるとともに、受信された反射波の情報を受信する。車外情報検出ユニット7400は、受信した情報に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。車外情報検出ユニット7400は、受信した情報に基づいて、降雨、霧又は路面状況等を認識する環境認識処理を行ってもよい。車外情報検出ユニット7400は、受信した情報に基づいて、車外の物体までの距離を算出してもよい。

[0180] また、車外情報検出ユニット7400は、受信した画像データに基づいて、人、車、障害物、標識又は路面上の文字等を認識する画像認識処理又は距離検出処理を行ってもよい。車外情報検出ユニット7400は、受信した画像データに対して歪補正又は位置合わせ等の処理を行うとともに、異なる撮像部7410により撮像された画像データを合成して、俯瞰画像又はパノラマ画像を生成してもよい。車外情報検出ユニット7400は、異なる撮像部7410により撮像された画像データを用いて、視点変換処理を行ってもよい。

[0181] 車内情報検出ユニット7500は、車内の情報を検出する。車内情報検出ユニット7500には、例えば、運転者の状態を検出する運転者状態検出部7510が接続される。運転者状態検出部7510は、運転者を撮像するカメラ、運転者の生体情報を検出する生体センサ又は車室内の音声を集音するマイク等を含んでもよい。生体センサは、例えば、座面又はステアリングホイール等に設けられ、座席に座った搭乗者又はステアリングホイールを握る運転者の生体情報を検出する。車内情報検出ユニット7500は、運転者状態検出部7510から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。車内情報検出ユニット7500は、集音された音声信号に対してノイズキャンセリング処理等の処理を行ってもよい。

[0182] 統合制御ユニット7600は、各種プログラムにしたがって車両制御シス

テム 7 0 0 0 内の動作全般を制御する。統合制御ユニット 7 6 0 0 には、入力部 7 8 0 0 が接続されている。入力部 7 8 0 0 は、例えば、タッチパネル、ボタン、マイクロフォン、スイッチ又はレバー等、搭乗者によって入力操作され得る装置によって実現される。統合制御ユニット 7 6 0 0 には、マイクロフォンにより入力される音声を音声認識することにより得たデータが入力されてもよい。入力部 7 8 0 0 は、例えば、赤外線又はその他の電波を利用したリモートコントロール装置であってもよいし、車両制御システム 7 0 0 0 の操作に対応した携帯電話又は P D A (Personal Digital Assistant) 等の外部接続機器であってもよい。入力部 7 8 0 0 は、例えばカメラであってもよく、その場合搭乗者はジェスチャにより情報を入力することができる。あるいは、搭乗者が装着したウェアラブル装置の動きを検出することで得られたデータが入力されてもよい。さらに、入力部 7 8 0 0 は、例えば、上記の入力部 7 8 0 0 を用いて搭乗者等により入力された情報に基づいて入力信号を生成し、統合制御ユニット 7 6 0 0 に出力する入力制御回路などを含んでもよい。搭乗者等は、この入力部 7 8 0 0 を操作することにより、車両制御システム 7 0 0 0 に対して各種のデータを入力したり処理動作を指示したりする。

[0183] 記憶部 7 6 9 0 は、マイクロコンピュータにより実行される各種プログラムを記憶する R O M (Read Only Memory)、及び各種パラメータ、演算結果又はセンサ値等を記憶する R A M (Random Access Memory) を含んでもよい。また、記憶部 7 6 9 0 は、H D D (Hard Disc Drive) 等の磁気記憶デバイス、半導体記憶デバイス、光記憶デバイス又は光磁気記憶デバイス等によって実現してもよい。

[0184] 汎用通信 I / F 7 6 2 0 は、外部環境 7 7 5 0 に存在する様々な機器との間の通信を仲介する汎用的な通信 I / F である。汎用通信 I / F 7 6 2 0 は、G S M (登録商標) (Global System of Mobile communications)、W i M A X、L T E (Long Term Evolution) 若しくは L T E - A (LTE-Advanced) などのセルラー通信プロトコル、又は無線 L A N (W i - F i (登

録商標)ともいう)、Bluetooth(登録商標)などのその他の無線通信プロトコルを実装してよい。汎用通信I/F7620は、例えば、基地局又はアクセスポイントを介して、外部ネットワーク(例えば、インターネット、クラウドネットワーク又は事業者固有のネットワーク)上に存在する機器(例えば、アプリケーションサーバ又は制御サーバ)へ接続してもよい。また、汎用通信I/F7620は、例えばP2P(Peer To Peer)技術を用いて、車両の近傍に存在する端末(例えば、運転者、歩行者若しくは店舗の端末、又はMTC(Machine Type Communication)端末)と接続してもよい。

[0185] 専用通信I/F7630は、車両における使用を目的として策定された通信プロトコルをサポートする通信I/Fである。専用通信I/F7630は、例えば、下位レイヤのIEEE802.11pと上位レイヤのIEEE1609との組合せであるWAVE(Wireless Access in Vehicle Environment)、DSRC(Dedicated Short Range Communications)、又はセルラー通信プロトコルといった標準プロトコルを実装してよい。専用通信I/F7630は、典型的には、車車間(Vehicle to Vehicle)通信、路車間(Vehicle to Infrastructure)通信、車両と家との間(Vehicle to Home)の通信及び歩車間(Vehicle to Pedestrian)通信のうちの1つ以上を含む概念であるV2X通信を遂行する。

[0186] 測位部7640は、例えば、GNSS(Global Navigation Satellite System)衛星からのGNSS信号(例えば、GPS(Global Positioning System)衛星からのGPS信号)を受信して測位を実行し、車両の緯度、経度及び高度を含む位置情報を生成する。尚、測位部7640は、無線アクセスポイントとの信号の交換により現在位置を特定してもよく、又は測位機能を有する携帯電話、PHS若しくはスマートフォンといった端末から位置情報を取得してもよい。

[0187] ビーコン受信部7650は、例えば、道路上に設置された無線局等から発信される電波あるいは電磁波を受信し、現在位置、渋滞、通行止め又は所要

時間等の情報を取得する。尚、ビーコン受信部 7650 の機能は、上述した専用通信 I / F 7630 に含まれてもよい。

[0188] 車内機器 I / F 7660 は、マイクロコンピュータ 7610 と車内に存在する様々な車内機器 7760 との間の接続を仲介する通信インタフェースである。車内機器 I / F 7660 は、無線 LAN、Bluetooth（登録商標）、NFC（Near Field Communication）又は WUSB（Wireless USB）といった無線通信プロトコルを用いて無線接続を確立してもよい。また、車内機器 I / F 7660 は、図示しない接続端子（及び、必要であればケーブル）を介して、USB（Universal Serial Bus）、HDMI（登録商標）（High-Definition Multimedia Interface）、又は MHL（Mobile High-definition Link）等の有線接続を確立してもよい。車内機器 7760 は、例えば、搭乗者が有するモバイル機器若しくはウェアラブル機器、又は車両に搬入され若しくは取り付けられる情報機器のうちの少なくとも 1 つを含んでいてもよい。また、車内機器 7760 は、任意の目的地までの経路探索を行うナビゲーション装置を含んでいてもよい。車内機器 I / F 7660 は、これらの車内機器 7760 との間で、制御信号又はデータ信号を交換する。

[0189] 車載ネットワーク I / F 7680 は、マイクロコンピュータ 7610 と通信ネットワーク 7010 との間の通信を仲介するインタフェースである。車載ネットワーク I / F 7680 は、通信ネットワーク 7010 によりサポートされる所定のプロトコルに則して、信号等を送受信する。

[0190] 統合制御ユニット 7600 のマイクロコンピュータ 7610 は、汎用通信 I / F 7620、専用通信 I / F 7630、測位部 7640、ビーコン受信部 7650、車内機器 I / F 7660 及び車載ネットワーク I / F 7680 のうちの少なくとも一つを介して取得される情報に基づき、各種プログラムにしたがって、車両制御システム 7000 を制御する。例えば、マイクロコンピュータ 7610 は、取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニ

ット 7 1 0 0 に対して制御指令を出力してもよい。例えば、マイクロコンピュータ 7 6 1 0 は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含む A D A S (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行ってもよい。また、マイクロコンピュータ 7 6 1 0 は、取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行ってもよい。

[0191] マイクロコンピュータ 7 6 1 0 は、汎用通信 I / F 7 6 2 0、専用通信 I / F 7 6 3 0、測位部 7 6 4 0、ビーコン受信部 7 6 5 0、車内機器 I / F 7 6 6 0 及び車載ネットワーク I / F 7 6 8 0 のうちの少なくとも一つを介して取得される情報に基づき、車両と周辺の構造物や人物等の物体との間の 3 次元距離情報を生成し、車両の現在位置の周辺情報を含むローカル地図情報を作成してもよい。また、マイクロコンピュータ 7 6 1 0 は、取得される情報に基づき、車両の衝突、歩行者等の近接又は通行止めの道路への進入等の危険を予測し、警告用信号を生成してもよい。警告用信号は、例えば、警告音を発生させたり、警告ランプを点灯させたりするための信号であってよい。

[0192] 音声画像出力部 7 6 7 0 は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図 3 1 の例では、出力装置として、オーディオスピーカ 7 7 1 0、表示部 7 7 2 0 及びインストルメントパネル 7 7 3 0 が例示されている。表示部 7 7 2 0 は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。表示部 7 7 2 0 は、A R (Augmented Reality) 表示機能を有していてもよい。出力装置は、これらの装置以外の、ヘッドホン、搭乗者が装着する眼鏡型ディスプレイ等のウェアラブルデバイス、プロジェクタ又はランプ等の他の装置であってもよい。出力装置が表示装置の場合、表示装置は、マイクロコ

ンピュータ 7610 が行った各種処理により得られた結果又は他の制御ユニットから受信された情報を、テキスト、イメージ、表、グラフ等、様々な形式で視覚的に表示する。また、出力装置が音声出力装置の場合、音声出力装置は、再生された音声データ又は音響データ等からなるオーディオ信号をアナログ信号に変換して聴覚的に出力する。

[0193] 尚、図 31 に示した例において、通信ネットワーク 7010 を介して接続された少なくとも二つの制御ユニットが一つの制御ユニットとして一体化されてもよい。あるいは、個々の制御ユニットが、複数の制御ユニットにより構成されてもよい。さらに、車両制御システム 7000 が、図示されていない別の制御ユニットを備えてもよい。また、上記の説明において、いずれかの制御ユニットが担う機能の一部又は全部を、他の制御ユニットに持たせてもよい。つまり、通信ネットワーク 7010 を介して情報の送受信がされるようになっていれば、所定の演算処理が、いずれかの制御ユニットで行われるようになってもよい。同様に、いずれかの制御ユニットに接続されているセンサ又は装置が、他の制御ユニットに接続されるとともに、複数の制御ユニットが、通信ネットワーク 7010 を介して相互に検出情報を送受信してもよい。

[0194] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、例えば、撮像部 7910、7912、7914、7916、7918 や、車外情報検出部 7920、7922、7924、7926、7928、7930 や、運転者状態検出部 7510 等に適用され得る。具体的には、これらの撮像部や検出部に対して、本開示の撮像装置を有する図 1 の撮像システム 10 を適用することができる。そして、本開示に係る技術を適用することにより、センサノイズ等のノイズイベントの影響を緩和し、真イベントの発生を確実に、かつ、迅速に感知することができるため、安全な車両走行を実現することが可能となる。

[0195] なお、本技術は以下のような構成を取ることができる。

(1) それぞれが入射光を光電変換して電気信号を生成する複数の光電変換素子を有する光電変換部と、

前記複数の光電変換素子で生成された前記電気信号の変化量の絶対値が所定の閾値を超えた場合に検出信号を検出する第1検出部と、

前記第1検出部で検出された前記検出信号の中に、光源のフリッカが要因の検出信号が含まれるか否かを判定するフリッカ判定部と、

前記フリッカが要因の検出信号が含まれると判定された場合に、前記第1検出部で検出された前記検出信号の中から前記フリッカ以外の要因の検出信号を検出する第2検出部と、を備える、撮像装置。

(2) 前記第1検出部は、前記電気信号の信号レベルが増大する方向の変化量の絶対値が第1閾値を超えたときに第1検出信号を検出するとともに、前記電気信号の信号レベルが減少する方向の変化量の絶対値が第2閾値を超えたときに第2検出信号を検出し、

前記フリッカ判定部は、所定期間内に検出された前記第1検出信号の数と前記第2検出信号の数とに基づいて、前記第1検出部で検出された前記検出信号の中に前記フリッカが要因の検出信号が含まれるか否かを判定する、(1)に記載の撮像装置。

(3) 前記第1検出部は、前記複数の光電変換素子の前記電気信号を順繰りに読み出して、前記第1検出信号及び前記第2検出信号の一方を検出した後に、前記第1検出信号及び前記第2検出信号の他方を検出し、前記第1検出信号及び前記第2検出信号の数を所定期間にわたってカウントする、(2)に記載の撮像装置。

(4) 前記第1検出部は、前記複数の光電変換素子の前記電気信号を順繰りに読み出して、前記第1検出信号及び前記第2検出信号を並行して検出し、前記第1検出信号及び前記第2検出信号の数を所定期間にわたってカウントする、(2)に記載の撮像装置。

(5) 前記第1検出部は、前記複数の光電変換素子のうち、前記変化量の絶対値が前記閾値を超えた前記光電変換素子についての前記第1検出信号及

び前記第2検出信号の数を所定期間にわたってカウントし、

前記フリッカ判定部は、前記第1検出部でカウントされた前記第1検出信号の数と前記第2検出信号の数とに基づいて、前記第1検出部で検出された前記検出信号の中に前記フリッカが要因の検出信号が含まれるか否かを判定する、(2)に記載の撮像装置。

(6) 前記第1検出部は、前記複数の光電変換素子のうち、前記変化量の絶対値が前記閾値を超えた前記光電変換素子についての前記第1検出信号の数及び前記第2検出信号の数の差分を所定期間にわたってカウントし、

前記フリッカ判定部は、前記第1検出部でカウントされた前記差分に基づいて、前記第1検出部で検出された前記検出信号の中に前記フリッカが要因の検出信号が含まれるか否かを判定する、(2)に記載の撮像装置。

(7) 前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記フリッカの周期を検出する周期検出部と、

前記周期検出部で検出された前記フリッカの周期に合わせて前記検出信号の検出期間を設定する検出期間設定部と、を備え、

前記第2検出部は、前記検出期間設定部で設定された前記検出期間に前記検出信号を検出する、(1)乃至(6)のいずれか一項に記載の撮像装置。

(8) 前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記フリッカの周期を検出する周期検出部と、

前記周期検出部で検出された前記フリッカの周期で検出された前記検出信号に基づいて、カウント値を増減させるとともに、前記フリッカの周期以外のタイミングに検出された前記検出信号に基づいて、前記カウント値を増減させるカウンタと、を備え、

前記第2検出部は、前記カウント値に基づいて、前記フリッカ以外の要因で検出された前記検出信号を検出する、(1)乃至(6)のいずれか一項に記載の撮像装置。

(9) 前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記カウント値に基づいて前記フリッカ以外の要因で検

出された前記検出信号を選択し、前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれないと判定された場合、前記第 1 検出部で検出された前記検出信号を選択する、信号選択部を備える、(8)に記載の撮像装置。

(10) 前記第 2 検出部は、前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合であって、前記第 1 検出信号が検出される期間内に前記電気信号の信号レベルが減少する方向の変化量の絶対値が前記第 2 閾値を超えた場合、又は前記第 2 検出信号が検出される期間内に前記電気信号の信号レベルが増大する方向の変化量の絶対値が前記第 1 閾値を超えた場合における前記検出信号を、前記フリッカ以外の要因の検出信号として検出する、(2)乃至(6)のいずれか一項に記載の撮像装置。

(11) 前記第 2 検出部で検出された前記検出信号の出力レートを変換する出力レート変換部を備える、(1)乃至(10)のいずれか一項に記載の撮像装置。

(12) 前記第 2 検出部は、前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記第 1 検出部で検出された前記検出信号のうち、前記フリッカが要因の検出信号を破棄して、残りの検出信号を検出する、(2)乃至(6)のいずれか一項に記載の撮像装置。

(13) 前記第 2 検出部は、前記第 1 検出信号が検出される期間内は前記第 1 検出信号を破棄して前記第 2 検出信号を検出し、前記第 2 検出信号が検出される期間内は前記第 2 検出信号を破棄して前記第 1 検出信号を検出する、(12)に記載の撮像装置。

(14) 前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記第 1 検出信号が検出される期間内に検出された前記第 2 検出信号と、前記第 2 検出信号が検出される期間内に検出された前記第 1 検出信号とを選択し、前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記第 1 検出部で検出された前記検出信号を選択する、出力選択部を備える、(13)に記載の撮像装置。

(15) それぞれが入射光を光電変換して電気信号を生成する複数の光電

変換素子で生成された前記電気信号の変化量の絶対値が所定の閾値を超えた場合に検出信号を検出し、前記検出された前記検出信号の中に、光源のフリッカが要因の検出信号が含まれるか否かを判定し、

前記フリッカが要因の検出信号が含まれると判定された場合に、前記検出された前記検出信号の中から前記フリッカ以外の要因の検出信号を検出する、撮像方法。

[0196] 本開示の態様は、上述した個々の実施形態に限定されるものではなく、当業者が想到しうる種々の変形も含むものであり、本開示の効果も上述した内容に限定されない。すなわち、特許請求の範囲に規定された内容およびその均等物から導き出される本開示の概念的な思想と趣旨を逸脱しない範囲で種々の追加、変更および部分的削除が可能である。

符号の説明

[0197] 10 撮像システム、11 撮像レンズ、12 記録部、13 制御部、20 撮像装置、21 画素アレイ部、22 駆動部、23 アービタ部、24 カラム処理部、25 信号処理部、27 読出し領域選択部、28 信号生成部、画素 30、31 受光部、32 画素信号生成部、33 アドレスイベント検出部、40 制御部、41 (411, 412) 演算回路、42 遅延回路、43 論理積回路、44 マルチプレクサ、51 第1検出部、52 フリッカ判定部、53 第2検出部、54 フリッカ検波部、55 イベントカウンタ、56 シフトレジスタ、57 出力レート変換部、58 画素制御回路、59 カウンタマップ、59a カウンタ、60 メモリ、61 イベント選択部

請求の範囲

- [請求項1] それぞれが入射光を光電変換して電気信号を生成する複数の光電変換素子を有する光電変換部と、
- 前記複数の光電変換素子で生成された前記電気信号の変化量の絶対値が所定の閾値を超えた場合に検出信号を検出する第1検出部と、
- 前記第1検出部で検出された前記検出信号の中に、光源のフリッカが要因の検出信号が含まれるか否かを判定するフリッカ判定部と、
- 前記フリッカが要因の検出信号が含まれると判定された場合に、前記第1検出部で検出された前記検出信号の中から前記フリッカ以外の要因の検出信号を検出する第2検出部と、を備える、撮像装置。
- [請求項2] 前記第1検出部は、前記電気信号の信号レベルが増大する方向の変化量の絶対値が第1閾値を超えたときに第1検出信号を検出するとともに、前記電気信号の信号レベルが減少する方向の変化量の絶対値が第2閾値を超えたときに第2検出信号を検出し、
- 前記フリッカ判定部は、所定期間内に検出された前記第1検出信号の数と前記第2検出信号の数とに基づいて、前記第1検出部で検出された前記検出信号の中に前記フリッカが要因の検出信号が含まれるか否かを判定する、請求項1に記載の撮像装置。
- [請求項3] 前記第1検出部は、前記複数の光電変換素子の前記電気信号を順繰りに読み出して、前記第1検出信号及び前記第2検出信号の一方を検出した後に、前記第1検出信号及び前記第2検出信号の他方を検出し、前記第1検出信号及び前記第2検出信号の数を所定期間にわたってカウントする、請求項2に記載の撮像装置。
- [請求項4] 前記第1検出部は、前記複数の光電変換素子の前記電気信号を順繰りに読み出して、前記第1検出信号及び前記第2検出信号を並行して検出し、前記第1検出信号及び前記第2検出信号の数を所定期間にわたってカウントする、請求項2に記載の撮像装置。
- [請求項5] 前記第1検出部は、前記複数の光電変換素子のうち、前記変化量の

絶対値が前記閾値を超えた前記光電変換素子についての前記第 1 検出信号及び前記第 2 検出信号の数を所定期間にわたってカウントし、

前記フリッカ判定部は、前記第 1 検出部でカウントされた前記第 1 検出信号の数と前記第 2 検出信号の数とに基づいて、前記第 1 検出部で検出された前記検出信号の中に前記フリッカが要因の検出信号が含まれるか否かを判定する、請求項 2 に記載の撮像装置。

[請求項6]

前記第 1 検出部は、前記複数の光電変換素子のうち、前記変化量の絶対値が前記閾値を超えた前記光電変換素子についての前記第 1 検出信号の数及び前記第 2 検出信号の数の差分を所定期間にわたってカウントし、

前記フリッカ判定部は、前記第 1 検出部でカウントされた前記差分に基づいて、前記第 1 検出部で検出された前記検出信号の中に前記フリッカが要因の検出信号が含まれるか否かを判定する、請求項 2 に記載の撮像装置。

[請求項7]

前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記フリッカの周期を検出する周期検出部と、

前記周期検出部で検出された前記フリッカの周期に合わせて前記検出信号の検出期間を設定する検出期間設定部と、を備え、

前記第 2 検出部は、前記検出期間設定部で設定された前記検出期間に前記検出信号を検出する、請求項 1 に記載の撮像装置。

[請求項8]

前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記フリッカの周期を検出する周期検出部と、

前記周期検出部で検出された前記フリッカの周期で検出された前記検出信号に基づいて、カウント値を増減させるとともに、前記フリッカの周期以外のタイミングに検出された前記検出信号に基づいて、前記カウント値を増減させるカウンタと、を備え、

前記第 2 検出部は、前記カウント値に基づいて、前記フリッカ以外の要因で検出された前記検出信号を検出する、請求項 1 に記載の撮像

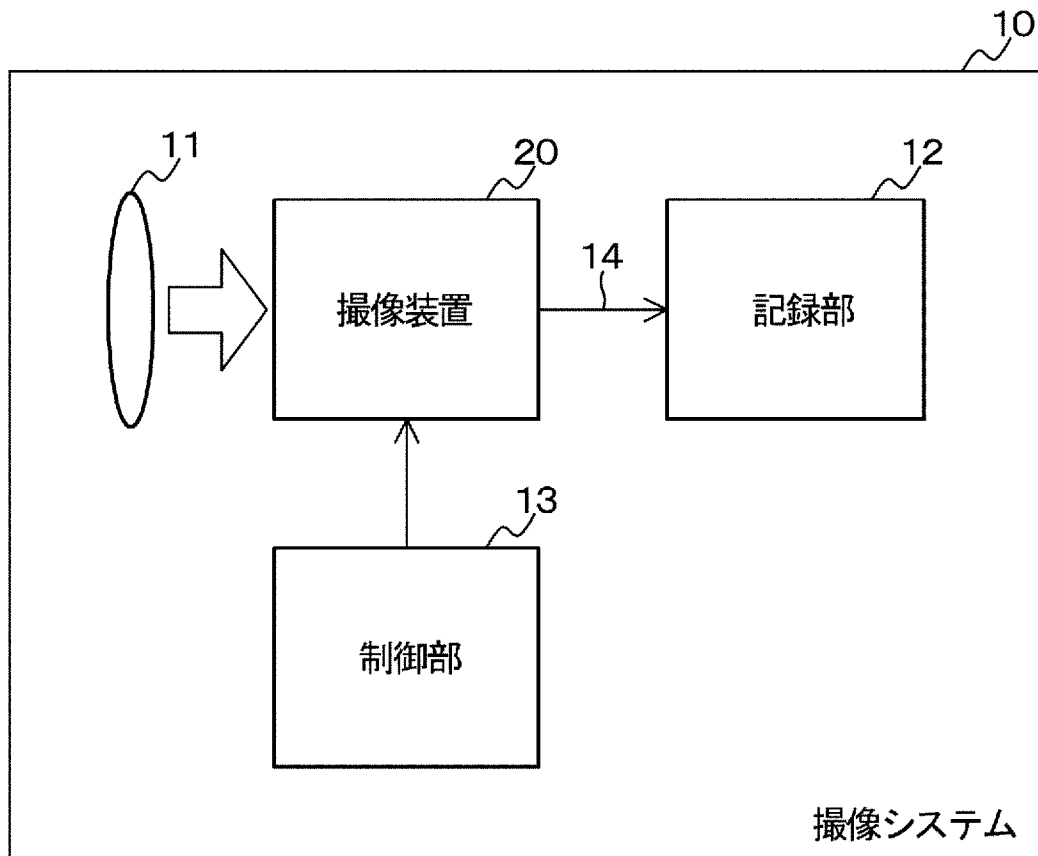
装置。

- [請求項9] 前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記カウント値に基づいて前記フリッカ以外の要因で検出された前記検出信号を選択し、前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれないと判定された場合、前記第1検出部で検出された前記検出信号を選択する、信号選択部を備える、請求項8に記載の撮像装置。
- [請求項10] 前記第2検出部は、前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合であって、前記第1検出信号が検出される期間内に前記電気信号の信号レベルが減少する方向の変化量の絶対値が前記第2閾値を超えた場合、又は前記第2検出信号が検出される期間内に前記電気信号の信号レベルが増大する方向の変化量の絶対値が前記第1閾値を超えた場合における前記検出信号を、前記フリッカ以外の要因の検出信号として検出する、請求項2に記載の撮像装置。
- [請求項11] 前記第2検出部で検出された前記検出信号の出力レートを変換する出力レート変換部を備える、請求項1に記載の撮像装置。
- [請求項12] 前記第2検出部は、前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記第1検出部で検出された前記検出信号のうち、前記フリッカが要因の検出信号を破棄して、残りの検出信号を検出する、請求項2に記載の撮像装置。
- [請求項13] 前記第2検出部は、前記第1検出信号が検出される期間内は前記第1検出信号を破棄して前記第2検出信号を検出し、前記第2検出信号が検出される期間内は前記第2検出信号を破棄して前記第1検出信号を検出する、請求項12に記載の撮像装置。
- [請求項14] 前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記第1検出信号が検出される期間内に検出された前記第2検出信号と、前記第2検出信号が検出される期間内に検出

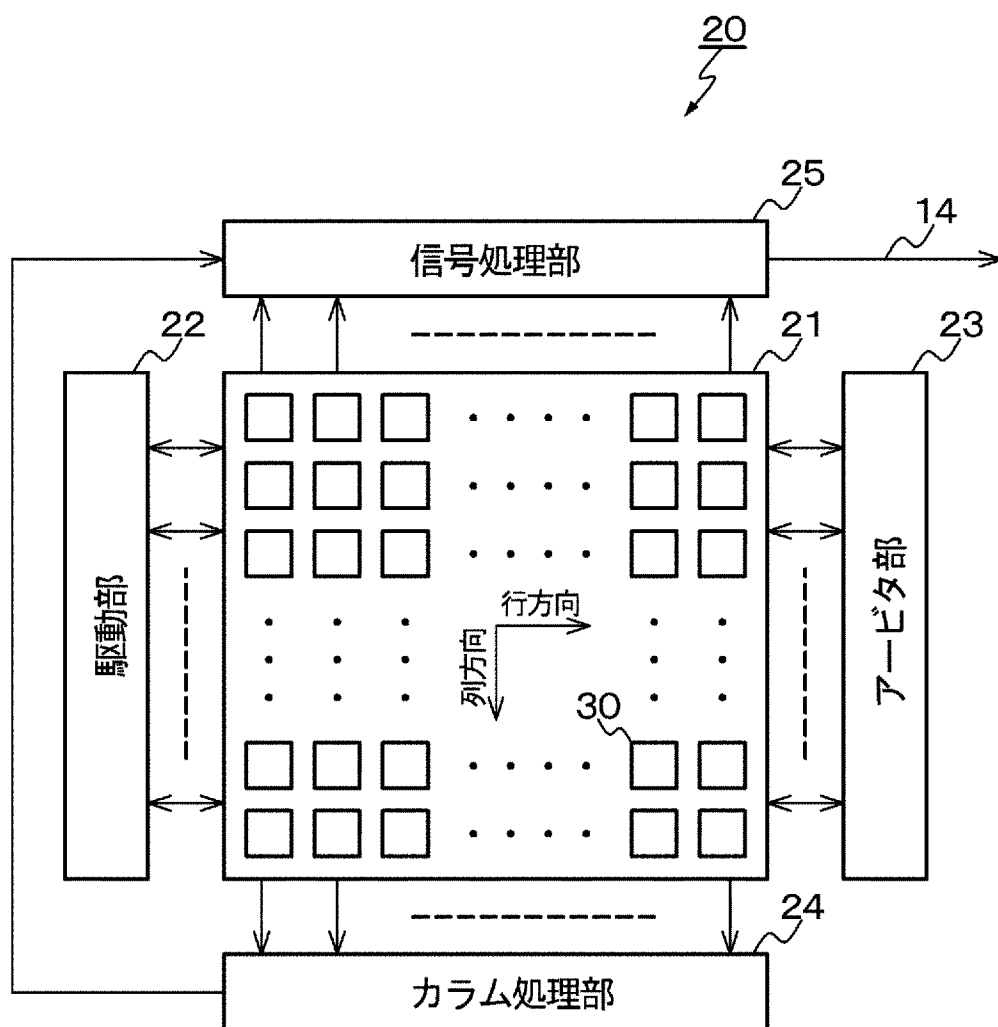
された前記第 1 検出信号とを選択し、前記フリッカ判定部にて前記フリッカが要因の検出信号が含まれると判定された場合、前記第 1 検出部で検出された前記検出信号を選択する、出力選択部を備える、請求項 13 に記載の撮像装置。

- [請求項15] それぞれが入射光を光電変換して電気信号を生成する複数の光電変換素子で生成された前記電気信号の変化量の絶対値が所定の閾値を超えた場合に検出信号を検出し、
- 前記検出された前記検出信号の中に、光源のフリッカが要因の検出信号が含まれるか否かを判定し、
- 前記フリッカが要因の検出信号が含まれると判定された場合に、前記検出された前記検出信号の中から前記フリッカ以外の要因の検出信号を検出する、撮像方法。

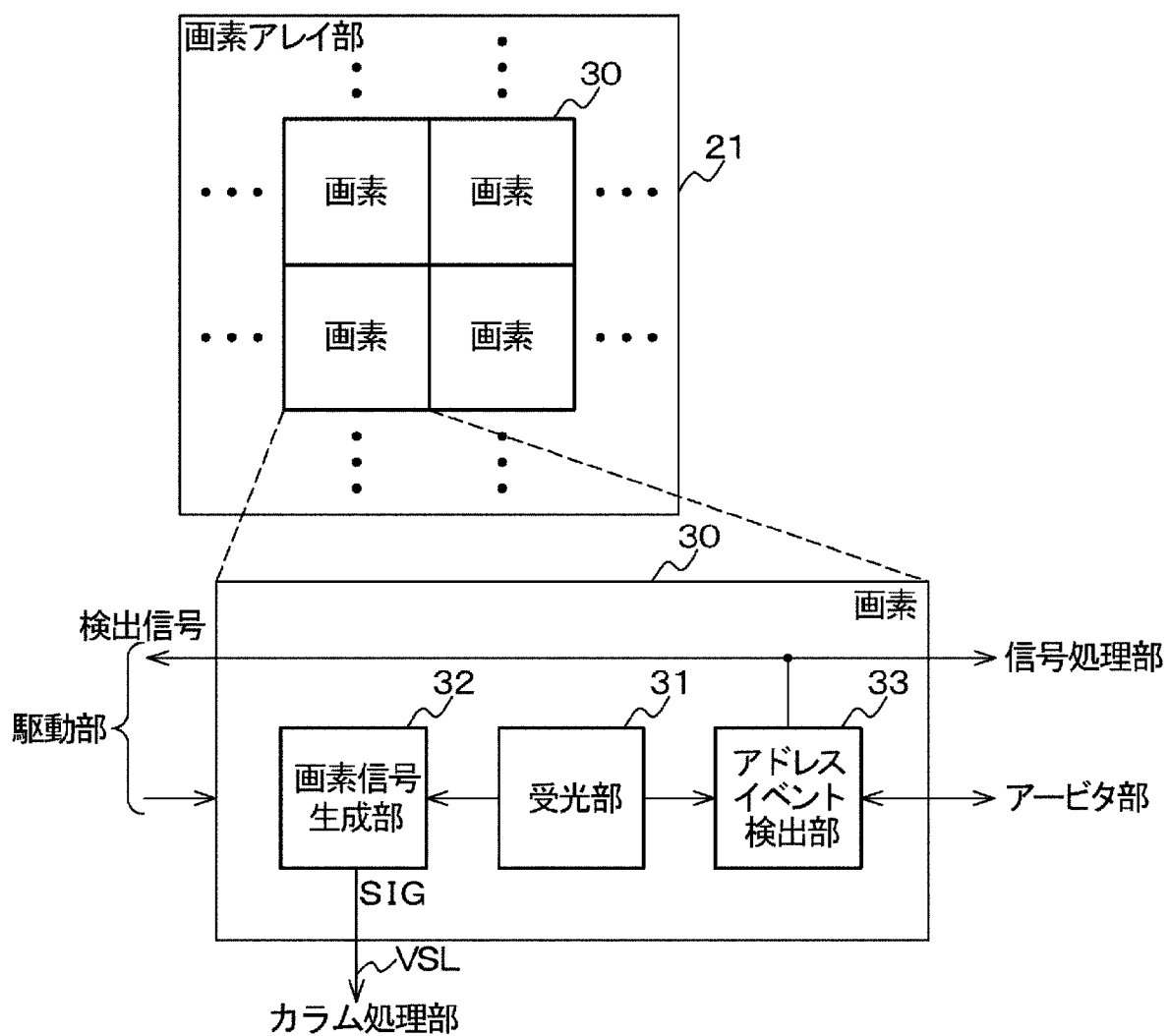
[図1]



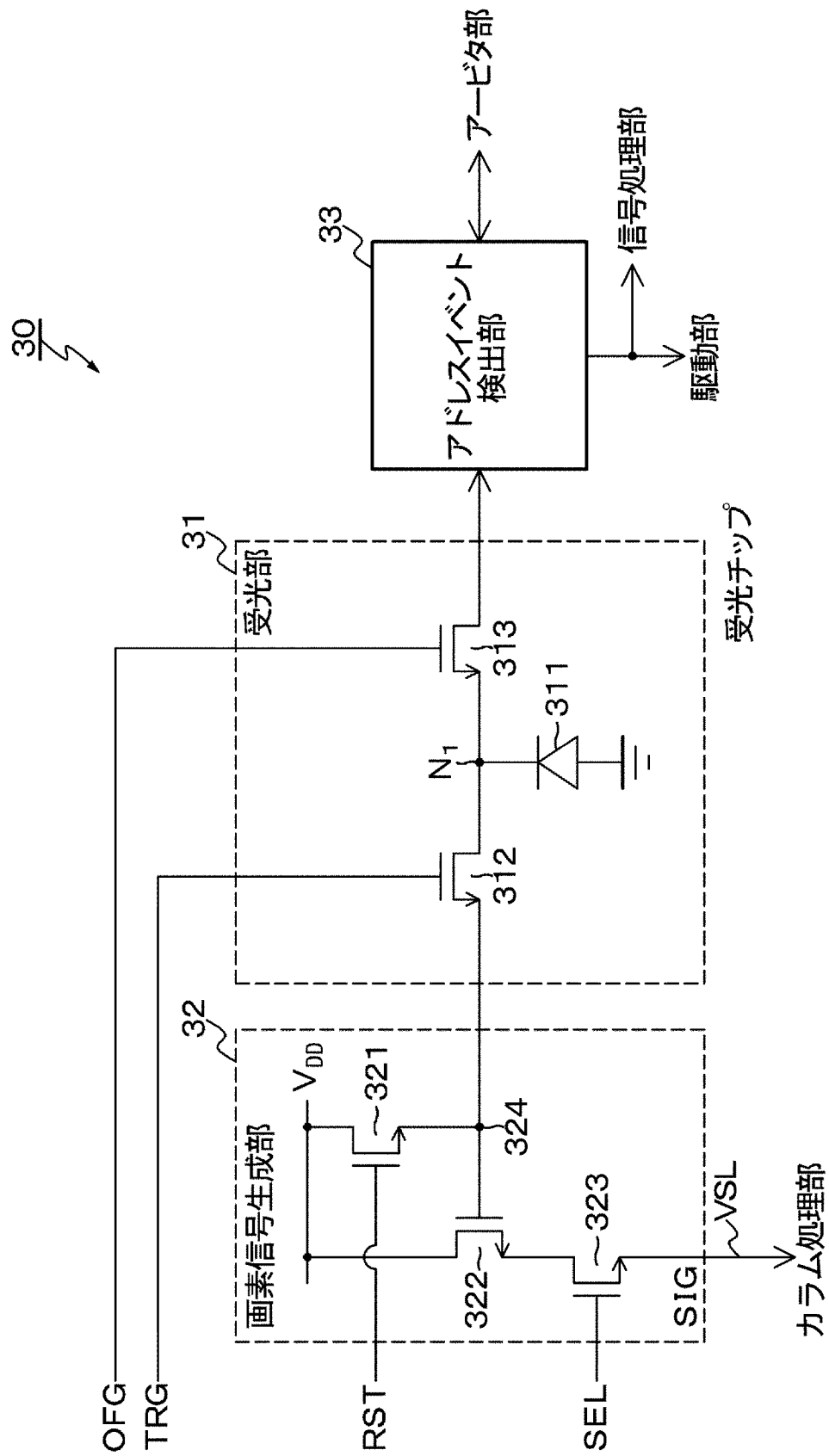
[図2]



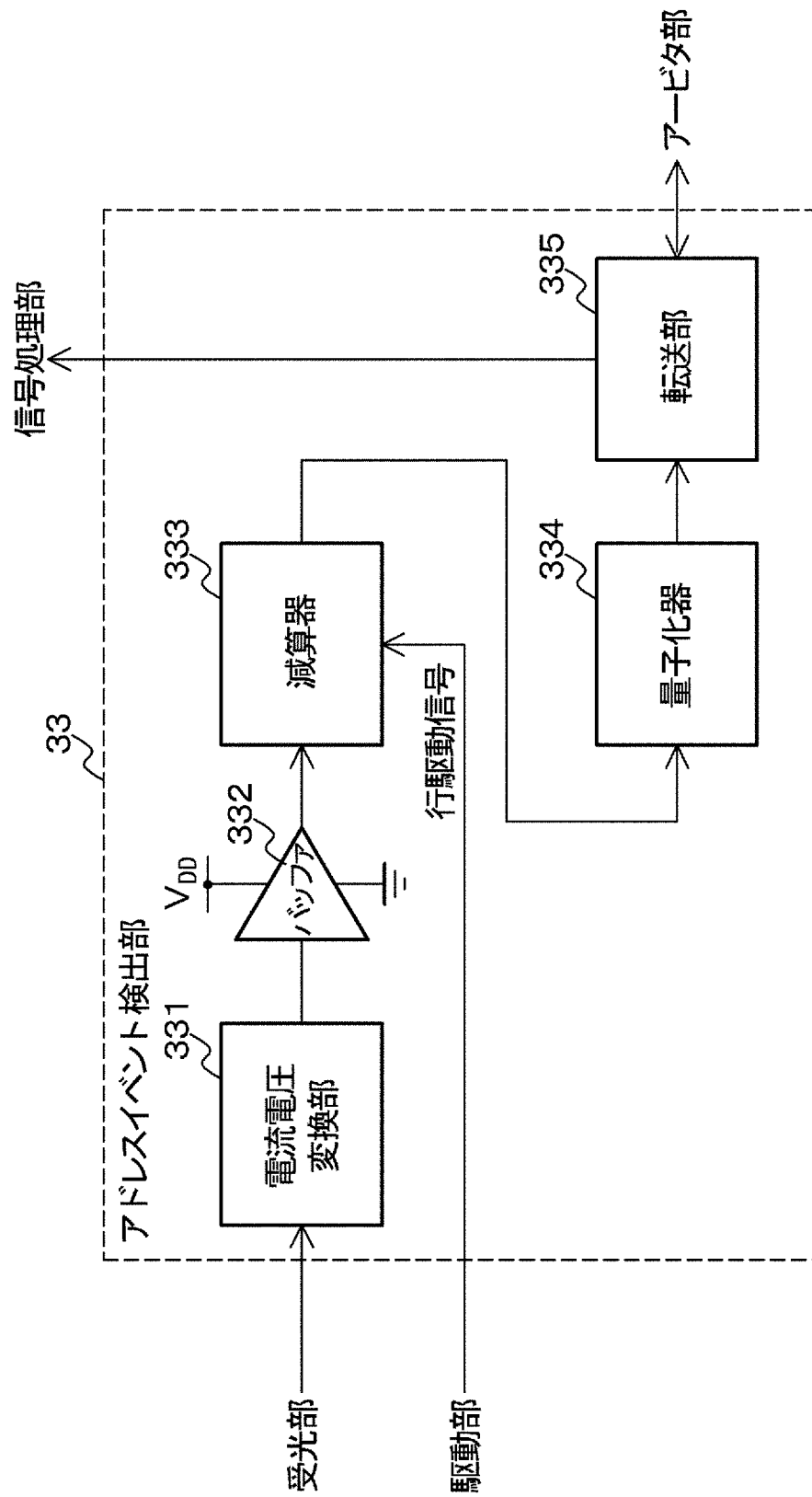
[図3]



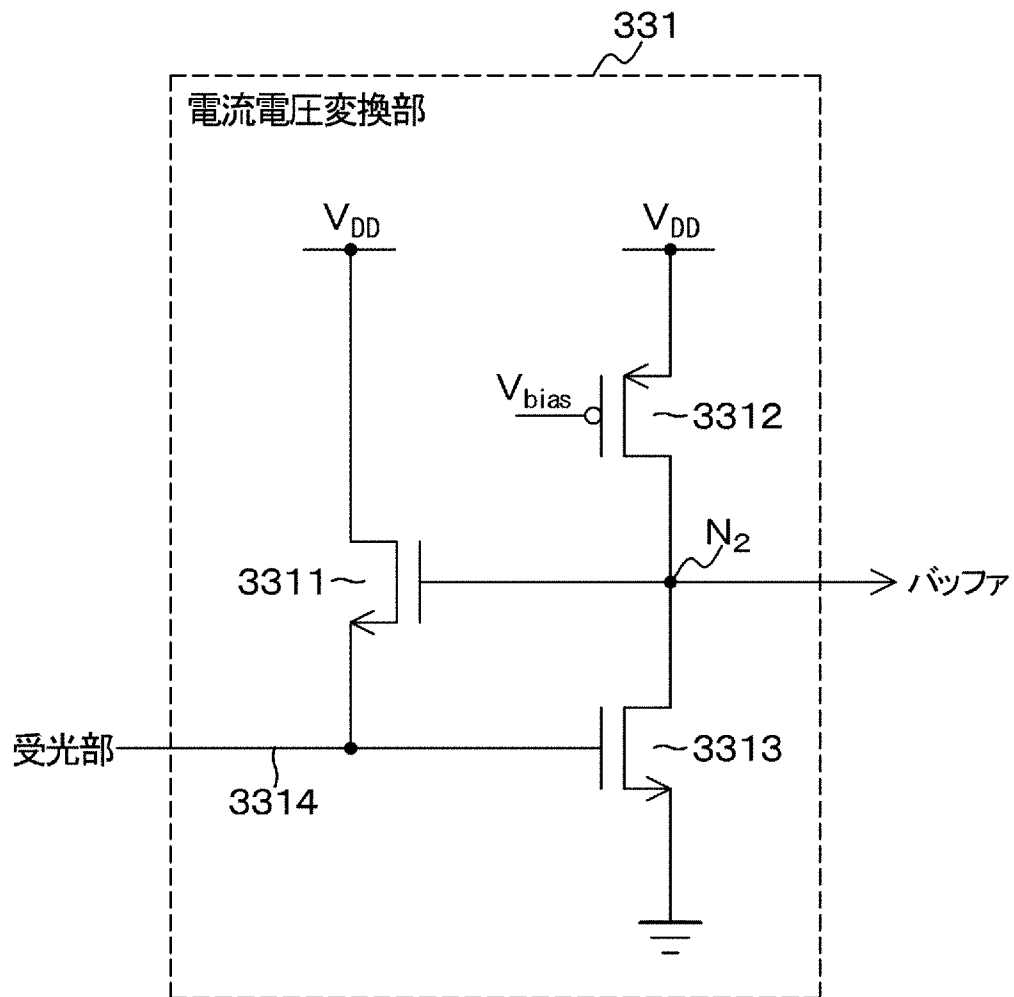
[図4]



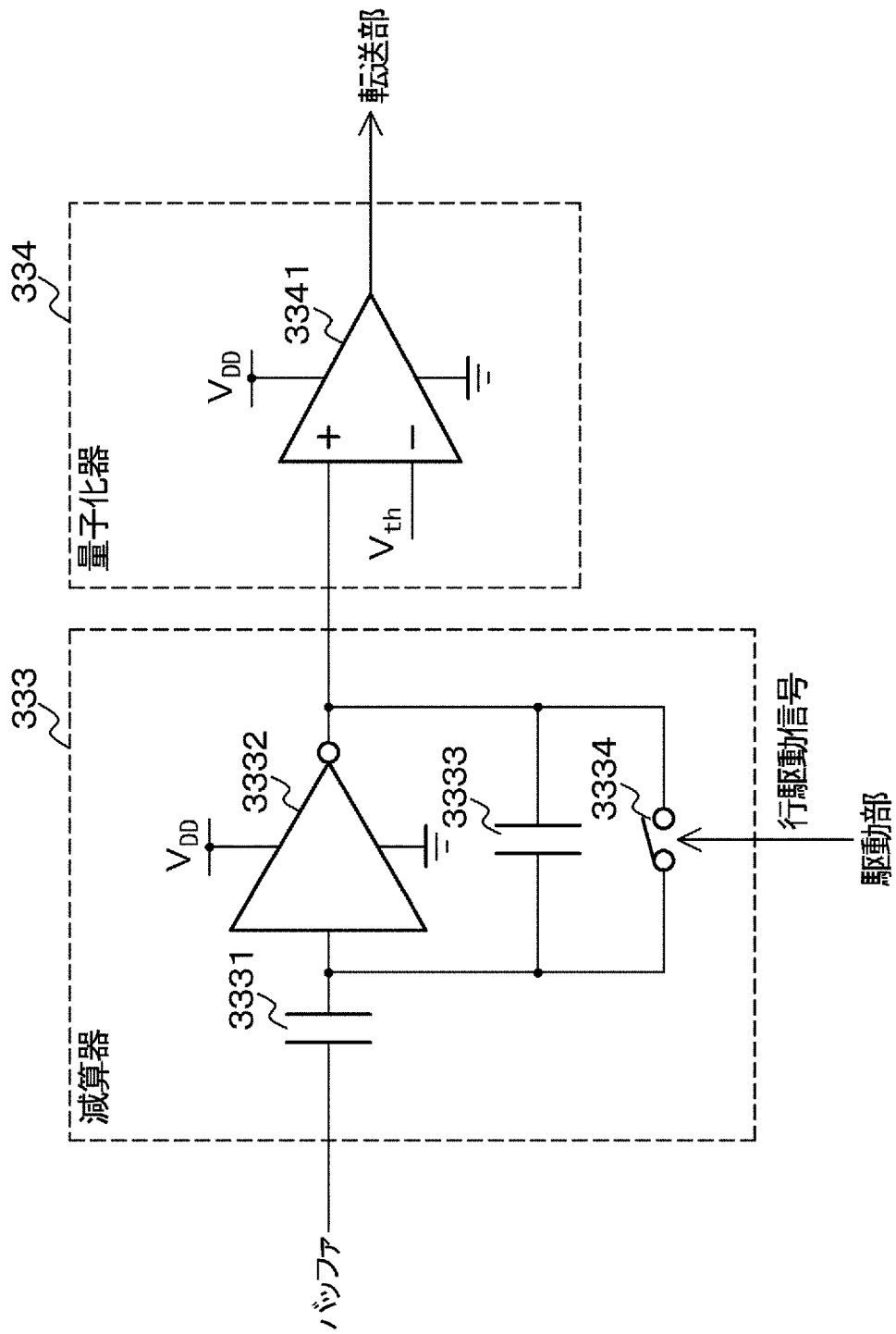
[図5]



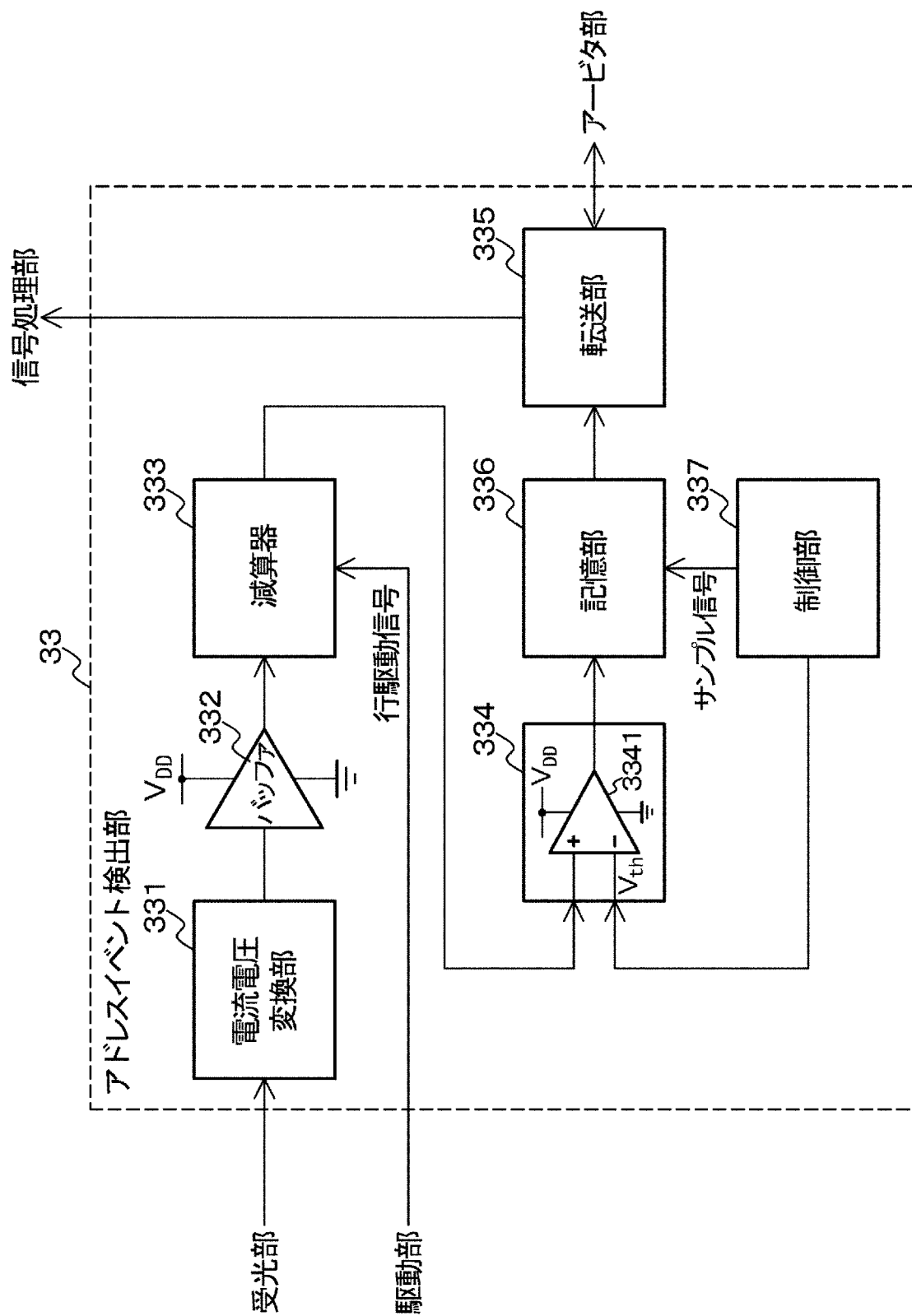
[図6]



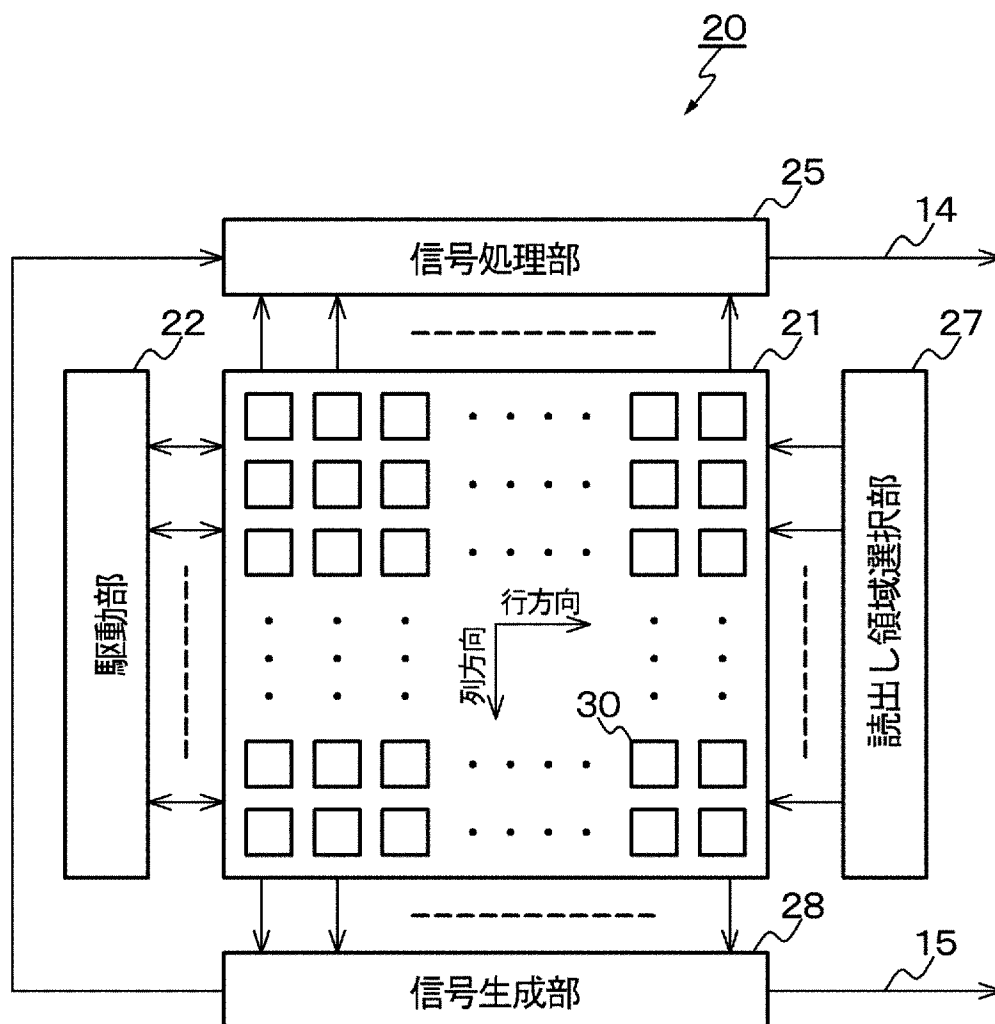
[図7]



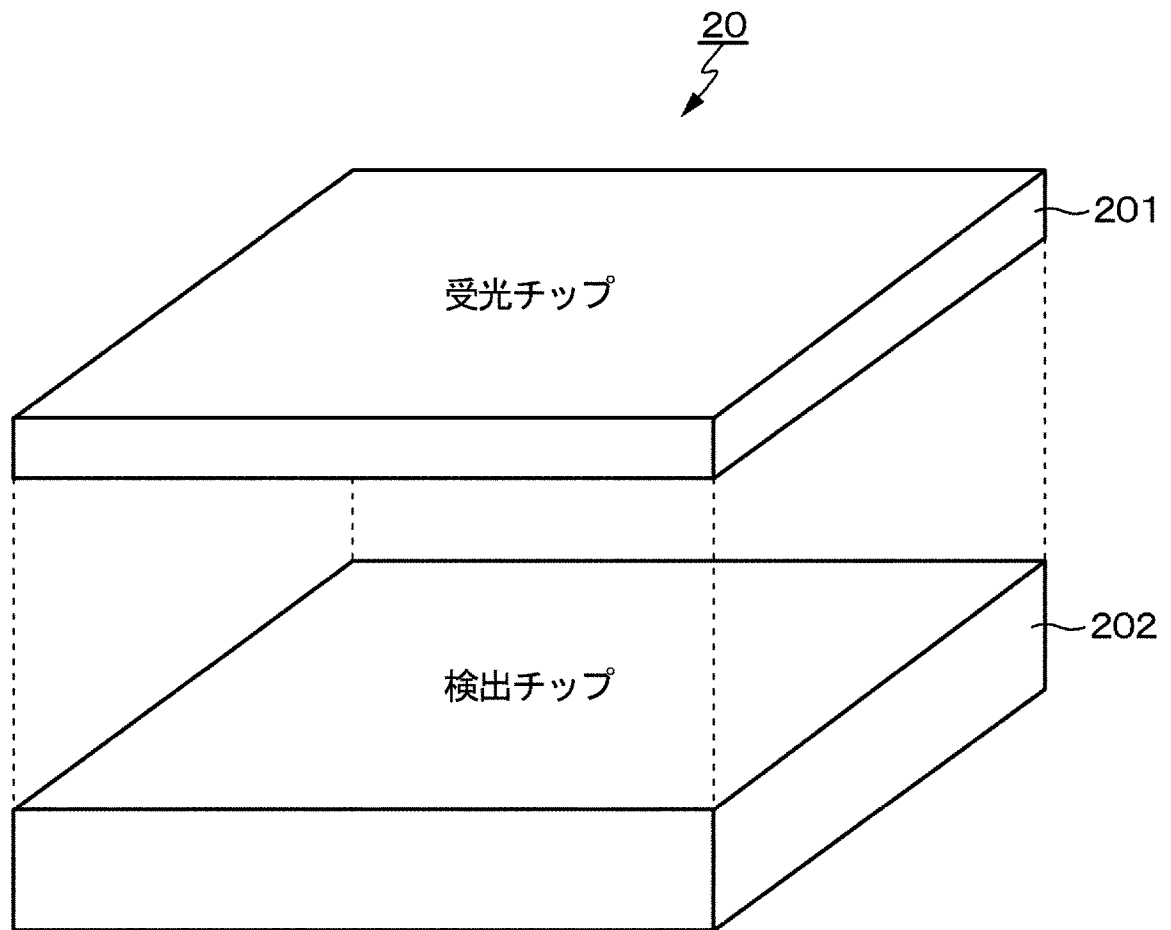
[図8]



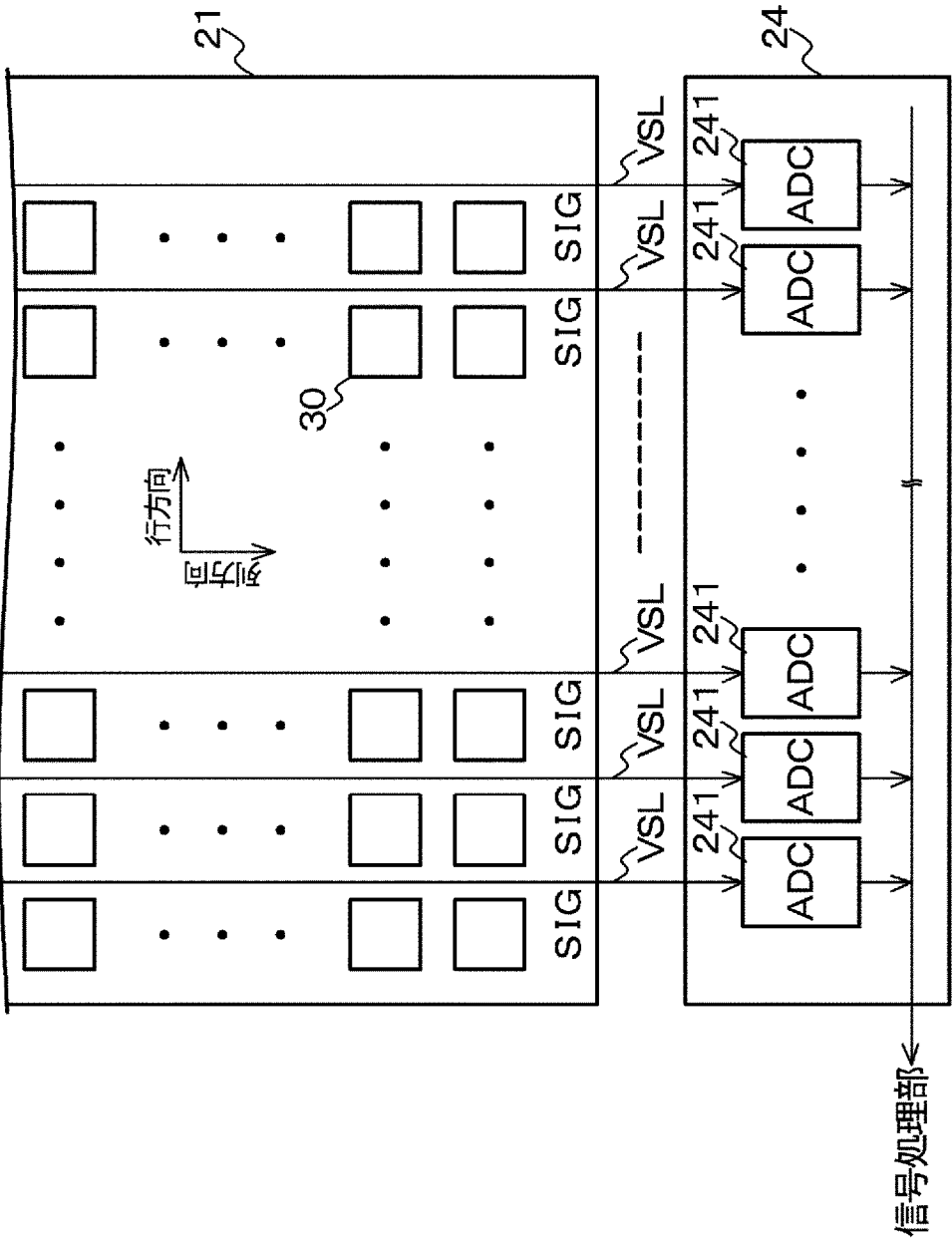
[図9]



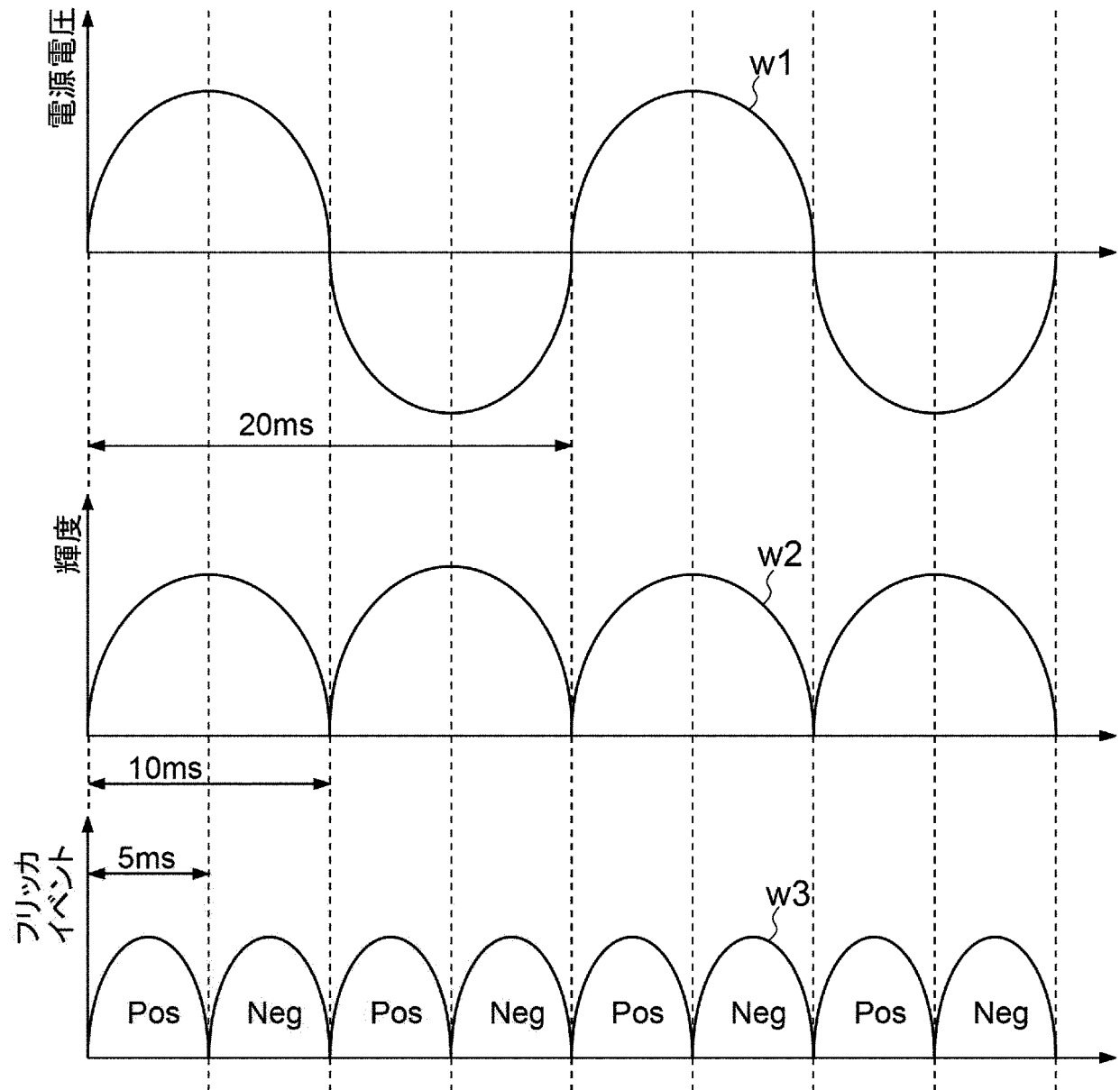
[図10]



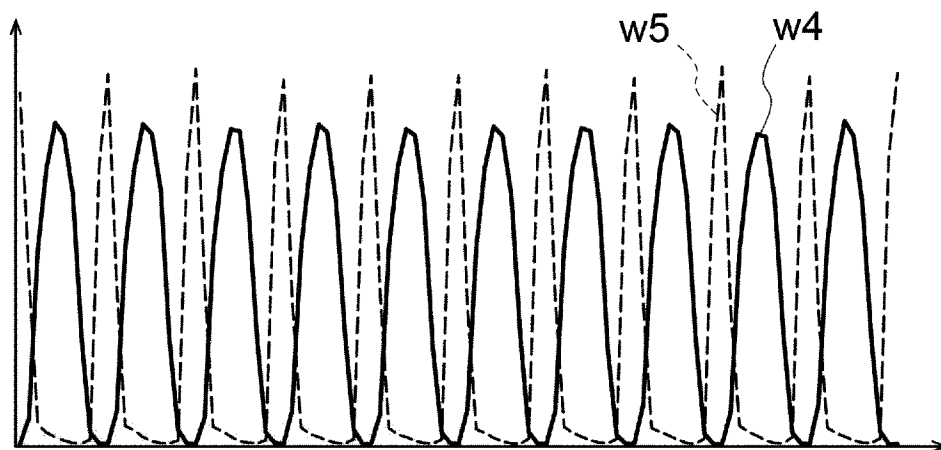
[図11]



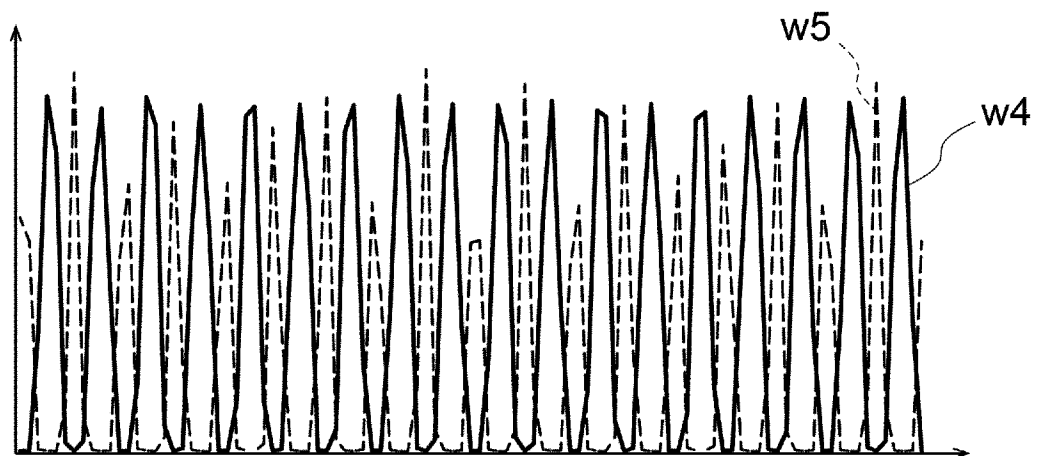
[図12]



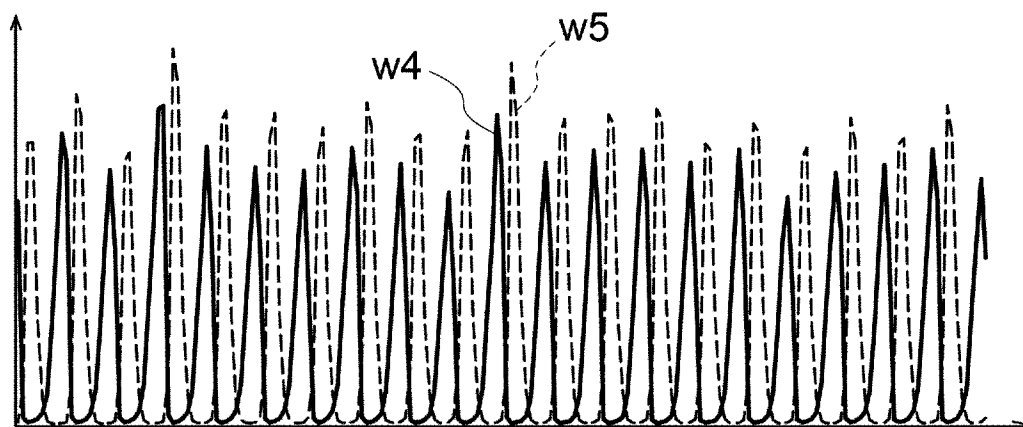
[図13A]



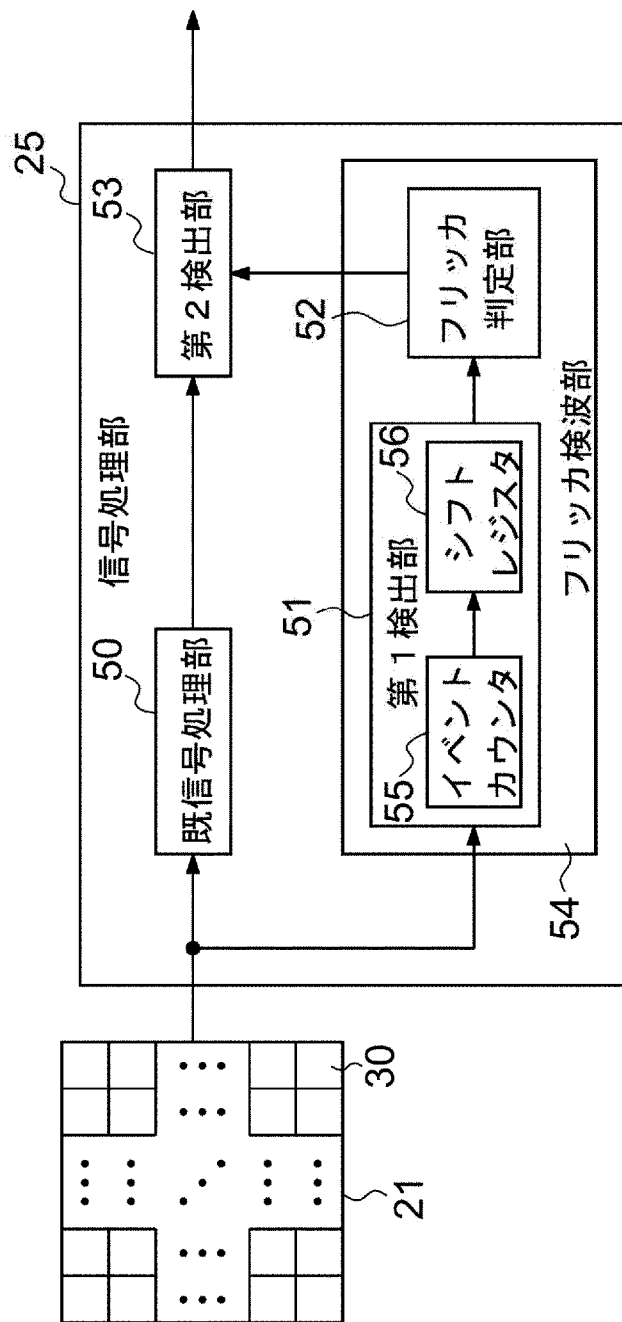
[図13B]



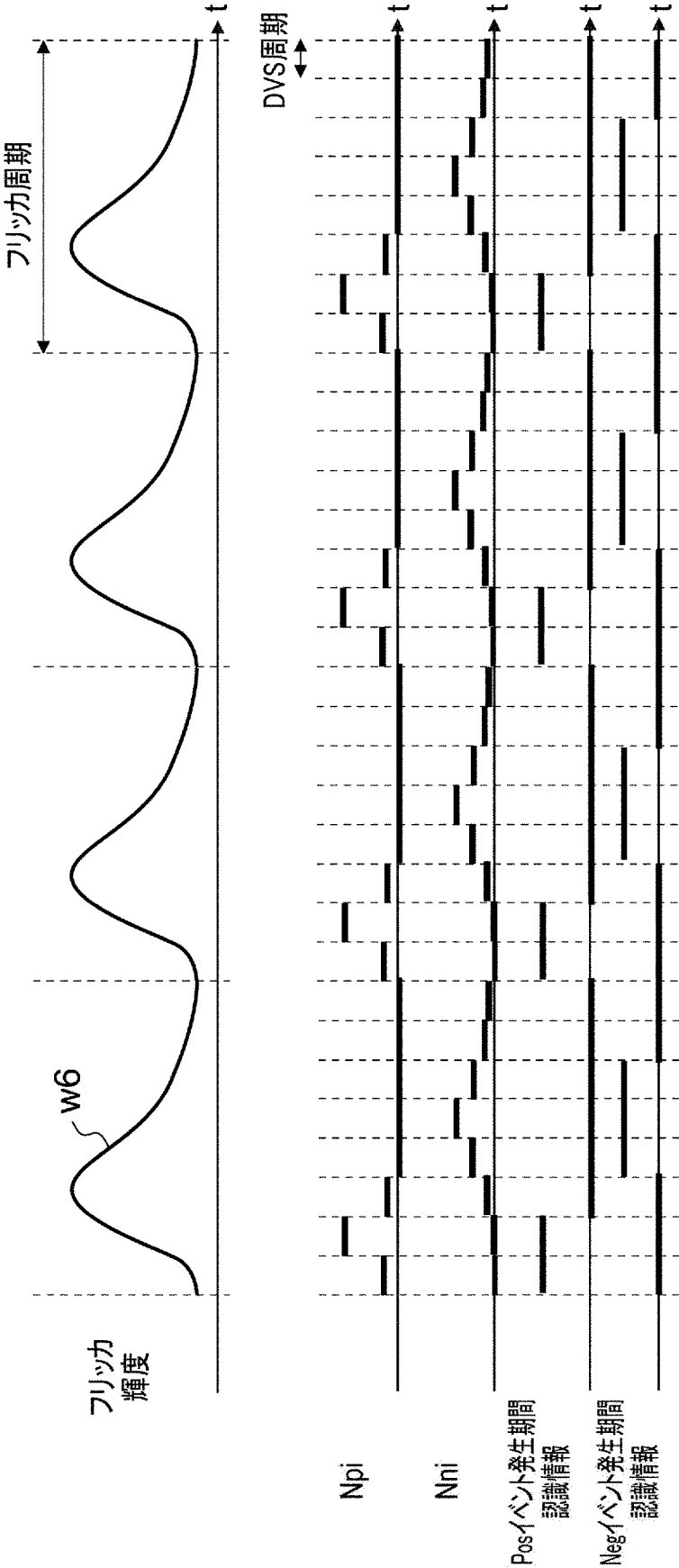
[図13C]



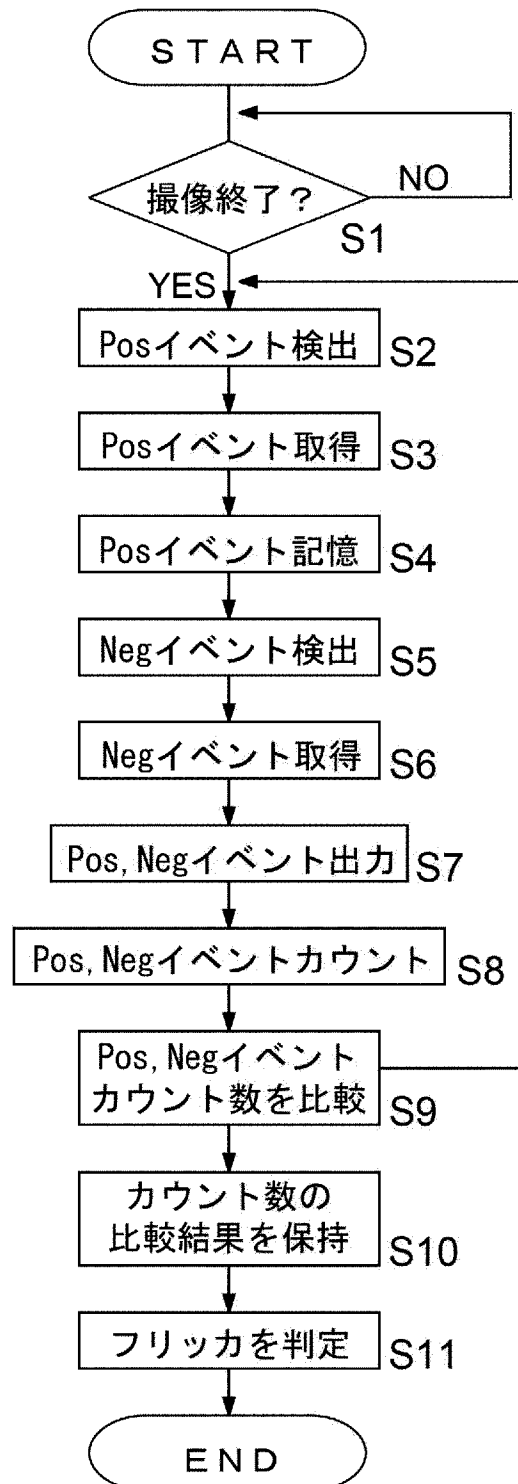
[図14]



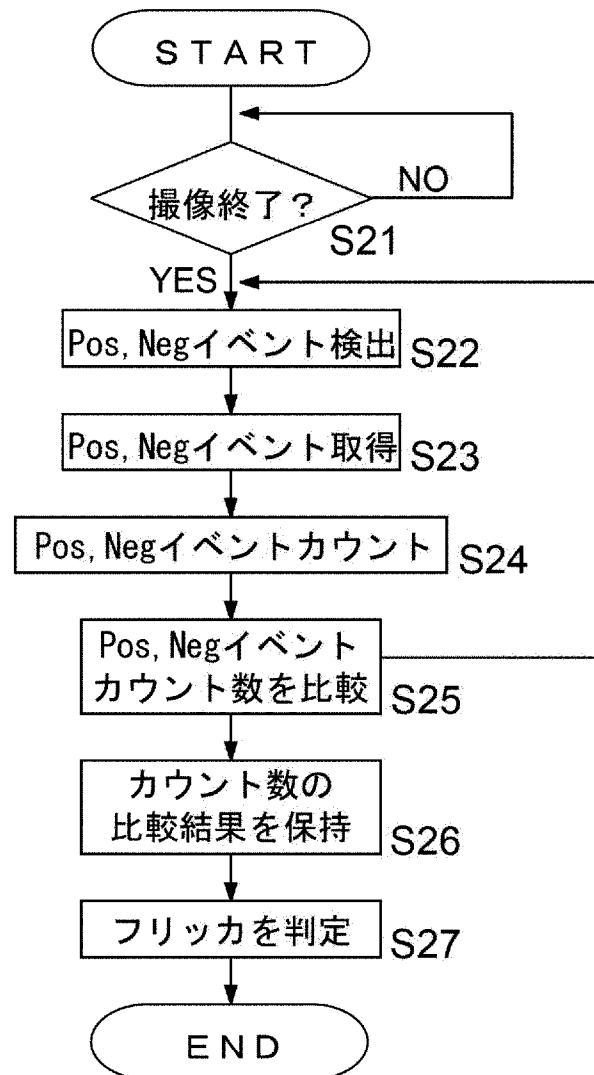
[図15]



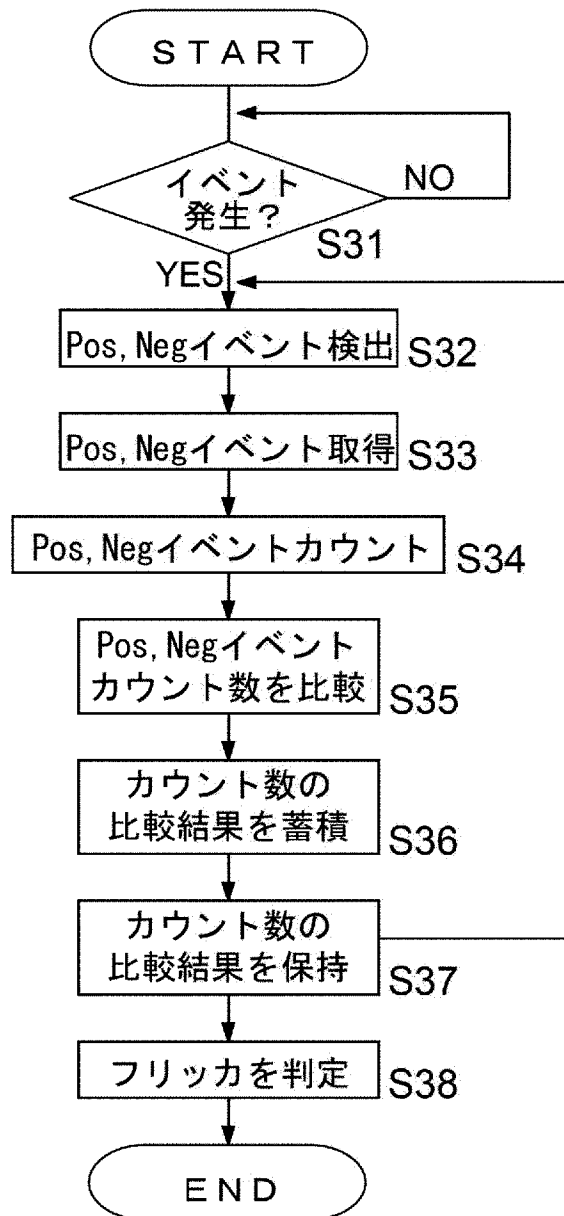
[図16]



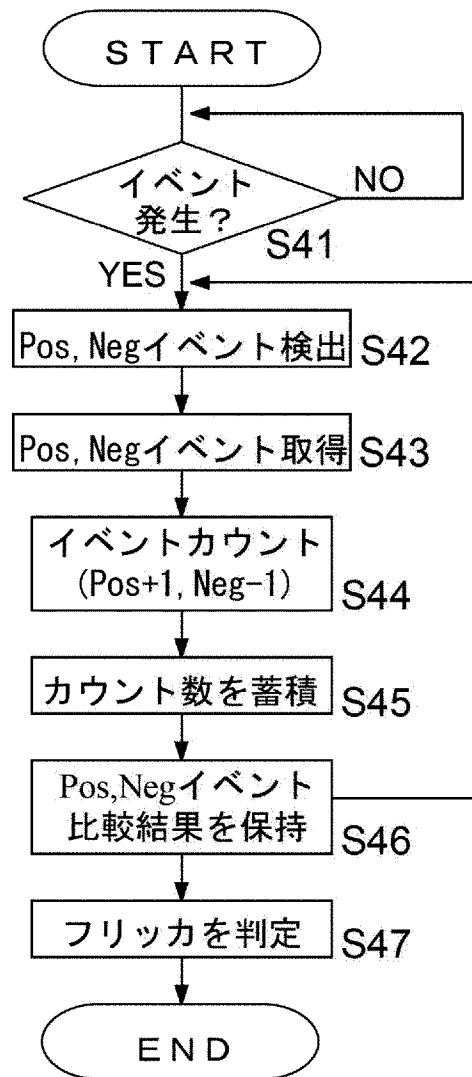
[図17]



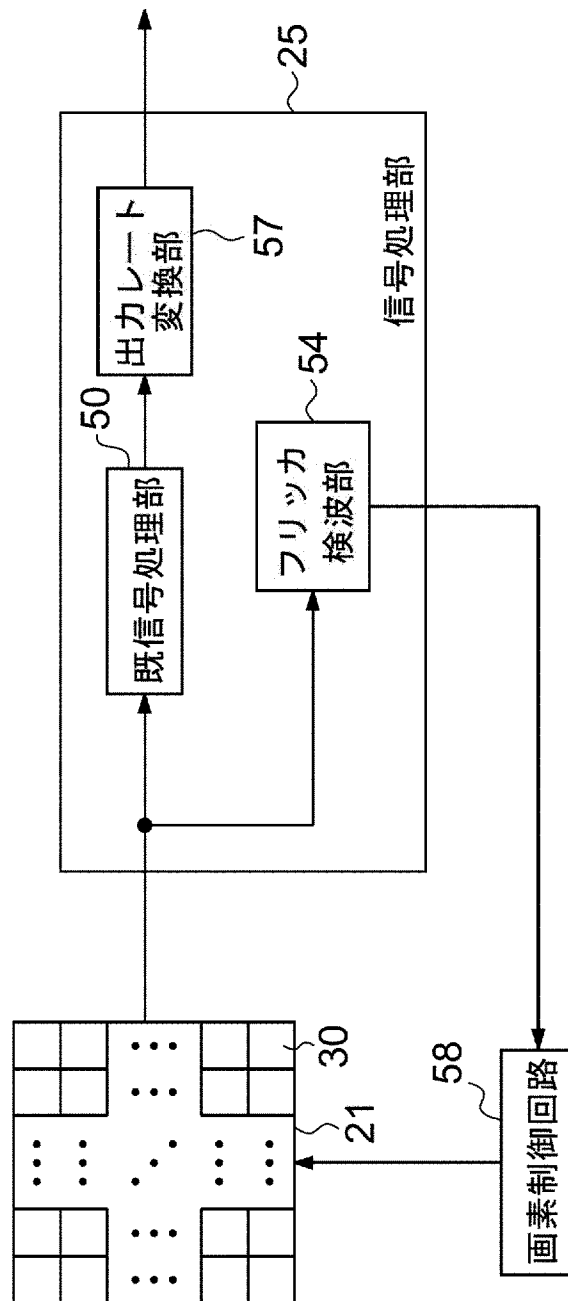
[図18]



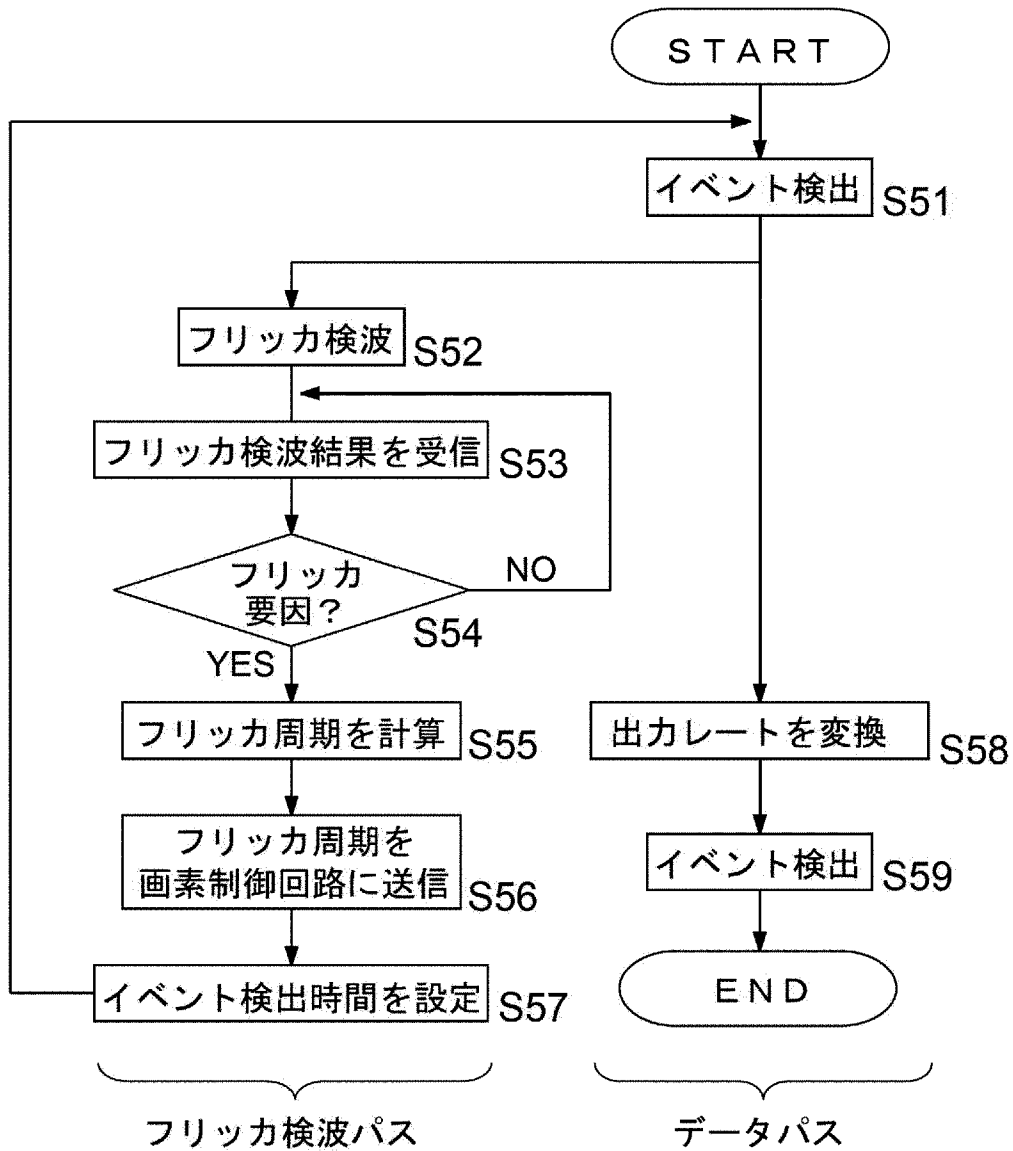
[図19]



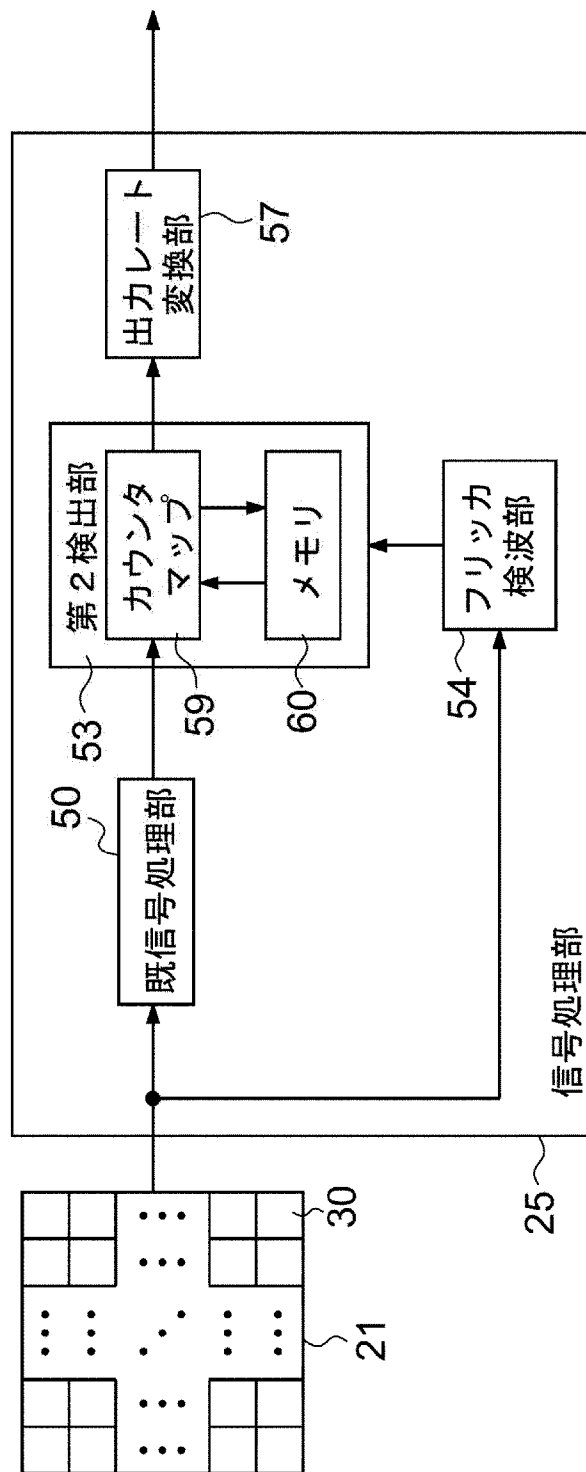
[図20]



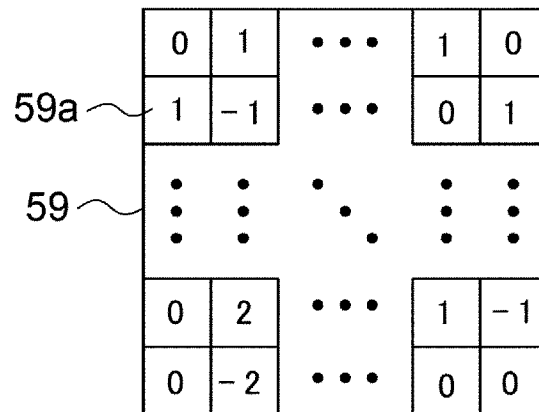
[図21]



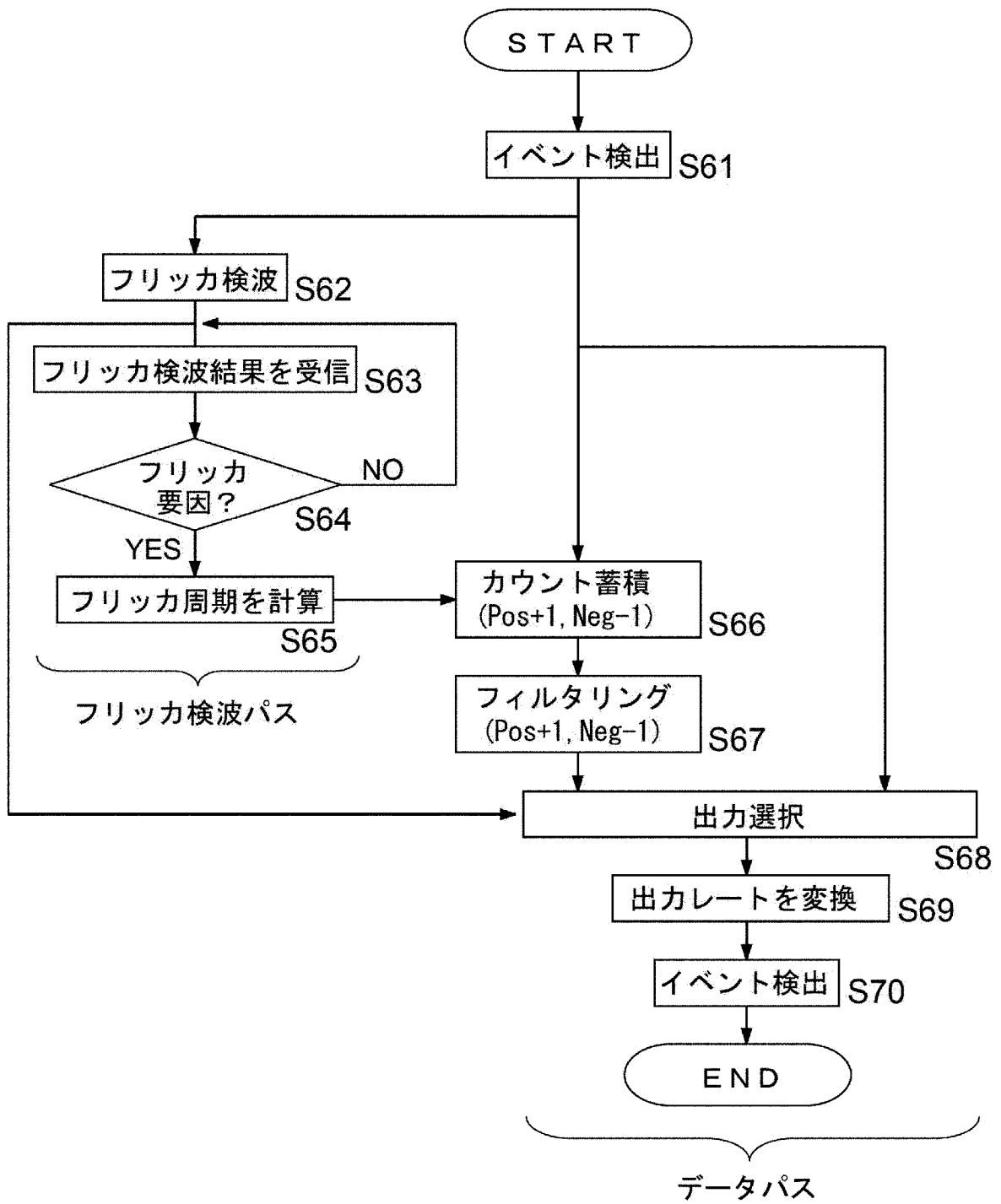
[図22]



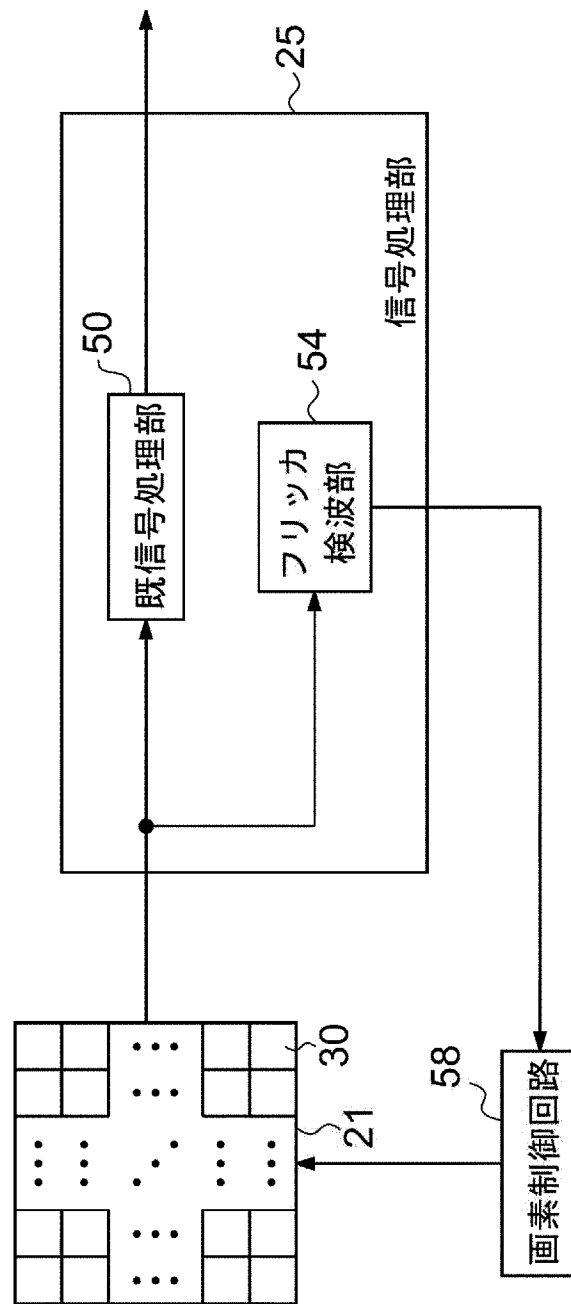
[図23]



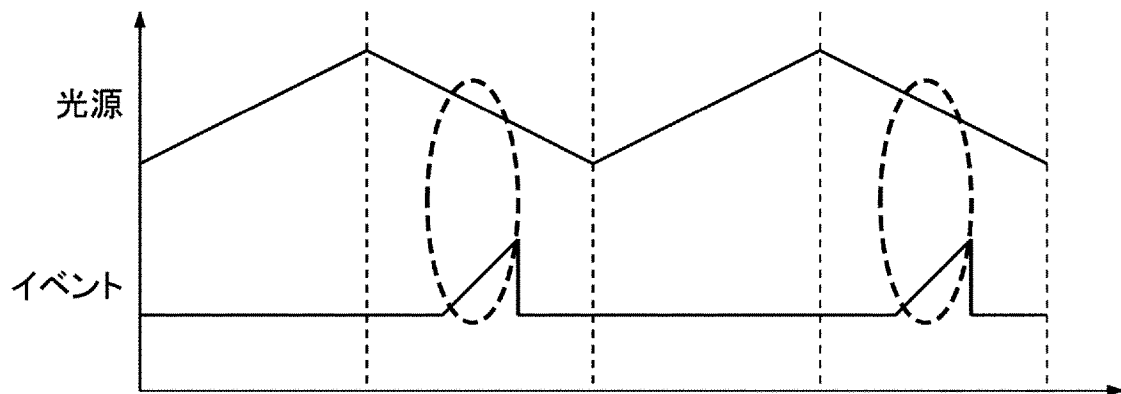
[図24]



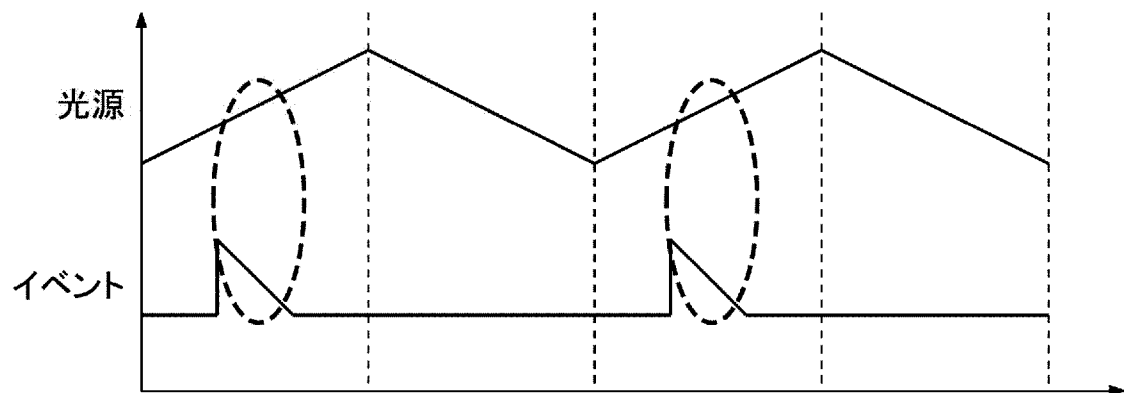
[図25]



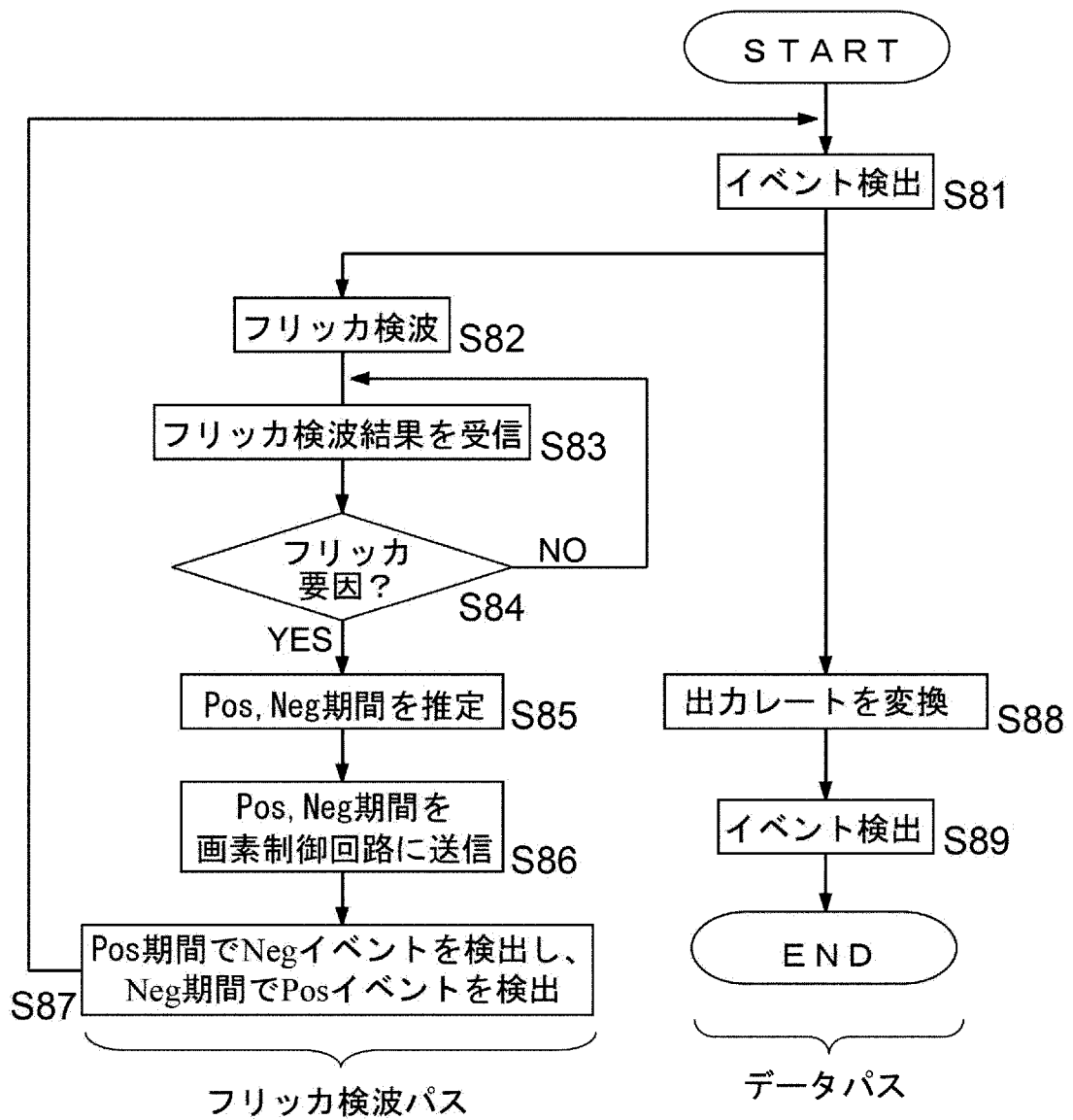
[図26A]



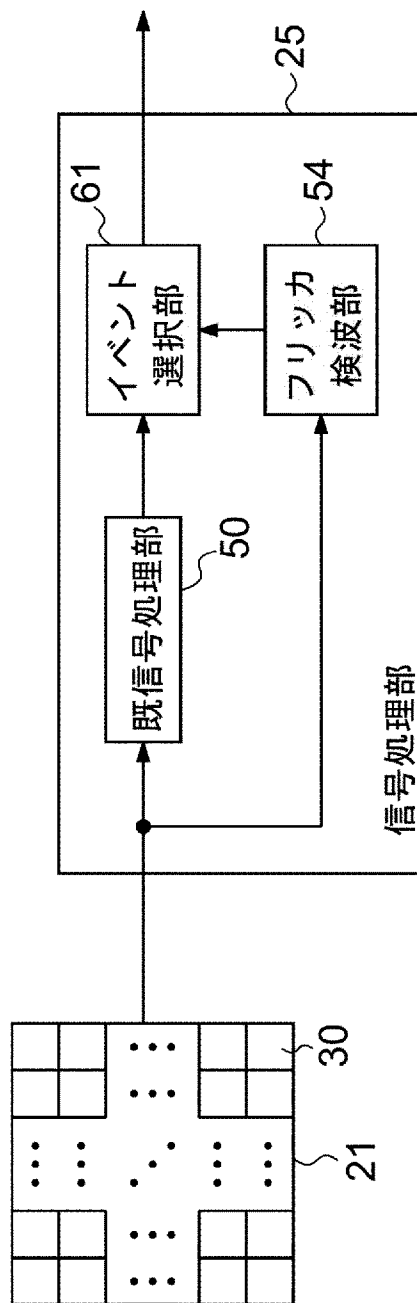
[図26B]



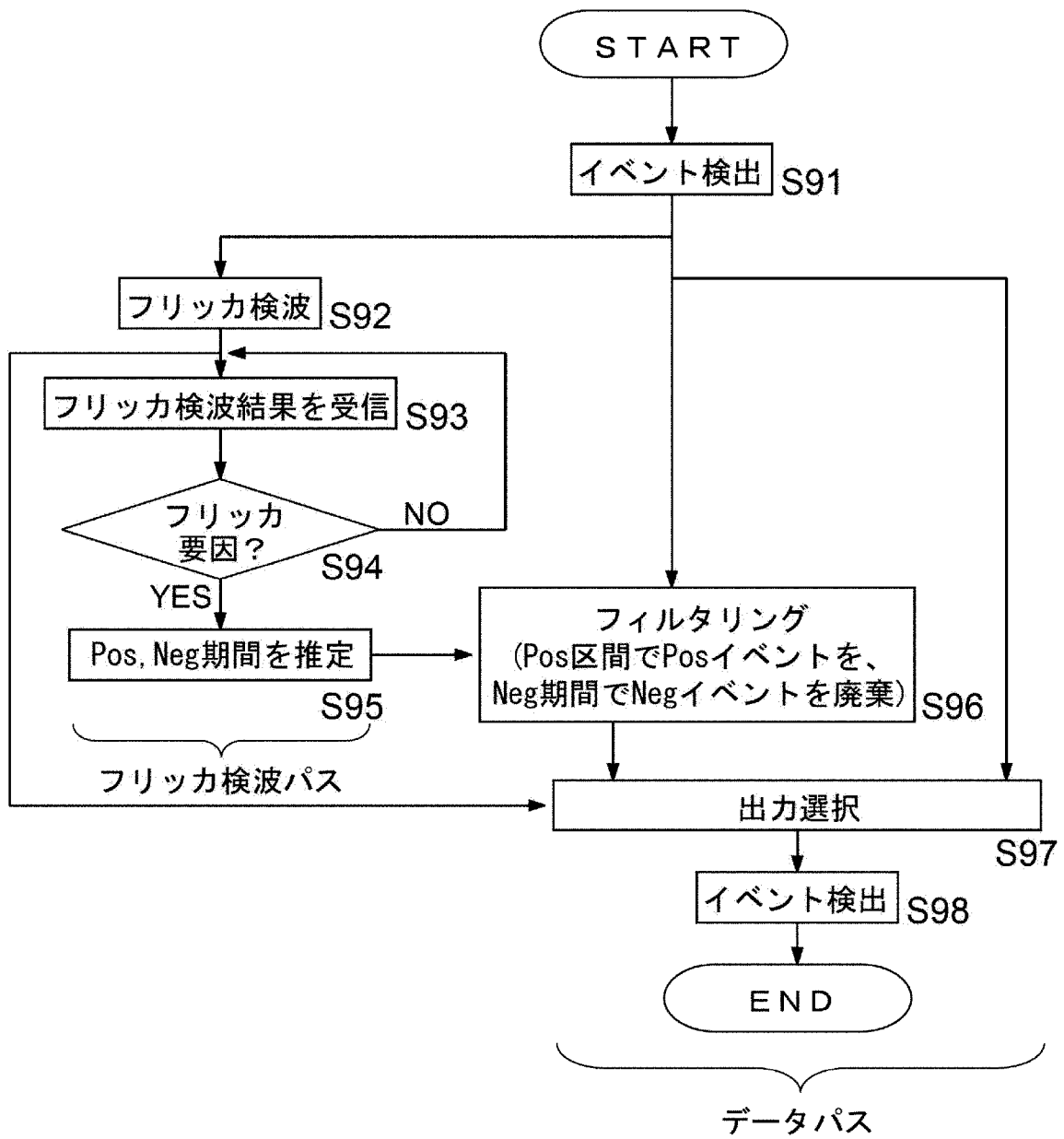
[図27]



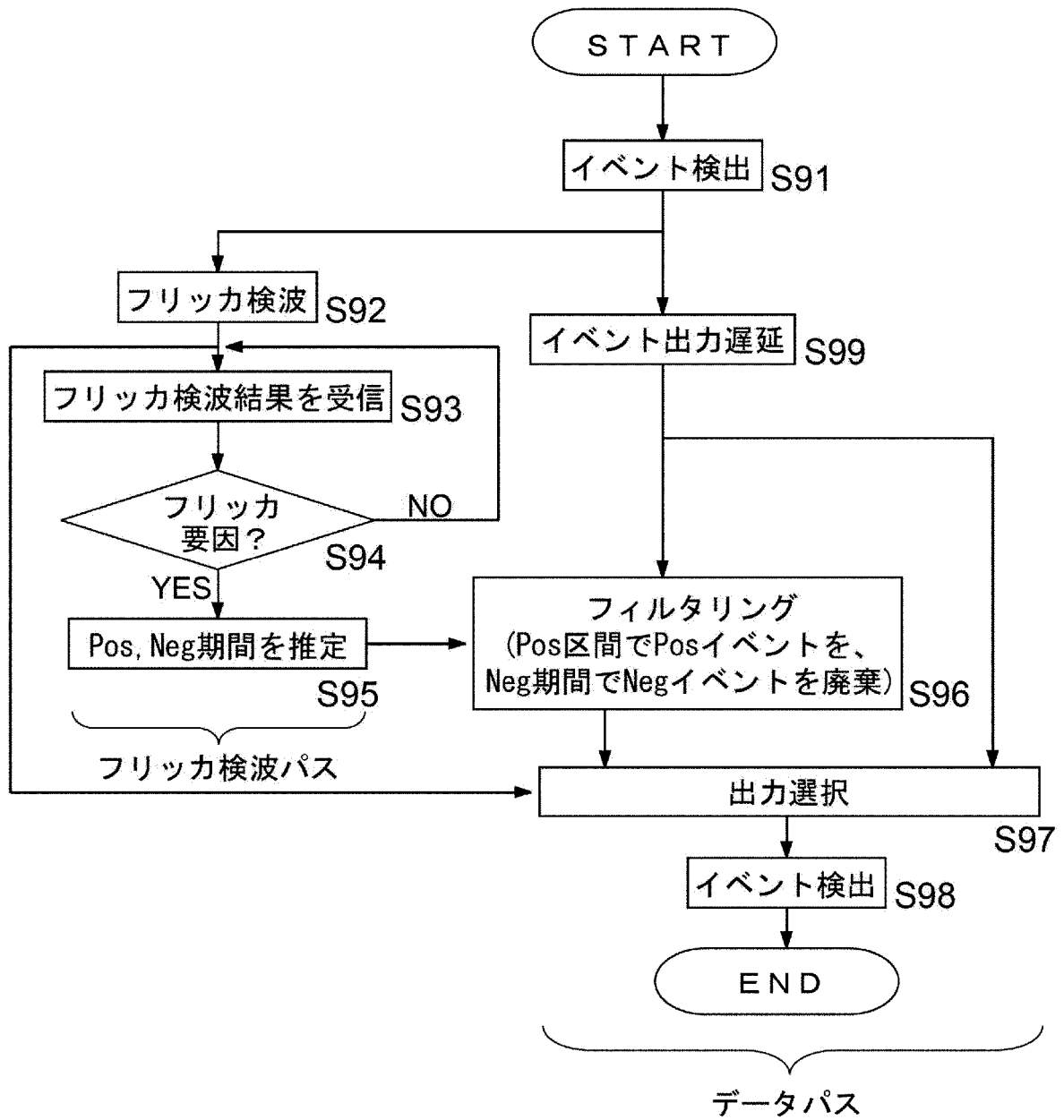
[図28]



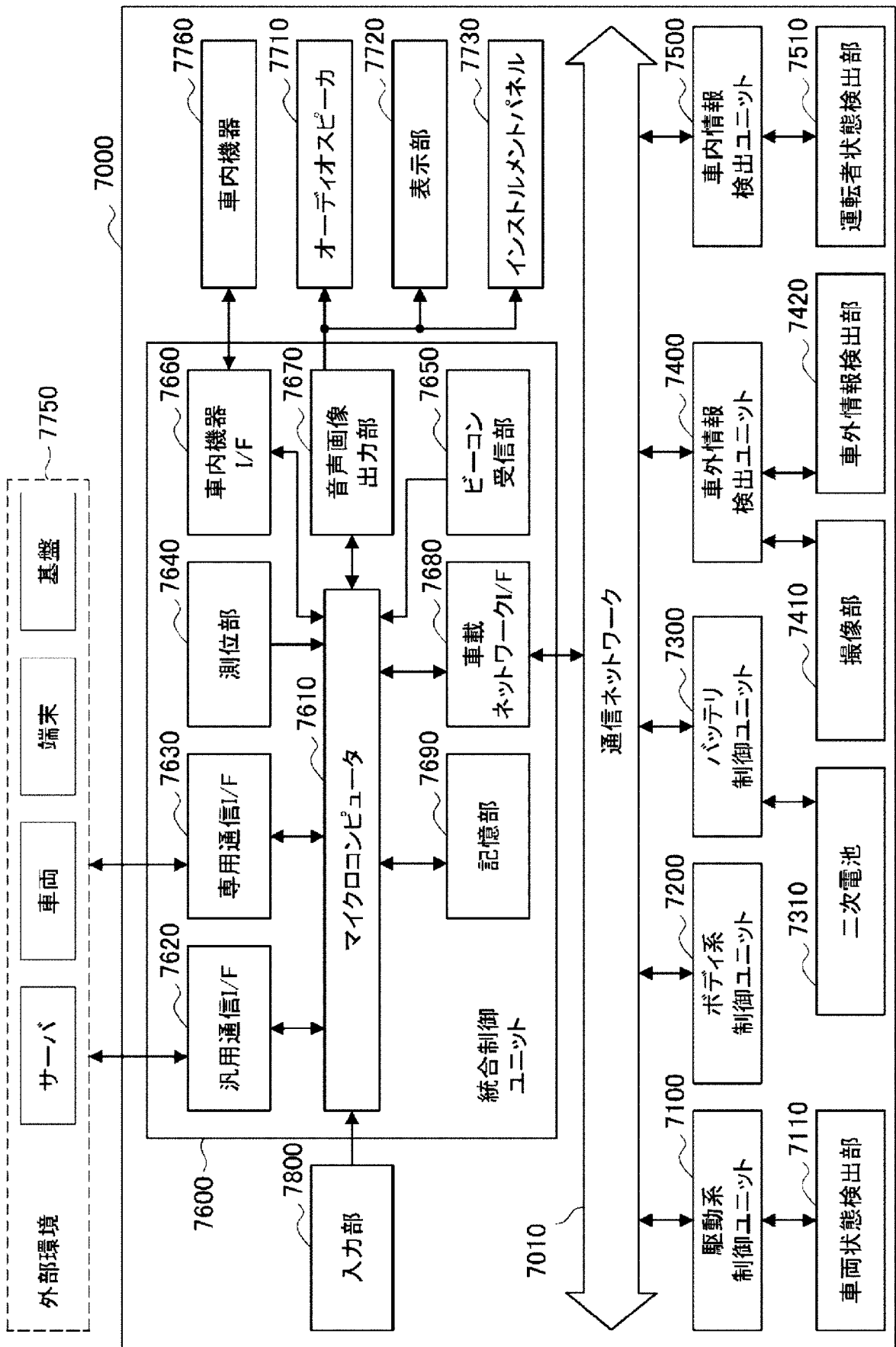
[図29]



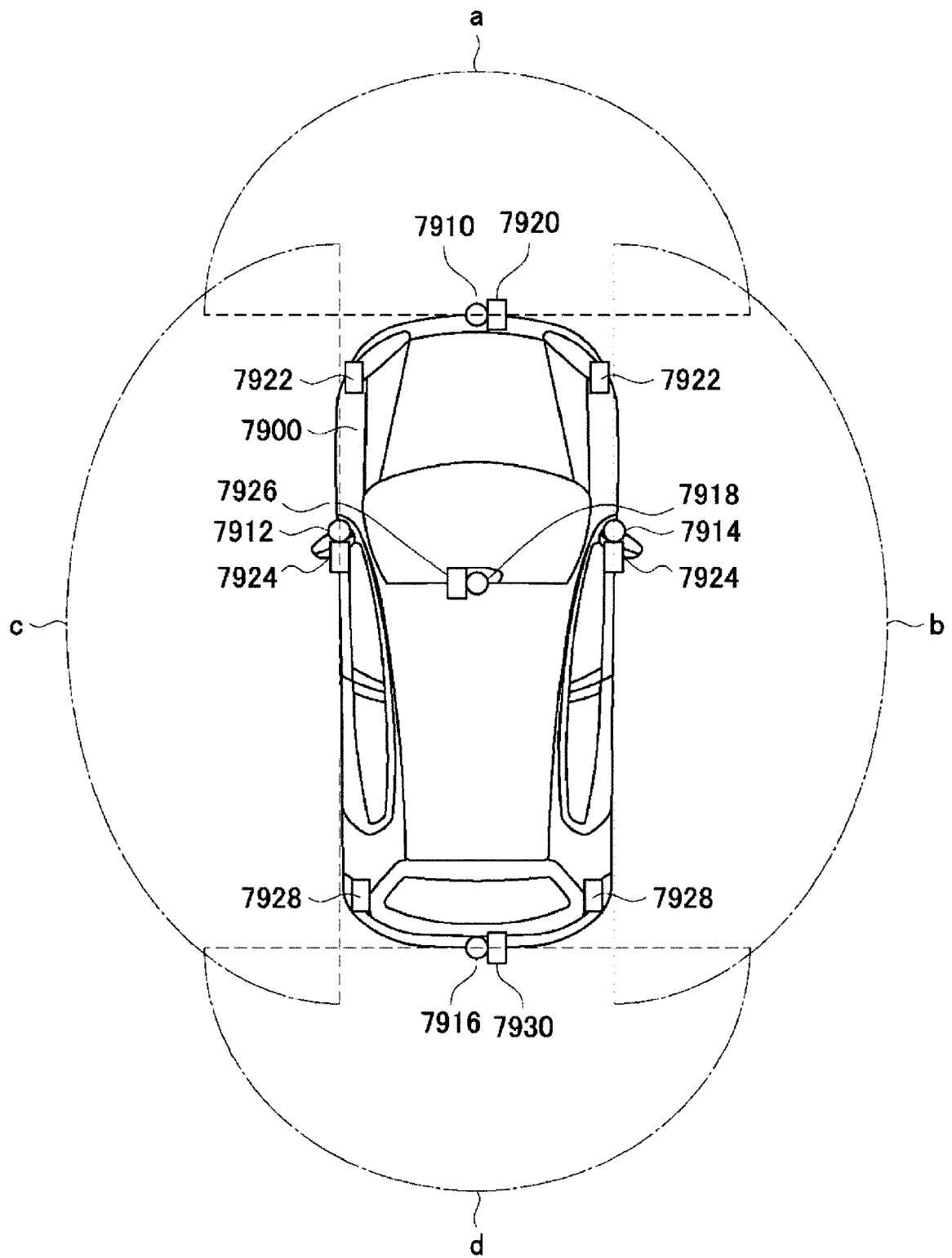
[図30]



[図31]



[図32]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/012452

A. CLASSIFICATION OF SUBJECT MATTER

H04N 5/357 (2011.01) i

FI: H04N5/357

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N5/357

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	US 2019/0362256 A1 (SAMSUNG ELECTRONICS CO., LTD.) 28 November 2019 (2019-11-28) paragraphs [0003]- [0042], fig. 1-6	1, 15 2-14
A	WO 2019/135303 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 11 July 2019 (2019-07-11) entire text, all drawings	2-14
A	JP 2017-535999 A (QUALCOMM INCORPORATED) 30 November 2017 (2017-11-30) entire text, all drawings	2-14

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
11 June 2021 (11.06.2021)

Date of mailing of the international search report
22 June 2021 (22.06.2021)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2021/012452

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US 2019/0362256 A1	28 Nov. 2019	KR 10-2019-0134460 A paragraphs [0004]- [0033], fig. 1-6	
WO 2019/135303 A1	11 Jul. 2019	CN 110530513 A CN 111357279 A entire text, all drawings	
JP 2017-535999 A	30 Nov. 2017	US 2016/0094796 A1 entire text, all drawings CN 107079115 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H04N 5/357(2011.01)i FI: H04N5/357		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H04N5/357		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2021年 日本国実用新案登録公報 1996-2021年 日本国登録実用新案公報 1994-2021年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	US 2019/0362256 A1 (SAMSUNG ELECTRONICS CO.,LTD.) 28.11.2019 (2019-11-28) 段落[0003]-[0042], 図1-6	1, 15
A		2-14
A	WO 2019/135303 A1 (ソニーセミコンダクタソリューションズ株式会社) 11.07.2019 (2019-07-11) 全文, 全図	2-14
A	JP 2017-535999 A (クアルコム, インコーポレイテッド) 30.11.2017 (2017-11-30) 全文, 全図	2-14
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 11.06.2021		国際調査報告の発送日 22.06.2021
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 橘 高志 5V 8391 電話番号 03-3581-1101 内線 3571

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2021/012452

引用文献			公表日	パテントファミリー文献		公表日
US	2019/0362256	A1	28.11.2019	KR 10-2019-0134460	A	
				段落[0004]-[0033], 図1-6		
				CN 110530513	A	
WO	2019/135303	A1	11.07.2019	CN 111357279	A	
				全文, 全図		
JP	2017-535999	A	30.11.2017	US 2016/0094796	A1	
				全文, 全図		
				CN 107079115	A	