(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2004-62491
(P2004-62491A)
(43)公開日　平成16年2月26日(2004.2.26)

(51)Int.Cl.[7]	F I		テーマコード（参考）
G05F 1/56	G05F 1/56	310D	5H430
	G05F 1/56	320C	
	G05F 1/56	320S	

審査請求 未請求　請求項の数 2　OL　（全 8 頁）

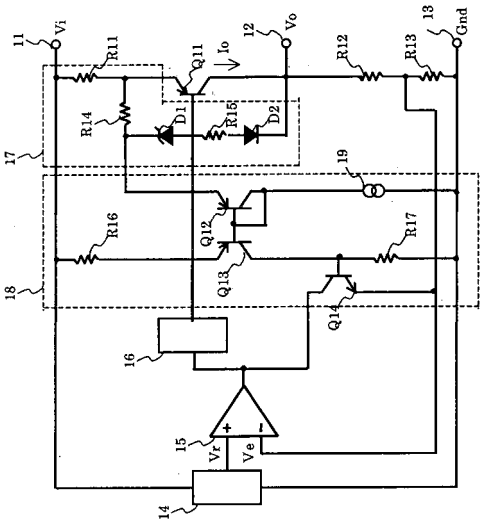
(21)出願番号　特願2002-219366(P2002-219366)
(22)出願日　平成14年7月29日(2002.7.29)

(71)出願人　000156950
関西日本電気株式会社
滋賀県大津市晴嵐２丁目９番１号
(72)発明者　川島　伸治
滋賀県大津市晴嵐２丁目９番１号
関西日本電気株式会社内

Fターム(参考)　5H430 BB01 BB09 BB12 EE03 FF02
FF07 FF13 GG01 HH03 LA07
LA13 LA15 LB06

(54)【発明の名称】直流安定化電源回路

(57)【要約】
【課題】電圧制御用トランジスタのベース電流を検出して電圧制御用トランジスタを導通制御し過電圧、負荷短絡の保護をするものでは電圧制御用トランジスタのｈｆｅのばらつきにより保護動作特性がばらつくという問題があった。
【解決手段】電圧制御用トランジスタＱ１１に流れる主電流を電流検出用抵抗Ｒ１１で検出し、電流検出用抵抗Ｒ１１に流れる電流に基いて差動増幅器１５の出力と電圧検出用分圧抵抗Ｒ１２、Ｒ１３の間を導通制御して前記電圧制御用トランジスタＱ１１に流れる電流を制限する過電流制限回路１８を備えたことを特徴とする。
【選択図】　図１



【特許請求の範囲】
【請求項１】
入力端子と出力端子間に電流検出用抵抗と電圧制御用トランジスタの主電流路とを直列的に接続し、出力端子と接地端子間に電圧検出用抵抗を接続し、電圧検出用抵抗によって分圧された電圧と基準電圧とを差動増幅器に入力して各電圧の差電圧を増幅し、この増幅された差電圧により前記電圧制御用トランジスタを導通制御して出力端子に安定化された直流電圧を出力するとともに、電流検出用抵抗に流れる電流に基いて差動増幅器の出力と電圧検出用分圧抵抗の間を導通制御して前記電圧制御用トランジスタに流れる電流を制限する過電流制限回路を備えたことを特徴とする直流安定化電源回路。
【請求項２】
過電流制限回路は、エミッタが電流検出用抵抗と電圧制御用トランジスタの間に接続され、ベース、コレクタ間が短絡され、コレクタが定電流源回路を介して接地された第１のトランジスタと、ベースが第１のトランジスタのベースと共通接続され、エミッタが入力端子に接続され、コレクタが抵抗を介して接地された第２のトランジスタとからなる電流ミラー回路と、ベースが第２のトランジスタのコレクタに接続され、コレクタが差動増幅器の出力に、エミッタが電圧検出用分圧抵抗の間にそれぞれ接続された第３のトランジスタを含むことを特徴とする請求項１に記載の直流安定化電源回路。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は、直流安定化電源回路に関し、特に電圧制御用トランジスタを保護する過電流制限回路を備えた直流安定化電源回路に関する。
【０００２】
【従来の技術】
直流安定化電源回路の一例として特開２０００－１８７５１５号公報（先行技術１）に開示された回路を図２から説明する。図において、１は非安定化直流電圧（入力電圧）Ｖｉが供給される入力端子、２は安定化された出力電圧Ｖｏが出力される出力端子、３は接地端子、Ｑ１はＰＮＰ型の電圧制御用トランジスタ（第１のトランジスタ）で、エミッタからコレクタに通じる主電流路が入力端子１と出力端子２間に直列的に接続されている。Ｒ１、Ｒ２は出力端子２と接地端子３間に直列接続された電圧検出用抵抗（第１、第２の抵抗）、４は基準電圧Ｖｒを発生する基準電圧発生回路、５は電圧検出用抵抗Ｒ１、Ｒ２によって分圧された接続点６の電圧Ｖｅと基準電圧発生回路４の基準電圧Ｖｒとを入力し、その差電圧を増幅する差動増幅器、７は差動増幅器５の出力により電圧制御用トランジスタＱ１を駆動制御するドライバ回路で、図示例では、ベースが差動増幅器５の出力に接続され、コレクタが入力端子１に、エミッタが直列接続された第３、第４、第５の抵抗Ｒ３、Ｒ４、Ｒ５を介して接地された第２のトランジスタＱ２と、ベースが第２のトランジスタＱ２のエミッタに、コレクタが電圧制御用トランジスタＱ１のベースに、エミッタがダイオード接続された第４のトランジスタＱ４を介して第４、第５の抵抗Ｒ４、Ｒ５の接続点にそれぞれ接続された第３のトランジスタＱ３で構成されている。８は過電流制限回路で、図示例ではベースがドライバ回路７の第２のトランジスタＱ２のエミッタに接続された抵抗Ｒ３、Ｒ４の接続点に、エミッタが電圧検出用抵抗である第１、第２の抵抗Ｒ１、Ｒ２の接続点６にそれぞれ接続された第５のトランジスタＱ５と、ベースが第５のトランジスタＱ５のコレクタに、エミッタが差動増幅器５の出力にそれぞれ接続され、コレクタが接地された第６のトランジスタＱ６で構成されている。第２～第５のトランジスタＱ２～Ｑ５はＮＰＮ型、第６のトランジスタＱ６はＰＮＰ型である。図２に付属した他の回路は説明を省略する。
【０００３】
この直流安定化電源回路は、基準電圧Ｖｒと出力端子２の出力電圧Ｖｏに比例した接続点６に表れる分圧電圧Ｖｅの差電圧を差動増幅器５で増幅し、ドライバ回路７のトランジスタＱ２、Ｑ３によって電流増幅し、電圧制御用トランジスタＱ１のベース電圧を制御する

ことにより、出力電圧Ｖｏを安定した所定の電圧に設定することができる。一方、出力電流が増大すると電圧制御用トランジスタＱ１のベース電流Ｉｂが増大し、トランジスタＱ３のエミッタ電圧が上昇する。この結果、過電流制限回路８のトランジスタＱ５のベース電圧が上昇し、このトランジスタＱ５のコレクタ、エミッタ間を導通してコレクタ電圧を引き下げ、さらにＰＮＰ型トランジスタＱ６のベース電圧を引き下げるため、トランジスタＱ６が導通し、差動増幅器５の出力を低下させる。このようにして差動増幅器５の出力電圧が低下すると、トランジスタＱ２、Ｑ３を通して電圧制御用トランジスタＱ１のベース電流が制限されるため、この直流安定化電源回路は過電流から保護される。さらに、負荷が短絡するなど出力端子２の出力電圧が低下し、大電流が流れる状態では、分圧電圧Ｖｅが接地電圧に近づき、差動増幅器５は電圧制御用トランジスタＱ１が出力電圧を所定の電圧に引き上げるように動作させようとする。これにより電圧制御用トランジスタＱ１のベース電流は増大するためトランジスタＱ３のエミッタ電圧は上昇する。その結果、トランジスタＱ５、Ｑ６は導通状態となり、差動増幅器５の出力電圧を引き下げ、電圧制御用トランジスタＱ１の動作を制限させるように作用するが、さらには出力端子２の電圧が所定の電圧のときあるいは過電流状態のときに対して、負荷短絡状態では分圧電圧Ｖｅが接地電圧に近い低電圧に引き下げられるため、トランジスタＱ５のベース、エミッタ間電圧は、過電流制限時より大きくすることができ、トランジスタＱ５のコレクタ、エミッタ間抵抗を過電流制限時より低くでき、差動増幅器５の出力を確実に引き下げ、電圧制御用トランジスタＱ１の動作を確実に制限することができる。この直流安定化電源回路は図３に示すように出力電流がゼロの状態から定格出力電流Ｉ１までは定格出力電圧Ｖ１を保ち、定格出力電流Ｉ１を超える過電流状態では出力電圧、出力電流ともやや減少し、さらに定格出力電流Ｉ１を大きく超える負荷が短絡に近い状態では出力電圧、出力電流とも減少し、負荷短絡状態では出力電圧はゼロに近く、出力電流を定格出力電流Ｉ１の数分の１に抑える、いわゆる「フ」の字特性を示す。

【０００４】

フの字特性を有する直流安定化電源回路の他の例として特開平２－１７０２１３号公報（先行技術２）に開示された回路を図４に示す。図において、１、２、３はそれぞれ入力端子、出力端子、接地端子、Ｑ１は電圧制御用トランジスタ、Ｒ１、Ｒ２は直列接続された電圧検出用抵抗で、入力端子１と出力端子２の間には電圧制御用トランジスタＱ１のエミッタからコレクタに通じる主電流路が直列的に接続され、出力端子２と接地端子３の間には電圧検出用抵抗Ｒ１、Ｒ２が直列接続されている。４は基準電圧発生回路、５は基準電圧発生回路４の基準電圧Ｖｒと抵抗Ｒ１、Ｒ２で分圧された分圧電圧Ｖｅがそれぞれ入力され、増幅された差電圧を出力する差動増幅器、７は差動増幅器５の出力により電圧制御用トランジスタＱ１を駆動制御するドライバ回路で、図示例では、ベースが差動増幅器５の出力に、コレクタが入力端子１にそれぞれ接続され、エミッタが抵抗Ｒ６を介して接地された第２のトランジスタＱ２と、ベースが第２のトランジスタＱ２のエミッタに、コレクタが電圧制御用トランジスタＱ１のベースにそれぞれ接続され、エミッタが抵抗Ｒ７を介して接地された第３のトランジスタで構成されている。８は過電流制限回路で、ベースがドライバ回路７の第２のトランジスタＱ２のエミッタに、コレクタが差動増幅器５の出力に、エミッタが第１、第２の抵抗Ｒ１、Ｒ２の接続点６にそれぞれ接続された第７のトランジスタＱ７で構成されている。この回路ではトランジスタＱ１はＰＮＰ型、他のトランジスタＱ２、Ｑ３、Ｑ７はそれぞれＮＰＮ型を示す。また９は入力端子１と差動増幅器５の出力の間に接続された定電流回路を示す。

【０００５】

この直流安定化電源回路は図２回路と同様に基準電圧Ｖｒと出力端子２の出力電圧Ｖｏに比例した分圧電圧Ｖｅの差電圧を差動増幅器５で増幅し、トランジスタＱ２、Ｑ３によって電流増幅し、電圧制御用トランジスタＱ１のベース電圧を制御することにより、出力電圧Ｖｏを安定した所定の電圧に設定することができる。一方、出力電流が増大すると電圧制御用トランジスタＱ１のベース電流が増大し抵抗Ｒ７の端子間電圧が増大し、トランジスタＱ３のエミッタ電圧が上昇し、トランジスタＱ３の導通が制限されるため、定格電流

を超える大電流が流れると電圧制御用トランジスタＱ１は電流制限される。このとき過電流制限回路８のトランジスタＱ７のエミッタには高い分圧電圧Ｖｅが供給されるため、トランジスタＱ７は導通しない。さらにドライバ回路７の入力電圧が上昇し、出力電流が増大し過電流状態となるとトランジスタＱ２のエミッタ電圧がさらに上昇する。これによりトランジスタＱ３は電圧制御用トランジスタＱ１にさらに電流を流すように制御するが、過電流制限回路８のトランジスタＱ７のベース電圧が分圧電圧Ｖｅに設定されたエミッタ電圧を超え、さらに上昇するとトランジスタＱ７のコレクタ、エミッタ間が導通しドライバ回路７の入力電圧を制限するため電圧制御用トランジスタＱ１に流れる電流が制限され過電流から保護される。さらに出力電流が増大し負荷が短絡状態となると出力端子２と接地端子３の端子間電圧が低下する。この状態では差動増幅器５は基準電圧Ｖｒと分圧電圧Ｖｅの差が大きいため、差動増幅器５は電圧制御用トランジスタＱ１にさらに大きな電流を流させる大きな差電圧を出力し、ドライバ回路７のトランジスタＱ２、Ｑ３のベース電圧を順次上昇させ、電圧制御用トランジスタＱ１のベースに大きな電流を流し、短絡状態の負荷に大電流を供給するように作動する。負荷が短絡状態となり出力端子電圧が低下するとトランジスタＱ７のエミッタ電圧（分圧電圧Ｖｅ）が低下すると同時にベース電圧が上昇するため、コレクタ、エミッタ間が導通し、ドライバ回路７の入力と接地間を短絡する。そのため電圧制御用トランジスタＱ１のベース電流Ｉｂが制限され、出力電流（短絡電流）が制限される。

【０００６】

このように各先行技術１、２に開示された直流安定化電源回路は負荷短絡状態を含む過電流から保護される。

【０００７】

【発明が解決しようとする課題】

ところで図２，図４に示す回路は、電圧制御用トランジスタのベース電流の大きさを検出して過電流制限や短絡からの保護をしているが、電圧制御用トランジスタのｈｆｅがばらつくと、同じ出力電流でもベース電流値が異なり、過電流制限や短絡保護の動作点が電圧制御用トランジスタのｈｆｅにより左右されるという問題があった。

【０００８】

そのため特に電圧制御用トランジスタのｈｆｅを管理して製造する必要があり、ｈｆｅの値に応じて電圧制御用トランジスタのベースに接続される抵抗の値を調整する必要があるなど製造管理が煩雑であった。

【０００９】

また過電流制限回路の過電流検出部が電圧制御用トランジスタのドライブ回路に組み込まれているため、ドライブ回路のトランジスタのばらつきも抑える必要があった。

【００１０】

【課題を解決するための手段】

本発明は上記課題の解決を目的として提案されたもので、入力端子と出力端子間に電流検出用抵抗と電圧制御用トランジスタの主電流路とを直列的に接続し、出力端子と接地端子間に電圧検出用抵抗を接続し、電圧検出用抵抗によって分圧された電圧と基準電圧とを差動増幅器に入力して各電圧の差電圧を増幅し、この増幅された差電圧により前記電圧制御用トランジスタを導通制御して出力端子に安定化された直流電圧を出力するとともに、電流検出用抵抗の電圧降下を検出しこの検出電圧により差動増幅器の出力と電圧検出用分圧抵抗の間を導通制御して前記電圧制御用トランジスタに流れる電流を制限する過電流制限回路を備えたことを特徴とする直流安定化電源回路を提供する

【００１１】

【発明の実施の形態】

本発明による直流安定化電源回路は、入力端子と電圧制御用トランジスタの間に挿入した電流検出用抵抗の電圧降下を検出し、この検出電圧により、基準電圧と出力端子電圧に比例した分圧電圧の電圧差を増幅する差動増幅器の出力と、電圧検出用抵抗の接続部との間を導通制御して前記電圧制御用トランジスタに流れる電流を制限する過電流制限回路を備

えたことを特徴とするが、この過電流制限回路は、エミッタが電流検出用抵抗と電圧制御用トランジスタの間に接続され、ベース、コレクタ間が短絡され、コレクタが定電流源回路を介して接地された第１のトランジスタと、ベースが第１のトランジスタのベースと共通接続され、エミッタが入力端子に接続され、コレクタが抵抗を介して接地された第２のトランジスタとからなる電流ミラー回路と、ベースが第２のトランジスタのコレクタに接続され、コレクタが差動増幅器の出力に、エミッタが電圧検出用分圧抵抗の間にそれぞれ接続された第３のトランジスタを含む回路で構成することができる。

【００１２】

【実施例】

以下に本発明の実施例を図１から説明する。図において、１１は非安定化直流電圧（入力電圧）Ｖｉが供給される入力端子、１２は安定化された出力電圧Ｖｏが出力される出力端子、１３は接地端子、Ｒ１１は電流検出用抵抗、Ｑ１１はＰＮＰ型の電圧制御用トランジスタ、Ｒ１２、Ｒ１３は直列接続されて中間の接続点で電圧が検出される電圧検出用抵抗（電圧検出用分圧抵抗）で、入力端子１１と出力端子１２間に、電流検出用抵抗Ｒ１１と電圧制御用トランジスタＱ１１のエミッタからコレクタに通じる主電流路が直列的に接続され、出力端子１２と接地端子１３間に抵抗Ｒ１２、Ｒ１３が直列接続されている。１４は基準電圧Ｖｒを発生する基準電圧発生回路、１５は電圧検出用抵抗Ｒ１２、Ｒ１３によって分圧された電圧Ｖｅと基準電圧発生回路４の基準電圧Ｖｒとを入力し、その差電圧を増幅する差動増幅器、１６は差動増幅器１５の出力と電圧制御用トランジスタＱ１１のベース間に挿入され差動増幅器１５の入力電圧である分圧電圧Ｖｅと基準電圧Ｖｒの差電圧が一定になるように電圧制御用トランジスタＱ１１を導通制御し、出力端子２に安定化された出力電圧Ｖｏを出力する。１７は電圧制御用トランジスタＱ１１を安全動作領域内で動作させるように制限する安全動作領域制限回路で、抵抗Ｒ１４、逆方向配置された過電圧検出用ツェナーダイオードＤ１、抵抗Ｒ１５、順方向配置された過電圧検出用ダイオードＤ２を電圧制御用トランジスタＱ１１のエミッタ、コレクタ間に直列接続することにより構成され、トランジスタＱ１１の両端にかかる過電圧をダイオードＤ１、Ｄ２で吸収し保護する。１８は過電流制限回路で、一対のトランジスタ（第１、第２のトランジスタ）Ｑ１２、Ｑ１３の各ベースを共通接続し、一方のトランジスタＱ１２のベース、コレクタ間を直結し、そのエミッタを前記抵抗Ｒ１４を介して電流検出用抵抗Ｒ１１と電圧制御用トランジスタＱ１１の接続点に接続し、トランジスタＱ１２のコレクタを電流源１９を介して接地し、他のトランジスタＱ１３のエミッタを抵抗Ｒ１６を介して入力端子１１に、コレクタを抵抗Ｒ１７を介して接地して、電流ミラー回路を構成する第１、第２のトランジスタＱ１２、Ｑ１３の他のトランジスタＱ１３のコレクタにトランジスタ（第３のトランジスタ）Ｑ１４のベースを、このトランジスタＱ１４のコレクタを差動増幅器５の出力端子に接続し、エミッタを電圧検出用抵抗Ｒ１２、Ｒ１３の接続点に接続している。図示例では第１、第２のトランジスタＱ１２、Ｑ１３はＰＮＰ型、第３のトランジスタＱ１４はＮＰＮ型である。

【００１３】

上記直流安定化電源回路の動作を説明する。入力端子１１に入力電圧Ｖｉを供給すると基準電圧発生回路１４の出力に基準電圧Ｖｒを発生する。一方、出力端子１２には、入力端子１１の電圧から電圧制御用トランジスタＱ１１のエミッタ、コレクタ間電圧を差し引いた電圧が発生し、この電圧に応じて電圧検出用抵抗Ｒ１２、Ｒ１３の接続点に分圧電圧Ｖｅが発生する。基準電圧Ｖｒと分圧電圧Ｖｅはそれぞれ差動増幅器１５に入力され、各電圧Ｖｒ、Ｖｅの増幅された差電圧がドライブ回路１６を介して電圧制御用トランジスタＱ１１のベースに接続される。そのため電圧制御用トランジスタＱ１１のエミッタ、コレクタ間電圧は前記電圧Ｖｒ、Ｖｅの差電圧に応じて変化し出力端子１２の出力電圧を一定の電圧Ｖｏを出力し入力端子１１に供給される入力電圧Ｖｉが変動しても出力端子１２には安定化された出力電圧Ｖｏが出力される。

【００１４】

次にこの直流安定化電源回路の保護回路の動作を説明する。入力端子１１に供給された入

力電圧Ｖｉに大振幅のリプルやラインノイズが重畳して電圧制御用トランジスタＱ１１の安全動作領域を超える過大な電圧が供給されてダイオードＤ１の逆方向電圧を超えると、抵抗Ｒ１４、Ｒ１５に電流が流れる。そのため電圧制御用トランジスタＱ１１のエミッタ、コレクタ間にかかる電圧は、ダイオードＤ１の逆方向電圧とダイオードＤ２の順方向電圧、各抵抗Ｒ１４、Ｒ１５の端子間電圧を加算した電圧に制限され電圧制御用トランジスタＱ１１は保護される。電流ミラー回路を構成する一対のトランジスタＱ１２、Ｑ１３は、トランジスタＱ１２に流れる電流が増減するとトランジスタＱ１３のコレクタ電流も増減する。トランジスタＱ１２のエミッタは抵抗Ｒ１４を介して電流検出用抵抗Ｒ１１と電圧制御用トランジスタＱ１１のエミッタの接続点に接続されているため、電流検出用抵抗Ｒ１１に電流が流れると抵抗Ｒ１１の端子間電圧は上昇し、トランジスタＱ１２のエミッタ電圧は低下する。その結果、トランジスタＱ１２のエミッタ電流は増大し、これによりトランジスタＱ１３のコレクタ電流も増大するため抵抗Ｒ１７を介して接地されたコレクタ電圧は上昇する。即ち、電流検出用抵抗Ｒ１１に流れる電流に対応してトランジスタＱ１３のコレクタ電圧は変動し抵抗Ｒ１１に流れる電流が増大すればトランジスタＱ１３のコレクタ電圧は上昇する。このようにしてトランジスタＱ１３のコレクタ電圧が上昇するとトランジスタＱ１４のベース、エミッタ間電圧が上昇するため、電流検出用抵抗Ｒ１１に流れる電流、即ち出力端子１２から負荷に流れる出力電流が増大するとトランジスタＱ１４は非導通状態から導通状態に移行し、差動増幅器１５の出力と接地間を導通し、差動増幅器１５の出力を引き下げ、ドライブ回路１６を通して電圧制御用トランジスタＱ１１のベース電圧を引き上げ、電圧制御用トランジスタＱ１１のエミッタ、コレクタ間電圧を上昇させ、出力電圧Ｖｏを引き下げるとともに電流を制限する。また出力端子１２と接地端子１３間に接続された負荷が短絡するなど出力端子１２の電圧がほぼ接地電圧まで低下した場合、接続点の分圧電圧Ｖｅはほぼ接地電圧となり、差動増幅器１５は基準電圧Ｖｒとの差電圧を出力し出力端子１２の電圧を引き上げるように電圧制御用トランジスタＱ１１を制御しようとするが、負荷短絡状態では電流検出用抵抗Ｒ１１に大電流が流れ、これによりトランジスタＱ１２のエミッタ電圧が引き下げられるため、トランジスタＱ１３のコレクタ電流が増大し、トランジスタＱ１４を導通させ、差動増幅器１５の出力を接地し、電圧制御用トランジスタＱ１１のベース電圧を引き上げ、電圧制御用トランジスタＱ１１のエミッタ、コレクタ間電圧を上昇させ、出力電圧Ｖｏを引き下げるとともに電流を制限する。

【００１５】

このようにこの直流安定化電源回路は出力電流が出力端子２に負荷を接続していないほぼ０の状態から所定の電流までは出力電圧を一定に保ち、出力電流が所定電流を超えると電圧制御用トランジスタＱ１１のエミッタ、コレクタ電圧が上昇するとともに、コレクタ電流が制限されるため、出力電圧が低下するとともに出力電流が低下するいわゆるフの字特性を示し、負荷短絡状態を含む過電流から保護される。この直流安定化電源回路では、電圧制御用トランジスタＱ１１の動作を制限するトランジスタＱ１４は、電圧制御用トランジスタＱ１１やそのドライブ回路１６から分離独立しており、トランジスタＱ１４のベースに供給される電圧は、電圧制御用トランジスタＱ１１のベース電流によって設定されるのではなく、電圧制御用トランジスタＱ１１に流れる主電流を電流検出用抵抗Ｒ１１によって直接的に検出し電流ミラー回路によって増幅して供給されるため、トランジスタＱ１４のベースに供給される電圧は電圧制御用トランジスタＱ１１のｈｆｅに影響されず、またエミッタには、電圧検出用抵抗の分圧電圧が供給されるため、過電流状態で出力端子１２の電圧が低下した状態および負荷短絡状態で出力端子１２の電圧が接地電圧に近接した状態では定格出力電流状態での分圧電圧に対して低い電圧に設定できるため、特に負荷短絡状態では先行技術１、２に比してトランジスタＱ１４のベース、エミッタ間電圧を大きくでき、小さな短絡電流でも確実に電圧制御用トランジスタＱ１１を導通制御でき、保護回路が動作状態での内部消費電力を低減でき、フの字特性を改善することができる。

【００１６】

【発明の効果】

以上のように、本発明による直流安定化電源回路は、電圧制御用トランジスタのｈｆｅのばらつきに影響されず、負荷短絡状態を含む過電流制限を確実にでき、短絡電流を抑え内部消費電力を低減したフの字特性の良好な直流安定化電源回路を実現できる。

【図面の簡単な説明】

【図１】本発明による直流安定化電源回路を示す回路図

【図２】過電流制限回路付き直流安定化電源回路の一例を示す回路図

【図３】図２に示す回路の出力電圧－出力電流特性図

【図４】過電流制限回路付き直流安定化電源回路の他の例を示す回路図

【符号の説明】

１１　入力端子

１２　出力端子

１３　接地端子

１４　基準電圧発生回路

１５　差動増幅器

１６　ドライブ回路

１８　過電流制限回路

Ｑ１１　電圧制御用トランジスタ

Ｑ１４　トランジスタ

Ｒ１１　電流検出用抵抗

Ｒ１２、Ｒ１３　電圧検出用分圧抵抗

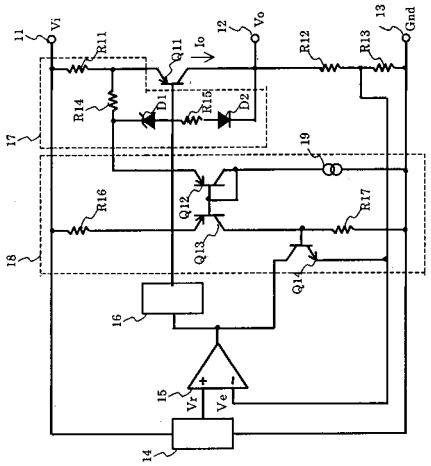
Ｖｅ　分圧電圧

Ｖｉ　入力電圧

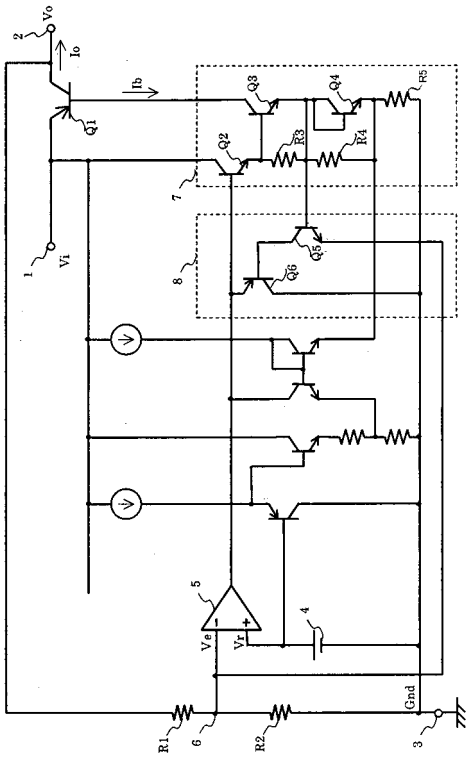
Ｖｏ　出力電圧

Ｖｒ　基準電圧

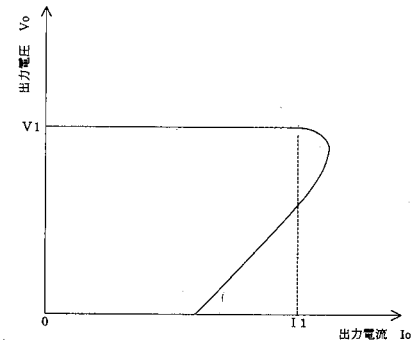
【図１】



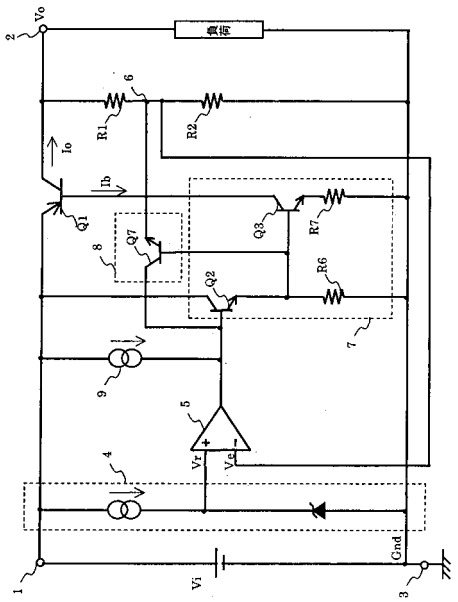
【図２】



【図３】


出力電圧 Vo
V1
0
I1
出力電流 Io

【図４】


Vo
2
負荷
6
R1
R2
Io
Ib
Q1
Q7
Q3
R7
8
Q2
R6
7
9
5
Vf
Ve
4
Gnd
1
V1
3