

(19) 대한민국특허청(KR) (12) 등록특허공보(B1)

(51) Int. Cl. ⁶ H01L 23/50	(45) 공고일자 1999년06월 15일	(11) 등록번호 10-0192760
(21) 출원번호 10-1996-0005345	(24) 등록일자 1999년01월29일	(65) 공개번호 특1997-0063707
(22) 출원일자 1996년02월29일	(43) 공개일자 1997년09월 12일	
(73) 특허권자 아남반도체주식회사 서울특별시 성동구 성수동 2가 280-8암코 일렉트로닉스;아이엔시 프랑크 제이. 마르쿠치	황인길	
(72) 발명자 미합중국 아리조나주 85248-1604 찬들러 사우스 프라이스 로드 1900 심일권		
(74) 대리인 경기도 성남시 분당구 수내동 55 롯데아파트 132-1504 서만규		

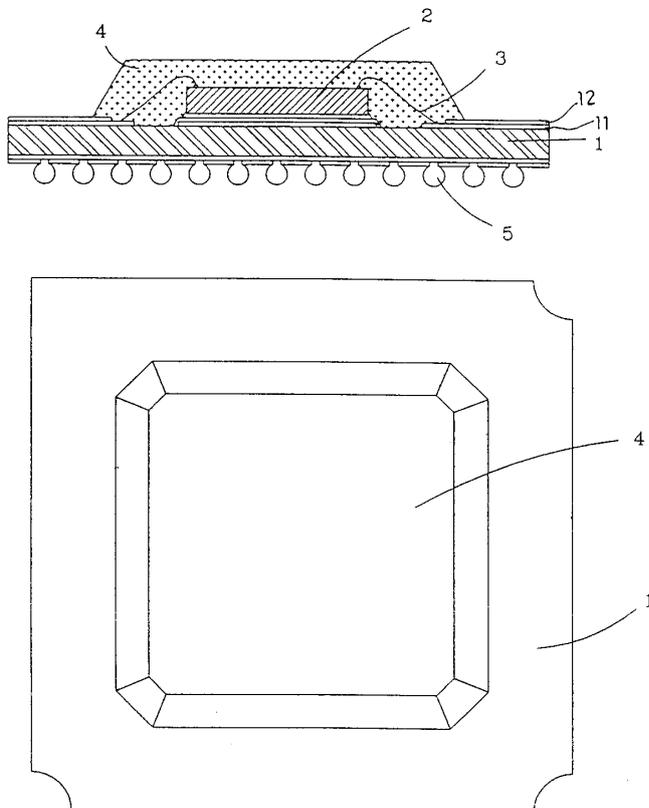
심사관 : 양희용

(54) 메탈 캐리어 프레임을 이용한 BGA반도체 패키지의 제조방법 및 그반도체 패키지

요약

본 발명은 메탈 캐리어 프레임을 이용한 BGA 반도체 패키지의 제조방법 및 그 반도체 패키지에 관한 것으로, 스트립 또는 릴 형태의 메탈 캐리어 프레임에 유니트 PCB기판을 부착하여 반도체 패키지를 제조하므로, 고온 공정하에서 PCB 기판의 변형을 최소화할 수 있는 동시에, 메탈 캐리어 프레임의 일부가 반도체 패키지의 히트 스프레더로서 구성되므로, BGA 패키지의 열방출을 용이하게 하며, 따라서, 제품의 신뢰성 향상 및 제조단가를 절감할 수 있다.

대표도



명세서

[발명의 명칭]

메탈 캐리어 프레임(Metal Carrier Frame)을 이용한 BGA(Ball Grid Array) 반도체 패키지의 제조방법 및 그 반도체 패키지

[도면의 간단한 설명]

제1a와 제1b도는 종래의 일반적인 BGA 반도체 패키지의 구조를 도시한 단면도와 평면도.

제2a와 제2b도는 본 발명에 따른 BGA 반도체 패키지의 구조를 도시한 단면도와 평면도.

제3a, b도는 본 발명에 사용되는 메탈 캐리어 프레임의 구조를 보인 평면도.

제4도는 본 발명에 사용되는 메탈 캐리어 프레임에 PCB기판이 부착된 상태의 단면도.

제5도는 본 발명에 바람직한 제1구체예에 따른 BGA 반도체 패키지의 일부 측단면도.

제6도는 본 발명에 바람직한 제2구체예에 따른 BGA 반도체 패키지의 일부 측단면도.

제7도는 본 발명에 바람직한 제3구체예에 따른 BGA 반도체 패키지의 일부 측단면도.

* 도면의 주요부분에 대한 부호의 설명

10 : PCB 기판	20 : 반도체칩
30 : 와이어	40 : 컴파운드
50 : 솔더볼	60 : 메탈 캐리어프레임
64 : PCB 기판지지부(히트 스프레더)	

[발명의 상세한 설명]

본 발명은 메탈 캐리어 프레임(Carrier Frame)을 이용한 BGA(Ball Grid Array) 반도체 패키지의 제조방법 및 그 반도체 패키지에 관한 것으로, 더욱 상세하게는 메탈 캐리어 프레임에 날개의 유니트로 된 PCB 기판을 캐리어 유니트마다 부착하여 스트립 단위 또는 릴 형태로 된 메탈 캐리어 프레임을 제조하고, 이 메탈 캐리어 프레임의 일부가 BGA 반도체 패키지의 히트 스프레더로서 가능하게 함으로써, BGA 반도체 패키지의 열방출을 용이하게 하고, 품질을 향상시킴과 동시에 그 제조단가를 절감할 수 있는 메탈 캐리어 프레임을 이용한 BGA 반도체 패키지의 제조방법 및 그 반도체 패키지에 관한 것이다.

종래의 통상적인 BGA(Ball Grid Array : 볼 그리드 어레이)반도체 패키지의 구조는 제1a도와 제1b도에 도시된 바와 같이 PCB기판(1)의 상면에 반도체칩(2)이 부착되어 있고, 이 반도체칩(2)상의 칩패드와 PCB(1)의 상면 회로패턴(11)과는 와이어(3)로 본딩되며, 상기 반도체칩(2)은 외부의 산화 및 부식으로부터 보호하기 위하여 몰딩 컴파운드(4)로 몰딩되어 있으며, 상기 PCB기판(1)의 저면에는 다수의 솔더볼(5)이 부착된 구조로 되어 있다.

그러나, 이와같은 BGA 반도체 패키지를 제조하기 위해서는 회로패턴(11)이 형성된 PCB기판(1)을 스트립 단위로 제작하여 사용 하였던 바, 이는 가격이 고가인 PCB기판(1)의 낭비를 초래하여 가격 상승의 요인이 되었던 것이다.

즉, 종래의 BGA 반도체 패키지의 제조방법에서는, 제조공정상의 이송 및 위치제어의 원활화를 위하여 PCB 기판(1)을 스트립단위로 사용하였으며, 이로 인하여 PCB기판(1)의 마진부분들은 제조공정 후 절단되어 폐기 처분되므로 가격상승의 요인이 되었던 것이다.

뿐만 아니라, 이러한 PCB기판(1)은 그 재질이 수지로 되어 있으므로 패키지의 제조시의 수차에 고온공정을 거치는 동안 열팽창으로 인한 PCB기판(1)에 변형이 발생되어 후속 공정이 곤란하게 될 우려가 있었다.

또한, BGA 반도체 패키지는 입출력 단자로 솔더볼(5)을 사용하고 있는 바, 이러한 솔더볼(5)들은 그 평평도가 맞지 않으면 마더보드에 실장시 오픈되는 단자가 생기게 되어 패키지의 불량률 가져오는 요인이 되었던 바, 고온의 제조공정을 거치면서 PCB기판(1)에 휨이 발생되면 그 위에 부착되는 다수의 솔더볼(5)들은 자연히 평평도가 맞지 않게 되고, 따라서 불량률 일으켜 생산성 저하 및 완제품의 신뢰성 저하를 초래하는 요인이 되었던 것이다.

따라서, 본 발명은 이와 같은 종래의 문제점을 해결하기 위한 것으로서, PCB기판을 날개의 유니트로 형성하여 메탈 캐리어 프레임에 부착시킴으로서 제조 공정상의 고온에 의한 프레임의 변형을 최소화하고, 패키징이 완성된 후에는 상기 캐리어 프레임의 일부가 PCB기판의 상면에 부착되어 외부로 노출된 상태의 히트 스프레더로서 구성됨으로서 열방출을 용이하게 하여 패키지의 신뢰성을 향상시키도록 된 BGA 반도체 패키지를 제공함에 그 목적이 있다.

본 발명의 첫 번째 양태에 의하면, 반도체칩의 크기보다 크고 일렬로 단속적으로 형성된 다수의 홀과, 상기한 각각의 홀의 주연을 에워싸도록 그 인근에 형성되는 복수개의 슬릿 형태의 관통홀과, 상기한 각각의 홀의 주연과 복수개의 관통홀에 의해 한정되며 일렬로 단속적으로 형성되는 다수의 사각 고리상 PCB기판 지지부를 포함하는 스트립 또는 릴 형태의 메탈 캐리어 프레임 형성 단계와; 상기한 메탈 캐리어 프레임에 형성된 각각의 사각 고리상의 PCB기판 지지부 저면에 유니트 PCB기판을 접착시켜 상기 홀을 밀폐시키는 유니트 PCB기판 부착 단계와; 상기한 메탈 캐리어 프레임의 사각 고리상의 다수의 PCB기판 지지부 각각의 저면에 부착된 유니트 PCB기판 상면에 반도체 칩을 실장하는 반도체 칩 실장 단계와; 실장된 반도체 칩 패드와 유니트 PCB기판의 구리 회로 패턴을 전기적으로 접속시키기 위하여 와이어로 본딩하는 와이어 본딩 단계와; 상기한 반도체 칩과 와이어를 외부 환경으로부터 보호하기 위하여 몰딩 컴파운드로 몰딩하

는 몰딩 단계와; 상기한 PCB기판의 저면에 입출력 단자로서의 솔더볼을 용착시키는 솔더볼 안착단계와; 상기한 메탈 캐리어 프레임에 형성된 복수개의 스릿 형태의 관통홀 사이의 영역을 절단시키는 반도체 패키지의 분리 단계로 구성되는, 메탈 캐리어 프레임을 이용한 BGA(Ball Grid Array) 반도체 패키지의 제조 방법이 제공된다.

또한, 본 발명의 두 번째 양태에 의하면, 반도체 칩과; 상기한 반도체 칩이 상면에 실장되며, 상기한 반도체 칩이 실장된 영역 이측에 구리 회로패턴이 형성되어 있는 PCB기판과; 상기한 반도체 칩과 구리 회로패턴을 전기적으로 접속시키는 본드 와이어와; 상기한 PCB기판 상면 외곽에 상기한 반도체 칩을 에워싸는 형태로 접착되는 사각 고리상의 히트 스프레더와; 상기한 반도체 칩과 와이어를 외부 환경으로부터 보호하도록 상기한 사각고리상 히트 스프레더의 내측 영역을 봉지하는 몰딩 컴파운드와; 상기한 PCB기판의 저면에 입출력 단자로서 형성되는 다수의 솔더볼로 구성되는 BGA(Ball Grid Array) 반도체 패키지가 제공된다.

이하, 본 발명을 첨부도면을 참조하여 상세히 설명하면 다음과 같다.

제2a도와 제2b도는 본 발명의 제조방법에 의해 제조된 BGA 반도체 패키지의 단면도와 평면도로서, 본 발명의 BGA 반도체 패키지에 있어서는 PCB기판(10)의 상면에 반도체 칩(20)이 부착되어 있고, 이 반도체 칩(20)상의 칩패드와 PCB기판(10)의 상면에 형성된 회로패턴(11)과는 와이어(30)로 본딩되어 있으며, 상기 반도체 칩(20)은 외부의 산화 및 부식으로부터 보호하기 위하여 몰딩 컴파운드(40)로 몰딩되어 있고, 상기 PCB기판(10)의 저면에는 다수의 솔더볼(50)이 부착되며, 또한 상기 PCB기판(10)의 상면 외측 측, 몰딩 컴파운드(40)의 몰딩영역 외측에 메탈 캐리어 프레임(60)의 일부인 PCB기판 지지부(64)가 히트 스프레드로서 부착된다.

제3a, b도는 본 발명에 사용되는 메탈 캐리어 프레임(60)을 도시한 평면도이며, 제4도는 은(Ag) 또는 팔라듐(Pd)의 스폿 도금(spot plate), 또는 상면이 니켈(Ni)로 도금된 메탈 캐리어 프레임(60)의 PCB기판 지지부(64) 저면에 접착제(70)를 이용하여 유닛 PCB기판(10)을 부착한 것이다.

상기 메탈 캐리어 프레임(60)은 구리, 구리합금 또는 스테인레스 등과 같은 열전도성이 매우 우수한 소재를 사용하는 것이 바람직하다.

또한, 상기 메탈 캐리어 프레임(60)에 유닛 PCB기판(10)을 부착시키는 접착제(70)로서는 은충전 에폭시 등과 같은 열전도성이 양호한 접착제를 사용하는 것이 좋다.

제3a도와 제3b도는 스트립 또는 릴 형태로 된 이러한 메탈 캐리어 프레임(60)의 일부분을 도시한 평면도로서, 다수의 유닛 PCB기판(10)이 일정 간격을 두로 일렬로 부착되는 중앙부분에 PCB기판(10)보다 작고 반도체 칩보다는 큰 크기의 홀(61)을 일렬로 형성하고, 상기 홀(61)의 사방에는 슬릿형상의 관통홀(62)을 형성한다.

상기 관통홀(62)의 홀(61)에 인접한 주연은 PCB기판(10)이 부착되었을 때 PCB기판(10)의 외주연과 일치하도록 형성된다. 즉, 메탈 캐리어 프레임(60)에 PCB기판(10)이 부착되는 영역인 PCB기판 지지부(64)는 (정선으로 표시한 영역) 홀(61)과 관통홀(62) 사이에 있는 부위에 접착제(70)에 의해서 부착되는 것이다. 또한, PCB기판 지지부(64)의 홀(61)에 인접한 부분에는 홈을 형성시켜 반도체 패키지 제조시 몰딩 컴파운드로 봉지시키는 것에 의하여, 몰딩 컴파운드와의 결합력 향상 및 수분침투 방지효과의 향상을 기대할 수도 있다.

또한, 상기 홀(61)의 사방에 위치된 관통홀(62)과 관통홀(62) 사이의 모서리부에는 캐키지 제조 후 절단을 용이하게 하기 위하여 구멍(63)이 각각 형성되어 있다.

이러한 관통홀(62)과 구멍(63)은 패키지의 제조 공정중 열팽창 및 수축에 의한 응력을 완화시키고, 절단 공정에서 편치에 의해 절단되는 단면적을 최소화하기 위한 것이다.

구멍(63)은 각 모서리부에 형성되는데, 제3a도와 같이 일측의 모서리부에는 구멍(63)을 형성하지 않고, 이 부분을 몰딩시 몰딩 컴파운드(40)가 유입되는 몰드 런너 게이트(Mold runner gate)로 사용하거나, 또는 제3b도와 같이 구멍(63)을 각 모서리부에 전부 형성하고, 일측의 관통홀(62)을 두 개로 분리시키고 관통홀(62) 사이의 영역을 몰딩시 몰딩 컴파운드(40)가 유입되는 몰드 런너 게이트를 사용할 수도 있다.

즉, 몰딩 컴파운드가 유입되는 몰드 런너 게이트를 메탈 캐리어 프레임(60)의 상면 일부에 형성하는 것이다.

제4도는 상기 메탈 캐리어 프레임(60)에 유닛 PCB기판(10)이 접착제(70)로 부착된 상태의 단면도를 도시하고 있는 것으로, 이와 같이 메탈 캐리어 프레임(60)에 형성된 다수의 일렬로 된 홀(61)마다 유닛 PCB기판(10)을 부착하여 스트립 단위로 제작하거나, 또는 릴(Reel)의 형태로 제작하여 후속공정을 진행시킴으로서 기존의 제조공정을 그대로 이용하여 반도체 패키지를 제조한 후 최종적으로 메탈 캐리어 프레임(60)에 부착된 PCB기판(10)의 둘레로 형성되어 있는 관통홀(62)과 관통홀(62) 사이를 절단하여 PCB기판 지지부(64)를 분리시킴으로서 본 발명의 BGA 반도체 패키지가 제조된다.

본 발명의 제조방법에 의하여 제조된 본 발명에 따른 BGA 반도체 패키지의 바람직한 구체예들을 제5도 내지 제7도에 의해 설명하면 다음과 같다.

제5도는 본 발명의 바람직한 제1구체예에 따른 BGA 반도체 패키지의 일부분을 도시한 측면도로서, 제1구체예에 따른 BGA 반도체 패키지는 다수의 칩패드를 구비한 반도체 칩(20)과; 상하면에 구리회로 패턴(11)이 형성되고, 다시 선택적인 솔더 레지스트 층(12)이 적층되며 반도체 칩(20)이 실장되는 PCB기판(10)과; 상기 반도체 칩(20)상에 구비된 칩패드와 PCB기판(10)의 구리회로패턴(11)에 본딩된 와이어(30)와; 상기 반도체 칩(20)과 그 외부의 구성 부품을 보호하기 위하여 몰딩된 몰딩 컴파운드(40)와; 상기 PCB기판(10)의 상면 외곽부에 접착제(70)에 의해 부착된 메탈 캐리어 프레임(60)의 일부로서 히트 스프레더로서 기능하는 PCB기판 지지부(64)와; 상기 메탈 캐리어 프레임(60)의 적어도 일면 특히 상면에 산화 및 부식 방지 및 본딩력 향상을 위하여 도금된 은(Ag), 니켈(Ni) 또는 팔라듐(Pb) 도금층(67)과; 상기

PCB기판(10)의 저면에 외부로 신호를 인출하기 위하여 부착된 다수의 솔더볼(50)로 구성된 것이다.

몰딩 컴파운드(40)는, 제5도중 점선으로 표시한 부분을 따라 몰딩될 수도 있으며, 이 경우 몰딩 컴파운드(40)의 정렬이 용이하게 될 수 있으므로 바람직하다.

제6도는 본 발명의 바람직한 제2구체에 따른 BGA 반도체 패키지의 일부분을 도시한 측면면도로서, 그 구성은 기본적으로 제1구체에의 경우와 같으나, PCB기판(10)의 상면 외곽부에 부착된 메탈 캐리어 PCB기판 지지부(64)의 일부가 몰딩 컴파운드(40)에 의해 봉지되며 몰딩에 앞서 메탈 캐리어 프레임(60)의 봉지될 부분에 와이어(31)로 그라운드본딩(Ground Bonding)한 것이다.

또한, 상기 메탈 캐리어 프레임(60)의 매몰부 상면에 다수의 홈(68)을 몰딩시 결합력을 향상시킴과 동시에 수분 침투를 효과적으로 방지시킨 것으로 상기 홈(68)은 V-홈으로 형성될 수 있다.

제7도는 본 발명의 바람직한 제3구체에 따른 BGA 반도체 패키지의 일부분을 도시한 측면면도로서 그 구성은 기본적으로 제2구체에의 경우와 같으나, PCB기판(10)의 상면 외곽부에 부착된 메탈 캐리어 프레임(60)의 PCB기판 지지부(64)의 일부만이 몰딩 컴파운드(40)에 의해 봉지된 영역이 하부로 단층지체 형성된 것이다.

상기 메탈 캐리어 프레임(60)에는 와이어(31)로 그라운드본딩(Ground Bonding)하며 상면에는 다수의 홈(68)을 형성하여 컴파운드(40)와의 몰딩시 결합력을 촉진시킴은 물론, 수분 침투를 방지하는 것이다.

위에서 설명한 바와 같이, 본 발명에 사용되는 메탈 캐리어 프레임은 패키지 제조후 그 일부만이 외부로 노출된 상태로 패키지에 부착되어 히트 스프레더로서 작용하므로 반도체 칩의 회로 동작시 발생하는 열을 외부로 쉽게 방출시킴으로서 패키지의 신뢰성을 향상시키는 것이다.

또한, 본 발명은 스트립 또는 릴 형태의 메탈 캐리어 프레임에 유닛 PCB기판을 접착시킨 상태로 반도체 패키지 제조 공정을 수행하므로 PCB기판을 스트립형태로 사용하여 반도체 패키지의 제조 공정을 수행하는 종래의 경우에 비하여 고온의 작업 공정에서도 제품의 휨 발생이 최소화됨은 물론, 작업 공정을 간단히하여 생산성을 향상시킬 수 있다.

또한, 메탈 캐리어 프레임의 일부인 PCB기판 지지부의 일부 표면을 몰딩시의 몰드 런너 게이트로 사용할 수 있으므로, 기판의 일부영역을 별도로 도금하여 몰드 런너 게이트로 사용할 필요가 없다.

아울러, PCB기판 지지부의 몰딩부분에 홈을 형성시키는 것에 의하여 몰딩컴파운드의 결합력 향상 및 수분 침투 방지효과의 향상을 기대할 수 있다.

(57) 청구의 범위

청구항 1

반도체 칩의 크기보다 크고 일렬로 단속적으로 형성된 다수의 홈과, 상기한 각각의 홈의 주연을 에워싸도록 그 인근에 형성되는 복수개의 슬릿 형상의 관통홀과, 상기한 각각의 홈의 주연과 복수개의 관통홀에 의해 한정되며 일렬로 단속적으로 형성되는 다수의 사각 고리상 PCB기판 지지부를 포함하는 스트립 또는 릴 형태의 메탈 캐리어 프레임 형성 단계와; 상기한 메탈 캐리어 프레임에 형성된 각각의 사각 고리상의 PCB기판 지지부 저면에 유닛 PCB기판을 접착시켜 상기 홈을 밀폐시키는 유닛 PCB기판 부착 단계와; 상기한 메탈 캐리어 프레임의 다수의 사각 고리상 PCB기판 지지부 각각의 저면에 부착된 유닛 PCB기판 상면에 반도체 칩을 실장하는 반도체 칩 실장 단계와; 실장된 반도체 칩 패드와 유닛 PCB기판의 구리 회로 패턴을 전기적으로 접속시키기 위하여 와이어로 본딩하는 와이어 본딩 단계와; 상기한 반도체 칩과 와이어를 외부 환경으로부터 보호하기 위하여 몰딩 컴파운드로 몰딩하는 몰딩 단계와; 상기한 PCB기판의 저면에 입출력 단자로서의 솔더볼을 용착시키는 솔더볼 안착단계와; 상기한 메탈 캐리어 프레임에 형성된 복수개의 슬릿 형상의 관통홀 사이의 영역을 절단시키는 반도체 패키지의 분리 단계로 구성되는, 메탈 캐리어 프레임을 이용한 BGA(Ball Grid Array) 반도체 패키지의 제조방법.

청구항 2

제1항에 있어서, 상기한 메탈 캐리어 프레임 형성 단계에서 형성되는, 복수개의 슬릿 형상의 관통홀에 의해 한정되는 사각 고리상의 PCB 기판 지지부의 외주연이 유닛 PCB 기판의 외주연과 일치되도록 형성되는 제조방법.

청구항 3

제1항 또는 제2항에 있어서, 상기한 메탈 캐리어 프레임 형성 단계에서 관통홀을 직선상의 4개로 구성하여 정방형으로 형성시키는 제조방법.

청구항 4

제3항에 있어서, 반도체 패키지 분리 단계에서의 절단을 용이하게 하기 위하여, 메탈 캐리어 프레임 형성 단계에서 슬릿 형상의 관통홀 사이의 모서리부에 구멍을 형성시키는 제조방법.

청구항 5

제4항에 있어서, 몰딩 단계에서의 몰딩시 몰딩 컴파운드의 유입구인 몰드 런너 게이트를 형성시키기 위하여 한 쪽의 모서리부에는 구멍을 형성시키지 않는 제조방법.

청구항 6

제4항에 있어서, 몰딩 단계에서의 몰딩시 몰딩 컴파운드의 유입구인 몰드 런너 게이트를 형성시키기 위하여 홈의 일 측면 인근의 관통홀을 일정간격을 두고 이격된 2개로 형성시키는 제조방법.

청구항 7

제1항에 있어서, 상기한 메탈 캐리어 프레임 형성 단계에서 메탈 캐리어 프레임을 열 전도성이 우수한 구리, 구리합금 또는 스테인레스로 형성시키는 제조방법.

청구항 8

제1항 또는 제7항에 있어서, 상기한 메탈 캐리어 프레임 형성 단계에서 메탈 캐리어 프레임의 적어도 일면을 은 또는 팔라듐 스폿 도금, 또는 니켈 도금시키는 제조방법.

청구항 9

반도체 칩과; 상기한 반도체 칩이 상면에 실장되며, 상기한 반도체 칩이 실장된 영역 이측에 구리 회로 패턴이 형성되어 있는 PCB기판과; 상기한 반도체 칩과 구리 회로패턴을 전기적으로 접속시키는 본드 와이어와; 상기한 PCB기판 상면 외곽에 상기한 반도체 칩을 에워싸는 형태로 접착되는 사각 고리상의 히트 스프레더와; 상기한 반도체 칩과 와이어를 외부 환경으로부터 보호하도록 상기한 사각고리상 히트 스프레더의 내측 영역을 봉지하는 몰딩 컴파운드와; 상기한 PCB기판의 저면에 입출력 단자로서 형성되는 다수의 솔더볼로 구성되는 BGA(Ball Grid Array) 반도체 패키지.

청구항 10

제9항에 있어서, 상기한 히트 스프레더의 상면이 은 또는 팔라듐 스폿 도금, 또는 니켈 도금된 BGA 반도체 패키지.

청구항 11

제9항에 있어서, 히트 스프레더의 상면 일부가 몰딩 컴파운드에 의해 봉지되며, 상기한 봉지된 상면이 그라운드 본딩되는 BGA 반도체 패키지.

청구항 12

제11항에 있어서, 몰딩 컴파운드에 의해 봉지되는 히트 스프레더의 상면 영역에 다수의 V홈이 형성되는 BGA 반도체 패키지.

청구항 13

제11항 또는 제12항에 있어서, 몰딩 컴파운드에 의해 봉지되는 히트 스프레더의 상면 영역이 하방으로 단층 형성되는 BGA 반도체 패키지.

청구항 14

제9항에 있어서, 히트 스프레더와 인접한 부분의 몰딩 컴파운드가 상기한 히트 스프레더의 상면과 동일 평면을 이루는 BGA 반도체 패키지.

청구항 15

제1항에 있어서, 유니트 PCB 기판 부착 단계에서의 접착에 열전도성이 우수한 은 충전 에폭시를 사용하는 제조방법.

청구항 16

제1항에 있어서, 상기한 메탈 캐리어 프레임 형성 단계에서 메탈 캐리어 프레임의 PCB 기판 지지부 상면의 홈에 인접한 부분에 홈을 형성시키는 제조방법.

청구항 17

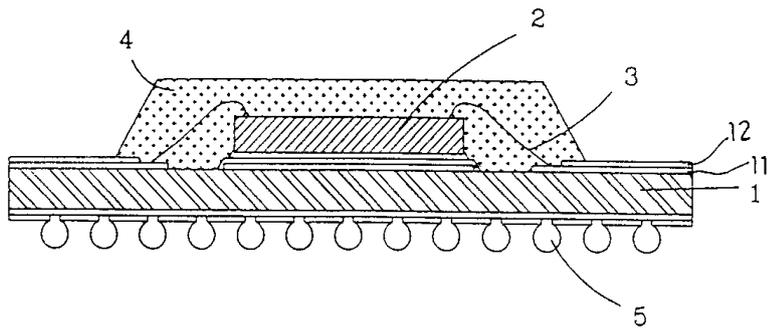
제16항에 있어서, 홈이 형성된 주변 영역을 하방으로 단층지게 형성시키는 제조방법.

청구항 18

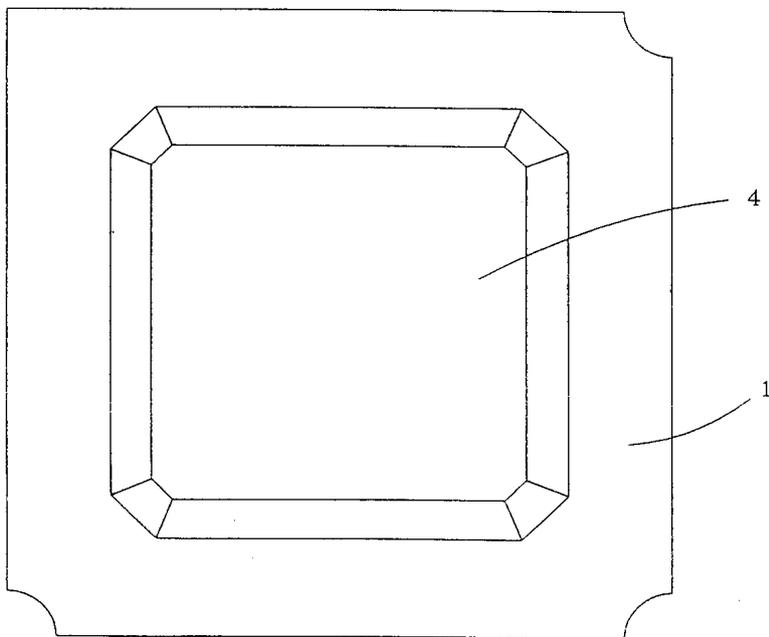
제1항에 있어서, 유니트 PCB 기판의 구리 회로 패턴을 포함하는 영역에 솔더 레지스트층을 적층시키는 제조방법.

도면

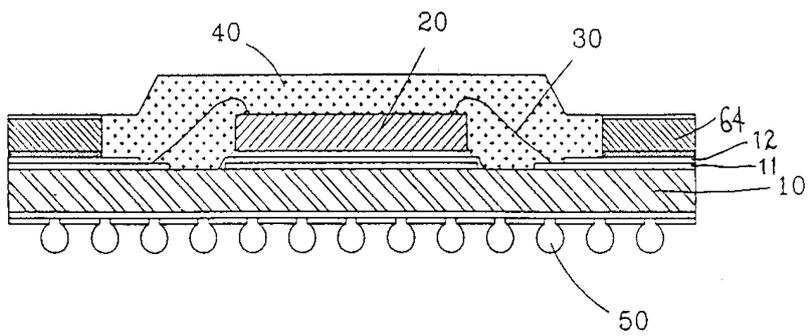
도면 1a



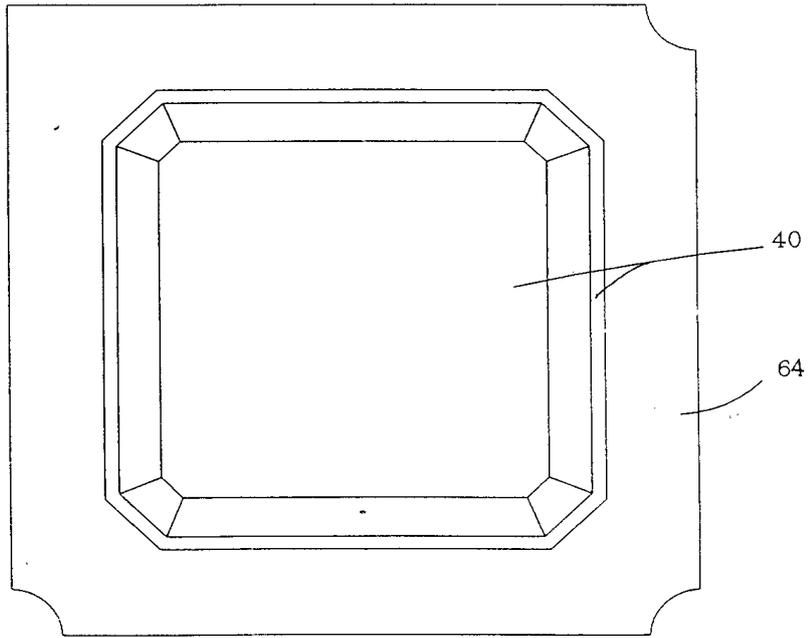
도면 1b



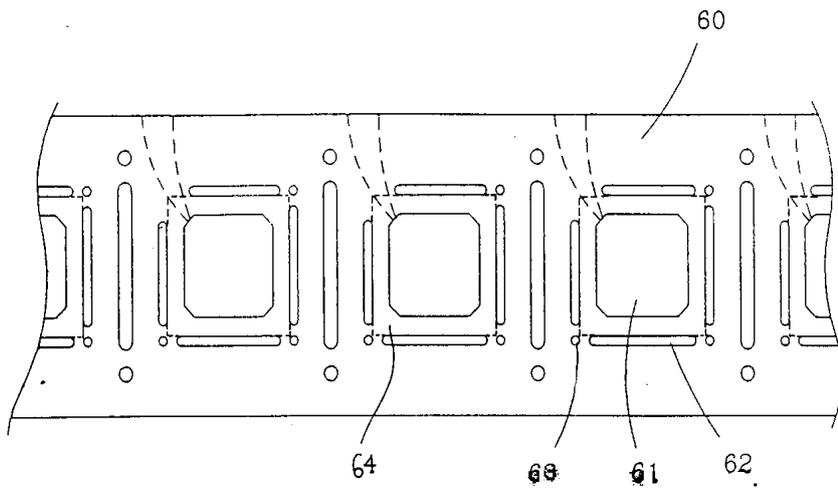
도면 2a



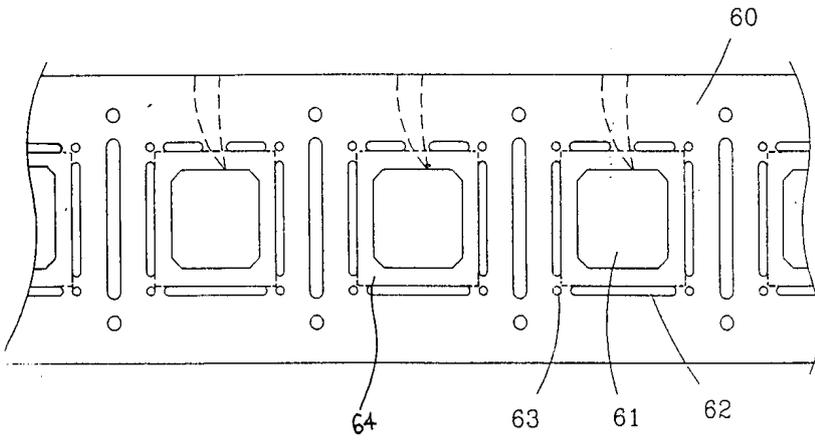
도면2b



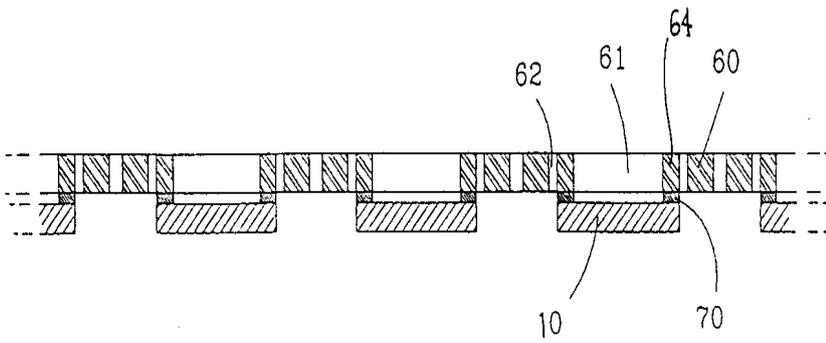
도면3a



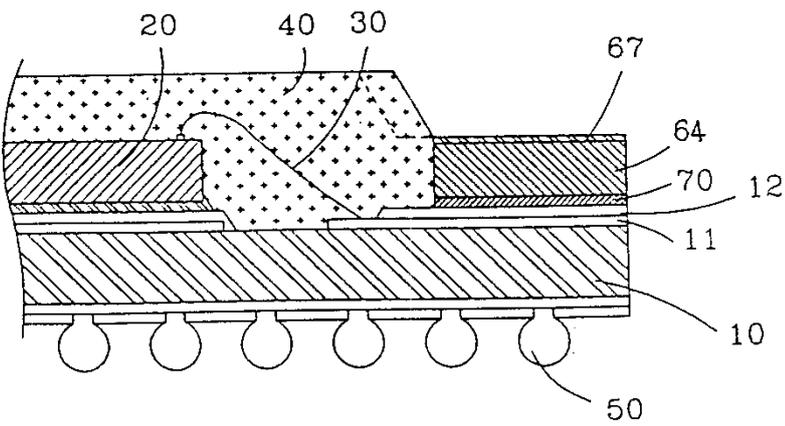
도면3b



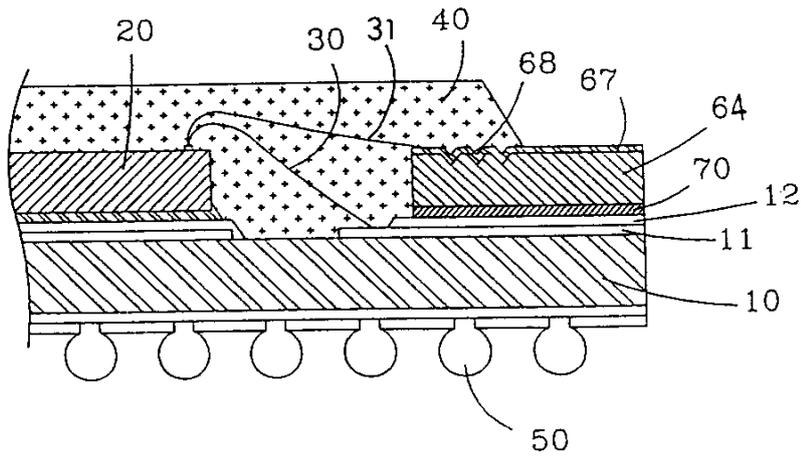
도면4



도면5



도면6



도면7

