

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7563702号
(P7563702)

(45)発行日 令和6年10月8日(2024.10.8)

(24)登録日 令和6年9月30日(2024.9.30)

(51)国際特許分類

F I

G 0 1 R 27/26 (2006.01)

G 0 1 R 27/26

Z

請求項の数 5 (全13頁)

(21)出願番号	特願2023-50993(P2023-50993)	(73)特許権者	523114084
(22)出願日	令和5年3月28日(2023.3.28)		汎銓科技股▲分▼有限公司
(65)公開番号	特開2024-61586(P2024-61586A)		台湾 3 0 0 新竹市埔頂路 2 7 號 1 樓
(43)公開日	令和6年5月7日(2024.5.7)	(73)特許権者	506187511
審査請求日	令和5年3月28日(2023.3.28)		國立中興大學
(31)優先権主張番号	111139739		台湾台中市 4 0 2 南區國光路 2 5 0 號
(32)優先日	令和4年10月20日(2022.10.20)	(74)代理人	110000970
(33)優先権主張国・地域又は機関	台湾(TW)		弁理士法人 楓国際特許事務所
		(72)発明者	張 茂男
			台湾 4 0 3 台中市西區英才路 5 1 0 號
			5 階之三
		(72)発明者	柳 紀綸
			台湾 3 0 0 新竹市埔頂路 2 7 號 1 樓
		(72)発明者	周 學良
			台湾 3 0 0 新竹市埔頂路 2 7 號 1 樓
			最終頁に続く

(54)【発明の名称】 誘電体層の酸化膜換算膜厚の取得方法

(57)【特許請求の範囲】

【請求項 1】

第 1 二酸化ケイ素層、第 1 空乏層、第 1 電極層、第 1 半導体基板、及び導電性プローブを有する第 1 半導体コンデンサと、第 2 二酸化ケイ素層、第 2 空乏層、第 2 電極層、第 2 半導体基板、及び導電性プローブを有する第 2 半導体コンデンサとを提供する工程であり、前記第 1 二酸化ケイ素層及び前記第 2 二酸化ケイ素層は、既知の酸化膜換算膜厚を有し、前記第 1 電極層及び前記第 1 二酸化ケイ素層は、それぞれ前記第 1 半導体基板の底面及び頂面に位置し、前記第 2 電極層及び前記第 2 二酸化ケイ素層は、それぞれ前記第 2 半導体基板の底面及び頂面に位置する、工程と、

走査型静電容量顕微鏡法 (s c a n n i n g c a p a c i t a n c e m i c r o s c o p y) によって前記第 1 半導体コンデンサ及び前記第 2 半導体コンデンサに変調 (m o d u l a t i o n) 電圧を印加し、前記第 1 空乏層及び前記第 2 空乏層の幅に周期的な変動を生じ、それぞれ前記第 1 半導体コンデンサ及び前記第 2 半導体コンデンサに対応する第 1 走査型静電容量顕微鏡信号及び第 2 走査型静電容量顕微鏡信号を測定する工程と、

前記第 1 二酸化ケイ素層及び前記第 2 二酸化ケイ素層の前記酸化膜換算膜厚、並びに前記第 1 走査型静電容量顕微鏡信号及び前記第 2 走査型静電容量顕微鏡信号に基づいて、インピーダンス比を計算する工程と、

誘電体層、第 3 空乏層、第 3 電極層、第 3 半導体基板、及び導電性プローブを有する第 3 半導体コンデンサを提供する工程であり、前記第 3 電極層及び前記誘電体層は、それぞれ前記第 3 半導体基板の底面及び頂面に位置する、工程と、

前記走査型静電容量顕微鏡法によって前記第 3 半導体コンデンサに前記変調電圧を印加し、前記第 3 空乏層の幅に周期的な変動を生じ、前記第 3 半導体コンデンサに対応する第 3 走査型静電容量顕微鏡信号を測定する工程と、

前記第 1 二酸化ケイ素層の前記酸化膜換算膜厚、前記第 1 走査型静電容量顕微鏡信号、前記第 3 走査型静電容量顕微鏡信号、及び前記インピーダンス比に基づいて、前記誘電体層の酸化膜換算膜厚を取得する工程と、
を有することを特徴とし、

前記第 1 半導体コンデンサの導電性プローブ、前記第 2 半導体コンデンサの導電性プローブ、及び前記第 3 半導体コンデンサの導電性プローブは、走査型静電容量顕微鏡測定システムを介してアースに電氣的に接続され、

10

前記第 1 電極層、前記第 2 電極層、及び前記第 3 電極層は、変調電圧源を介してアースに電氣的に接続され、

前記第 1 半導体コンデンサの第 1 総インピーダンスは、複数の第 1 領域の複数の第 1 インピーダンス、及び前記第 1 二酸化ケイ素層に対応する第 1 等価インピーダンスを含み、

前記第 2 半導体コンデンサの第 2 総インピーダンスは、複数の第 2 領域の複数の第 2 インピーダンス、及び前記第 2 二酸化ケイ素層に対応する第 2 等価インピーダンスを含み、

前記第 3 半導体コンデンサの第 3 総インピーダンスは、複数の第 3 領域の複数の第 3 インピーダンス、及び前記誘電体層に対応する第 3 等価インピーダンスを含み、

前記複数の第 1 インピーダンスは、それぞれ前記複数の第 2 インピーダンスに等しく、

前記複数の第 3 インピーダンスは、それぞれ前記複数の第 1 インピーダンスに等しく、

20

前記第 1 インピーダンスは、前記第 1 空乏層のインピーダンス、前記第 1 電極層のインピーダンス、前記第 1 半導体基板のインピーダンス、及び前記第 1 半導体コンデンサの導電性プローブのインピーダンスを含み、

前記第 1 等価インピーダンスは、前記第 1 二酸化ケイ素層と前記第 1 半導体基板との間の界面インピーダンス、及び前記第 1 二酸化ケイ素層のインピーダンスを含み、

前記第 2 インピーダンスは、前記第 2 空乏層のインピーダンス、前記第 2 電極層のインピーダンス、前記第 2 半導体基板のインピーダンス、及び前記第 2 半導体コンデンサの導電性プローブのインピーダンスを含み、

前記第 2 等価インピーダンスは、前記第 2 二酸化ケイ素層と前記第 2 半導体基板との間の界面インピーダンス、及び前記第 2 二酸化ケイ素層のインピーダンスを含み、

30

前記第 3 インピーダンスは、前記第 3 空乏層のインピーダンス、前記第 3 電極層のインピーダンス、前記第 3 半導体基板のインピーダンス、及び前記第 3 半導体コンデンサの導電性プローブのインピーダンスを含み、

前記第 3 等価インピーダンスは、前記誘電体層と前記第 3 半導体基板との間の界面インピーダンス、及び前記誘電体層のインピーダンスを含み、

前記第 1 二酸化ケイ素層及び前記第 2 二酸化ケイ素層の前記酸化膜換算膜厚、前記第 1 走査型静電容量顕微鏡信号、前記第 2 走査型静電容量顕微鏡信号、前記第 3 走査型静電容量顕微鏡信号、並びに前記インピーダンス比は、下式を何れも満たすことを特徴とする、
誘電体層の酸化膜換算膜厚の取得方法。

$$S_1 / S_2 = 1 + (k - 1) Z R$$

40

$$S_1 / S_3 = 1 + (h - 1) Z R$$

これらの式中、 S_1 は、前記第 1 走査型静電容量顕微鏡信号であり、 S_2 は、前記第 2 走査型静電容量顕微鏡信号であり、 S_3 は、前記第 3 走査型静電容量顕微鏡信号であり、 k は、前記第 2 二酸化ケイ素層の前記酸化膜換算膜厚 / 前記第 1 二酸化ケイ素層の前記酸化膜換算膜厚であり、 h は、前記誘電体層の前記酸化膜換算膜厚 / 前記第 1 二酸化ケイ素層の前記酸化膜換算膜厚であり、 $Z R$ は、前記インピーダンス比である。

【請求項 2】

前記第 1 二酸化ケイ素層及び前記第 2 二酸化ケイ素層の前記酸化膜換算膜厚は、周波数制御で前記第 1 半導体コンデンサ及び前記第 2 半導体コンデンサの静電容量 - 電圧の特性曲線を測定することで得られ、

50

前記周波数制御は、前記変調電圧の交流周波数に等しいことを特徴とする、
請求項 1 に記載の誘電体層の酸化膜換算膜厚の取得方法。

【請求項 3】

前記インピーダンス比は、前記第 1 等価インピーダンス / 前記第 1 総インピーダンスであることを特徴とする、

請求項 1 に記載の誘電体層の酸化膜換算膜厚の取得方法。

【請求項 4】

前記誘電体層の異なる領域の前記酸化膜換算膜厚は、それぞれ前記異なる領域の前記第 3 走査型静電容量顕微鏡信号に対応することを特徴とする、

請求項 1 に記載の誘電体層の酸化膜換算膜厚の取得方法。

10

【請求項 5】

前記誘電体層は、二酸化ケイ素層を有し、或いは二酸化ケイ素層及び高誘電率層を有することを特徴とする、

請求項 1 に記載の誘電体層の酸化膜換算膜厚の取得方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、膜厚の取得方法、特に誘電体層の酸化膜換算膜厚の取得方法に関する。

【背景技術】

【0002】

20

静電容量 - 電圧 (C - V) 測定は、半導体素子、特に金属酸化膜半導体コンデンサ及び金属酸化膜半導体電界効果トランジスタのパラメータを得るために用いられる。大学の実験室及び半導体メーカーは、前記測定によって新しい材料、素子、及び回路を評価する。

【0003】

金属酸化膜半導体コンデンサは、半導体製造工程の基本要素であり、下から順に半導体基板、誘電体層、及び金属層を有する。金属酸化膜半導体コンデンサに対して静電容量 - 電圧測定を行う時に、金属酸化膜半導体コンデンサに直流電圧、及び周波数が 10,000 ~ 1,000,000 Hz である交流信号を印加する。直流電圧によって金属酸化膜半導体コンデンサを駆動し、金属酸化膜半導体コンデンサが順に蓄積領域 (accumulation region)、空乏領域 (depletion region) 及び反転領域 (inversion region) になる。直流電圧が高い場合、基板内の多数の電荷担体が誘電体層の界面近くに蓄積される。電荷担体が誘電体層を通過できないため、電荷が界面近くに蓄積し続けて、蓄積領域の静電容量が最大値になる。直流電圧の低下につれて、誘電体層の界面において多数の電荷担体が反発し、空乏領域を形成する。逆直流電圧の増加につれて、電荷担体と誘電体層との間の距離が最大になり、総静電容量が最小値になる。静電容量 - 電圧測定を利用して誘電体層の酸化膜換算膜厚 (EOT) を測定するが、直流電圧を利用するため、誘電体層にリーク電流を生じ、酸化膜換算膜厚の分析結果が不正確になる場合がある。

30

【0004】

そのため、本発明は、上記課題を鑑みて、従来の問題を解決するための誘電体層の酸化膜換算膜厚の取得方法を提出する。

40

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明の誘電体層の酸化膜換算膜厚の取得方法によれば、直流電圧を使用しないため、リーク電流の影響を受けずに半導体コンデンサの誘電体層の酸化膜換算膜厚を正確に計算できる。また、走査型静電容量顕微鏡法を誘電体層の酸化膜換算膜厚の測定分野に利用し、走査型静電容量顕微鏡法の利用性を向上させる。

【課題を解決するための手段】

【0006】

50

本発明の１つの実施例において、誘電体層の酸化膜換算膜厚の取得方法は、下記工程を有する。

工程１：第１半導体コンデンサ及び第２半導体コンデンサを提供する。

第１半導体コンデンサは、第１二酸化ケイ素層及び第１空乏層を有する。第２半導体コンデンサは、第２二酸化ケイ素層及び第２空乏層を有する。第１二酸化ケイ素層及び第２二酸化ケイ素層は、既知の酸化膜換算膜厚を有する。第１半導体コンデンサの第１総インピーダンスは、複数の第１領域の複数の第１インピーダンス、及び第１二酸化ケイ素層に対応する第１等価インピーダンスを含む。第２半導体コンデンサの第２総インピーダンスは、複数の第２領域の複数の第２インピーダンス、及び第２二酸化ケイ素層に対応する第２等価インピーダンスを含む。全ての第１インピーダンスは、それぞれ全ての第２インピーダンスに等しい。

10

工程２：走査型静電容量顕微鏡法（scanning capacitance microscopy）によって第１半導体コンデンサ及び第２半導体コンデンサに変調（modulation）電圧を印加し、第１空乏層及び第２空乏層の幅に周期的な変動を生じ、それぞれ第１半導体コンデンサ及び第２半導体コンデンサに対応する第１走査型静電容量顕微鏡信号及び第２走査型静電容量顕微鏡信号を測定する。

工程３：第１二酸化ケイ素層及び第２二酸化ケイ素層の酸化膜換算膜厚、第１走査型静電容量顕微鏡信号、及び第２走査型静電容量顕微鏡信号に基づいて、インピーダンス比を計算する。

工程４：第３半導体コンデンサを提供する。

20

第３半導体コンデンサは、誘電体層及び第３空乏層を有する。第３半導体コンデンサの第３総インピーダンスは、複数の第３領域の複数の第３インピーダンス、及び誘電体層に対応する第３等価インピーダンスを含む。全ての第３インピーダンスは、それぞれ全ての第１インピーダンスに等しい。

工程５：走査型静電容量顕微鏡法によって第３半導体コンデンサに変調電圧を印加し、第３空乏層の幅に周期的な変動を生じ、第３半導体コンデンサに対応する第３走査型静電容量顕微鏡信号を測定する。

工程６：第１二酸化ケイ素層の酸化膜換算膜厚、第１走査型静電容量顕微鏡信号、第３走査型静電容量顕微鏡信号、及びインピーダンス比に基づいて、誘電体層の酸化膜換算膜厚を取得する。

30

【０００７】

本発明の１つの実施例において、第１半導体コンデンサ、第２半導体コンデンサ、及び第３半導体コンデンサは、いずれも金属酸化膜半導体コンデンサである。

【０００８】

本発明の１つの実施例において、第１半導体コンデンサ、第２半導体コンデンサ、及び第３半導体コンデンサは、いずれもアースに電氣的に接続される導電性プローブをさらに有する。

【０００９】

本発明の１つの実施例において、第１二酸化ケイ素層及び第２二酸化ケイ素層の酸化膜換算膜厚は、周波数制御で第１半導体コンデンサ及び第２半導体コンデンサの静電容量 - 電圧の特性曲線を測定することで得られる。周波数制御は、変調電圧の交流周波数に等しい。

40

【００１０】

本発明の１つの実施例において、第１半導体コンデンサは、第１電極層及び第１半導体基板をさらに有する。第１電極層及び第１二酸化ケイ素層は、それぞれ第１半導体基板の底面及び頂面に位置する。第２半導体コンデンサは、第２電極層及び第２半導体基板をさらに有する。第２電極層及び第２二酸化ケイ素層は、それぞれ第２半導体基板の底面及び頂面に位置する。第３半導体コンデンサは、第３電極層及び第３半導体基板をさらに有する。第３電極層及び誘電体層は、それぞれ第３半導体基板の底面及び頂面に位置する。全ての第１インピーダンスは、第１空乏層のインピーダンス、第１電極層のインピーダンス

50

、及び第 1 半導体基板のインピーダンスを含む。第 1 等価インピーダンスは、第 1 二酸化ケイ素層と第 1 半導体基板との間の界面インピーダンス、及び第 1 二酸化ケイ素層のインピーダンスを含む。全ての第 2 インピーダンスは、第 2 空乏層のインピーダンス、第 2 電極層のインピーダンス、及び第 2 半導体基板のインピーダンスを含む。第 2 等価インピーダンスは、第 2 二酸化ケイ素層と第 2 半導体基板との間の界面インピーダンス、及び第 2 二酸化ケイ素層のインピーダンスを含む。全ての第 3 インピーダンスは、第 3 空乏層のインピーダンス、第 3 電極層のインピーダンス、及び第 3 半導体基板のインピーダンスを含む。第 3 等価インピーダンスは、誘電体層と第 3 半導体基板との間の界面インピーダンス、及び誘電体層のインピーダンスを含む。

【 0 0 1 1 】

10

本発明の 1 つの実施例において、第 1 二酸化ケイ素層及び第 2 二酸化ケイ素層の酸化膜換算膜厚、第 1 走査型静電容量顕微鏡信号、第 2 走査型静電容量顕微鏡信号、並びにインピーダンス比は、下式を満たす。

$$S1 / S2 = 1 + (k - 1) ZR$$

式中、S1 は、第 1 走査型静電容量顕微鏡信号である。S2 は、第 2 走査型静電容量顕微鏡信号である。k は、第 2 二酸化ケイ素層の酸化膜換算膜厚 / 第 1 二酸化ケイ素層の酸化膜換算膜厚である。ZR は、インピーダンス比である。

【 0 0 1 2 】

本発明の 1 つの実施例において、第 1 走査型静電容量顕微鏡信号、第 3 走査型静電容量顕微鏡信号、第 1 二酸化ケイ素層の酸化膜換算膜厚、及び前記インピーダンス比は、下式を満たす。

20

$$S1 / S3 = 1 + (h - 1) ZR$$

式中、S1 は、第 1 走査型静電容量顕微鏡信号である。S3 は、第 3 走査型静電容量顕微鏡信号である。ZR は、インピーダンス比である。h は、誘電体層の酸化膜換算膜厚 / 第 1 二酸化ケイ素層の酸化膜換算膜厚である。

【 0 0 1 3 】

本発明の 1 つの実施例において、インピーダンス比は、第 1 等価インピーダンス / 第 1 総インピーダンスである。

【 0 0 1 4 】

本発明の 1 つの実施例において、誘電体層の異なる領域の酸化膜換算膜厚は、それぞれ異なる領域の第 3 走査型静電容量顕微鏡信号に対応する。

30

【 0 0 1 5 】

本発明の 1 つの実施例において、誘電体層は、二酸化ケイ素層を有し、或いは二酸化ケイ素層及び高誘電率層を有する。

【発明の効果】

【 0 0 1 6 】

本発明の誘電体層の酸化膜換算膜厚の取得方法によれば、直流電圧を使用しないため、リーク電流の影響を受けずに 2 つの既知の酸化膜換算膜厚及びインピーダンス比を利用し、半導体コンデンサの誘電体層の酸化膜換算膜厚を正確に計算できる。また、走査型静電容量顕微鏡法を誘電体層の酸化膜換算膜厚の測定分野に利用し、走査型静電容量顕微鏡法の利用性を向上させる。

40

【図面の簡単な説明】

【 0 0 1 7 】

【図 1 (a)】本発明の実施例の誘電体層の酸化膜換算膜厚の取得方法の各工程を示す模式図である。

【図 1 (b)】本発明の実施例の誘電体層の酸化膜換算膜厚の取得方法の各工程を示す模式図である。

【図 2】本発明の実施例において、直流電圧を印加する前後の原子間力顕微鏡画像である。

【図 3】本発明の実施例において、直流電圧を印加する前後の走査型静電容量顕微鏡画像である。

50

【図 4】本発明の実施例において、直流電圧を印加する前後の酸化膜換算膜厚画像である。
【発明を実施するための形態】

【0018】

以下、実施例及び図面を開示しながら本発明の特徴及び効果を詳しく説明する。

【0019】

図面及び明細書において、同じ符号は、同じ又は類似の要素を示す。図面において、形状及び厚さを誇張して表示する場合がある。図面又は明細書に記載されていない素子は、当業者が既知のものである。当業者は、本発明の内容に基づいて様々な変更及び改良を行うことができる。

本明細書において、「1つの実施例」又は「実施例」等の文言は、少なくとも1つの実施例に関する特定な素子、構造又は特徴を示す。そのため、本明細書に記載の「1つの実施例」又は「実施例」の文言は、同じ実施例に対することとは限らない。なお、複数の実施例に記載の特定な部材、構造、及び特徴を適切に組み合わせることができる。

10

本明細書において、「1つの実施例」又は「実施例」等の文言は、少なくとも1つの実施例に関する特定な素子、構造又は特徴を示す。そのため、本明細書に記載の「1つの実施例」又は「実施例」の文言は、同じ実施例に対することとは限らない。なお、複数の実施例に記載の特定な部材、構造、及び特徴を適切に組み合わせることができる。

下記内容があくまで例示であり、種々の変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。本発明の範囲は、添付の特許請求の範囲によって示される。明細書及び請求項において、「1つ」及び「前記」は、特に限定しない限り、「1つ又は少なくとも1つ」の素子又は成分を示す。また、単数形の冠詞は、前後の文章から明らかに複数形であると分らない限り、複数の素子又は成分の意味も含む。なお、「中に」は、特に限定しない限り、「中に」及び「上に」の意味も含む。明細書及び請求項に記載の用語 (terms) は、特に限定しない限り、当業者が理解する意味と同じ意味を有する。また、一部の特定の用語は、後述で明確に定義して説明する。明細書に記載の用語は、あくまで例示であり、本発明の範囲を限定するものではない。なお、本発明は、下記各実施例に限定されない。

20

本明細書で使用する「含む、備える」、「有する」、「含有する」などの用語は、オープンエンド形式 (open-ended) であり、つまり、挙げられたものに限定されないことを意図している。また、本発明のいずれの実施形態或いは特許請求の範囲は、本発明が開示した目的、長所或いは特徴の全てを達成する必要はない。また、要約と発明の名称は、特許文献を検索するのに用いられるものであり、本発明の特許請求の範囲を限定するものではない。

30

また、「(電気)接続」は、直接及び間接的な(電気)接続手段を示す。例えば、第1装置が第2装置に接続されるとは、前記第1装置が直接に前記第2装置に接続されること、又は他の装置又は他の接続手段を介して間接的に前記第2装置に接続されるのを表す。また、電気信号は、その伝送過程において減衰又は他の変化が生じる場合があるが、特に限定しない限り、伝送元又は提供元での信号及び受信側での信号が同じ信号と見なされるべきである。例えば、電気信号 S が電子回路の端子 A から電子回路の端子 B に伝送される時に、トランジスタスイッチのソースとドレイン電極、及びノ又は寄生容量を通して電圧降下を生じる。しかしながら、意図的に伝送時に生じた減衰又は他の変化を使用して特定の技術的な効果を達成する場合以外、電子回路の端子 A での電気信号 S 及び端子 B での電気信号 S は、同じ信号と見なされるべきである。

40

特に明記しない限り、一部の用語は、1つの実施例において有しても有しなくてもよい特徴、素子、又は工程を示す。他の実施例において、それらの特徴、素子、又は工程が必要とされない場合がある。

【0020】

本発明の誘電体層の酸化膜換算膜厚の取得方法によれば、直流電圧を使用しないため、リーク電流の影響を受けずに2つの既知の酸化膜換算膜厚及びインピーダンス比を利用し、半導体コンデンサの誘電体層の酸化膜換算膜厚を正確に計算できる。また、走査型静電

50

容量顕微鏡法を誘電体層の酸化膜換算膜厚の測定分野に利用し、走査型静電容量顕微鏡法の利用性を向上させる。

【 0 0 2 1 】

図 1 (a)、図 1 (b) は、本発明の実施例の誘電体層の酸化膜換算膜厚の取得方法の各工程を示す模式図である。図 1 (a)、図 1 (b) を参照しながら説明する。以下、本発明の誘電体層の酸化膜換算膜厚の取得方法を説明する。まず、図 1 (a) に示す第 1 半導体コンデンサ 1 0 及び第 2 半導体コンデンサ 1 2 を提供する。第 1 半導体コンデンサ 1 0 は、第 1 二酸化ケイ素層 1 0 0 及び第 1 空乏層 1 0 1 を有する。第 2 半導体コンデンサ 1 2 は、第 2 二酸化ケイ素層 1 2 0、及び第 2 空乏層 1 2 1 を有する。第 1 二酸化ケイ素層 1 0 0 及び第 2 二酸化ケイ素層 1 2 0 は、既知の酸化膜換算膜厚を有する。第 1 半導体コンデンサ 1 0 の第 1 総インピーダンスは、複数の第 1 領域の複数の第 1 インピーダンス、及び第 1 二酸化ケイ素層 1 0 0 に対応する第 1 等価インピーダンスを含む。第 2 半導体コンデンサ 1 2 の第 2 総インピーダンスは、複数の第 2 領域の複数の第 2 インピーダンス、及び第 2 二酸化ケイ素層 1 2 0 に対応する第 2 等価インピーダンスを含む。全ての第 1 インピーダンスは、それぞれ全ての第 2 インピーダンスに等しい。

10

【 0 0 2 2 】

1 つの実施例において、第 1 半導体コンデンサ 1 0 及び第 2 半導体コンデンサ 1 2 は、いずれも金属酸化膜半導体コンデンサである。第 1 半導体コンデンサ 1 0 は、例えば、第 1 二酸化ケイ素層 1 0 0、第 1 空乏層 1 0 1、第 1 電極層 1 0 2、第 1 半導体基板 1 0 3、及び導電性プローブ 1 0 4 を有する。第 1 電極層 1 0 2 及び第 1 二酸化ケイ素層 1 0 0 は、それぞれ第 1 半導体基板 1 0 3 の底面及び頂面に位置する。第 1 空乏層 1 0 1 は、第 1 半導体基板 1 0 3 内に形成される。導電性プローブ 1 0 4 は、第 1 二酸化ケイ素層 1 0 0 に接触し、走査型静電容量顕微鏡測定システム 2 0 及びアース端子に電気接続される。走査型静電容量顕微鏡測定システム 2 0 は、超高周波静電容量センサー (u l t r a - h i g h f r e q u e n c y c a p a c i t a n c e s e n s o r) 及びロックインアンプ (l o c k - i n a m p l i f i e r) を有する。第 1 電極層 1 0 2 は、変調電圧源 2 2 に電気接続される。変調 (m o d u l a t i o n) 電圧源 2 2 は、交流電圧である変調電圧 V_m を生じる。全ての第 1 インピーダンスは、導電性プローブ 1 0 4 のインピーダンス Z_{p1} 、第 1 空乏層 1 0 1 のインピーダンス Z_{d1} 、第 1 電極層 1 0 2 のインピーダンス Z_{e1} 、及び第 1 半導体基板 1 0 3 のインピーダンス Z_{s1} を含む。第 1 等価インピーダンス Z_{eq1} は、第 1 二酸化ケイ素層 1 0 0 と第 1 半導体基板 1 0 3 との間の界面インピーダンス Z_{it1} 、及び第 1 二酸化ケイ素層 1 0 0 のインピーダンス Z_{o1} を含む。第 1 二酸化ケイ素層 1 0 0 と第 1 半導体基板 1 0 3 との間の界面インピーダンス Z_{it1} を低減するために、第 1 半導体基板 1 0 3 は、例えばシリコン基板が挙げられるが、それらに限定されない。

20

30

【 0 0 2 3 】

第 2 半導体コンデンサ 1 2 は、例えば、第 2 二酸化ケイ素層 1 2 0、第 2 空乏層 1 2 1、第 2 電極層 1 2 2、第 2 半導体基板 1 2 3、及び導電性プローブ 1 2 4 を有する。第 2 電極層 1 2 2 及び第 2 二酸化ケイ素層 1 2 0 は、それぞれ第 2 半導体基板 1 2 3 の底面及び頂面に位置する。第 2 空乏層 1 2 1 は、第 2 半導体基板 1 2 3 内に形成される。導電性プローブ 1 2 4 は、第 2 二酸化ケイ素層 1 2 0 に接触し、走査型静電容量顕微鏡測定システム 2 0 及びアース端子に電気接続される。第 2 電極層 1 2 2 は、変調電圧源 2 2 に電気接続される。全ての第 2 インピーダンスは、導電性プローブ 1 2 4 のインピーダンス Z_{p2} 、第 2 空乏層 1 2 1 のインピーダンス Z_{d2} 、第 2 電極層 1 2 2 のインピーダンス Z_{e2} 、及び第 2 半導体基板 1 2 3 のインピーダンス Z_{s2} を含む。第 2 等価インピーダンス Z_{eq2} は、第 2 二酸化ケイ素層 1 2 0 と第 2 半導体基板 1 2 3 との間の界面インピーダンス Z_{it2} 、及び第 2 二酸化ケイ素層 1 2 0 のインピーダンス Z_{o2} を含む。 Z_{p2} 、 Z_{d2} 、 Z_{e2} 及び Z_{s2} は、それぞれ Z_{p1} 、 Z_{d1} 、 Z_{e1} 及び Z_{s1} に等しい。第 2 二酸化ケイ素層 1 2 0 と第 2 半導体基板 1 2 3 との間の界面インピーダンス Z_{it2} を低減するために、第 2 半導体基板 1 2 3 は、例えばシリコン基板が挙げられるが、それら

40

50

に限定されない。

【 0 0 2 4 】

そして、走査型静電容量顕微鏡法 (scanning capacitance microscopy) 及び変調電圧源 22 によって第 1 半導体コンデンサ 10 及び第 2 半導体コンデンサ 12 に変調電圧 V_m を印加し、第 1 空乏層 101 及び第 2 空乏層 121 の幅に周期的な変動を生じ、走査型静電容量顕微鏡測定システム 20 を利用し、それぞれ第 1 半導体コンデンサ 10 及び第 2 半導体コンデンサ 12 に対応する第 1 走査型静電容量顕微鏡信号及び第 2 走査型静電容量顕微鏡信号を測定する。走査型静電容量顕微鏡信号の単位は、ボルト (V) である。空乏層の静電気容量値の変化量 / 変調電圧 V_m の電圧値の変化量は、対応する走査型静電容量顕微鏡信号に正比例する。第 1 走査型静電容量顕微鏡信号及び第 2 走査型静電容量顕微鏡信号は、それぞれ S_1 及び S_2 である。 Z_{p1} 、 Z_{e1} 、 Z_{s1} 、 Z_{eq1} 、 Z_{p2} 、 Z_{e2} 、 Z_{s2} 、及び Z_{eq2} が固定値であり、 Z_{d1} 又は Z_{d2} のみを変調電圧 V_m によって変動するため、下式を得る。

$$S_1 = \alpha \left(\frac{Z_{d1}}{Z_{p1} + Z_{e1} + Z_{s1} + Z_{eq1} + Z_{d1}} \right) \times V_m$$

$$S_2 = \alpha \left(\frac{Z_{d2}}{Z_{p2} + Z_{e2} + Z_{s2} + Z_{eq2} + Z_{d2}} \right) \times V_m$$

式中、 α は、システムパラメータである。

そして、第 1 二酸化ケイ素層 100 及び第 2 二酸化ケイ素層 120 の酸化膜換算膜厚、並びに第 1 走査型静電容量顕微鏡信号 S_1 及び第 2 走査型静電容量顕微鏡信号 S_2 に基づいて、インピーダンス比 Z_R を計算する。

$$Z_{eq1} = \frac{1}{j\omega C_{eq1}}$$

式中、 C_{eq1} は、 Z_{eq1} に対応する静電容量である。 ω は、角周波数である。

$$C_{eq1} = \frac{EOT_2}{EOT_1}$$

$$C_{eq2} = k C_{eq1}$$

式中、 EOT_1 は、第 1 二酸化ケイ素層 100 の酸化膜換算膜厚である。 EOT_2 は、第 2 二酸化ケイ素層 120 の酸化膜換算膜厚である。

$$Z_{eq2} = \frac{1}{j\omega C_{eq2}} = \frac{1}{j\omega \frac{1}{k} C_{eq1}} = k Z_{eq1}$$

そのため、

$$S_1 / S_2 = 1 + (k - 1) Z_R$$

式中、 k は、第 2 二酸化ケイ素層 120 の酸化膜換算膜厚 / 第 1 二酸化ケイ素層 100 の酸化膜換算膜厚である。具体的には、インピーダンス比 Z_R は、第 1 等価インピーダンス Z_{eq1} / 第 1 総インピーダンスである。

【 0 0 2 5 】

インピーダンス比 Z_R を計算した後、図 1 (b) に示す第 3 半導体コンデンサ 14 を提供する。第 3 半導体コンデンサ 14 は、誘電体層 140 及び第 3 空乏層 141 を有する。第 3 半導体コンデンサ 14 の第 3 総インピーダンスは、複数の第 3 領域の複数の第 3 イン

ピーダンス、及び誘電体層 140 に対応する第 3 等価インピーダンスを含む。全ての第 3 インピーダンスは、それぞれ全ての第 1 インピーダンスに等しい。1 つの実施例において、第 3 半導体コンデンサ 14 は、金属酸化膜半導体コンデンサである。第 3 半導体コンデンサ 14 は、例えば、誘電体層 140、第 3 空乏層 141、第 3 電極層 142、第 3 半導体基板 143、及び導電性プロープ 144 を有する。第 3 電極層 142 及び誘電体層 140 は、それぞれ第 3 半導体基板 143 の底面及び頂面に位置する。第 3 空乏層 141 は、第 3 半導体基板 143 内に形成される。導電性プロープ 144 は、誘電体層 140 に接触し、走査型静電容量顕微鏡測定システム 20 及びアース端子に電気接続される。第 3 電極層 142 は、変調電圧源 22 に電気接続される。全ての第 3 インピーダンスは、導電性プロープ 144 のインピーダンス Z_{p3} 、第 3 空乏層 141 のインピーダンス Z_{d3} 、第 3 電極層 142 のインピーダンス Z_{e3} 、及び第 3 半導体基板 143 のインピーダンス Z_{s3} を含む。第 3 等価インピーダンス Z_{eq3} は、誘電体層 140 と第 3 半導体基板 143 との間の界面インピーダンス Z_{it3} 、及び誘電体層 140 のインピーダンス Z_{o3} を含む。 Z_{p3} 、 Z_{d3} 、 Z_{e3} 及び Z_{s3} は、それぞれ Z_{p1} 、 Z_{d1} 、 Z_{e1} 及び Z_{s1} に等しい。誘電体層 140 と第 3 半導体基板 143 との間の界面インピーダンス Z_{it3} を低減するために、第 3 半導体基板 143 は、例えばシリコン基板が挙げられるが、それらに限定されない。

【0026】

そして、走査型静電容量顕微鏡法によって第 3 半導体コンデンサ 14 に変調電圧 V_m を印加し、第 3 空乏層 141 の幅に周期的な変動を生じ、第 3 半導体コンデンサ 14 に対応する第 3 走査型静電容量顕微鏡信号 S_3 を測定する。最後に、第 1 二酸化ケイ素層 100 の酸化膜換算膜厚、第 1 走査型静電容量顕微鏡信号 S_1 、第 3 走査型静電容量顕微鏡信号 S_3 、及びインピーダンス比 Z_R に基づいて、誘電体層 140 の酸化膜換算膜厚を取得する。

$$S_1 / S_2 = 1 + (k - 1) Z_R$$

であるため、

$$S_1 / S_3 = 1 + (h - 1) Z_R$$

式中、 h は、誘電体層 140 の酸化膜換算膜厚 / 第 1 二酸化ケイ素層 100 の酸化膜換算膜厚である。

【0027】

本発明の 1 つの実施例において、誘電体層 140 は、二酸化ケイ素層を有し、或いは二酸化ケイ素層及び高誘電率層を有する。高誘電率層の材料、例えば二酸化ハフニウムが挙げられる。当誘電体層 140 が二酸化ケイ素層を有し、或いは二酸化ケイ素層及び高誘電率層を有する場合、二酸化ケイ素層は、高誘電率層と第 3 半導体基板 143 との間に位置する。第 1 二酸化ケイ素層 100 及び第 2 二酸化ケイ素層 120 の酸化膜換算膜厚は、周波数制御で第 1 半導体コンデンサ 10 及び第 2 半導体コンデンサ 12 の静電容量 - 電圧の特性曲線を測定することで得られる。高誘電率層と二酸化ケイ素層との間の界面に多くの欠陥 (defects) が存在しているため、誘電体層 140 に高インピーダンスを生じる。そのため、第 3 半導体コンデンサ 14 に低周波の変調電圧 V_m を印加する時にリーク電流を生じ、誘電体層 140 の酸化膜換算膜厚が不正確になる。前記問題及び静電容量 - 電圧 (C - V) 測定曲線の周波数分散 (frequency dispersion) を避けるために、上記周波数制御は、変調電圧 V_m の交流周波数に等しい。

【0028】

図 2 は、本発明の実施例において、直流電圧を印加する前後の原子間力顕微鏡 (AFM) 画像である。図 2 の横軸及び縦軸の単位は、ナノ (nm) である。図 3 は、本発明の実施例において、直流電圧を印加する前後の走査型静電容量顕微鏡 (SCM) 画像である。図 3 の横軸及び縦軸の単位は、ミリボルト (mV) である。図 4 は、本発明の実施例において、直流電圧を印加する前後の酸化膜換算膜厚 (EOT) 画像である。図 4 の横軸及び縦軸の単位は m ナノ (nm) である。図 1 (b)、図 2、図 3 及び図 4 を参照しながら説明する。図 2、図 3 及び図 4 において、上部の画像は、直流電圧を印加する前の画像であ

10

20

30

40

50

る。下部の画像は、直流電圧を印加した後の画像である。点線の円は、直流電圧の印加位置を示す。前記図面から分かるように、誘電体層 1 4 0 の異なる領域の酸化膜換算膜厚は、それぞれ誘電体層 1 4 0 の異なる領域の第 3 走査型静電容量顕微鏡信号に対応する。

【 0 0 2 9 】

上記実施例の誘電体層の酸化膜換算膜厚の取得方法によれば、直流電圧を使用しないため、リーク電流の影響を受けずに 2 つの既知の酸化膜換算膜厚及びインピーダンス比を利用し、半導体コンデンサの誘電体層の酸化膜換算膜厚を正確に計算できる。また、走査型静電容量顕微鏡法を誘電体層の酸化膜換算膜厚の測定分野に利用し、走査型静電容量顕微鏡法の利用性を向上させる。

【 0 0 3 0 】

上記内容は、あくまで本発明の実施例である。本発明は、上記実施例に限定されない。本発明の請求の範囲に基づいてなされた均等的な変更、改良は、いずれも本発明に含む。

【 符号の説明 】

【 0 0 3 1 】

- 1 0 第 1 半導体コンデンサ
- 1 0 0 第 1 二酸化ケイ素層
- 1 0 1 第 1 空乏層
- 1 0 2 第 1 電極層
- 1 0 3 第 1 半導体基板
- 1 0 4 導電性プローブ
- 1 2 第 2 半導体コンデンサ
- 1 2 0 第 2 二酸化ケイ素層
- 1 2 1 第 2 空乏層
- 1 2 2 第 2 電極層
- 1 2 3 第 2 半導体基板
- 1 2 4 導電性プローブ
- 1 4 第 3 半導体コンデンサ
- 1 4 0 誘電体層
- 1 4 1 第 3 空乏層
- 1 4 2 第 3 電極層
- 1 4 3 第 3 半導体基板
- 1 4 4 導電性プローブ
- 2 0 走査型静電容量顕微鏡測定システム
- 2 2 変調電圧源
- V m 変調電圧

10

20

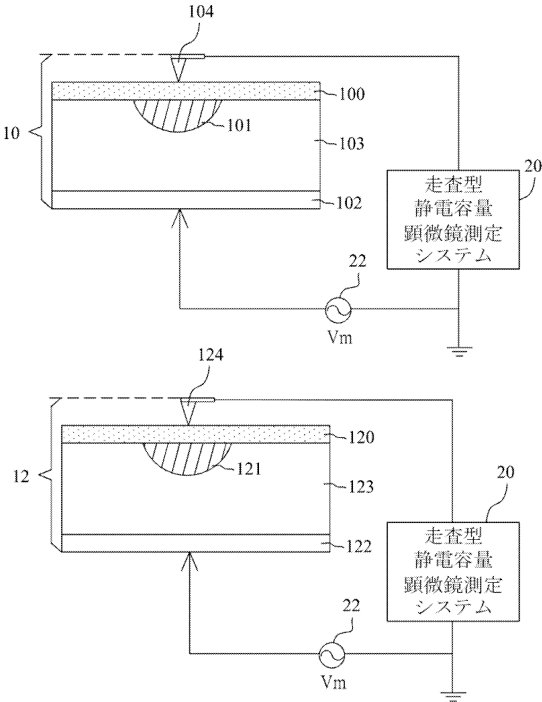
30

40

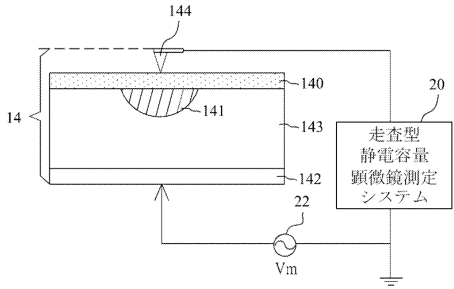
50

【図面】

【図 1 (a)】



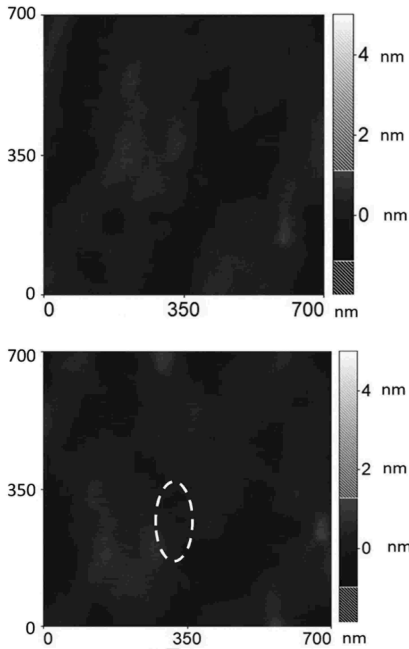
【図 1 (b)】



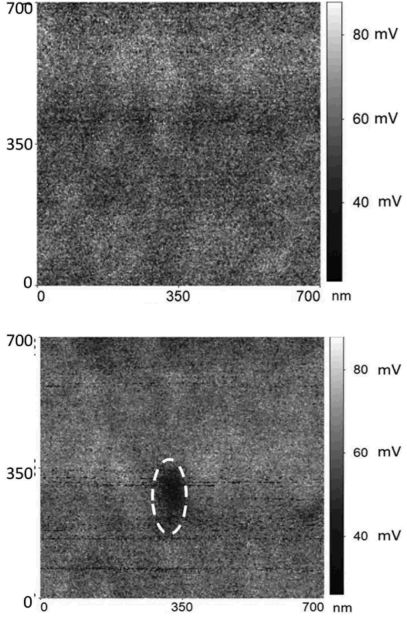
10

20

【図 2】



【図 3】

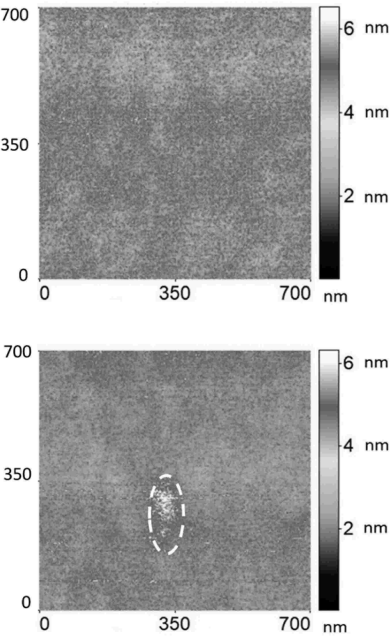


30

40

50

【 図 4 】



10

20

30

40

50

フロントページの続き

(72)発明者 ▲呉▼ 宜珊
台湾 4 0 8 台中市南屯區黎明路一段 5 6 巷 7 號
(72)発明者 林 喬蓉
台湾 3 0 0 0 5 0 新竹市光復路一段 5 3 1 巷 8 2 號
(72)発明者 薛 聿▲勲▼
台湾 2 3 6 0 2 5 新北市土城區學士路 3 6 1 號 5 樓
審査官 越川 康弘
(56)参考文献 米国特許第 0 7 1 0 3 4 8 4 (U S , B 1)
(58)調査した分野 (Int.Cl. , D B 名)
G 0 1 R 2 7 / 2 6