

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 12 月 11 日(11.12.2014)

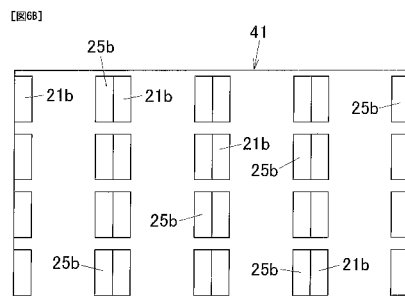
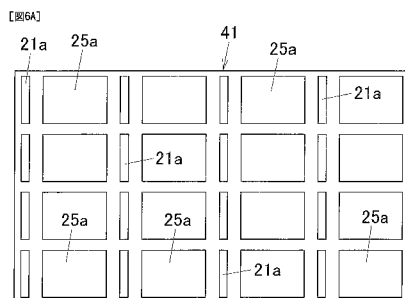


(10) 国際公開番号
WO 2014/196588 A1

- (51) 国際特許分類:
H01G 9/08 (2006.01) *H01G 9/012* (2006.01)
H01G 9/00 (2006.01) *H01G 9/04* (2006.01)
- (21) 国際出願番号: PCT/JP2014/064923
- (22) 国際出願日: 2014 年 6 月 5 日(05.06.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-119555 2013 年 6 月 6 日(06.06.2013) JP
- (71) 出願人: 昭和電工株式会社(SHOWA DENKO K.K.)
[JP/JP]; 〒1058518 東京都港区芝大門一丁目 1 3 番 9 号 Tokyo (JP).
- (72) 発明者: 内藤 一美(NAITO Kazumi); 〒1058518 東京都港区芝大門一丁目 1 3 番 9 号 昭和電工株式会社内 Tokyo (JP).
- (74) 代理人: 清水 義仁, 外(SHIMIZU Yoshihito et al.);
〒5420081 大阪府大阪市中央区南船場 3 丁目 4 番 2 6 号 出光ナガホリビル Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: SOLID ELECTROLYTIC CAPACITOR AND METHOD FOR FABRICATING SAME

(54) 発明の名称: 固体電解コンデンサおよびその製造方法



(57) Abstract: Provided is a fabrication method whereby it is possible to efficiently fabricate a sealed-box solid electrolytic capacitor. The present invention is a method for fabricating a sealed-box solid electrolytic capacitor in which a capacitor element (1) is housed in a box-shaped case, comprising: a step of preparing a bottom wall substrate (41) which is capable of configuring a plurality of bottom walls (31); a step of forming positive and negative electrode circuit patterns (21a, 21b, 25a, 25b) upon the bottom wall substrate (41); a step of preparing a circumference lateral wall substrate (42) which is capable of configuring a plurality of circumference lateral walls (32); a step of attaching the circumference lateral wall substrate (42) to the inner face of the bottom wall substrate (41); a step of anchoring the capacitor element (1) in each bottom wall configuration site in the bottom wall substrate (41); a step of attaching an upper lid substrate (45) atop the circumference wall substrate (42), obtaining a capacitor contiguous member (4) wherein a plurality of capacitor configuration sites which are capable of configuring solid electrolytic capacitors are disposed contiguously; and a step of cutting the capacitor contiguous member (4) and obtaining a plurality of solid electrolytic capacitors.

(57) 要約:

[続葉有]

WO 2014/196588 A1



箱封止型の固体電解コンデンサを効率良く製造できる製造方法を提供する。本発明は、箱型ケース 2 内にコンデンサ素子 1 が収容された箱封止型の固体電解コンデンサの製造方法であって、複数の底壁 3 1 を構成可能な底壁用基板 4 1 を準備する工程と、底壁用基板 4 1 に陰陽極回路パターン 2 1 a, 2 1 b, 2 5 a, 2 5 b を形成する工程と、複数の周側壁 3 2 を構成可能な周側壁用基板 4 2 を準備する工程と、底壁用基板 4 1 の内面に周側壁用基板 4 2 を取り付ける工程と、底壁用基板 4 1 における各底壁構成部位にコンデンサ素子 1 を固定する工程と、周側壁用基板 4 2 上に上蓋用基板 4 5 を取り付けて、固体電解コンデンサを構成可能なコンデンサ構成部位が複数連続して設けられたコンデンサ連続部材 4 を得る工程と、コンデンサ連続部材 4 を切断して複数の固体電解コンデンサを得る工程とを含む。

明 細 書

発明の名称： 固体電解コンデンサおよびその製造方法

技術分野

[0001] この発明は、コンデンサ素子が箱型ケースによって封止されている固体電解コンデンサおよびその製造方法に関する。

背景技術

[0002] 従来、固体電解コンデンサとして、コンデンサ素子が合成樹脂のモールド成形により封止された樹脂モールド封止型の固体電解コンデンサや、コンデンサ素子が箱型ケースによって封止された箱封止型の固体電解コンデンサが周知である。

[0003] 例えば下記特許文献1に示すように、箱封止型の固体電解コンデンサは、底壁の周囲四辺（外周縁部）に周側壁が設けられたケース本体の内部に、コンデンサ素子が収容された状態で、ケース本体の上端開口部が上蓋によって封口されている。

先行技術文献

特許文献

[0004] 特許文献1：特許第4 8 7 9 8 4 5 号

発明の開示

発明が解決しようとする課題

[0005] ところで、上記従来の箱封止型の固体電解コンデンサを製作するには、ケース本体の底壁の内面および外面の所定位置に陽極回路パターンおよび陰極回路パターンをそれぞれ形成する工程、底壁の内面および外面間において対応する回路パターン同士を導通させる工程、ケース本体にコンデンサ素子を収容して、所要箇所を電気的および機械的に接続する工程、さらにはケース本体の上端開口部に上蓋を取り付ける工程等の多数の工程が必要であり、製造が困難で高い生産効率を得ることができなかった。特に大きさが数mm程度の小型の箱封止型の固体電解コンデンサの場合、非常に細かい緻密な作業

を多数行う必要があり、より一層製造が困難となり、生産効率が一段と低下してしまうという課題があった。

[0006] このため、箱封止型固体電解コンデンサの技術分野においては、効率良く製造することができる技術の開発が切望されている。

[0007] この発明は、上記の課題に鑑みてなされたものであり、箱封止型の固体電解コンデンサを効率良く製造することができる固体電解コンデンサおよびその製造方法を提供することを目的とする。

[0008] 本発明のその他の目的及び利点は、以下の好ましい実施形態から明らかであろう。

課題を解決するための手段

[0009] 上記目的を達成するため、本発明は以下の構成を要旨とするものである。

[0010] [1] 底壁の内面の外周縁部に周側壁が立設され、かつ前記周側壁の上端開口部が上蓋によって閉塞された箱型ケースと、前記箱型ケースの内部に収容されたコンデンサ素子とを備えた箱封止型の固体電解コンデンサを製造するための固体電解コンデンサの製造方法であって、

前記底壁を構成可能な底壁構成部位が連続して複数設けられた底壁用基板を準備する工程と、

前記底壁用基板における各底壁構成部位の内面および外面に、内部陰陽極回路パターンおよび外部陰陽極回路パターンをそれぞれ形成するとともに、前記内部陰陽極回路パターンおよび前記外部陰陽極回路パターン間をそれぞれ電氣的に接続する工程と、

前記複数の底壁構成部位に対応する配列で複数の貫通孔が設けられた周側壁用基板を準備する工程と、

前記底壁用基板における各底壁構成部位の内部陰陽極回路パターンが前記周側壁用基板の各貫通孔内にそれぞれ配置されるように、前記底壁用基板の内面に前記周側壁用基板を取り付ける工程と、

前記コンデンサ素子として、前端から前方に突出する陽極リードによって陽極部が構成され、かつ少なくとも下面に陰極部が設けられたものを準備す

る工程と、

前記底壁用基板における各底壁構成部位の内面に前記コンデンサ素子をそれぞれ固定するとともに、各コンデンサ素子の陰陽極部を各底壁構成部位の内部陰陽極回路パターンにそれぞれ電氣的に接続する工程と、

前記周側壁用基板における各貫通孔の上端開口部を閉塞するように、前記周側壁用基板上に上蓋用基板を取り付けることにより、前記固体電解コンデンサを構成可能なコンデンサ構成部位が複数連続して設けられたコンデンサ連続部材を得る工程と、

前記コンデンサ連続部材を、各コンデンサ構成部位毎に切断して複数の固体電解コンデンサを得る工程とを含むことを特徴とする固体電解コンデンサの製造方法。

[0011] [2] 前記コンデンサ素子の陽極リードを内部陽極回路パターンに接続するに際して、予め内部陽極回路パターン上に導電性の枕部材を取り付けておき、その枕部材に前記コンデンサ素子の陽極リードを接続するようにした前項1に記載の固体電解コンデンサの製造方法。

[0012] [3] 前記上蓋用基板を前記周側壁用基板に取り付けるに際して、予めコンデンサ素子の上面または上蓋用基板の下面に接着剤を塗布しておき、上蓋用基板とコンデンサ素子との間に接着剤が充填されるようにした前項1または2に記載の固体電解コンデンサの製造方法。

[0013] [4] 前記コンデンサ素子として、タングステンを陽極に使用したコンデンサ素子が用いられる前項1～3のいずれか1項に記載の固体電解コンデンサの製造方法。

[0014] [5] 前記コンデンサ連続部材における各コンデンサ素子に対し、エージング処理を行う工程を含み、

前記エージング処理は、前後方向に隣り合うコンデンサ構成部位において、前側のコンデンサ構成部位の外部陰極回路パターンと後側のコンデンサ構成部位の外部陽極回路パターンとを接続しておき、前後方向に並ぶ複数のコンデンサ構成部位のうち、前端のコンデンサ構成部位の外部陽極回路パター

ンに電源から電流を供給するとともに、後端のコンデンサ素子の外部陰極回路パターンから電源に電流を戻すことにより、前後方向に並ぶ複数のコンデンサ素子に直列で通電するものとし、

直列に配置される複数のコンデンサ素子に対し、電流制御用の電流制御手段を１つ設けるとともに、各コンデンサ素子毎に、電圧制御用の電圧制御手段をそれぞれ設けるようにした前項１～４のいずれか１項に記載の固体電解コンデンサの製造方法。

[0015] 〔６〕前記底壁用基板に外部陰陽極回路パターンを形成する際に、前記コンデンサ連続部材における前後方向に隣り合うコンデンサ構成部位のうち、前側のコンデンサ構成部位の外部陰極回路パターンと後側のコンデンサ構成部位の外部陽極回路パターンとを連続して形成するようにした前項５に記載の固体電解コンデンサの製造方法。

[0016] 〔７〕前項１～６のいずれか１項に記載の製造方法によって製造された固体電解コンデンサであって、

底壁、周側壁および上蓋の外周端面が切断面によって構成されていることを特徴とする固体電解コンデンサ。

発明の効果

[0017] 発明〔１〕の固体電解コンデンサの製造方法によれば、箱封止型の固体電解コンデンサを構成可能な多数のコンデンサ構成部位が連続して設けられたコンデンサ連続部材を作製した後、そのコンデンサ連続部材を各コンデンサ構成部位毎に分割して、固体電解コンデンサを得るものであるため、固体電解コンデンサを一度に多数製造することができ、生産効率を向上させることができる。

[0018] 発明〔２〕の固体電解コンデンサの製造方法によれば、固体電解コンデンサ素子のリード線としての陽極リードを内部陽極回路パターンに安定した状態で確実に接続することができる。

[0019] 発明〔３〕の固体電解コンデンサの製造方法によれば、上蓋が凹んだり膨れ上がったたりするような不具合が生じない固体電解コンデンサを製造するこ

とができる。

[0020] 発明〔４〕の固体電解コンデンサの製造方法によれば、容積が小さくて容量の大きい、つまり小型かつ高性能の固体電解コンデンサを製造することができる。

[0021] 発明〔５〕の固体電解コンデンサの製造方法によれば、個々のコンデンサに分割する前のコンデンサ連続部材のままの状態、前後方向に配置される複数のコンデンサ素子に対し直列に通電してエージング処理を行っているため、効率良くエージング処理を行うことができる。

[0022] 発明〔６〕の固体電解コンデンサの製造方法によれば、前後方向に隣り合うコンデンサ構成部位間においてコンデンサ素子が予め電気接続されているため、エージング処理時に別途電気配線を行う必要がなく、より一層効率良くエージング処理を行うことができる。

[0023] 発明〔７〕の固体電解コンデンサによれば、発明〔１〕～〔６〕と同様に、生産効率良く製造することができる。

図面の簡単な説明

[0024] [図1]図１はこの発明の実施形態の製造方法によって作製された固体電解コンデンサをその上蓋を取り外した状態で示す斜視図である。

[図2]図２は実施形態の固体電解コンデンサを示す側面断面図である。

[図3A]図３ Aは実施形態の固体電解コンデンサのケース本体を示す平面図である。

[図3B]図３ Bは実施形態の固体電解コンデンサのケース本体を示す側面断面図ある。

[図3C]図３ Cは実施形態の固体電解コンデンサのケース本体を示す下面図である。

[図4]図４はこの発明の実施形態の製造方法による中間製品であるコンデンサ連続部材を分解して示す斜視図である。

[図5]図５は実施形態のコンデンサ連続部材を示す側面断面図である。

[図6A]図６ Aは実施形態の製造方法に用いられた底壁用基板を示す内面図で

ある。

[図6B]図 6 B は実施形態の製造方法に用いられた底壁用基板を示す外面図である。

[図7A]図 7 A は実施形態の製造方法に用いられた周側壁用基板を示す平面図である。

[図7B]図 7 B は実施形態の製造方法に用いられた周側壁用基板を示す側面断面図である。

[図8A]図 8 A は実施形態のコンデンサ連続部材を上蓋用基板を取り除いた状態で示す側面断面図である。

[図8B]図 8 B は実施形態のコンデンサ連続部材を上蓋用基板を取り除いた状態で示す平面図である。

[図9]図 9 は実施形態の製造方法においてコンデンサ連続部材のエージング処理時の電気回路構成を示すブロック図である。

[図10A]図 10 A はこの発明の実施例である製造方法に用いられた底壁用基板を示す内面図である。

[図10B]図 10 B は実施例の製造方法に用いられた底壁用基板を示す外面図である。

発明を実施するための形態

[0025] 以下図面を用いて、本発明の実施形態である固体電解コンデンサの製造方法について説明するが、始めに、本実施形態の製法によって製造される固体電解コンデンサの構成について説明しておく。

[0026] 図 1 はこの発明の実施形態の製造方法によって作製された固体電解コンデンサをその上蓋を取り外した状態で示す斜視図、図 2 はその固体電解コンデンサの側面断面図、図 3 はその固体電解コンデンサのケース本体を示す図である。なお発明の理解を容易にするため、本明細書においては、図 2 の紙面に向かって左側（左方）を「前側（前方）」とし、右側（右方）を「後側（後方）」とし、上下方向を「上下方向」として説明し、図 3 A の紙面に向かって上下方向を「（左右方向（幅方向）」として説明する。

- [0027] これらの図に示すように、本実施形態の製法による固体電解コンデンサは、直方体の箱型ケース 2 と、このケース 2 内に收容されたコンデンサ素子 1 とを基本的な構成要素として備えている。
- [0028] 本実施形態において、コンデンサ素子 1 は、その前端面に前方へ突出するように設けられた線状の陽極リード 11 を備え、その陽極リード 11 が陽極（陽極部）として機能するとともに、陽極リード 11 が設けられた前端面を除く 5 つの面（上面、下面、両側面および後端面）が、陰極として機能する陰極部 10 に構成されている。なお本実施形態において、陰陽極部とは、陽極リード（陽極部） 11 および陰極部 10 のことを合わせて言う。
- [0029] 箱型ケース 2 は、凹状断面を有するケース本体 3 と、そのケース本体 3 の上端開口部に設けられる上蓋 35 とを備えている。
- [0030] ケース本体 3 は、平面視長方形形状の底壁 31 と、底壁 31 の周囲四辺に立ち上がり状に設けられる周側壁 32 とを備えている。周側壁 32 は、前壁、後壁および両側壁によって構成されている。
- [0031] ケース本体 3 における底壁 31 の上面側（内面側）には、内部陽極回路パターン 21a および内部陰極回路パターン 25a が形成されている。本実施形態において、内部陰陽極回路パターンとは、内部陽極回路パターン 21a および内部陰極回路パターン 25a のことを言う。
- [0032] 内部陽極回路パターン 21a は、ケース本体 3 内に收容されるコンデンサ素子 1 の陽極リード 11 に対応する位置に、コンデンサ素子 1 の幅方向に連続して形成されている。さらに内部陰極回路パターン 25a は、收容されるコンデンサ素子 1 の下面全域にほぼ対応する位置に形成されている。
- [0033] またケース本体 3 における底壁 31 の下面（外面）には、外部陽極回路パターン 21b および外部陰極回路パターン 25b が形成されている。本実施形態において、外部陰陽極回路パターンとは、外部陽極回路パターン 21b および外部陰極回路パターン 25b のことを言う。
- [0034] 外部陽極回路パターン 21b は、底壁 31 の下面における前端部に幅方向に連続して形成されている。さらに外部陰極回路パターン 25b は、底壁 3

1の下面における後端部に幅方向に連続して形成されている。

[0035] またコンデンサ素子1の陽極リード11は、内部陽極回路パターン21aに電氣的に接続される。陽極リード11と陽極回路パターン21aが空間的に距離をもつ場合には、陽極リード11は金属材等からなる導電性の補助部材（以下、枕部材22と記す）を介して、底壁外面の外部陽極回路パターンに電氣的に接続することができる。

[0036] 図1および図2では、ケース本体3の内部陽極回路パターン21a上に、金属材等からなる導電性の枕部材22が、電氣的および機械的に接続された態様を示している。

[0037] 内部陽極回路パターン21aと、外部陽極回路パターン21bとは、内周面に導電層が形成されたスルーホール（図示省略）を介して導通されている。さらに内部陰極回路パターン25aと、外部陰極回路パターン25bとは、同様なスルーホール（図示省略）を介して導通されている。スルーホールは陰陽極の内外部回路パターンの間にそれぞれ最低1つあれば良いが、複数あっても良い。

[0038] このケース本体3内に上記コンデンサ素子1が収容される。この際、コンデンサ素子1の陰極部10の下面側が、ケース本体3における底壁31の内部陰極回路パターン25aに電氣的および機械的に接続されている。

[0039] さらにコンデンサ素子1における陽極リード11が枕部材22に電氣的および機械的に接続されて、陽極リード11が、枕部材22を介して内部陽極回路パターン21aに電氣的に接続されている。

[0040] コンデンサ素子1が収容されたケース本体3の上端開口部に、上蓋35が取り付けられる。この場合、上蓋35の下面側（内面側）における周縁部と、ケース本体3における周側壁32の上端面とが接着剤で接着されることに加えて、コンデンサ素子1の上面の陰極部10と上蓋35の内面（裏面）との間にも接着剤5が充填されて、コンデンサ素子1の上面と上蓋35の内面とが接着剤5を介して接着固定されている。

[0041] 接着剤5は、コンデンサ素子1の上面の少なくとも一部に塗布されていれ

ば良いが、好ましくは、コンデンサ素子 1 の上面全域に塗布し、その上面全域を上蓋 3 5 に接着するのが良い。具体的には、コンデンサ素子 1 の上面における 90%以上の領域を接着剤 5 によって上蓋 3 5 に接続するのが好ましい。すなわち、コンデンサ素子 1 の上蓋 3 5 に対する接着面積が多くなる程、上蓋 3 5 を安定状態に取り付けることができ、上蓋 3 5 の熱変形をより確実に防止することができる。

[0042] 図 4 は本実施形態の製造方法において中間製品として得られるコンデンサ連続部材 4 を分解して示す斜視図、図 5 はそのコンデンサ連続部材 4 を示す側面断面図である。

[0043] 両図に示すように、本実施形態の製造方法においては、固体電解コンデンサを構成可能なコンデンサ構成部位が前後左右（縦横）に連続して設けられたコンデンサ連続部材 4 を作製し、そのコンデンサ連続部材 4 をコンデンサ構成部位毎に分割して多数の固体電解コンデンサを一度に得るものである。

[0044] 以下の説明においては、縦 4 列、横 4 列で、計 16 個の固体電解コンデンサを同時に製造する場合を例に挙げて説明する。

[0045] まず始めに、図 6 A および図 6 B に示すように、製造予定の固体電解コンデンサの底壁 3 1 を構成する底壁用基板 4 1 を準備する。なお発明の理解を容易にするため、本明細書においては、図 5 の紙面に向かって左側（左方）を「前側（前方）」とし、右側（右方）を「後側（後方）」とし、上下方向を「上下方向」として説明し、図 6 A の紙面に向かって上下方向を「左右方向（両側方向）」として説明する。

[0046] この底壁用基板 4 1 は、前後方向（縦方向）である長手方向（図 6 A の左右方向）と、左右方向（横方向）である短手方向（図 6 A の上下方向）とにそれぞれ 4 個ずつ計 16 個の領域（区画領域：図 10 の破線で区画した領域）に区分け可能に構成されており、各区画領域が、製造予定の固体電解コンデンサの底壁 3 1 を構成可能な底壁構成部位として構成されている。

[0047] この底壁用基板 4 1 の上面（内面）における各底壁構成部位（各区画領域）の前端部に内部陽極回路パターン 2 1 a をそれぞれ形成するとともに、各

底壁構成部位の前端部を除く領域に内部陰極回路パターン 25 a をそれぞれ形成する。

[0048] さらに基板 4 1 の下面（外面）における各底壁構成部位の前端部に外部陽極回路パターン 21 b をそれぞれ形成するとともに、各底壁構成部位の後端部に外部陰極回路パターン 25 b をそれぞれ形成する。

[0049] また表裏間において対応し合う内部陽極回路パターン 21 a と、外部陽極回路パターン 21 b とは、内周面に導電層が形成されたスルーホール（図示省略）を介してそれぞれ導通させて、互いに電氣的に接続する。さらに表裏間において対応し合う内部陰極回路パターン 25 a と、外部陰極回路パターン 25 b とは、同様なスルーホール（図示省略）を介して導通させる。

[0050] スルーホールは、例えば、エポキシ樹脂等の樹脂によって、高さが基板 4 1 の厚みと同等になるように埋められている。各回路パターン 21 a, 21 b, 25 a, 25 b としては、多くの場合、銅が使用され、スルーホールを含めて、回路パターン形成領域にメッキ処理が施されている。メッキとしては、ニッケル下地の錫メッキもしくは金フラッシュメッキが代表例として挙げられる。

[0051] なお、スルーホールの閉塞部分に施されるメッキと、上記回路パターン 21 a, 21 b, 25 a, 25 b に施されるメッキとは、導電性の点から金属種を同一に調整するとともに、外観検査の観点から色合いも同様に調整しておくのが好ましい。

[0052] 本実施形態において基板 4 1 の厚さは 1 mm 以下、好ましくは、0.1 ～ 0.6 mm のものが使用される。外部陽極回路パターン 21 b および外部陰極回路パターン 25 b の寸法は、略同一寸法にしておく。このようにしておくことにより、作製された箱型固体電解コンデンサが回路基板に実装されて使用される場合、従来のモールド封止型の固体電解コンデンサに使用される実装用の基板ランドパターン寸法に適合することができる。従って、本実施形態で製造された固体電解コンデンサを、従来の電子回路基板にそのまま適用することができる。

- [0053] なお図 6 B に示すように、基板 4 1 の裏面側（外面側）において、縦方向に隣り合う底壁構成部位のうち、前方側の底壁構成部位に形成された外部陰極回路パターン 2 5 b と、後方側の底壁構成部位に形成された外部陽極回路パターン 2 1 b とは連続して形成されており、互いに電氣的に接続されている。
- [0054] また底壁用基板 4 1 における各内部陽極回路パターン 2 1 a には、枕部材 2 2 をそれぞれ取り付ける。
- [0055] 本実施形態において、枕部材 2 2 は、長さが内部陽極回路パターン 2 1 a の左右方向の長さが同寸法のものを使用しているが、それだけに限られず、本発明においては、收容されるコンデンサ素子 1 の陽極リード 1 1 に接続することができれば、枕部材 2 2 の長さや形状は特に限定されるものではない。例えば枕部材 2 2 として、内部陽極回路パターン 2 1 a よりも短いものを使用しても良いし、断面が丸形状のものであっても、四角形状等の多角形状のものであっても、丸形や多角形を押し潰した扁平な形状のものであっても使用することができる。さらに一つの箱型ケース 2 内に 2 個以上の複数のコンデンサ素子 1 を收容するようなコンデンサを製造する場合、枕部材 2 2 としては、複数のコンデンサ素子 1 の陽極リード 1 1 をそれぞれ接続できるような寸法、形状に形成すれば良い。
- [0056] 枕部材 2 2 の材質としては、低抵抗な洋白のような銅合金を使用するのが望ましい。枕部材 2 2 と内部陽極回路パターン 2 1 a との接続は、溶接や導電材で行うようにすれば良い。とりわけ、クリーム半田を使用する場合には、抵抗が低く、かつ溶接では困難な面状 2 次元の接続ができるので、クリーム半田を使用するのが好ましい。クリーム半田を使用する場合には、クリーム半田を内部陽極回路パターン 2 1 a の所定場所にディスペンサー等で投与し、枕部材 2 2 を載置した後に、枕部材 2 2 の上側から加熱してクリーム半田を融解後固化して電氣的および機械的に接続するようにすれば良い。
- [0057] 図 7 A および図 7 B に示すように、枕部材 2 2 が取り付けられた底壁用基板 4 1 に、製造予定の固体電解コンデンサの周側壁 3 2 を構成するための周

側壁用基板 4 2 を取り付ける。

[0058] 周側壁用基板 4 2 は、その縦横寸法が基板 4 1 の縦横寸法と同一に形成されている。この周側壁用基板 4 2 は、底壁用基板 4 1 における各底壁構成部位の内部陰陽極回路パターン 2 1 a, 2 5 a にそれぞれ対応して、略矩形状（略四角形状）の貫通孔 4 3 がそれぞれ形成されている。この貫通孔 4 3 は、その内周の角部が丸みを帯びている。

[0059] なお後の説明から明らかになるが、周側壁用基板 4 2 における各貫通孔 4 3 の周縁部が、それぞれ固体電解コンデンサの周側壁 3 2 を構成可能な部位として構成されている。

[0060] この周側壁用基板 4 2 は、例えばエポキシ樹脂等の熱硬化性樹脂製のものを使用するのが好ましい。貫通孔 4 3 の形成方法としては、熱硬化性樹脂の平板に対し、金型を用いた打ち抜き加工によって、貫通孔 4 3 を形成する方法や、ルーターを用いて切削加工することにより、貫通孔 4 3 を形成する方法等を好適に採用することができる。

[0061] この周側壁用基板 4 2 の各貫通孔 4 3 を、底壁用基板 4 1 の上面における各底壁構成部位の内部陽極回路パターン 2 1 a および内部陰極回路パターン 2 5 a に臨ませるようにして、周側壁用基板 4 2 を底壁用基板 4 1 上に取り付ける（図 8 A 等参照）。なおこの状態においては、各底壁構成部位の各内部陰陽極回路パターン 2 1 a, 2 5 a は、各貫通孔 4 3 内にそれぞれ配置されている。

[0062] 周側壁用基板 4 2 と底壁用基板 4 1 との接続方法は、エポキシ樹脂等の接着剤を使用し加圧加熱して行う方法を採用することができる。

[0063] これにより、上端が開放された凹部を有する箱状のケース本体 3 に相当する部位が、縦横に 4 個ずつ接続されたケース本体連続部材が形成される。

[0064] なお、このケース本体連続部材においては、後述するように、貫通孔 4 3 である凹部内にコンデンサ素子 1 がそれぞれ収容されるが、その際に、コンデンサ素子 1 の上端位置よりも、周側壁用基板 4 2 の上端位置が高くなるように寸法設定されている。

- [0065] 箱封止による封止方法は、封止時に、樹脂モールド封止に比べコンデンサ素子への応力がかからない。そのため、箱封止は、もろい素材（例えばタングステン）を陽極等に使用したコンデンサ素子の封止にも好ましく適用できる。
- [0066] 本実施形態において使用される固体電解コンデンサ素子 1 は、以下のようにして製造される。
- [0067] すなわち、弁作用金属および／または弁作用金属の導電性酸化物の粉に、弁作用金属からなる金属のリード線（陽極リード 11）を植立させて成形後焼結し、かつ内部に多数の空隙を有する焼結体を陽極体として、該陽極体上に、弁作用金属の酸化物からなる誘電体層、さらに半導体層、導電体層を順次形成して作製するものである。
- [0068] 弁作用金属、弁作用金属の導電性酸化物としては、タンタル、アルミ、チタン、ニオブ、酸化ニオブ、タングステンおよびこれらの合金や組成物を例示することができる。このうち、コンデンサの容量を大きくすることが可能なタングステンおよびタングステンからなる合金や組成物を使用するのが好ましい。本発明において、該合金には、非金属との反応物や固溶体を含み、タングステンの一部が合金化したものを含む。
- [0069] 陽極リード 11 としてのリード線は、植立させずに後から焼結体に溶接等で接続させるようにしても良い。陽極リード 11 としては、タンタルやニオブを好適に用いることができる。
- [0070] また誘電体層は、通常、化成という電解液中で電圧印加する操作で陽極体細孔表面と外表面および陽極リード 11 の一部に形成される。誘電体層は、陽極体を構成する金属の酸化物からなり、陽極体に存在する他種元素や化成液の電解質の一部が入ることがある。
- [0071] 焼結体やリード線に用いる弁作用金属等の材料には、コンデンサ特性を損なわない範囲で微量の不純物が含まれていても良い。
- [0072] 誘電体層の表層に形成される半導体層は、公知のものが使用される。中でも導電性高分子からなる半導体層は、抵抗が低いので好ましい。陽極体外層

に形成された半導体層の陽極リード 11 の植立面を除いた面上には導電層が形成されて、既述したように陰極部 10 となる。

[0073] さらに導電体層として、カーボン層、導電ペースト層、メッキ層の少なくとも 1 層が形成される。特に、カーボン層と銀ペースト層を順次積層した導電体層が好んで用いられる。

[0074] この構成のコンデンサ素子 1 は、図 8 A および図 8 B に示すように、上記ケース本体連続部材の各凹部（貫通孔 43）内にそれぞれ収納される。この場合、コンデンサ素子 1 の陽極リード 11 は、長さが長ければ所定寸法に切断した後、枕部材 22 の上に溶接または導電材によって電気的および機械的に接続する。さらにコンデンサ素子 1 の陰極部 10 は、内部陰極回路パターン 25 a に導電材で電気的および機械的に接続する。

[0075] 接着用の導電材としては、導電ペーストや半田を用いることができる。その中でもとりわけ、銀ペーストは、低抵抗であり、かつ使用時に高熱を必要としないので、銀ペーストを使用するのが好ましい。

[0076] なお、ケース本体連続部材の各凹部内に、コンデンサ素子 1 を複数個收容する場合があるが、その場合は、複数のコンデンサ素子 1 を方向を揃えて横並びに並列に配置するようにすれば良い。

[0077] 次に図 4 および図 5 に示すように、各凹部（貫通孔 43）内にコンデンサ素子 1 が收容されたケース本体連続部材の上端面に、上蓋用基板 45 を取り付け。

[0078] 上蓋用基板 45 は、その縦横寸法が周側壁用基板 42 および底壁用基板 41 の縦横寸法と同一に形成されている。

[0079] 上蓋用基板 45 は、周側壁用基板 42 の各貫通孔 43 およびその周縁部に対応する部分が、上蓋 35 を構成可能な上蓋構成部位として構成されている。

[0080] 上蓋用基板 45 の材質としては、エポキシ樹脂等の絶縁性樹脂が用いられる。厚みは、1 mm 以下、好ましくは 0.1 ~ 0.6 mm のものが使用される。

- [0081] また上蓋用基板 4 5 の上面における各上蓋構成部位毎に、コンデンサ素子 1 を識別する記号や番号等を印刷やレーザー加工によってそれぞれ印字しておくようにしても良い。
- [0082] そして既述したように、この上蓋用基板 4 5 によって、周側壁用基板 4 2 の上面全域が覆われるようにして、上蓋用基板 4 5 を周側壁用基板 4 2 の上端面に接着剤を用いて固定する。このとき、周側壁用基板 4 2 の上端面に塗布した接着剤によって、上蓋用基板 4 5 の各上蓋構成部位の外周縁部を固定する。さらに各コンデンサ素子 1 の上面である陰極部 1 0 の少なくとも一部を、上蓋用基板 4 5 の各上蓋構成部位に接着剤 5 によってそれぞれ固定することにより、コンデンサ素子 1 と上蓋基板 4 5 の上蓋構成部位との各間に接着剤 5 を充填して、各コンデンサ素子 1 の上面と上蓋用基板 4 5 の各上蓋構成部位とを接着剤 5 を介して接着固定しておく。
- [0083] また上蓋用基板 4 5 を取り付ける前に、各凹部（各貫通孔 4 3）のコンデンサ素子 1 の上方の空間内に、絶縁性で低熱伝導性のフィラーを充填しておき、外部からの熱伝達を遅くする手段を講じても良い。低熱伝導性のフィラーとしては、シリカ、ジルコニア等を例示することができる。
- [0084] こうして図 4 および図 5 に示すように、上蓋用基板 4 5 をケース本体接続部品に取り付けることによって、固体電解コンデンサを構成可能な部位（コンデンサ構成部位）が、縦横に 4 個ずつ接続されたコンデンサ連続部材 4 が形成される。
- [0085] 次に、上記コンデンサ連続部材を、各コンデンサ構成部位毎に分割する前に、コンデンサ構成部位が連なったままの状態、各コンデンサ素子 1 に対しエージング処理を行うことが好ましい。
- [0086] このエージング処理を行うに際して、コンデンサ連続部材を用いて図 9 に示すような電子回路を形成し、縦方向（前後方向）に配置される 4 個のコンデンサ素子 1 毎に直列に通電する。すなわち前後方向に隣り合うコンデンサ構成部位において、前側のコンデンサ構成部位の外部陰極回路パターン 2 5 b と後側コンデンサ構成部位の外部陽極回路パターン 2 1 b とを電気接続し

て、前後方向（縦方向）に並ぶ複数のコンデンサ素子 1 を直列に接続しておき、直列に配置される各列の最も上流側（前側）に配置されるコンデンサ素子 1 の陽極リード 1 1 に導通している外部陽極回路パターン 2 1 b に、定電流素子 6 1 をそれぞれ介して電源から電流を供給するとともに、各列の最も下流側（後側）に配置されるコンデンサ素子 1 の陰極部 1 0 に導通している外部陰極回路パターン 2 5 b から共通の導線を通じて上記電源に戻る回路を形成する。

[0087] 定電流素子 6 1 としては、適当な電流値のものを使用することで、例えばいずれかのコンデンサ素子 1 がショート不良をおこし特定のコンデンサ素子 1 のみに大電流が流れて他のコンデンサ素子 1 に電流供給が滞ることを防ぐことができ、安定したエージング処理を行うことができる。定電流素子 6 1 の一例としては、定電流ダイオード（CRD）を挙げることができる。本実施形態では定電流素子 6 1 が電流制限手段を構成するものである。

[0088] また、特定のコンデンサ素子 1 のみがショート不良を起こして、その電圧分が他のコンデンサ素子 1 に必要以上にかかってしまうのを防ぐために、各々のコンデンサ素子 1 に対し定電圧素子 6 2 を並列に配置した電圧制限回路を構成する。これにより、複数のコンデンサ素子 1 を直列接続してエージング処理できるとともに、処理中にいずれかのコンデンサ素子 1 に不具合が発生しても、エージング処理を継続することができる。電圧制限回路を構成する定電圧素子の一例としてツェナーダイオードを挙げることができる。本実施形態では、定電圧素子 6 2 が電圧制限手段を構成するものである。

[0089] ここで、本実施形態のコンデンサ連続部材 4 においては、直列方向に隣り合うコンデンサ構成部位において、上流側（図 5 の左側）に配置されるコンデンサ構成部位の外部陰極回路パターン 2 5 b と、下流側（同図の右側）に配置されるコンデンサ構成部位の外部陽極回路パターン 2 1 b とは連続して形成されているため、前後方向に並ぶコンデンサ素子 1 は、当初より直列に電気接続されている。このため、直列方向に並ぶコンデンサ素子 1 間の配線接続を別途行う必要がなく、その分、エージング処理を簡単に行うことがで

きる。

- [0090] エージング処理における通電電圧は、コンデンサ素子 1 を作製したときの化成電圧以下に設定する。通電時の環境温度は、80～150℃とし、通電時間は、数週間以内とする。このように通電処理（エージング処理）することにより、内部の固体電解コンデンサ素子 1 の安定化を図ることができる。
- [0091] エージング処理を行った後、コンデンサ連続部材 4 を、コンデンサ構成部位間の境界線（図 10 に示した破線）に沿って、基板 41, 45 の表面に対し垂直に切断することによって、コンデンサ構成部位毎に切り出して、図 1 および図 2 に示す箱封止型のチップ状固体電解コンデンサを得る。切断の方法は、ルーター式切断、ダイサー式切断およびワイヤーソー工法などから選択することができる。
- [0092] なお、作製する固体電解コンデンサは、種類毎に、サイズや形状が規定されているため、コンデンサ連続部材 4 の切断位置が、周側壁用基板 42 の隣り合う貫通孔 43 間における仕切壁の幅方向中央位置となるように、陰陽極回路パターン 21a, 21b, 25a, 25b の繰り返しピッチ寸法や、周側壁用基板 42 の仕切壁の幅寸法を設定しておくこと、切断回数を最小限とすることができ、切断作業、ひいてはコンデンサ作製作業を容易に行うことができる。
- [0093] 個々に分離された固体電解コンデンサは、必要に応じて、周側壁 32 の外面、底壁 31 および上蓋 35 の外周端面等の切断面を加工処理して、切断による毛羽立ち等の不具合があれば除去する。切断面の加工法としては、ルーター加工やブラスト処理を用いることができる。
- [0094] またブラスト処理を行う場合には、基板裏面の外部陰陽極回路パターン 21b, 25b のメッキがはげ落ちたり、上蓋 35 のマーキングが削り落ちてしまったりしないように、マスクや保護板を用意してから行うことが望ましい。さらに上蓋 35 のマーキングをレーザー加工で行っていた場合は、ブラスト材でのマーキング落ちはわずかであるので、固体電解コンデンサにマスク無しでブラスト処理し、ブラスト処理後に外部陰陽極回路パターン 21b

， 25 b に後メッキを行う方法を採用するのが好ましい。これによりマスクを使用する手間を省くことができる。

[0095] 以上のように、本実施形態の固体電解コンデンサの製造方法によれば、固体電解コンデンサを構成可能な多数のコンデンサ構成部位が連続して設けられたコンデンサ連続部材 4 を作製した後、そのコンデンサ連続部材 4 を各コンデンサ構成部位毎に分割して、固体電解コンデンサを得るものであるため、固体電解コンデンサを一度に多数製造することができ、生産効率を向上させることができる。

[0096] また本実施形態の製法によって得られた箱封止型の固体電解コンデンサによれば、コンデンサ素子 1 の上面に対し、上蓋 35 を接着剤 5 を介して接着固定してるため、上蓋 35 のほぼ全域が、コンデンサ素子 1 およびケース本体 3 に安定状態に支持される。このため、この固体電解コンデンサを電子回路基板に実装した際に、上蓋 35 に対し高熱が作用したとしても、上蓋 35 が凹んだり、膨れ上がったたりするような不具合を確実に防止することができる。

[0097] さらに本実施形態においては、接着剤 5 に低熱伝導性のフィラーを充填しておき、熱伝導性を低下させるようにした場合、実装時にコンデンサ素子にかかる熱応力の影響をより一層抑えることができるため、コンデンサ素子 1 の漏れ電流が極端に増大するようなことがなく、漏れ電流特性の悪化を防止でき、コンデンサとして、より一層高い性能を得ることができる。

[0098] なお、上記実施形態においては、箱型ケース 2 内に、コンデンサ素子 1 を 1 個ずつ収容する場合を例に挙げて説明したが、それだけに限られず、本発明において、1 つの箱型ケース 2 内に複数個のコンデンサ素子 1 を収容するようにしても良い。例えば箱型ケース 2（ケース本体 3）内に、2 個のコンデンサ素子をその陽極リードの引出方向を揃えるように並列配置に収容すれば良い。

[0099] また上記実施形態においては、底壁用基板 41 に周側壁用基板 42 を接着固定した後、コンデンサ素子 1 を取り付けようとしているが、それだけに

限られず、本発明においては、底壁用基板 4 1 にコンデンサ素子 1 を取り付けた後、周側壁用基板 4 2 を底壁用基板 4 1 に対し接着固定するようにしても良い。

[0100] また上記実施形態においては、コンデンサ連続部材を形成するコンデンサ構成部位の数を、縦横に 4 個ずつ計 16 個に設定しているが、本発明においては、コンデンサ連続部材を形成するコンデンサ構成部位の数は限定されるものではない。さらに本発明においては、コンデンサ構成部位を、必ずしも、縦横共に複数設ける必要がなく、縦方向および横方向の少なくとも一方のコンデンサ構成部位を 1 個として、一列構造のコンデンサ連続部材を作製するようにしても良い。

実施例

[0101] 以下、本発明に関連した実施例について詳細に説明する。

[0102] 底板用基板 4 1 として、厚さが 0.3 mm、長さ（縦）寸法が 146 mm、幅（横）寸法が 86 mm の銅張りガラスエポキシ基板を準備した。

[0103] 図 10A に示すように、この底板用基板 4 1 を、縦方向のピッチ T 1 を 7.3 mm、横方向のピッチ Y 1 を 4.3 mm で、縦横にそれぞれ 20 個ずつに分けて、計 400 の区画領域を得た。なお図 10A においては区画領域（底壁構成部位）の各間の境界線を破線で示している。

[0104] さらに図 10A に示すように、底壁用基板 4 1 の表面側（内面側）における各底壁構成部位内に、前端位置から 0.5 mm（T 2 参照）離間させ、かつ両端位置からそれぞれ 0.4 mm（Y 2 参照）離間させて、縦寸法 T 3 が 0.6 mm、横寸法（幅寸法）Y 3 が 3.5 mm の内部陽極回路パターン 21 a を形成した。さらにその内部陽極回路パターン 21 a から後方に 1.0 mm（T 4 参照）離間させ、両端位置からそれぞれ 0.4 mm（Y 2 参照）離間させて、縦寸法 T 5 が 4.7 mm、横寸法（幅寸法）Y 3 が 3.5 mm の内部陰極回路パターン 25 a を形成した。なお各底壁構成部位内における内部陽極回路パターン 25 a の後端位置からの離間寸法 T 6 は 0.5 mm である。

- [0105] また図10Bに示すように、底壁用基板41の裏面側（外面側）における各底壁構成部位内に、前端位置から間隔をおかずに、かつ両端位置からそれぞれ0.45mm（Y4参照）離間させて、縦寸法T7が1.3mm、横寸法Y5が3.4mmの外部陽極回路パターン21bを形成した。さらに後端位置から間隔をおかずに、かつ両端位置からそれぞれ0.45mm（Y4参照）離間させて、縦寸法T9が1.3mm、横寸法Y5が3.4mmの外部陰極回路パターン25bを形成した。なお各底壁構成部位内における外部陽極回路パターン21bと外部陰極回路パターン25bとの離間距離T8は4.7mmである。さらに縦方向に隣り合う底壁構成部位のうち、前側（図10Bの左側）に配置される底壁構成部位の外部陰極回路パターン25bと、後側（同図の右側）に配置される底壁構成部位の外部陽極回路パターン21bとは接続されて電気接続されている。
- [0106] また各底壁構成部位内において、表裏間に対応し合う陽極回路パターン21a、21b同士と、陰極回路パターン25a、25b同士とはそれぞれスルーホールによって電氣的に導通させた。スルーホールは、直径0.5mmであり、孔内がエポキシ樹脂で埋めて、底壁用基板41と同じ厚さに揃えた。
- [0107] さらにスルーホールの部分を含めて、各回路パターン21a、21b、25a、25bには、ニッケル下地の錫メッキを施した。
- [0108] 次に、長さ3.0mm、直径0.45mmの洋白線によって構成された枕部材22を、各底壁構成部位内における各内部陽極回路パターン21a上に、同回路パターン21aの横方向（幅方向）に平行に接続した。接続位置は、同回路パターン21aの前端（図10Aの左端）から0.375mmの位置で、各内部陽極回路パターン21aの両側端（図10Aの上下両端）から0.25mmずつを間隔をおいた位置とした。接続方法は、千住金属工業株式会社製のクリーム半田SMX-H05を枕部材22としての洋白線の下に塗布し、その枕部材22の上から加熱して接続した。
- [0109] 次に、周側壁用基板42の材料として、厚さ1.2mmのガラスエポキ

シ基板を準備した。平面サイズは、長さ（縦寸法）146 mm、幅（横寸法）86 mmであり、上記の底壁用基板41と同様である。このガラスエポキシ基板に、縦方向（長さ方向）の前後両端から0.5 mmの部分をそれぞれ残し、かつ横方向（幅方向）の両端位置から0.4 mmの部分をそれぞれ残すようにして、上記の底壁用基板41の各底壁構成部位に対応する部分に、長さ（縦寸法）6.3 mm、横（幅寸法）3.5 mmの長方形の貫通孔43を、縦方向に20個、横方向に20個、計400個、等間隔に並べて形成し、周側壁用基板42を作製した。

[0110] この周側壁用基板42において、縦方向に隣り合う貫通孔43、43間の仕切壁の厚みは、1.0 mmであり、横方向に隣り合う貫通孔43、43間の仕切壁の厚みは、0.8 mmである。

[0111] なお、貫通孔43は、別途準備しておいた金型を使用して、周側壁用基板の貫通孔と同形状となるように打ち抜きで形成した。貫通孔43の加工断面の毛羽立ち等の不具合はルーター加工により除去した。

[0112] こうして得られた周側壁用基板42の下端面を、パナソニック株式会社製の「プリプレグ1661-HL」からなる繊維状材を介して、上記底壁用基板41の表面側（内面側）に、エポキシ系接着剤を用い、185℃で加圧接合して接着した。これにより、上端が開放された箱部（ケース本体構成部位）が縦横に20個ずつ計400個整列したケース本体連続部材を得た（図8Aおよび図8B参照）。

[0113] なおこのケース本体連続部材における各貫通孔43内には、底壁用基板41の表面に形成された内部回路パターン21a、25aがそれぞれ配置されている。

[0114] 上記のケース本体連続部材の作製作業とは別に、コンデンサ素子1を準備した。

[0115] すなわち、三酸化タングステンを水素還元して得た体積平均粒径0.3 μm （0.1～8 μm 、比表面積6.3 m^2/g ）のタングステン粉に体積平均粒径0.8 μm （0.1～8 μm で5 μm 以上が7質量%）の市販の珪素粉

を0.3質量%混合した粉を、高真空下1280℃で30分放置した。その後、室温に戻し塊状物を解砕して体積平均粒径52 μ m（180 μ m未満粉、比表面積2.2m²/g、かさ密度2.6g/cm³、タップ密度5.1g/cm³、CV16万/g）の造粒粉を作製した。この粉と直径0.29mmのタンタル線（陽極リード11）を植立させて成型した後に高真空下1330℃で20分焼結して、大きさが1.0mm×3.0mm×4.45mmの焼結体（粉質量118mg、比表面積1.1m²/g）を2000個作製した。この焼結体においては、1.0mm×3.0mmの面（前面）の中央に、内部に3.7mm埋設し、かつ外部に6.0mm引き出された前記タンタル線（陽極リード11）が植立されている。

[0116] 次いで、この焼結体を陽極体として、3質量%の過硫酸カリウム水溶液中で45℃、10V、6時間化成した後に水洗し、次いでエタノール洗浄して速やかに190℃で30分放置後室温に戻して陽極体とリード線の一部に誘電体層を形成した。

[0117] さらに誘電体層上にエチレンジオキシチオフェンポリマーにアントラキノスルホン酸をドーブした導電性高分子の半導体層に、カーボン層、銀層を順次積層することにより、タングステン固体電解コンデンサ素子1を640個作製した。なお、焼結体の陽極リード11が植立された1.0mm×3.0mmの面（前面）及び陽極リード11にはカーボン層と銀層は形成していない。

[0118] こうして作製した固体電解コンデンサ素子1から任意の400個を選択し、陽極リード11の先端から4.7mmを切断除去した後、前述した400個のケース本体連続部材の各箱部（貫通孔43）内にそれぞれ収納した。このとき、コンデンサ素子1の焼結体寸法で3.0mm×4.45mmの面（下面）で構成される陰極部10を、内部陰極回路パターン25aに載置して、銀ペーストを用いて電気的かつ機械的に接続するとともに、コンデンサ素子1の陽極リード11を、枕部材22としての洋白線に直交するように載置し、抵抗溶接によって電気的かつ機械的に接続した。

- [0119] 引き続き、周側壁用基板 4 2 の上端面全域と、コンデンサ素子 1 1 の上面で構成される陰極部 1 0 とにエポキシ系接着剤 5 を塗布し、周側壁用基板 4 2 の上面に、別途用意した厚さ 0.3 mm、長さ（縦寸法）146 mm、横（幅寸法）86 mm のガラスエポキシ板からなる上蓋用基板 4 5 を接続し、硬化した。
- [0120] これにより、縦横にそれぞれ 20 個ずつ計 400 個の箱封止型の固体電解コンデンサを構成可能なコンデンサ構成部位が連続して設けられたコンデンサ連続部材 4（図 4 および図 5 参照）を作製した。
- [0121] 次にこのコンデンサ連続部材 4 における各コンデンサ素子 1 に対し、上記実施形態と同様にしてエージング処理を行った。
- [0122] すなわち、基板裏面の 400 個の外部陽極回路パターン 2 1 b と 400 個の外部陰極回路パターン 2 5 b とに、各々自在に着脱可能な配線治具を設けた電源回路を接続し、直列配置された各列毎の複数のコンデンサ素子 1 に対し、電源から 7 V の電圧を 24 時間 105℃ の環境中でそれぞれ印加し各固体電解コンデンサ素子 1 を安定化した。なお、電源から各外部陽極回路パターン 2 1 b に至る配線中に石塚電子株式会社製「品番 E 7 0 1」の定電流ダイオード（CRD）を配置して電流値を規制した。さらに電圧制御には、株式会社東芝セミコンダクター製のツェナーダイオード「品番 DF 2 S 6.8 SC」からツェナー電圧が 7 V のものを選別して用いた。
- [0123] エージング処理を行った後、コンデンサ連続部材 4 を、周側壁用基板 4 2 の各仕切壁の中間部分を、上蓋用基板 4 5 の平面（上面）に対し垂直に切断することによって、個々に分離した箱封止型チップ状固体電解コンデンサを 400 個得た。この切断処理には、コマツ N T C 株式会社製「ワイヤーソー MWM 4 4 2 DM」を用いた。
- [0124] こうして作製した固体電解コンデンサは、容量 1500 μ F、定格電圧 2.5 V であった。
- [0125] 本願は、2013 年 6 月 6 日付で出願された日本国特許出願の特願 2013-119555 号の優先権主張を伴うものであり、その開示内容は、その

まま本願の一部を構成するものである。

[0126] ここに用いられた用語及び表現は、説明のために用いられたものであって限定的に解釈するために用いられたものではなく、ここに示され且つ述べられた特徴事項の如何なる均等物をも排除するものではなく、この発明のクレームされた範囲内における各種変形をも許容するものであると認識されなければならない。

[0127] 本発明は、多くの異なった形態で具現化され得るものであるが、この開示は本発明の原理の実施例を提供するものと見なされるべきであって、それら実施例は、本発明をここに記載しかつ／または図示した好ましい実施形態に限定することを意図するものではないという了解のもとで、多くの図示実施形態がここに記載されている。

[0128] 本発明の図示実施形態を幾つかここに記載したが、本発明は、ここに記載した各種の好ましい実施形態に限定されるものではなく、この開示に基づいていわゆる当業者によって認識され得る、均等な要素、修正、削除、組み合わせ（例えば、各種実施形態に跨る特徴の組み合わせ）、改良及び／又は変更を有するありとあらゆる実施形態をも包含するものである。クレームの限定事項はそのクレームで用いられた用語に基づいて広く解釈されるべきであり、本明細書あるいは本願のプロセキューション中に記載された実施例に限定されるべきではなく、そのような実施例は非排他的であると解釈されるべきである。例えば、この開示において、「*preferably*」という用語は非排他的なものであって、「好ましいがこれに限定されるものではない」ということを意味するものである。この開示および本願のプロセキューション中において、ミーンズ・プラス・ファンクションあるいはステップ・プラス・ファンクションの限定事項は、特定クレームの限定事項に関し、a) 「*means for*」あるいは「*step for*」と明確に記載されており、かつb) それに対応する機能が明確に記載されており、かつc) その構成を裏付ける構成、材料あるいは行為が言及されていない、という条件の全てがその限定事項に存在する場合にのみ適用される。この開示および本願の

プロセキューション中において、「present invention」または「invention」という用語は、この開示範囲内における1または複数の側面に言及するものとして使用されている場合がある。このpresent inventionまたはinventionという用語は、臨界を識別するものとして不適切に解釈されるべきではなく、全ての側面すなわち全ての実施形態に亘って適用するものとして不適切に解釈されるべきではなく（すなわち、本発明は多数の側面および実施形態を有していると理解されなければならない）、本願ないしはクレームの範囲を限定するように不適切に解釈されるべきではない。この開示および本願のプロセキューション中において、「embodiment」という用語は、任意の側面、特徴、プロセスあるいはステップ、それらの任意の組み合わせ、及び／又はそれらの任意の部分等を記載する場合にも用いられる。幾つかの実施例においては、各種実施形態は重複する特徴を含む場合がある。この開示および本願のプロセキューション中において、「e. g. ,」、「NB」という略字を用いることがあり、それぞれ「たとえば」、「注意せよ」を意味するものである。

産業上の利用可能性

[0129] この発明の固体電解コンデンサの製造方法は、箱封止型の固体電解コンデンサを製造する際に利用可能である。

符号の説明

[0130] 1 : コンデンサ素子

10 : 陰極部

11 : 陽極リード（陽極部）

2 : 箱型ケース

21a : 内部陽極回路パターン

21b : 外部陽極回路パターン

22 : 枕部材

25a : 内部陰極回路パターン

2 5 b : 外部陰極回路パターン

3 1 : 底壁

3 2 : 周側壁

3 5 : 上蓋

4 : コンデンサ連続部材

4 1 : 底壁用基板

4 2 : 周壁用部材

4 3 : 貫通孔

4 5 : 上蓋用基板

5 : 接着剤

6 1 : 定電流素子（電流制御手段）

6 2 : 定電圧ダイオード（電圧制御手段）

請求の範囲

[請求項1]

底壁の内面の外周縁部に周側壁が立設され、かつ前記周側壁の上端開口部が上蓋によって閉塞された箱型ケースと、前記箱型ケースの内部に收容されたコンデンサ素子とを備えた箱封止型の固体電解コンデンサを製造するための固体電解コンデンサの製造方法であって、

前記底壁を構成可能な底壁構成部位が連続して複数設けられた底壁用基板を準備する工程と、

前記底壁用基板における各底壁構成部位の内面および外面に、内部陰陽極回路パターンおよび外部陰陽極回路パターンをそれぞれ形成するとともに、前記内部陰陽極回路パターンおよび前記外部陰陽極回路パターン間をそれぞれ電氣的に接続する工程と、

前記複数の底壁構成部位に対応する配列で複数の貫通孔が設けられた周側壁用基板を準備する工程と、

前記底壁用基板における各底壁構成部位の内部陰陽極回路パターンが前記周側壁用基板の各貫通孔内にそれぞれ配置されるように、前記底壁用基板の内面に前記周側壁用基板を取り付ける工程と、

前記コンデンサ素子として、前端から前方に突出する陽極リードによって陽極部が構成され、かつ少なくとも下面に陰極部が設けられたものを準備する工程と、

前記底壁用基板における各底壁構成部位の内面に前記コンデンサ素子をそれぞれ固定するとともに、各コンデンサ素子の陰陽極部を各底壁構成部位の内部陰陽極回路パターンにそれぞれ電氣的に接続する工程と、

前記周側壁用基板における各貫通孔の上端開口部を閉塞するように、前記周側壁用基板上に上蓋用基板を取り付けることにより、前記固体電解コンデンサを構成可能なコンデンサ構成部位が複数連続して設けられたコンデンサ連続部材を得る工程と、

前記コンデンサ連続部材を、各コンデンサ構成部位毎に切断して複

数の固体電解コンデンサを得る工程とを含むことを特徴とする固体電解コンデンサの製造方法。

[請求項2] 前記コンデンサ素子の陽極リードを内部陽極回路パターンに接続するに際して、予め内部陽極回路パターン上に導電性の枕部材を取り付けておき、その枕部材に前記コンデンサ素子の陽極リードを接続するようにした請求項1に記載の固体電解コンデンサの製造方法。

[請求項3] 前記上蓋用基板を前記周側壁用基板に取り付けるに際して、予めコンデンサ素子の上面または上蓋用基板の下面に接着剤を塗布しておき、上蓋用基板とコンデンサ素子との間に接着剤が充填されるようにした請求項1または2に記載の固体電解コンデンサの製造方法。

[請求項4] 前記コンデンサ素子として、タングステンを陽極に使用したコンデンサ素子が用いられる請求項1～3のいずれか1項に記載の固体電解コンデンサの製造方法。

[請求項5] 前記コンデンサ連続部材における各コンデンサ素子に対し、エージング処理を行う工程を含み、

前記エージング処理は、前後方向に隣り合うコンデンサ構成部位において、前側のコンデンサ構成部位の外部陰極回路パターンと後側のコンデンサ構成部位の外部陽極回路パターンとを接続しておき、前後方向に並ぶ複数のコンデンサ構成部位のうち、前端のコンデンサ構成部位の外部陽極回路パターンに電源から電流を供給するとともに、後端のコンデンサ素子の外部陰極回路パターンから電源に電流を戻すことにより、前後方向に並ぶ複数のコンデンサ素子に直列で通電するものとし、

直列に配置される複数のコンデンサ素子に対し、電流制御用の電流制御手段を1つ設けるとともに、各コンデンサ素子毎に、電圧制御用の電圧制御手段をそれぞれ設けるようにした請求項1～4のいずれか1項に記載の固体電解コンデンサの製造方法。

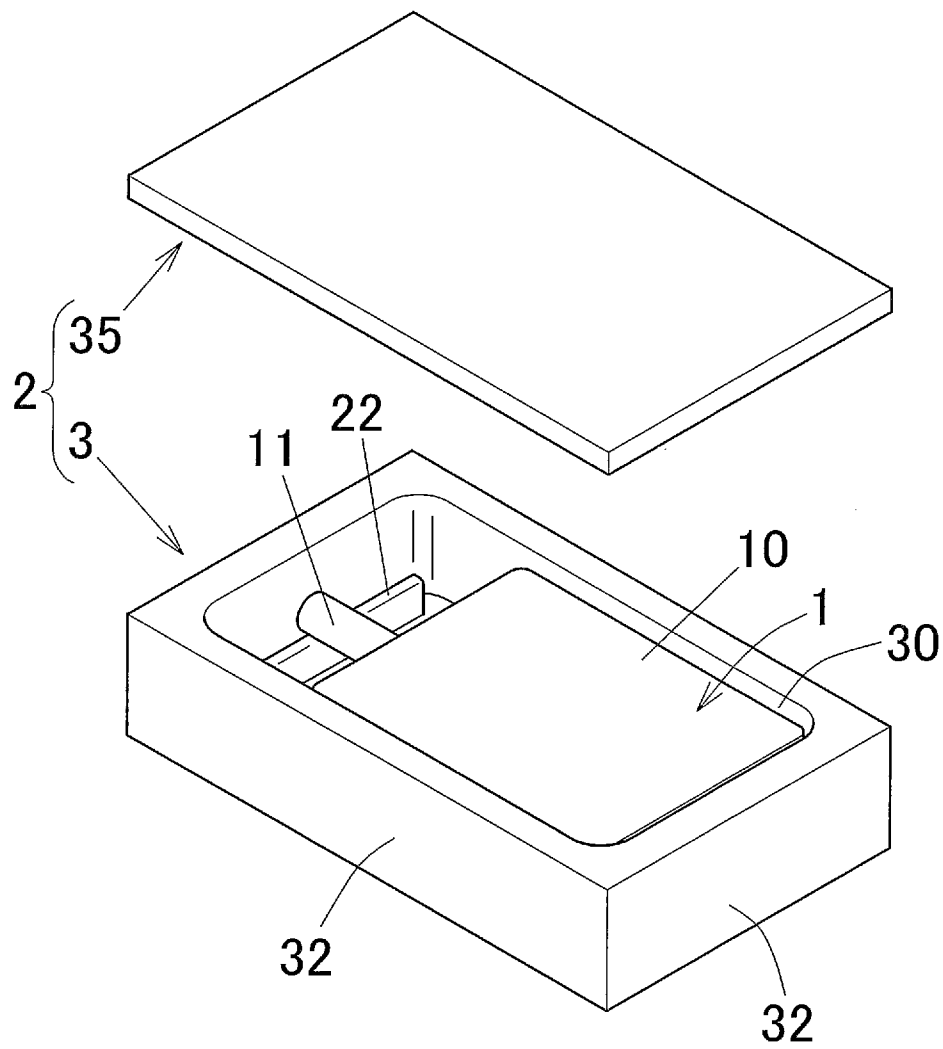
[請求項6] 前記底壁用基板に外部陰陽極回路パターンを形成する際に、前記コ

ンデンサ連続部材における前後方向に隣り合うコンデンサ構成部位のうち、前側のコンデンサ構成部位の外部陰極回路パターンと後側のコンデンサ構成部位の外部陽極回路パターンとを連続して形成するようにした請求項 5 に記載の固体電解コンデンサの製造方法。

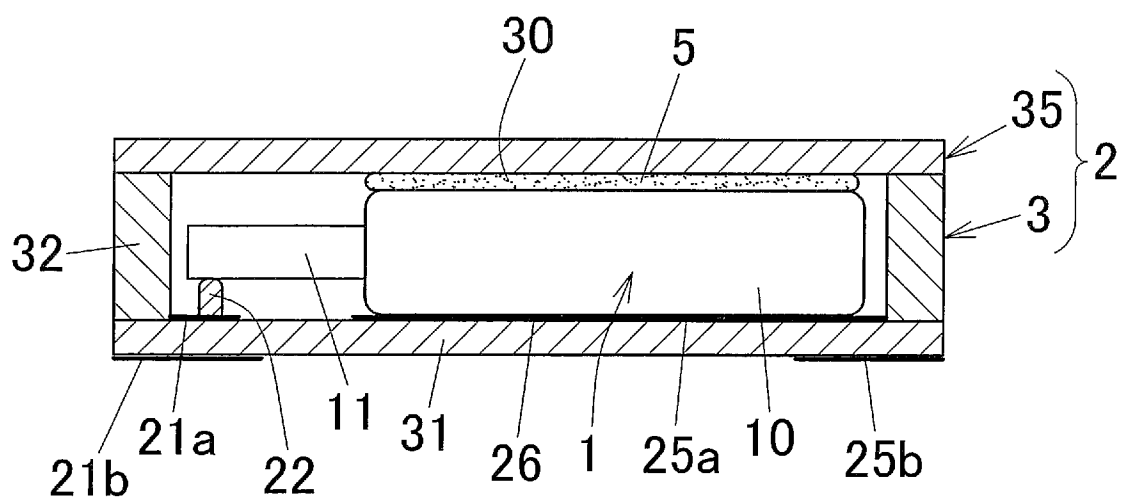
[請求項7] 請求項 1 ～ 6 のいずれか 1 項に記載の製造方法によって製造された固体電解コンデンサであって、

底壁、周側壁および上蓋の外周端面が切断面によって構成されていることを特徴とする固体電解コンデンサ。

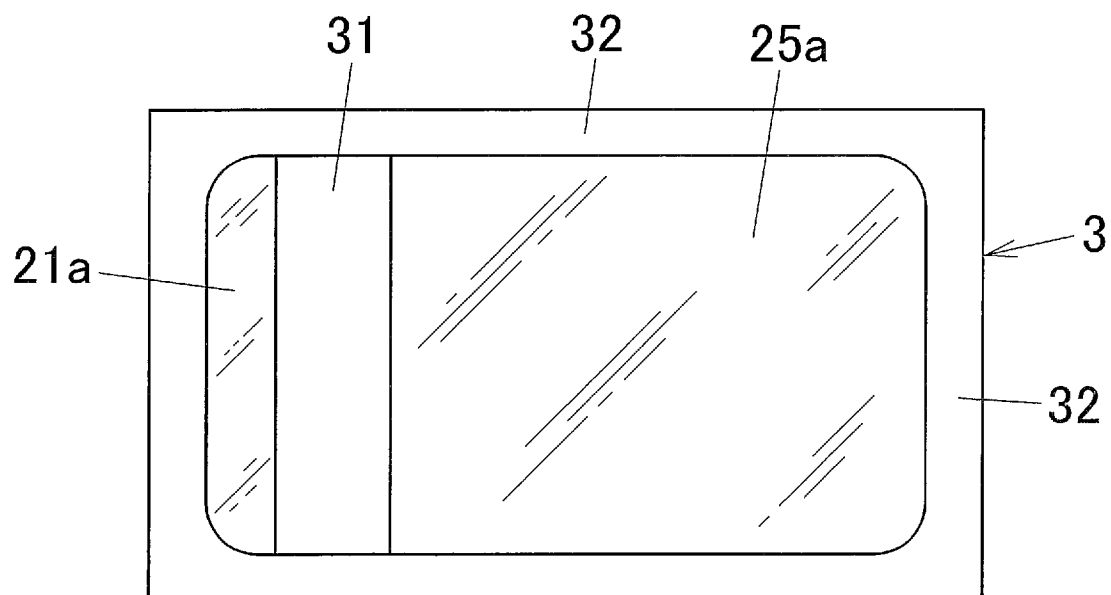
[図1]



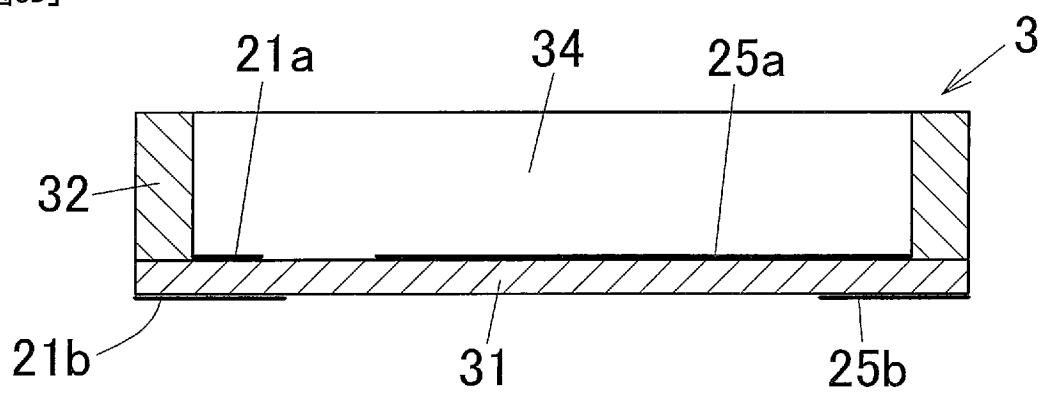
[図2]



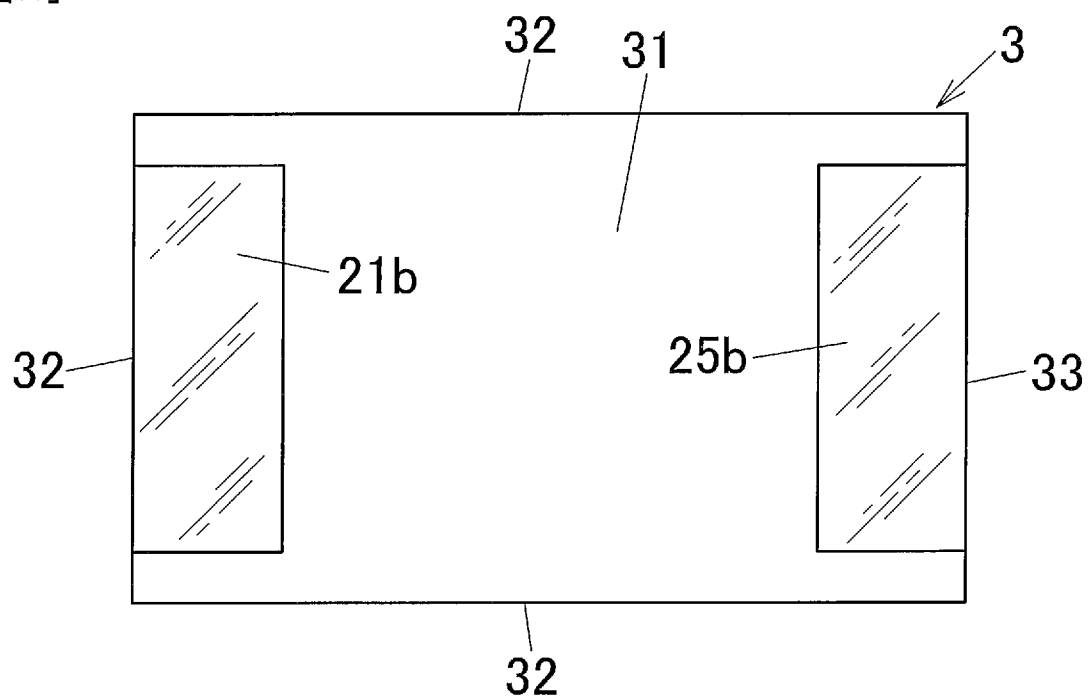
[図3A]



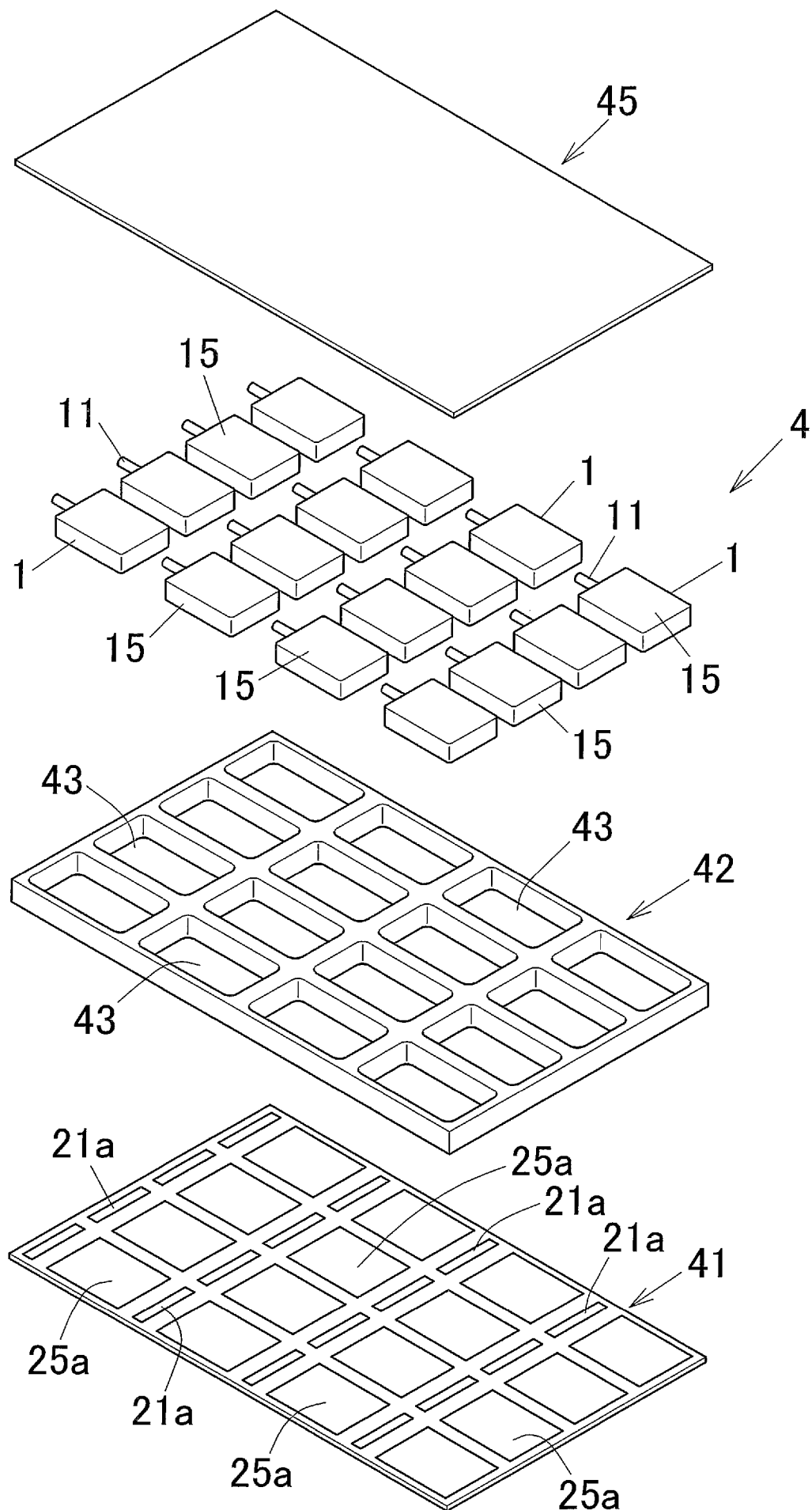
[図3B]



[図3C]



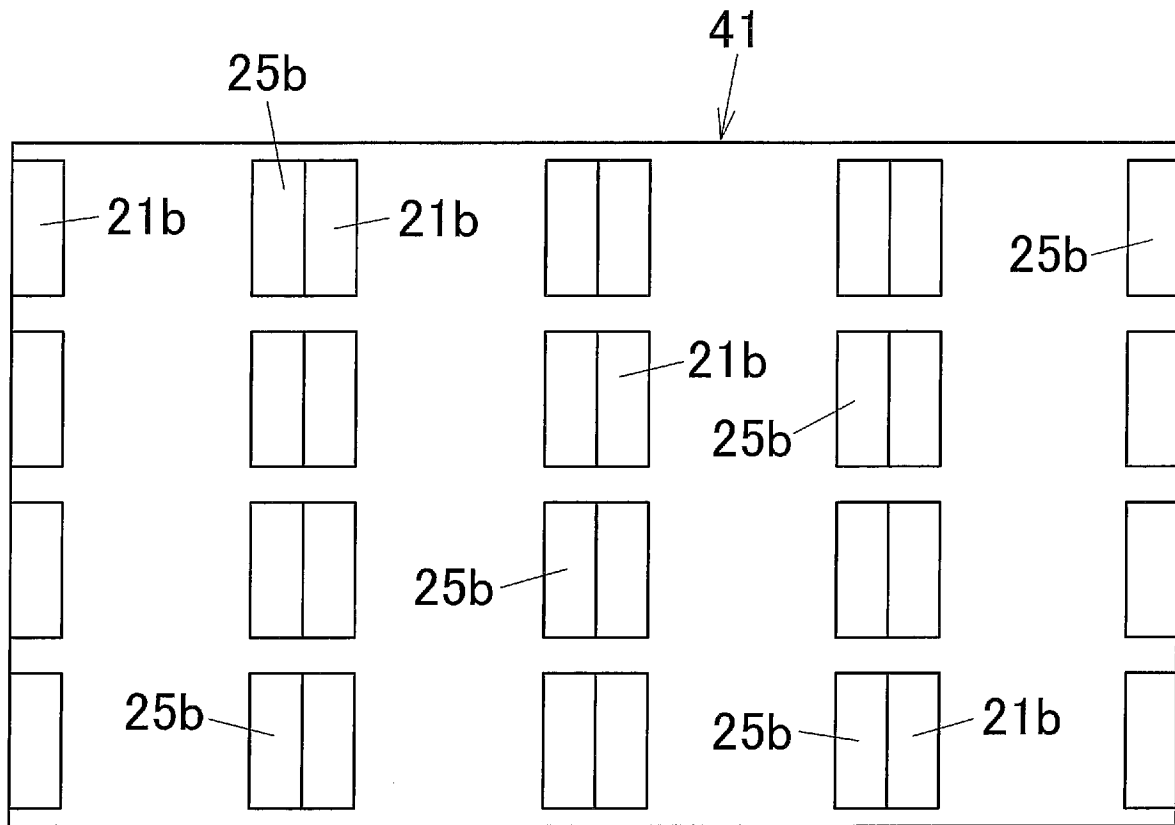
[図4]



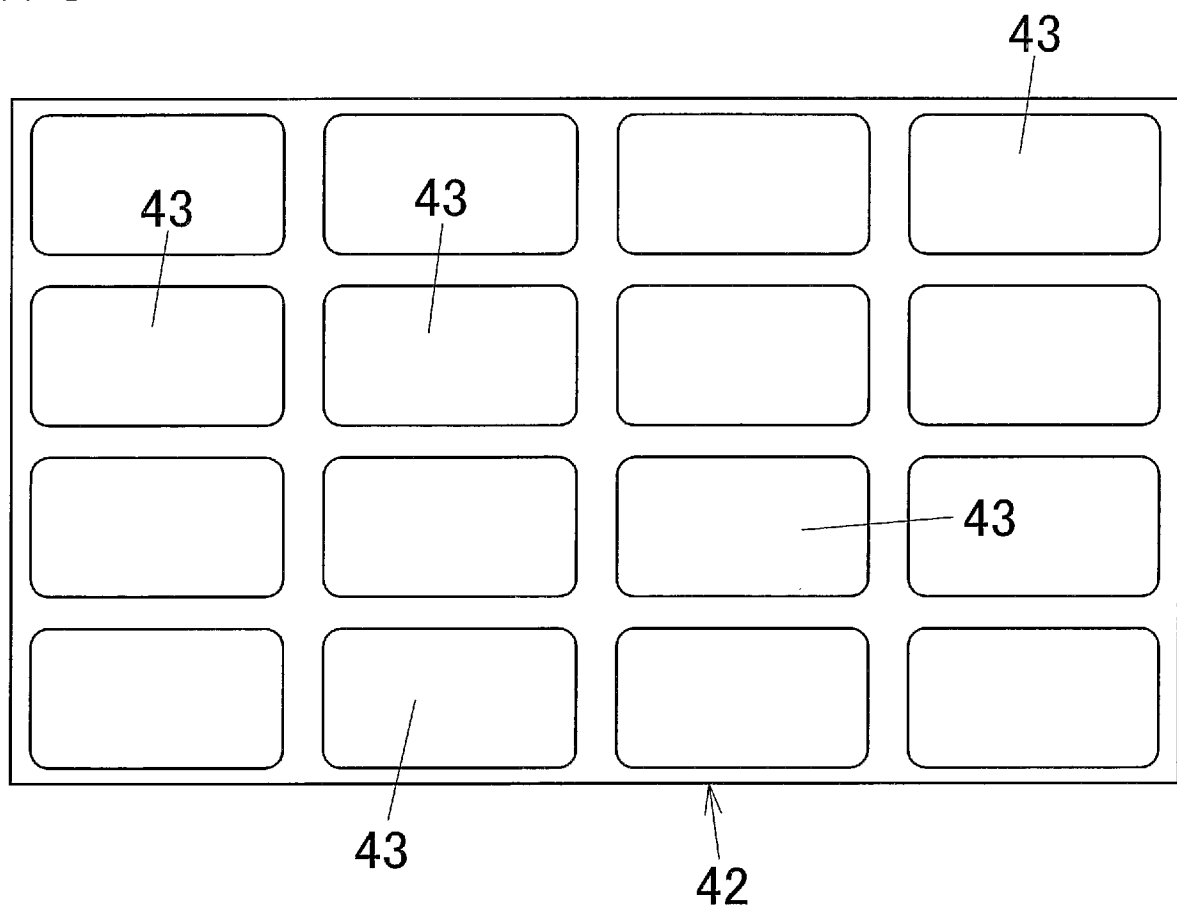
This diagram shows a cross-sectional view of a battery assembly 4, which is a long, rectangular unit composed of four individual cells. Each cell contains a positive electrode 1, a negative electrode 15, and a separator 21b. The cells are separated by vertical dividers 25b. The entire assembly is housed within a frame 41. Various components are labeled with reference numerals: 1 for the positive electrode, 11 for a component on the left side of the first cell, 15 for the negative electrode, 21b for the separator, 22 for a component on the far left, 25a and 25b for the dividers, 41 for the housing, 42 for a component between the second and third cells, 43 for a component on the right side of the third cell, 45 for a component on the far right, and 4 for the entire assembly.

Figure 1 is a schematic diagram of a display panel 41. The panel is divided into a grid of 16 rectangular regions arranged in 4 rows and 4 columns. The regions are labeled with reference numerals: '21a' for the narrow vertical regions and '25a' for the larger rectangular regions. The label '41' points to the entire grid structure.

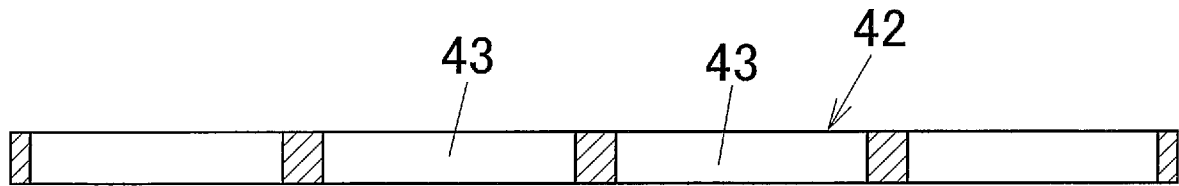
[図6B]



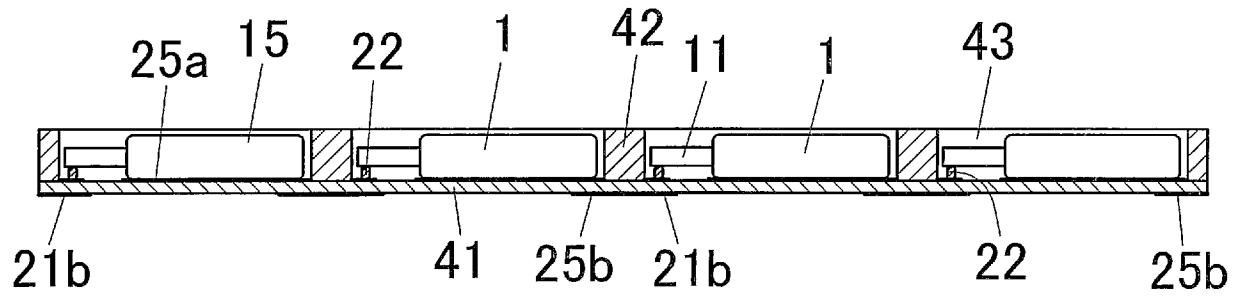
[図7A]



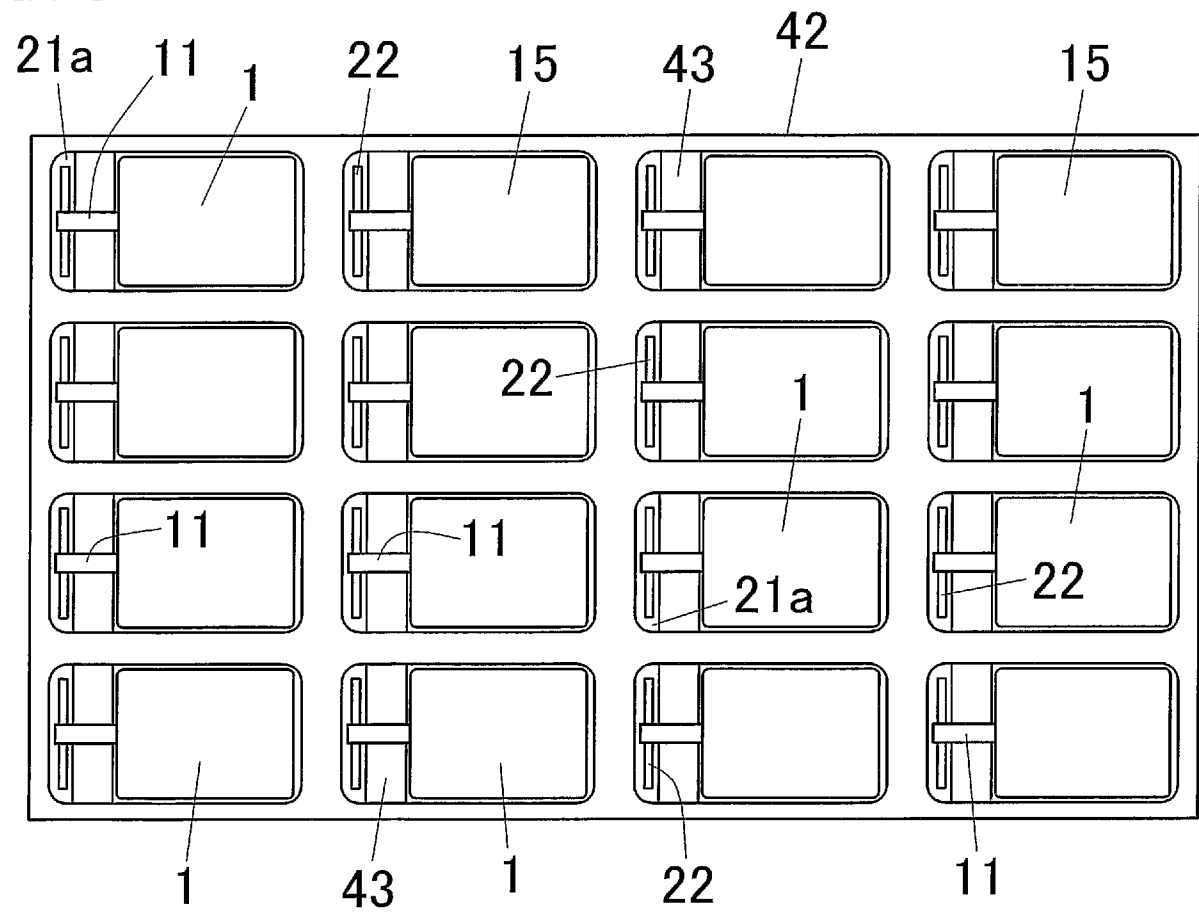
[図7B]



[図8A]

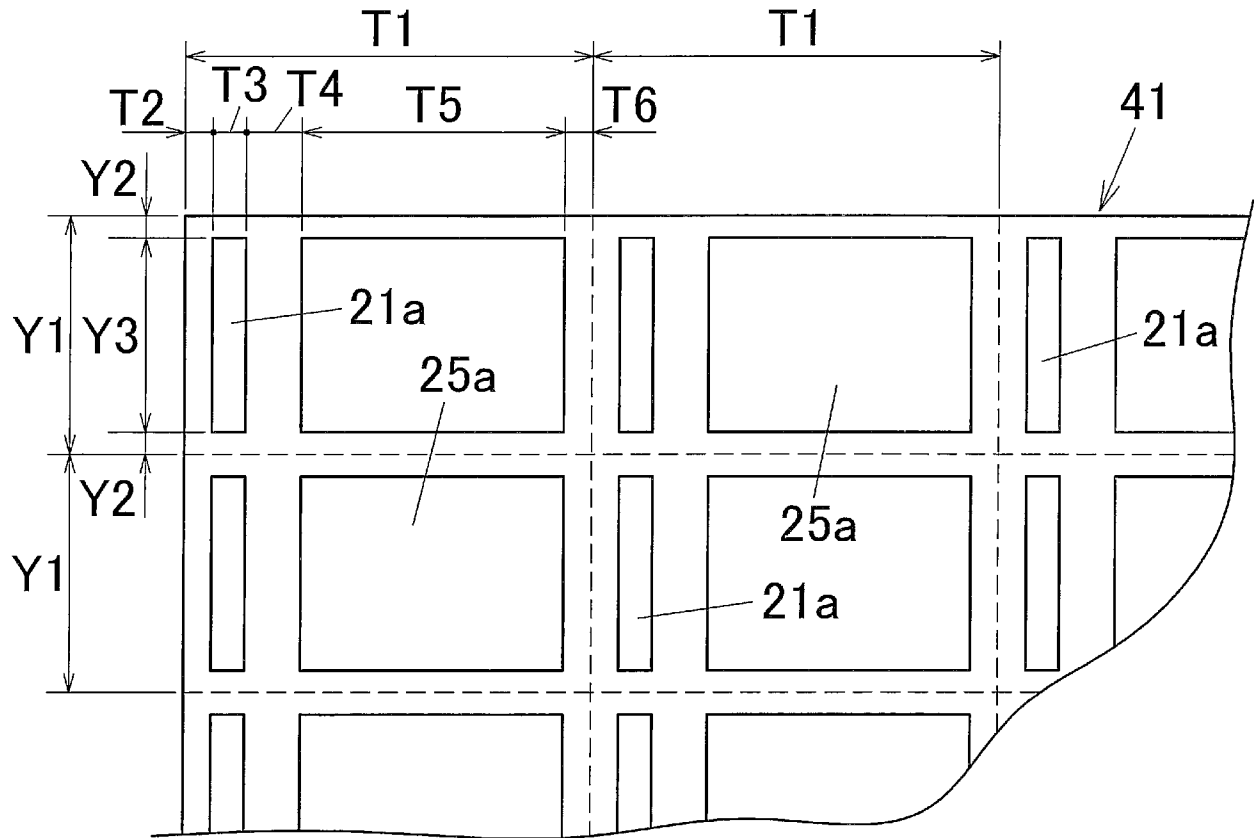


[図8B]

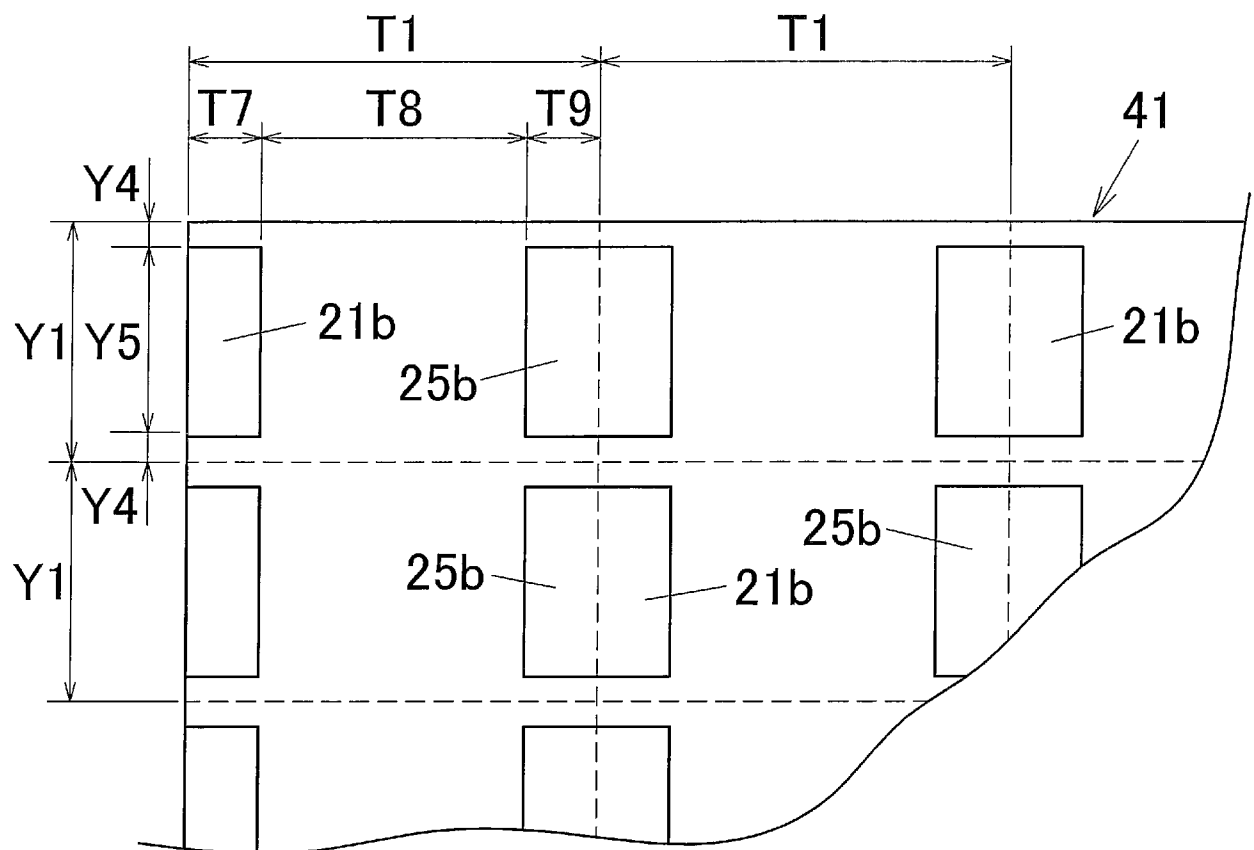


The diagram shows a semiconductor device 4 with a 4x4 grid of diodes. Each diode is represented by a rectangle with a '+' sign and a 'H' symbol. The diodes are connected to a common GND terminal at the bottom. Labels 1, 21a, 21b, 25a, and 25b point to specific diodes in the grid. Labels 61 and 62 point to specific connections or components within the grid.

[図10A]



[図10B]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/064923

A. CLASSIFICATION OF SUBJECT MATTER H01G9/08(2006.01)i, H01G9/00(2006.01)i, H01G9/012(2006.01)i, H01G9/04(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01G9/08, H01G9/00, H01G9/012, H01G9/04 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2014 Kokai Jitsuyo Shinan Koho 1971-2014 Toroku Jitsuyo Shinan Koho 1994-2014 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2001-52961 A (Rohm Co., Ltd.), 23 February 2001 (23.02.2001), paragraphs [0163] to [0164]; fig. 146 to 149 & US 6346127 B1 & US 2002/0054470 A1 & CN 1275783 A	1-4, 7 5, 6
Y	JP 2006-278875 A (Sanyo Electric Co., Ltd.), 12 October 2006 (12.10.2006), paragraphs [0020] to [0027], [0033]; fig. 2 to 4 (Family: none)	1-4, 7
☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 01 September, 2014 (01.09.14)		Date of mailing of the international search report 09 September, 2014 (09.09.14)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/064923

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2012-222344 A (AVX Corp.), 12 November 2012 (12.11.2012), paragraphs [0058] to [0060]; fig. 1, 3 & US 2012/0257325 A1 & GB 2490005 A & GB 201204217 D0 & DE 102012205600 A & FR 2973930 A & CN 102751106 A & KR 10-2012-0115479 A	3
Y	JP 2004-349658 A (Sanyo Electric Co., Ltd.), 09 December 2004 (09.12.2004), paragraphs [0007], [0048] to [0067] & US 2004/0016978 A1 & TW 225656 B & CN 1474422 A & CN 101388290 A & HK 1061304 A	4
A	JP 8-148386 A (NEC Kansai, Ltd.), 07 June 1996 (07.06.1996), paragraphs [0007] to [0008]; fig. 1 to 3 (Family: none)	1-7

A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. H01G9/08(2006.01)i, H01G9/00(2006.01)i, H01G9/012(2006.01)i, H01G9/04(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. H01G9/08, H01G9/00, H01G9/012, H01G9/04			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1 9 2 2 - 1 9 9 6 年 日本国公開実用新案公報 1 9 7 1 - 2 0 1 4 年 日本国実用新案登録公報 1 9 9 6 - 2 0 1 4 年 日本国登録実用新案公報 1 9 9 4 - 2 0 1 4 年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
Y A	JP 2001-52961 A（ローム株式会社）2001.02.23, 段落【0163】－【0164】，図 146－149 & US 6346127 B1 & US 2002/0054470 A1 & CN 1275783 A	1－4, 7 5, 6	
Y	JP 2006-278875 A（三洋電機株式会社）2006.10.12, 段落【0020】－【0027】，【0033】，図 2－4（ファミリーなし）	1－4, 7	
☒ C 欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 0 1 . 0 9 . 2 0 1 4		国際調査報告の発送日 0 9 . 0 9 . 2 0 1 4	
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号 1 0 0 - 8 9 1 5 東京都千代田区霞が関三丁目 4 番 3 号		特許庁審査官（権限のある職員） 佐久 聖子 電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 1	5 D 3 1 4 2

C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2012-222344 A (エイヴィーエックス コーポレーション) 2012. 11. 12, 段落【0058】－【0060】, 図 1, 3 & US 2012/0257325 A1 & GB 2490005 A & GB 201204217 D0 & DE 102012205600 A & FR 2973930 A & CN 102751106 A & KR 10-2012-0115479 A	3
Y	JP 2004-349658 A (三洋電機株式会社) 2004. 12. 09, 段落【0007】, 【0048】－【0067】 & US 2004/0016978 A1 & TW 225656 B & CN 1474422 A & CN 101388290 A & HK 1061304 A	4
A	JP 8-148386 A (関西日本電気株式会社) 1996. 06. 07, 段落【0007】 －【0008】, 図 1－3 (ファミリーなし)	1－7