

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4984873号
(P4984873)

(45) 発行日 平成24年7月25日 (2012. 7. 25)

(24) 登録日 平成24年5月11日 (2012. 5. 11)

(51) Int. Cl.

F I

G 0 9 G 3 / 3 0 (2006. 01)

G 0 9 G 3 / 2 0 (2006. 01)

H 0 1 L 5 1 / 5 0 (2006. 01)

G 0 9 G 3 / 3 0 J

G 0 9 G 3 / 2 0 6 2 4 B

G 0 9 G 3 / 2 0 6 1 1 H

G 0 9 G 3 / 2 0 6 4 2 P

G 0 9 G 3 / 2 0 6 7 0 A

請求項の数 14 (全 23 頁) 最終頁に続く

(21) 出願番号 特願2006-339498 (P2006-339498)
 (22) 出願日 平成18年12月18日 (2006. 12. 18)
 (65) 公開番号 特開2008-151991 (P2008-151991A)
 (43) 公開日 平成20年7月3日 (2008. 7. 3)
 審査請求日 平成21年11月10日 (2009. 11. 10)

(73) 特許権者 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100095728
 弁理士 上柳 雅誉
 (74) 代理人 100127661
 弁理士 宮坂 一彦
 (72) 発明者 宇都宮 純夫
 長野県諏訪市大和3丁目3番5号 セイコ
 ーエプソン株式会社内

審査官 森口 忠紀

最終頁に続く

(54) 【発明の名称】 電気光学表示装置の駆動回路、電気光学表示装置、それらの駆動方法及び電子機器

(57) 【特許請求の範囲】

【請求項 1】

第1のトランジスタと、

前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、

前記容量素子に保持された電荷量に基づいて導通状態が制御される駆動用トランジスタと、

前記駆動用トランジスタの導通状態に応じた電流が供給される電流駆動素子と、を備え

、

前記駆動用トランジスタは、前記容量素子に保持された電荷量が供給されるコントロールゲートと、絶縁膜に覆われた浮遊ゲートとを備え、

前記駆動用トランジスタは、デプレッション型のトランジスタであることを特徴とする電気光学表示装置の駆動回路。

【請求項 2】

前記電流駆動素子に供給される電流を検出する電流検出部を備えたことを特徴とする請求項1に記載の電気光学表示装置の駆動回路。

【請求項 3】

前記電流駆動素子と前記駆動用トランジスタとの間に、該駆動用トランジスタに直列接続された第2のトランジスタを備えたことを特徴とする請求項1又は請求項2に記載の電気光学表示装置の駆動回路。

【請求項 4】

前記駆動用トランジスタとグラウンドとの間に、該駆動用トランジスタに直列に接続した第 3 のトランジスタを備えたことを特徴とする請求項 3 に記載の電気光学表示装置の駆動回路。

【請求項 5】

前記電流駆動素子は、発光層が有機材料で構成される EL 素子であることを特徴とする請求項 1 ～ 4 のいずれか 1 つに記載の電気光学表示装置の駆動回路。

【請求項 6】

第 1 のトランジスタと、前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量が供給されるコントロールゲート及び絶縁膜に覆われた浮遊ゲートを有して、前記容量素子に保持された電荷量に基づいて導通状態が制御される駆動用トランジスタと、前記駆動用トランジスタの導通状態に応じた電流が供給される電流駆動素子と、前記電流駆動素子と前記駆動用トランジスタとの間に接続された第 2 のトランジスタとを、備え、前記駆動用トランジスタは、デプレッション型のトランジスタである電気光学表示装置の駆動回路の駆動方法であって、

前記第 1 のトランジスタ及び前記第 2 のトランジスタをオンさせた状態で、前記駆動用トランジスタのコントロールゲートに、表示データを表示する際に供給される電気信号の電圧値の最大値よりも高電圧の電気信号を供給する第 1 のステップを備えたことを特徴とする電気光学表示装置の駆動回路の駆動方法。

【請求項 7】

前記第 1 のトランジスタをオンさせ前記第 2 のトランジスタをオフさせた状態で、前記駆動用トランジスタのコントロールゲートに、負の高電圧の電気信号を供給する第 2 のステップを備えたことを特徴とする請求項 6 に記載の電気光学表示装置の駆動回路の駆動方法。

【請求項 8】

走査線とデータ線に接続された駆動回路を備えた電気光学表示装置において、

前記駆動回路は、

第 1 のトランジスタと、

前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、

前記容量素子に保持された電荷量が供給されるコントロールゲートと、絶縁膜に覆われた浮遊ゲートとを備え、前記容量素子に保持された電荷量に基づいて導通状態が制御される駆動用トランジスタと、

前記駆動用トランジスタの導通状態に応じた電流量が供給される電流駆動素子と、を備え、

前記駆動用トランジスタは、デプレッション型のトランジスタであることを特徴とする電気光学表示装置。

【請求項 9】

前記電流駆動素子に供給される電流量を検査部に供給する電流検出部と、

所定の表示データに基づいて前記駆動回路の容量素子に供給する電気信号を設定する制御回路と、を備え、

前記検査部は、前記電流検出部からの電流量を測定して電流値を算出する電流測定回路と、該電流測定回路にて算出した電流値と予め設定された設定値とを比較する比較回路と、該比較回路における比較結果を記憶する記憶回路と、を備えることを特徴とする請求項 8 に記載の電気光学表示装置。

【請求項 10】

第 1 のトランジスタと、前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量が供給されるコントロールゲート及び絶縁膜に覆われた浮遊ゲートとを有して、前記容量素子に保持された電荷量に基づいて導通状態が制御される駆動用トランジスタと、前記駆動用トランジスタの導通状

10

20

30

40

50

態に応じた電流量が供給される電流駆動素子と、前記電流駆動素子と前記駆動用トランジスタとの間に接続された第2のトランジスタとを、を備え、走査線とデータ線に接続された駆動回路と、

所定の表示データに基づいて前記駆動回路の容量素子に供給する電気信号を設定する制御回路と、を備え、前記駆動用トランジスタは、デプレッション型のトランジスタである電気光学表示装置の駆動方法であって、

前記制御回路にて前記表示データを表示する際に供給する電気信号の電圧値の最大値よりも高電圧の補正用の電気信号を設定し、前記第1のトランジスタ及び前記第2のトランジスタをオンさせた状態で、前記データ線及び前記第1のトランジスタを介して前記駆動用トランジスタのコントロールゲートに前記補正用の電気信号を供給する第1のステップを備えたことを特徴とする電気光学表示装置の駆動方法。

10

【請求項11】

前記表示データに基づいて前記制御回路にて設定された電気信号が前記駆動用トランジスタのコントロールゲートに供給されるときに前記電流駆動素子に供給される電流量を、電流検出部にて検査部に供給する第2のステップと、

前記電流量を測定して電流値を算出し、前記算出した電流値と予め設定された設定値とを比較する第3のステップと、

前記制御回路にて前記比較結果に基づいて前記補正用の電気信号を設定し、前記第1のトランジスタ及び前記第2のトランジスタをオンさせた状態で、前記駆動用トランジスタのコントロールゲートに前記電気信号を供給する第4のステップを備えたことを特徴とする請求項10に記載の電気光学表示装置の駆動方法。

20

【請求項12】

前記制御回路にて負の高電圧の補正用の電気信号を設定し、前記第1のトランジスタをオンさせた状態で、前記第2のトランジスタをオフさせて、前記データ線及び前記第1のトランジスタを介して前記駆動用トランジスタのコントロールゲートに前記補正用の電気信号を供給する第5のステップを備えたことを特徴とする請求項10又は11に記載の電気光学表示装置の駆動方法。

【請求項13】

前記制御回路にて、前記表示データを表示する際に供給する前記電気信号の電圧値の最大値よりも前記駆動用トランジスタの閾値電圧を上昇させる高電圧値の前記補正用の電気信号を設定し、前記第1のトランジスタ及び前記第2のトランジスタをオンさせた状態で、輝点欠陥である前記駆動回路の駆動用トランジスタのコントロールゲートに前記補正用の電気信号を供給する第6のステップを備えたことを特徴とする請求項10～12のいずれか1つに記載の電気光学表示装置の駆動方法。

30

【請求項14】

第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量が供給されるコントロールゲート及び絶縁膜に覆われた浮遊ゲートとを有して、前記容量素子に保持された電荷量に基づいて導通状態が制御される駆動用トランジスタと、前記駆動用トランジスタの導通状態に応じた電流量が供給される電流駆動素子と、前記電流駆動素子と前記駆動用トランジスタとの間に接続された第2のトランジスタとを、を備え、走査線とデータ線に接続された駆動回路と、

40

所定の表示データに基づいて前記駆動回路の容量素子に供給する電気信号を設定する制御回路と、

を備え、

前記駆動用トランジスタは、デプレッション型のトランジスタである電気光学表示装置が実装されてなる電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

50

本発明は、電気光学表示装置の駆動回路、電気光学表示装置、それらの駆動方法及び電子機器に関する。

【背景技術】

【0002】

近年、電気光学装置としての表示装置は、有機EL素子を用いた電気光学装置が注目されている。この種の有機EL素子を用いた電気光学装置には、駆動方式の一つとしてアクティブマトリクス駆動方式がある。

【0003】

アクティブマトリクス駆動方式の電気光学装置においては、有機EL素子の輝度を制御するために、各有機EL素子に対してそれぞれ画素回路が設けられている。各画素回路における有機EL素子の輝度階調の制御は、輝度階調に応じた所定のプログラム値（電圧値又は電流値）を画素回路の保持キャパシタに供給することによって行われる。すなわち、保持キャパシタには、設定した発光輝度階調に応じた電荷が充電される。

【0004】

そして、保持キャパシタに供給されたプログラム値は駆動用トランジスタのゲートに供給され、同トランジスタはプログラム値に応じたアナログ動作しそのアナログ値に応じた電流を有機EL素子に供給する。その充電量に応じた電流が供給された有機EL素子は設定した輝度で発光することになる。従って、各画素回路に設けたアナログ動作する駆動用トランジスタは、プログラム値に対する有機EL素子に供給する電流値の特性が全て同じであることが精度の高い輝度階調を制御する上で必要となる。

【0005】

ところが、各画素回路及び各有機EL素子はディスプレイ基板上に形成され、各駆動用トランジスタもディスプレイ基板上に形成されるため、製造プロセスにおいて、製造ばらつきによってディスプレイ基板上に形成される各画素回路の駆動用トランジスタを同一の精度で製造することができない。すなわち、各駆動用トランジスタについて、同一のプログラム値に対して同一の出力電流をそれぞれ出力させることは製造プロセス上、限界がある。このように、各駆動用トランジスタについて、保持キャパシタのプログラム値に対して同一の出力電流を出力させることができないところから、有機EL素子に対して所定の輝度を設定しても、設定したとおりの輝度を一様に得ることが困難であった。

【0006】

そこで、各画素回路の駆動用トランジスタの閾値のばらつきを補正し、所定の輝度を設定したときの各画素間の輝度差を小さくした表示装置が提案されている（例えば、特許文献1）。

【0007】

図13は、特許文献1に開示された画素回路70の回路図である。図13において、まず、プログラム用トランジスタT12にLレベルの信号を印加することにより該トランジスタT12をオンし、補正用トランジスタT14にLレベルの信号を印加することにより該トランジスタT14をオンする。このトランジスタT14がオンされることにより、駆動用トランジスタT11のゲートとドレインが接続される。続いて、スイッチング用トランジスタT13にHレベルの信号を印加することにより該トランジスタT13をオフし、トランジスタT11、トランジスタT14及び保持キャパシタC11からなる放電閉回路を形成し、駆動用トランジスタT11のゲート電圧を該トランジスタT11の閾値電圧に自動的に設定する。

【0008】

次に、トランジスタT12及びコンデンサC12を通して駆動用トランジスタT11のゲートに、データ線Dからデータ電圧を印加し、その後にトランジスタT13をオンする。すると、駆動用トランジスタT11の閾値に依存しない電流が該駆動用トランジスタT11から有機EL素子21に供給される。このような動作により、各画素回路70の駆動用トランジスタT11の閾値のばらつきを補正することができる。

【特許文献1】特表2002-514320号公報

10

20

30

40

50

【発明の開示】

【発明が解決しようとする課題】

【0009】

ところが、特許文献1の画素回路70では、駆動用トランジスタT11の閾値のばらつきを補正するための回路として、トランジスタT13、T14及びコンデンサC12を追加し、さらにトランジスタT13、T14をオン・オフ制御するための信号線をそれぞれ追加する必要がある。そのため、特許文献1の画素回路70では、駆動用トランジスタT11の閾値のばらつきを補正できるものの、従来の画素回路に比べると大幅に回路規模が増大するという問題がある。

【0010】

10

また、特許文献1の表示装置は、表示データの書き換えの度に、各画素回路70において上記閾値補正動作を行う必要がある。すなわち、各画素回路70では、閾値補正動作と階調信号（電気信号）の書き込みとを毎回行う必要がある。そのため、この閾値補正動作によって階調信号の書き込み速度が遅くなるという問題が生じる。とくに、表示装置における画面サイズが大きくなると、閾値補正動作による書き込み速度の遅延が顕著となり、走査線数等により決まる書き換え時間内に、全画素回路における階調信号の書き込みを終了できなくなるという重大な問題が発生するおそれもある。

【0011】

本発明は、前述した上記問題点を解消するためになされたものであって、その目的は、回路規模の増大を抑制しつつも、駆動用トランジスタの閾値のばらつきを好適に抑制することのできる有機EL表示装置の駆動回路、有機EL表示装置の駆動方法及び有機EL表示装置を提供することにある。

20

【課題を解決するための手段】

【0012】

本発明の電気光学表示装置の駆動回路は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される駆動用トランジスタと、前記駆動用トランジスタの導通状態に応じた電流量が供給される電流駆動素子と、を備え、前記駆動用トランジスタは、前記容量素子に保持された電荷量が供給されるコントロールゲートと、絶縁膜に覆われた浮遊ゲートとを備える。

30

【0013】

これによれば、電流駆動素子に供給する電流量を導通状態により調整する駆動用トランジスタのコントロールゲートに高電圧を印加することにより、浮遊ゲートに電子が注入される。これにより、駆動用トランジスタの閾値電圧の絶対値が上昇するため、製造プロセス等による駆動用トランジスタの閾値電圧のばらつきを補正することができる。

【0014】

このように電流駆動素子に供給する電流量を制御する駆動用トランジスタを、浮遊ゲートを備えたトランジスタに変更することのみによって、該駆動用トランジスタの閾値電圧の補正を行うことができるため、画素回路の回路規模の増大を好適に抑制することができる。

40

【0015】

さらに、駆動用トランジスタの浮遊ゲートは絶縁体で覆われており、その浮遊ゲートに注入された電子はたとえ電気光学装置の電源を切ったとしても保持されるため、補正した駆動用トランジスタの閾値電圧を長時間保持することができる。従って、駆動用トランジスタの閾値電圧を補正する動作を、表示データの書き換えの度に毎回行う必要がなくなる。そのため、駆動用トランジスタの閾値電圧の補正動作による書き込み時間の遅延時間を大幅に低減することができる。さらに、閾値電圧の補正動作による消費電力についても低減することができる。

【0016】

この電気光学表示装置の駆動回路において、前記駆動用トランジスタを、デプレッショ

50

ン型のトランジスタとしてもよい。

浮遊ゲートへの電子の注入による閾値補正では、駆動用トランジスタの閾値電圧の絶対値を上昇させる方向にしか補正できないものの、その駆動用トランジスタをデプレッション型にすることにより、その閾値補正の範囲を広く確保することができる。

【0017】

この電気光学表示装置の駆動回路において、前記電流駆動素子に供給される電流量を検出する電流検出部を備えてもよい。

これによれば、電流駆動素子に供給される電流量を電流検出部により検出しながら、すなわち電流駆動素子に供給される電流量に応じて駆動用トランジスタの閾値電圧の補正動作を行うことができる。従って、駆動用トランジスタの閾値電圧を、より正確に補正することが可能となる。

10

【0018】

この電気光学表示装置の駆動回路において、前記電流駆動素子と前記駆動用トランジスタとの間に、該駆動用トランジスタに直列に接続された第2のトランジスタを備えてもよい。

【0019】

これによれば、第2のトランジスタをオフした状態で第1のトランジスタをオンさせて電気信号に基づいて容量素子に電荷量を設定した後に、第2のトランジスタをオンさせることによって、上記電荷量に応じた電流量を、駆動用トランジスタから第2のトランジスタを介して電流駆動素子に供給することができる。

20

【0020】

この電気光学表示装置の駆動回路において、前記駆動用トランジスタとグランドとの間に、該駆動用トランジスタに直列に接続された第3のトランジスタを備えてもよい。

これによれば、第2のトランジスタをオフさせ第1のトランジスタ及び第3のトランジスタをオンさせた状態で、駆動用トランジスタのコントロールゲートに高電圧を印加して閾値電圧の補正を行うことによって、第2のトランジスタを介して電流駆動素子に過電流が流れることを好適に抑制することができる。

【0021】

この電気光学表示装置の駆動回路において、前記電流駆動素子は、発光層が有機材料で構成されるEL素子であってもよい。

30

これによれば、有機EL素子に供給される電流量を制御する駆動用トランジスタの閾値電圧を補正することができる。

【0022】

本発明の電気光学表示装置の駆動回路の駆動方法は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量が供給されるコントロールゲート及び絶縁膜に覆われた浮遊ゲートを有して、前記容量素子に保持された電荷量に基づいて導通状態が制御される駆動用トランジスタと、前記駆動用トランジスタの導通状態に応じた電流量が供給される電流駆動素子と、前記電流駆動素子と前記駆動用トランジスタとの間に接続された第2のトランジスタとを、備えた電気光学表示装置の駆動回路の駆動方法であって、前記第1のトランジスタ及び前記第2のトランジスタをオンさせた状態で、前記駆動用トランジスタのコントロールゲートに、表示データを表示する際に供給される電気信号の電圧値の最大値よりも高電圧の電気信号を供給する第1のステップを備えた。

40

【0023】

これによれば、駆動回路の回路規模の増大を抑制しつつも、駆動用トランジスタの閾値電圧の絶対値を上昇させて、該駆動用トランジスタの閾値電圧のばらつきを補正することができる。さらに、駆動用トランジスタの浮遊ゲートに注入された電子が長時間保持され、補正した駆動用トランジスタの閾値電圧も長時間保持されるため、駆動用トランジスタの閾値電圧を補正する動作を、表示データの書き換えの度に毎回行う必要がなくなる。

【0024】

50

この電気光学表示装置の駆動回路の駆動方法において、前記第1のトランジスタをオンさせ前記第2のトランジスタをオフさせた状態で、前記駆動用トランジスタのコントロールゲートに、負の高電圧の電気信号を供給する第2のステップを備えてもよい。

【0025】

これによれば、駆動用トランジスタの浮遊ゲートに一旦注入された電子を放出させることができる。すなわち、駆動用トランジスタの閾値電圧を下降させることができる。

本発明の電気光学表示装置は、走査線とデータ線に接続された駆動回路を備えた電気光学表示装置において、前記駆動回路は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量が供給されるコントロールゲートと、絶縁膜に覆われた浮遊ゲートとを備え、前記容量素子に保持された電荷量に基づいて導通状態が制御される駆動用トランジスタと、前記駆動用トランジスタの導通状態に応じた電流量が供給される電流駆動素子と、を備えた。

10

【0026】

これによれば、各駆動回路の回路規模の増大を抑制しつつも、駆動用トランジスタの閾値電圧を補正することができる。さらに、駆動用トランジスタの閾値電圧の補正動作による書き込み時間の遅延時間を大幅に低減することができる。従って、大画面・高精細な電気光学表示装置であっても、精度の高い輝度階調制御を実現することができる。

【0027】

この電気光学表示装置において、前記電流駆動素子に供給される電流量を検査部に供給する電流検出部と、所定の表示データに基づいて前記駆動回路の容量素子に供給する電気信号を設定する制御回路と、を備え、前記検査部は、前記電流検出部からの電流量を測定して電流値を算出する電流測定回路と、該電流測定回路にて算出した電流値と予め設定された設定値とを比較する比較回路と、該比較回路における比較結果を記憶する記憶回路と、を備えてもよい。

20

【0028】

これによれば、電流検出部及び検査部によって、電流駆動素子に供給される電流量に応じた駆動用トランジスタの閾値電圧の補正動作を行うことができる。従って、駆動用トランジスタの閾値電圧を、より正確に補正することも可能となる。

【0029】

本発明の電気光学表示装置の駆動方法は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量が供給されるコントロールゲート及び絶縁膜に覆われた浮遊ゲートとを有して、前記容量素子に保持された電荷量に基づいて導通状態が制御される駆動用トランジスタと、前記駆動用トランジスタの導通状態に応じた電流量が供給される電流駆動素子と、前記電流駆動素子と前記駆動用トランジスタとの間に接続された第2のトランジスタとを、を備え、走査線とデータ線に接続された駆動回路と、所定の表示データに基づいて前記駆動回路の容量素子に供給する電気信号を設定する制御回路と、を備えた電気光学表示装置の駆動方法であって、前記制御回路にて前記表示データを表示する際に供給する電気信号の電圧値の最大値よりも高電圧の補正用の電気信号を設定し、前記第1のトランジスタ及び前記第2のトランジスタをオンさせた状態で、前記データ線及び前記第1のトランジスタを介して前記駆動用トランジスタのコントロールゲートに前記補正用の電気信号を供給する第1のステップを備えた。

30

40

【0030】

これによれば、各駆動回路の回路規模の増大を抑制しつつも、駆動回路の駆動用トランジスタの閾値電圧の絶対値を上昇させて、該駆動用トランジスタの閾値電圧のばらつきを補正することができる。さらに、駆動用トランジスタの浮遊ゲートに注入された電子が長時間保持され、補正した駆動用トランジスタの閾値電圧も長時間保持されるため、駆動用トランジスタの閾値電圧を補正する動作を、表示データの書き換えの度に毎回行う必要がなくなる。

50

【0031】

この電気光学表示装置の駆動方法において、前記表示データに基づいて前記制御回路にて設定された電気信号が前記駆動用トランジスタのコントロールゲートに供給されるときに前記電流駆動素子に供給される電流量を、電流検出部にて検査部に供給する第2のステップと、前記電流量を測定して電流値を算出し、前記算出した電流値と予め設定された設定値とを比較する第3のステップと、前記制御回路にて前記比較結果に基づいて前記補正用の電気信号を設定し、前記第1のトランジスタ及び前記第2のトランジスタをオンさせた状態で、前記駆動用トランジスタのコントロールゲートに前記電気信号を供給する第4のステップを備えてもよい。

【0032】

10

これによれば、電流駆動素子に供給される電流量に応じて駆動用トランジスタの閾値電圧の補正動作を行うことができる。従って、駆動用トランジスタの閾値電圧を、より正確に補正することも可能となる。

【0033】

この電気光学表示装置の駆動方法において、前記制御回路にて負の高電圧の補正用の電気信号を設定し、前記第1のトランジスタをオンさせた状態で、前記第2のトランジスタをオフさせて、前記データ線及び前記第1のトランジスタを介して前記駆動用トランジスタのコントロールゲートに前記補正用の電気信号を供給する第5のステップを備えてもよい。

【0034】

20

これによれば、駆動用トランジスタの浮遊ゲートに一旦注入された電子を放出させることができる。すなわち、駆動用トランジスタの閾値電圧を下降させることができる。

この電気光学表示装置の駆動方法において、前記制御回路にて、前記表示データを表示する際に供給する前記電気信号の電圧値の最大値よりも前記駆動用トランジスタの閾値電圧を上昇させる高電圧値の前記補正用の電気信号を設定し、前記第1のトランジスタ及び前記第2のトランジスタをオンさせた状態で、輝点欠陥である前記駆動回路の駆動用トランジスタのコントロールゲートに前記補正用の電気信号を供給する第6のステップを備えてもよい。

【0035】

30

これによれば、輝点欠陥であった駆動回路の駆動用トランジスタの閾値電圧が表示データを表示する際の電気信号の電圧値の最大値よりも高くなり、該駆動用トランジスタが表示データを表示するときにオンされなくなるため、輝点欠陥であった画素を暗点化させて、輝点欠陥を目立たなくすることができる。その結果、輝点欠陥の画素の存在により不良品とされていた電気光学装置を良品とすることができるため、歩留まりを向上させることができる。

【0036】

本発明の電子機器は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量が供給されるコントロールゲート及び絶縁膜に覆われた浮遊ゲートとを有して、前記容量素子に保持された電荷量に基づいて導通状態が制御される駆動用トランジスタと、前記駆動用トランジスタの導通状態に応じた電流量が供給される電流駆動素子と、前記電流駆動素子と前記駆動用トランジスタとの間に接続された第2のトランジスタとを、を備え、走査線とデータ線に接続された駆動回路と、所定の表示データに基づいて前記駆動回路の容量素子に供給する電気信号を設定する制御回路と、電気光学表示装置が実装されてなる。

40

【0037】

これによれば、大画面・高精細な電気光学表示装置であっても、その電気光学表示装置に精度の高い輝度階調制御によって表示データを表示することができる。

【発明を実施するための最良の形態】

【0038】

(第1実施形態)

50

以下、本発明を具体化した第1実施形態を図1～図7に従って説明する。

図1は、有機ELディスプレイの回路構成を示すブロック図、図2は、有機ELディスプレイと検査装置を示すブロック図、図3は、駆動回路としての画素回路の内部構成を示す回路図である。

【0039】

図1に示すように、有機ELディスプレイ10の表示パネル部11は、マトリクス状に配列された複数の画素回路20を備えている。すなわち、各画素回路20は、列方向（図1において縦方向）に沿って延設された複数のデータ線X1～Xm（mは整数）と、行方向（図1において横方向）に沿って延設された複数の走査線Y1～Yn（nは整数）との交差部にそれぞれ配設されている。各画素回路20は、電流駆動素子として発光層が有機材料にて構成された有機EL素子21を備えている。各データ線X1～Xmは、データ線駆動回路12内の対応するデータ電圧生成回路12aにそれぞれ接続され、各走査線Y1～Ynは、走査線駆動回路13に接続されている。

【0040】

また、各画素回路20には、列方向に延設された電源線L1が接続され、その電源線L1を介して電源電圧Vccが各画素回路20に供給されている。各電源線L1は、電流検出部としての接続線M1を介してセレクト回路14内の対応する切替回路14aにそれぞれ接続されている（図2参照）。

【0041】

データ線駆動回路12、走査線駆動回路13及びセレクト回路14を統括制御する制御回路15は、図示しない外部装置から入力されてメモリ16に記憶された表示データ（画像データ）を、各画素回路20の有機EL素子21の発光の輝度階調を表すマトリクスデータに変換する。このマトリクスデータは、各走査線Y1～Ynに接続された1行分の画素回路20群を順次選択するための走査線駆動信号と、選択された画素回路20群の有機EL素子21の輝度を設定するデータ電圧Vdのレベルを決定するデータ線駆動信号とから構成される。制御回路15は、走査線駆動信号を走査線駆動回路13に供給し、データ線駆動信号をデータ線駆動回路12に供給する。

【0042】

また、制御回路15は、有機ELディスプレイ10が検査装置17を使って表示パネル部11の各画素回路20内の駆動用トランジスタに対して閾値補正動作を行うとき、補正モードに切り替わる。補正モードに切り替わると、制御回路15は、検査装置17から入力されてメモリ16に記憶されたテスト用表示データを、各画素回路20の有機EL素子21の発光の輝度階調を表すマトリクスデータ（テスト用マトリクスデータ）に変換する。このテスト用マトリクスデータは、各走査線Y1～Ynに接続された1行分の画素回路20群を順次選択するためのテスト用走査線駆動信号と、選択された画素回路20群の有機EL素子21のテスト用輝度を設定するテスト用データ電圧Vdtのレベルを決定するテスト用データ線駆動信号とから構成される。制御回路15は、テスト用走査線駆動信号を走査線駆動回路13に供給し、テスト用データ線駆動信号をデータ線駆動回路12に供給する。なお、上記テスト用マトリクスデータでは、有機EL素子21の輝度が全画素回路において一様になるように設定されている。

【0043】

また、制御回路15は、補正モードにおいて、所定のタイミングでセレクト回路14に切替信号G1を出力する。制御回路15は、上記テスト用データ電圧Vdtとは別に、各画素回路20の駆動用トランジスタの閾値電圧を補正するための補正用データ電圧Vdcのレベルを決定する補正用データ線駆動信号をデータ線駆動回路12に供給する。なお、この補正用データ電圧Vdcは、補正モードでない通常モードにおけるデータ電圧Vdの最大値よりも高い電圧値になるように設定されている。

【0044】

走査線駆動回路13は、制御回路15からの走査線駆動信号に基づいて、複数の走査線のうちの1本の走査線を選択駆動して1行分の画素回路20群を選択する。各走査線Y1

10

20

30

40

50

～Y_nは、図3に示すように、第1副走査線Z₁と第2副走査線Z₂とから構成されている。走査線駆動回路13は、第1副走査線Z₁に第1選択信号SL₁を供給し、第2副走査線Z₂に第2選択信号SL₂を供給する。

【0045】

図1に示すように、データ線駆動回路12は、各データ線X₁～X_m毎にデータ電圧生成回路12aが設けられている。各データ電圧生成回路12aは、制御回路15からのデータ線駆動信号に基づいて、対応するデータ線X₁～X_mを通じて画素回路20に電気信号、すなわち本実施形態ではプログラム値としてのデータ電圧V_dを供給する。画素回路20は、このデータ電圧V_dに応じて同画素回路20の内部状態が設定されると、有機EL素子21に流れる駆動電流I_dの電流値が制御され、有機EL素子21の輝度階調が制御される。

10

【0046】

図2に示すように、セレクト回路14は、各電源線L₁毎に切替回路14aが設けられている。各電源線L₁と各切替回路14aとは、接続線M₁によりそれぞれ接続されている。各切替回路14aは、切替用トランジスタT_sから構成されている。各切替用トランジスタT_sは、ドレインが対応する電源線L₁に接続され、ゲートには制御回路15からの切替信号G₁が供給される。各切替用トランジスタT_sは、この切替信号G₁に基づいてオン・オフ制御される。

【0047】

以上、説明した有機ELディスプレイの各要素11～16は、それぞれが独立した電子部品によって構成されてもよい。例えば、各要素11～16が1チップの半導体集積回路装置によって構成されてもよい。また、各要素11～16の全部もしくは一部が一体となった電子部品として構成されていてもよい。例えば、表示パネル部11に、データ線駆動回路12と走査線駆動回路13とが一体に形成されていてもよい。各構成要素の全部若しくは一部がプログラマブルなICチップで構成され、その機能がICチップに書き込まれたプログラムによりソフトウェア的に実現されてもよい。

20

【0048】

検査装置17は、各画素回路20内の駆動用トランジスタT₁に対して閾値補正を行うときに、有機ELディスプレイ10に接続される。図2に示すように、検査装置17は、有機ELディスプレイ10に接続されると、各電源線L₁（接続線M₁）毎に設けられた電流測定回路17aが対応する上記切替用トランジスタT_sのソースに接続される。上記切替信号G₁により切替用トランジスタT_sがオンされると、接続線M₁及び切替用トランジスタT_sを介して電源線L₁から有機EL素子21に流れる駆動電流I_dが検査装置17に供給される。検査装置17は、供給された駆動電流I_dの電流値を測定して、測定駆動電流値I_{dm}を算出する。さらに、検査装置17は、算出した測定駆動電流値I_{dm}と予め設定された設定電流値I_sとを比較し、その比較結果をメモリ16に格納する。

30

【0049】

次に、画素回路20の回路構成について図3に従って説明する。説明の便宜上、m番目のデータ線X_mとn番目の走査線Y_nとの交点に配置され、両データ線X_mと走査線Y_nとの間に接続された画素回路20について説明する。

40

【0050】

図3に示すように、画素回路20は、電圧駆動型の画素回路であって、有機EL素子21とプログラミング回路22とを備えている。プログラミング回路22は、有機EL素子21を駆動制御する駆動用トランジスタT₁と、プログラム用トランジスタT₂と、スイッチング用トランジスタT₃と、保持キャパシタC₁とから構成される。

【0051】

駆動用トランジスタT₁は、Nチャネル・デプレッション型の薄膜トランジスタ（TFET）であり、データ電圧V_dが印加されるコントロールゲートCGと絶縁膜に覆われた浮遊ゲートFGとを備えたMOSトランジスタである。本実施形態では、駆動用トランジスタT₁は、EEPROMである。プログラム用トランジスタT₂及びスイッチング用トラ

50

ンジスタT 3は、Nチャンネル型の薄膜トランジスタ（T F T）である。

【0052】

駆動用トランジスタT 1は、ソースがスイッチング用トランジスタT 3を介して有機EL素子21のカソードに接続され、ドレインが電源線L 1に接続されている。有機EL素子21のアノードは、グランドに接続されている。また、駆動用トランジスタT 1のドレインは、接続線M 1を介して切替用トランジスタT sのドレインに接続されている。駆動用トランジスタT 1のコントロールゲートC Gは、プログラム用トランジスタT 2を介してデータ線X mに接続されている。駆動用トランジスタT 1のコントロールゲートC Gと電源線L 1との間には、保持キャパシタC 1が接続されている。

【0053】

また、プログラム用トランジスタT 2のゲートは、走査線Y nを構成する第1副走査線Z 1に接続されている。スイッチング用トランジスタT 3のゲートは、走査線Y nを構成する第2副走査線Z 2に接続されている。第1副走査線Z 1及び第2副走査線Z 2は、前述のように、走査線駆動回路13から第1選択信号S L 1及び第2選択信号S L 2がそれぞれ供給される。なお、データ線X mは、データ線駆動回路12のデータ電圧生成回路12aに接続されている。また、制御回路15から切替信号G 1が供給される切替用トランジスタT sのソースは、検査装置17が有機ELディスプレイ10に接続されたときに、該検査装置17内の電流測定回路17aに接続される。

【0054】

次に、このように構成された有機ELディスプレイ10の作用を画素回路20の動作に従って説明する。

（通常モード）

まず、通常モードにおける動作について、図4に示す各信号S L 1、S L 2、G 1のタイミングチャートに従って説明する。

【0055】

制御回路15は、外部装置から入力されてメモリ16に記憶された表示データを、各画素回路20の有機EL素子21の発光の輝度階調を表すマトリクスデータに変換する。そして、制御回路15は、マトリクスデータを構成する走査線駆動信号及びデータ線駆動信号を走査線駆動回路13及びデータ線駆動回路12に出力する。

【0056】

今、n行目の走査線Y nが選択されて、走査線Y nに接続された画素回路20群が発光動作に移るとき、走査線駆動回路13から走査線Y nの第1副走査線Z 1にHレベルの第1選択信号S L 1が出力され、プログラム用トランジスタT 2がオンされる。このプログラム用トランジスタT 2のオンに基づいて、各データ電圧生成回路12aから対応する画素回路20の保持キャパシタC 1に対して、制御回路15からのデータ線駆動信号に基づくデータ電圧V dがそれぞれ供給される。次に、所定時間t 1が経過すると、第1選択信号S L 1がLレベルに立ち下がり、データ書き込み期間が終了する。このとき、その画素回路20において、保持キャパシタC 1にデータ電圧V dが供給されて、駆動用トランジスタT 1が導通状態となるが、スイッチング用トランジスタT 3がLレベルの第2選択信号S L 2によりオフ状態となっているため、有機EL素子21には駆動電流I dは流れない。

【0057】

やがて、走査線駆動回路13から走査線Y nの第2副走査線Z 2にHレベルの第2選択信号S L 2が出力され、走査線Y n上にある画素回路20群のスイッチング用トランジスタT 3がオンされる。そして、このスイッチング用トランジスタT 3のオンに基づいて、対応する画素回路20において、有機EL素子21にデータ電圧V dに応じた電流値の駆動電流I dが供給され、その有機EL素子21がデータ電圧V dに応じた輝度でそれぞれ発光する。

【0058】

第2選択信号S L 2が出力してから時間t 2が経過すると、その第2選択信号S L 2が

10

20

30

40

50

Lレベルに立ち下がり、走査線Y_n上に画素回路20群のスイッチング用トランジスタT₃がオフされる。このスイッチング用トランジスタT₃のオフに基づいて、有機EL素子21に供給される駆動電流I_dが遮断され、走査線Y_n上にある画素回路20群の有機EL素子21は発光を停止する。すなわち、走査線Y_n上にある画素回路20群は、その発光期間が終了し、次の発光のためのデータ書き込み期間の開始を待つ。

【0059】

この動作を繰り返すことによって、各走査線Y₁～Y_n上にある各画素回路20の有機EL素子21はデータ電圧V_dに応じた輝度でそれぞれ発光制御され、有機ELディスプレイ10は外部のコンピュータ等からの表示データに基づく画像を表示する。

【0060】

なお、この通常モードでは、制御回路15は、常時Lレベルの切替信号G₁をセレクト回路14に出力する。そのため、通常モードでは、このLレベルの切替信号G₁に基づいて、切替用トランジスタT_sが常時オフされている。

【0061】

(補正モード)

次に、駆動方法の一態様である補正モードについて図5～図7に従って説明する。

有機ELディスプレイ10に検査装置17が接続されると、該有機ELディスプレイ10内の制御回路15が補正モードに切り替わる。補正モードにおいては、まず制御回路15によりテスト動作が行われる。以下に、テスト動作について説明する。

【0062】

検査装置17から有機ELディスプレイ10にテスト用表示データが出力されると、該テスト用表示データが一旦メモリ16に記憶される。制御回路15は、メモリ16に記憶されたテスト用表示データを、各画素回路20の有機EL素子21の発光の輝度階調を表すマトリクスデータ(テスト用マトリクスデータ)に変換する。そして、制御回路15は、テスト用マトリクスデータを構成するテスト用走査線駆動信号及びテスト用データ線駆動信号を走査線駆動回路13及びデータ線駆動回路12に出力する。

【0063】

図5は、テスト動作における各信号S_{L1}、S_{L2}、G₁のタイミングチャートである。

今、例えば走査線駆動回路13から走査線Y_nの第1副走査線Z₁にHレベルの第1選択信号S_{L1}が出力され、走査線Y_n上にある画素回路20群のプログラム用トランジスタT₂がオンされる。このプログラム用トランジスタT₂のオンに基づいて、各データ電圧生成回路12aから保持キャパシタC₁にテスト用データ電圧V_{d t}がそれぞれ供給される。時間t₁が経過すると、第1選択信号S_{L1}がLレベルに立ち下がり、走査線Y_n上にある画素回路20群におけるデータ書き込み期間が終了する。このとき、その画素回路20群において、保持キャパシタC₁にテスト用データ電圧V_{d t}が供給されて、駆動用トランジスタT₁が導通状態となるが、スイッチング用トランジスタT₃がLレベルの第2選択信号S_{L2}によりオフ状態となっているため、有機EL素子21には駆動電流I_dが流れない。

【0064】

やがて、走査線駆動回路13から走査線Y_nの第2副走査線Z₂にHレベルの第2選択信号S_{L2}が出力され、走査線Y_n上にある画素回路20群のスイッチング用トランジスタT₃がオンされる。この動作と略同時に、制御回路15からセレクト回路14の各切替回路14aにHレベルの切替信号G₁が出力され、切替用トランジスタT_sがオンされる。走査線Y_n上にある画素回路20群において、スイッチング用トランジスタT₃のオンに基づいて、駆動用トランジスタT₁の動作状態及びテスト用データ電圧V_{d t}に応じた電流値の駆動電流I_dが有機EL素子21に流れる。さらに、切替用トランジスタT_sのオンに基づいて、有機EL素子21に流れる駆動電流I_dは、接続線M₁及び切替用トランジスタT_sを介して検査装置17内の電流測定回路17aに出力される。

【0065】

そして、各走査線 $Y_1 \sim Y_n$ に接続された各画素回路 20 群に対してこれらの動作を順次行なって、各電源線 L_1 (各列) 毎に設けられた電流測定回路 17a に、各画素回路 20 の駆動電流 I_d がそれぞれ出力される。

【0066】

検査装置 17 において、電流測定回路 17a は、入力した駆動電流 I_d をデジタル変換してその電流値を測定駆動電流値 I_{dm} としてそれぞれ算出する。そして、検査装置 17 は、各電流測定回路 17a において算出した各画素回路 20 の測定駆動電流値 I_{dm} を、テスト用データ電圧 V_{dt} に対する設定電流値 I_s とそれぞれ比較する。検査装置 17 は、その比較結果をメモリ 16 に格納する。具体的には、図 7 (a) に示すように、測定駆動電流値 I_{dm} (I_{dm1}) が設定電流値 I_s よりも大きい場合、すなわち過電流の駆動電流 I_d が流れている場合には、その駆動電流 I_d が流れている画素回路 20 を補正対象の画素回路とする比較結果をメモリ 16 に格納する。また、検査装置 17 は、測定駆動電流値 I_{dm} が設定電流値 I_s と略同一値の場合には、その測定駆動電流値 I_{dm} の駆動電流 I_d が流れている画素回路 20 を補正不要の画素回路とする比較結果をメモリ 16 に格納する。ここで、設定電流値 I_s は、テスト用データ電圧 V_{dt} により画素回路 20 から規格上出力されなければならない電流値であって予め試験又は理論上から得られた値である。

10

【0067】

次に、制御回路 15 は、メモリ 16 に格納された上記比較結果に基づいて、補正対象の画素回路として判定された画素回路 20 に対して以下に説明する閾値補正動作を行う。まず、検査装置 17 から補正用データが制御回路 15 に出力される。制御回路 15 は、その補正用データに基づいて、補正用データ電圧 V_{dc} のレベルを決定する補正用データ線駆動信号を生成する。次に、制御回路 15 は、上記補正対象となる画素回路に補正用データ電圧 V_{dc} を供給するように、補正用走査線駆動信号及び補正用データ線駆動信号を走査線駆動回路 13 及びデータ線駆動回路 12 に出力する。

20

【0068】

今、例えば走査線 Y_n 及びデータ線 X_m に接続された画素回路 20 が補正対象の画素回路であった場合には、図 6 に示すように、走査線駆動回路 13 から走査線 Y_n の第 1 副走査線 Z_1 に H レベルの第 1 選択信号 SL_1 が出力され、走査線 Y_n 上の画素回路 20 群のプログラム用トランジスタ T_2 がオンされる。この動作と略同時に、走査線駆動回路 13 から走査線 Y_n の第 2 副走査線 Z_2 に H レベルの第 2 選択信号 SL_2 が出力され、走査線 Y_n 上の画素回路 20 群のスイッチング用トランジスタ T_3 がオンされる。このとき、走査線 Y_n 上の画素回路 20 群のうち、補正対象の画素回路に対応するデータ電圧生成回路 12a から上記補正用データ電圧 V_{dc} がデータ線に供給される。例えば、走査線 Y_n 上の画素回路 20 群において、データ線 X_m に接続される画素回路 20 のみが補正対象の画素回路である場合には、データ線 X_m にのみ補正用データ電圧 V_{dc} が供給される。

30

【0069】

このとき、走査線 Y_n 及びデータ線 X_m に接続された画素回路 20 において、プログラム用トランジスタ T_2 及びスイッチング用トランジスタ T_3 のオンに基づいて、各データ電圧生成回路 12a から補正用データ電圧 V_{dc} が駆動用トランジスタ T_1 のコントロールゲート CG に印加される。なお、ここで、補正用データ電圧 V_{dc} は、図 7 (a) に示すように、上記通常モード時におけるデータ電圧 V_d の最大電圧値 V_{dmax} よりも高い電圧値に設定されている。このように、駆動用トランジスタ T_1 のコントロールゲート CG に高電圧が印加されると、駆動用トランジスタ T_1 のソースからドレインに向かって電子 e が高電界で流れ、ドレイン領域近傍のピンチオフ領域で加速された電子 e が結晶格子等に衝突することによって、ドレイン端に正孔-電子対が形成される現象、いわゆるインパクトイオン化が発生する。そして、コントロールゲート CG に正の高電圧が印加されているため、上記インパクトイオン化によりドレイン端に形成された正孔-電子対のうち電子 e が浮遊ゲート FG に注入される。これにより、図 7 (b) の実線で示すように、補正用データ電圧 V_{dc} 印加後の駆動用トランジスタ T_1 の閾値電圧 V_{th2} は、補正用デー

40

50

タ電圧 V_{dc} を印加する前（図7（b）の破線参照）の閾値電圧 V_{th1} よりも上昇する。すなわち、補正用データ電圧 V_{dc} （高電圧）を駆動用トランジスタ $T1$ のコントロールゲート CG に印加することにより、駆動用トランジスタ $T1$ の閾値電圧 V_{th} を上昇させて、各画素回路20の駆動用トランジスタ $T1$ の閾値のばらつきを補正する。

【0070】

次に、再度上記テスト動作を行って、補正対象の画素回路における閾値補正動作後の測定駆動電流値 I_{dm} （図7（c）における電流値 I_{dm2} ）を算出する。このとき、前述のように、駆動用トランジスタ $T1$ の閾値電圧 V_{th} （ V_{th2} ）が上昇しているため、上記テスト動作と同一のテスト用データ電圧 V_{dt} を駆動用トランジスタ $T1$ に供給した場合には、測定駆動電流値 I_{dm} が減少する。ここで、図7（c）に示すように、閾値補正動作後の測定駆動電流値 I_{dm2} が設定電流値 I_s よりも大きい場合には、その測定駆動電流値 I_{dm2} の駆動電流 I_d が流れる画素回路に対して上記閾値補正動作をさらに行う。2回目以降の閾値補正動作における補正用データ電圧 V_{dc} は、前回の閾値補正動作における補正用データ電圧 V_{dc} よりも高い電圧値に設定される。このようにすることで、駆動用トランジスタ $T1$ の浮遊ゲート FG にさらに電子 e が注入され、この注入された電子 e により駆動用トランジスタ $T1$ の閾値電圧 V_{th} をさらに上昇させることができる。なお、このときの駆動用トランジスタ $T1$ の浮遊ゲート FG への電子 e の注入量は、補正用データ電圧 V_{dc} の電圧値によって調整することが可能である。従って、補正用データ電圧 V_{dc} の電圧値を調整することによって、閾値補正動作後の駆動用トランジスタ $T1$ の閾値電圧 V_{th} の調整を行うことができる。検査装置17において、この補正用データ電圧 V_{dc} の電圧値の調整は、例えば閾値補正動作の回数を重ねるたびに、予め定められた電圧分（例えば、1V分）ずつ電圧値を高くするようにしてもよい。また、検査装置17において、測定駆動電流値 I_{dm} と設定電流値 I_s との差に基づいて、補正用データ電圧 V_{dc} の電圧値を設定するようにしてもよい。

【0071】

このように、補正対象である全ての画素回路に対して閾値補正動作及びテスト動作を行い、さらに補正対象である画素回路における測定駆動電流値 I_{dm} が設定電流値 I_s と略等しくなるまで、上記閾値補正動作及びテスト動作を繰返し実行する。これにより、各画素回路20の駆動用トランジスタ $T1$ の閾値電圧のばらつきが補正されるため、全画素回路に同一電圧値のデータ電圧 V_d が供給されたときに、各画素回路20の有機EL素子21のそのデータ電圧 V_d に対する輝度を略一様にするすることができる。

【0072】

次に、有機EL素子21が常時点灯状態である画素、いわゆる輝点欠陥の画素を、上記閾値補正動作により暗点化させる方法について説明する。すなわち、輝点欠陥の画素回路に接続されるデータ線に、該輝点欠陥の画素回路における駆動用トランジスタ $T1$ の閾値電圧 V_{th} を通常モード時のデータ電圧 V_d の最大電圧値 V_{dmax} よりも上昇させるような高電圧値の補正用データ電圧 V_{dc} を供給する。これにより、輝点欠陥であった画素回路の駆動用トランジスタ $T1$ の閾値電圧 V_{th} が上記最大電圧値 V_{dmax} よりも高くなり、その駆動用トランジスタ $T1$ が通常モードにおいてオンしなくなるため、その駆動用トランジスタ $T1$ に接続される有機EL素子21に駆動電流 I_d が流れなくなる。従って、輝点欠陥であった画素を暗点化して、輝点欠陥を目立たなくすることができる。

【0073】

以上説明した本実施形態によれば、以下のような効果を得ることができる。

（1）本実施形態によれば、各画素回路20の駆動用トランジスタ $T1$ を、浮遊ゲート FG を有するEEPROMとした。そのため、この駆動用トランジスタ $T1$ のコントロールゲート CG に高電圧の補正用データ電圧 V_{dc} を印加することにより、浮遊ゲート FG に電子 e を注入することができ、駆動用トランジスタ $T1$ の閾値電圧を上昇させることができる。これにより、製造プロセス等による各駆動用トランジスタ $T1$ の閾値のばらつきを補正でき、所定の輝度を設定したときの各画素間の輝度差を小さくすることができる、すなわち精度良く輝度階調を制御することができる。

【0074】

このように有機EL素子21に流れる駆動電流 I_d を制御する駆動用トランジスタT1を、浮遊ゲートFGを有するトランジスタに変更することによって、その駆動用トランジスタT1の閾値のばらつきを補正できるため、各画素回路20の回路規模の増大を好適に抑制することができる。

【0075】

さらに、駆動用トランジスタT1の浮遊ゲートFGは絶縁体で覆われており、その浮遊ゲートFGに注入された電子eが有機ELディスプレイ10の電源を切ったとしても保持されるため、一度閾値補正した駆動用トランジスタT1の閾値電圧 V_{th} を長時間保持することができる。従って、例えば有機ELディスプレイ10の出荷時に各画素回路20の駆動用トランジスタT1に対して閾値補正動作を行えば出荷後に閾値補正動作を行う必要がなくなる。その結果、図13に示した従来の画素回路70のように、表示データの書き換えの度に毎回閾値補正動作を行う必要がなくなるため、閾値電圧動作によって生じていた電気信号の書き込み時間の遅延を大幅に低減することができる。これにより、有機ELディスプレイ10における表示パネル部11のサイズが大きくなったとしても、設定された書き込み時間内に、各画素回路20における電気信号の書き込みを好適に終了することができる。さらに、閾値電圧補正動作による消費電力についても大幅に低減することができる。

【0076】

(2) 本実施形態によれば、有機EL素子21に流れる駆動電流 I_d の電流値を検出・測定するために、接続線M1及び切替用トランジスタTsを設けて、さらにその切替用トランジスタTsに検査装置17の電流測定回路17aを接続した。これにより、有機EL素子21に流れる駆動電流 I_d の実際の電流値(測定駆動電流値 I_{dm})に基づいて、過電流であるかを判断して各画素回路20の閾値補正動作を行うことができる。従って、各画素回路20の駆動用トランジスタT1の閾値のばらつきをより正確に補正することができる。また、検査装置17において、測定した測定駆動電流値 I_{dm} と設定電流値 I_s との差に基づいて、補正用データ電圧 V_{dc} の電圧値を設定することも可能となる。

【0077】

(3) 本実施形態によれば、駆動用トランジスタT1をデプレッション型のMOSトランジスタとした。駆動用トランジスタT1の浮遊ゲートFGに電子eを注入することによりその駆動用トランジスタT1の閾値電圧 V_{th} を補正する閾値補正動作では、その閾値電圧 V_{th} を上昇させる方向のみにしか補正することができないものの、駆動用トランジスタT1をデプレッション型としたため、閾値電圧 V_{th} の補正範囲を広く確保することができる。

【0078】

(4) 本実施形態によれば、輝点欠陥である画素回路の駆動用トランジスタT1に対しては、その駆動用トランジスタT1の閾値電圧 V_{th} を通常モード時のデータ電圧 V_d の最大電圧値 V_{dmax} よりも上昇させるような高電圧値の補正用データ電圧 V_{dc} を印加するようにした。これにより、輝点欠陥であった画素回路の駆動用トランジスタT1が通常モード時にはオンされなくなるため、輝点欠陥であった画素を暗点化させて、輝点欠陥を目立たなくすることができる。その結果、輝点欠陥の画素の存在により不良品とされていた有機ELディスプレイ10を良品とすることができるため、歩留まりを向上させることができる。

【0079】

(第2実施形態)

以下、本発明を具体化した第2実施形態を図8及び図9に従って説明する。上記第1実施形態では、検査装置が外部装置であったが、本実施形態では、上記第1実施形態の有機ELディスプレイの各要素11～16と同じ要素として検査部30を構成したものである。すなわち、検査部30は、有機ELディスプレイ10とともに同有機ELディスプレイ10が実装される携帯電話、PDA、ノートパソコン等の電子機器内に内蔵されることに

なる。

【0080】

なお、本実施形態では、検査部30が電子機器内に内蔵される点が上記第1実施形態と異なり、説明の便宜上、第1実施形態と共通する部分は省略しその相違点を中心に説明する。図8は、本実施形態の検査部30の電気回路を示す回路図である。

【0081】

検査部30を構成する電流測定回路部31は、各電源線L1（接続線M1）毎に電流測定回路31aを備えている。各電流測定回路31aは、接続線M1及び切替用トランジスタTsを介して供給される上記有機EL素子21に流れる駆動電流Idをそれぞれアナログ検出する。なお、テスト用の表示データは、メモリ16に予め格納されている。

10

【0082】

各電流測定回路31aは、AD変換回路部32内の対応するAD変換器32aにそれぞれ接続されている。各AD変換器32aは、対応する電流測定回路31aから供給される駆動電流Idの電流値をデジタル値に変換して測定駆動電流値Idmとして制御回路15に出力する。

【0083】

制御回路15は、各AD変換器32aからの測定駆動電流値Idmとテスト用データ電圧Vdtに対する設定電流値Isとを比較する。制御回路15は、その比較結果をメモリ16に格納する。すなわち、本実施形態では、制御回路15が第1実施形態における検査装置17と同様の処理を行う。

20

【0084】

また、制御回路15は、補正モードにおける後述する消去動作において、メモリ16に予め記憶された消去用データを、各画素回路20に対応したマトリクスデータ（消去用マトリクスデータ）に変換する。この消去用マトリクスデータは、各走査線Y1～Ynに接続された1行分の画素回路20群を順次選択するためのテスト用走査線駆動信号と、選択された画素回路20群の有機EL素子21に供給される消去用のデータ電圧Vdのレベルを決定する消去用データ線駆動信号とから構成される。制御回路15は、消去用走査線駆動信号を走査線駆動回路13に供給し、消去用データ線駆動信号をデータ線駆動回路12に供給する。なお、上記消去用のデータ電圧Vdは、負の高電圧に設定されている。

【0085】

次に、本実施形態における駆動方法の一態様である補正モードについて説明する。なお、本実施形態の制御回路15は、所定のタイミングで上記補正モードに切り替わるようになっている。詳しくは、制御回路15は、定期的に、あるいは電源投入直後に上記補正モードに切り替わるようになっている。

30

【0086】

例えば有機ELディスプレイ10の電源が投入されると、該有機ELディスプレイ10内の制御回路15が補正モードに切り替わる。補正モードにおいては、まず消去動作が行われる。以下に、消去動作について図9に従って説明する。

【0087】

消去動作に切り替わると、制御回路15は、メモリ16に記憶された消去用データを、消去用マトリクスデータに変換する。そして、制御回路15は、消去用マトリクスデータを構成する消去用走査線駆動信号及び消去用データ線駆動信号を走査線駆動回路13及びデータ線駆動回路12に出力する。

40

【0088】

今、例えば走査線駆動回路13から走査線Ynの第1副走査線Z1にHレベルの第1選択信号SL1が出力され、走査線Yn上にある画素回路20群のプログラム用トランジスタT2がオンされる。この動作と略同時に、走査線駆動回路13から走査線Ynの第2副走査線Z2にLレベルの第2選択信号SL2が出力され、走査線Yn上にある画素回路20群のスウィッチング用トランジスタT3がオンされる。プログラム用トランジスタT2のオンに基づいて、各データ電圧生成回路12aから消去用のデータ電圧Vdが駆動用トラ

50

ンジスタT 1のコントロールゲートCGに印加される。このときスイッチング用トランジスタT 3がオフされて、駆動用トランジスタT 1のソースが開放されている。なお、ここで、消去用のデータ電圧V dは、前述のように、負の高電圧に設定されている。このように、駆動用トランジスタT 1のコントロールゲートCGに負の高電圧が印加されると、ドレイン領域と浮遊ゲートFG間の高電界により、浮遊ゲートFGからドレイン領域側に電子eがトンネル電流により放出される。これにより、コントロールゲートCGに注入されていた電子eが引き抜かれるため、駆動用トランジスタT 1の閾値電圧が元に戻る（例えば、図7の例では、閾値電圧V t h 2→閾値電圧V t h 1）。

【0089】

本実施形態の制御回路15は、上記消去動作を行った後に、第1実施形態で説明したテスト動作及び閾値補正動作を行うようになっている。

以上、説明した実施形態によれば、第1実施形態の（1）～（4）の作用効果に加えて以下の効果を奏する。

【0090】

（5）本実施形態によれば、検査部30を、有機ELディスプレイ10とともに同有機ELディスプレイ10が実装される携帯電話、PDA、ノートパソコン等の電子機器内に内蔵した。これにより、制御回路15を所定のタイミングで補正モードに切り替えて、各画素回路20の駆動用トランジスタT 1の閾値のばらつきを補正することができる。このように、所定のタイミング、例えば定期的に、あるいは電源投入直後に補正モードを実行させるようにすれば、経年変化、環境温度の変化による各画素回路20の動作特性に

【0091】

（6）本実施形態によれば、補正モードにおいて、まず前回の補正モードにより注入された駆動用トランジスタT 1の浮遊ゲートFG内の電子eを放出させる消去動作を行うようにした。前述のように、駆動用トランジスタT 1の浮遊ゲートFGに電子eを注入することによりその駆動用トランジスタT 1の閾値電圧V t hを補正する閾値補正動作では、その閾値電圧V t hを上昇させる方向のみにしか補正することができない。これでは、例えば経年変化や環境温度の変化によって駆動用トランジスタT 1の動作特性が変化し、駆動用トランジスタT 1の閾値を下降させたい場合に、その駆動用トランジスタT 1の閾値を補正することができない。これに対して、本実施形態によれば、消去動作を行うことにより、駆動用トランジスタT 1の閾値を略初期状態に戻すことができるため、その時々

【0092】

（第3実施形態）

次に、第1実施形態及び第2実施形態で説明した有機ELディスプレイ10の電子機器の適用について図10及び図11に従って説明する。有機ELディスプレイ10は、モバイル型のパーソナルコンピュータ、携帯電話、デジタルカメラ等種々の電子機器に適用できる。

【0093】

図10は、モバイル型パーソナルコンピュータの構成を示す斜視図である。パーソナルコンピュータ50は、キーボード51を備えた本体部52と、有機ELディスプレイ10を用いた表示ユニット53を備えている。この場合でも、有機ELディスプレイ10を用いた表示ユニット53は上記各実施形態と同様の効果を発揮する。その結果、パーソナルコンピュータ50は、欠陥が少なく、高精細な画像表示を実現することができる。

【0094】

図11は、携帯電話の構成を示す斜視図である。携帯電話60は、複数の操作ボタン61と、受話口62と、送話口63と、上記有機ELディスプレイ10を用いた表示ユニット64とを備えている。この場合でも、有機ELディスプレイ10を用いた表示ユニット64は上記各実施形態と同様の効果を発揮する。その結果、携帯電話60は、欠陥が少なく、高精細な画像表示を実現することができる。

【0095】

(他の実施形態)

なお、上記実施形態は、これを適宜変更した以下の態様にて実施することもできる。

・上記第1実施形態では、例えば出荷前に検査装置17を使って有機ELディスプレイ10を検査した。例えば、これを携帯電話、PDA、ノートパソコン等の携帯電子機器について、その携帯電子機器のバッテリーを充電器で充電する際に、その充電中に携帯電子機器に搭載された有機ELディスプレイ10を検査装置17で検査するようにしてもよい。この場合、上記充電器に検査装置17を内蔵する必要がある。そして、充電を開始すると、制御回路15が補正モードに切り替わり、各画素回路20の駆動用トランジスタT1の閾値電圧 V_{th} を補正することになる。このようにすることによって、携帯電子機器に搭載された有機ELディスプレイ10について各画素回路20の経年変化による動作特性を充電する毎に補正することができる。

10

【0096】

・上記第2実施形態における補正モードの消去動作は、各駆動用トランジスタT1の浮遊ゲートに注入された電子eを略全て放出するようにした。これに限らず、例えば負の高電圧としての消去用のデータ電圧 V_d の電圧値を調整することにより、駆動用トランジスタT1の閾値電圧を下降させる方向の補正を行うようにしてもよい。

【0097】

・上記第1実施形態における補正モードにおいて、第2実施形態と同様の消去動作を行うようにしてもよい。

20

・上記各実施形態では、駆動用トランジスタT1とスイッチング用トランジスタT3とを直列に接続したが、駆動用トランジスタT1とスイッチング用トランジスタT3との間にその他の素子を挿入してもよい。なお、この場合にも駆動用トランジスタT1に対してスイッチング用トランジスタT3は直列に接続されていることになる。

【0098】

例えば、図12に示すように、駆動用トランジスタT1とグランドとの間にトランジスタT4を設けるようにしてもよい。この場合に、閾値補正動作時において、プログラム用トランジスタT2をオンし、スイッチング用トランジスタT3をオフした状態で、走査線を構成する第3副走査線Z3を通じてHレベルの第3選択信号 S_L3 をトランジスタT4のゲートに供給し、トランジスタT4をオンする。これにより、補正用データ電圧 V_{dc} が駆動用トランジスタT1のコントロールゲートCGに印加されるときに流れる過電流である駆動電流 I_d が有機EL素子21に流れることを好適に抑制することができる。

30

【0099】

・上記各実施形態におけるスイッチング用トランジスタT3を省略するようにしてもよい。このトランジスタT3を省略したとしても、閾値補正動作により駆動用トランジスタT1の閾値電圧 V_{th} を上昇させて補正することができるため、上記各実施形態と同様の効果を得ることができる。

【0100】

・上記各実施形態では、電流検出部として接続線M1を設けたが、例えば電流検出部として、電源線L1に直列に接続される低抵抗値の抵抗を設けるようにしてもよい。また、電流検出部として、電源線L1に並列に接続される高抵抗値の抵抗を設けるようにしてもよい。

40

【0101】

・上記第1実施形態における接続線M1、セレクト回路14を省略してもよい。この場合、補正モードにおけるテスト動作時に、各有機EL素子21の輝度により補正が必要な画素回路を選択する。そして、その選択に基づいて検査装置17は、補正対象の画素回路に対して閾値補正動作を実行する。

【0102】

・上記第1実施形態において、測定駆動電流値 I_{dm} と設定電流値 I_s との比較や補正用データ電圧 V_{dc} の電圧値の調整等を、第2実施形態と同様に、制御回路15で行なう

50

ようにしてもよい。

【0103】

・上記各実施形態では、測定駆動電流値 I_{dm} と設定電流値 I_s とを比較して補正が必要な画素回路を選択したが、例えば測定駆動電流値 I_{dm} と予め設定された上限電流値及び下限電流値とを比較するようにしてもよい。とくに、第1実施形態において、測定駆動電流値 I_{dm} が下限電流値よりも低い画素回路を動作不能と判断するようにしてもよい。これにより、製品として出荷できるか否かの判断材料にすることができる。

【0104】

・上記各実施形態では、補正モードにおけるテスト動作を、テスト用データに基づいて行うようにしたが、例えば実際の表示データに基づいてテスト動作を行うようにしてもよい。

10

【0105】

・上記各実施形態における各トランジスタ $T_1 \sim T_4$ 、 T_s の導電型に特に制限はない。すなわち、各トランジスタ $T_1 \sim T_3$ 、 T_s は、Pチャネル型のトランジスタであってもよい。なお、この場合、その導電型に応じて各信号 S_{L1} 、 S_{L2} 、 G_1 の信号レベルを変更するとともに、

・上記各実施形態における駆動用トランジスタ T_1 を、エンハンスメント型のMOSトランジスタにしてもよい。

【0106】

・上記各実施形態における駆動用トランジスタ T_1 は、コントロールゲート CG と浮遊ゲート FG を備えたトランジスタであればよく、例えばスタックトゲート型のトランジスタでもよく、スプリットゲート型のトランジスタでもよい。また、駆動用トランジスタ T_1 は、EEPROMに制限されるものではなく、フラッシュメモリやEEPROMであってもよい。なお、EEPROMの場合は、第2実施形態のような消去動作を行うことはできない。EEPROMにおいて、消去動作を行うためには、紫外線照射装置によって紫外線を各駆動用トランジスタ T_1 に照射する必要がある。

20

【0107】

・上記各実施形態では、画素回路の電流駆動素子として有機EL素子21について具体化した。無機EL素子に具体化してもよい。すなわち、無機EL素子からなる無機ELディスプレイに応用してもよい。あるいは、液晶ディスプレイに応用してもよい。この場合、輝点欠陥の画素に対して、上述した輝点欠陥を暗転化させる方法を適用することにより、上記第1実施形態と同様に輝点欠陥を目立たなくすることができる。これにより、第1実施形態と同様に歩留まりを向上させることができる。

30

【図面の簡単な説明】

【0108】

【図1】第1実施形態の有機ELディスプレイの回路構成を示すブロック図。

【図2】同じく、有機ELディスプレイと検査装置を示すブロック図。

【図3】同じく、画素回路の内部構成を示す回路図。

【図4】通常モードにおける各信号のタイミングチャート。

【図5】テスト動作における各信号のタイミングチャート。

40

【図6】閾値補正動作における画素回路を示す回路図。

【図7】(a)～(c)はそれぞれ閾値補正動作における駆動用トランジスタの動作特性を示す特性図。

【図8】第2実施形態の検査部を示すブロック図。

【図9】消去動作における画素回路を示す回路図。

【図10】第3実施形態のモバイル型パーソナルコンピュータを示す斜視図。

【図11】第3実施形態の携帯電話を示す斜視図。

【図12】変形例の画素回路を示す回路図。

【図13】従来の画素回路を示す回路図。

【符号の説明】

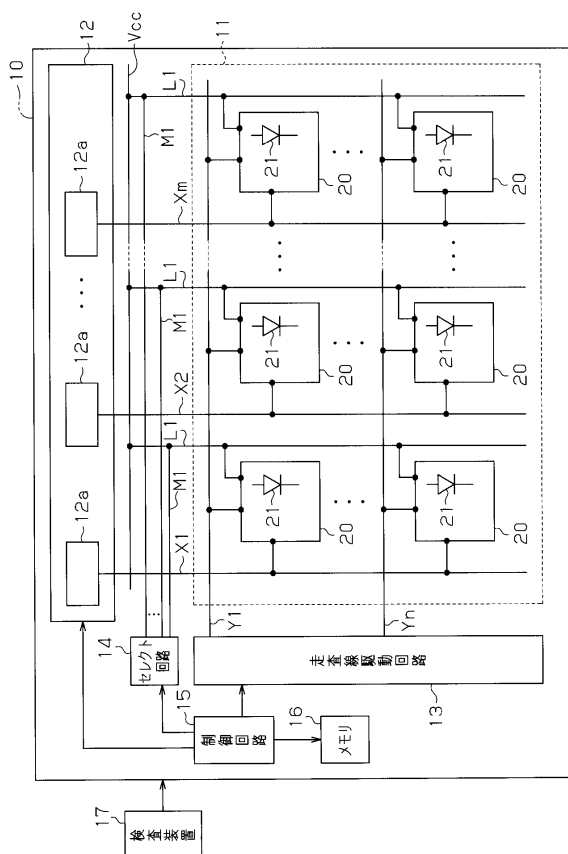
50

【0109】

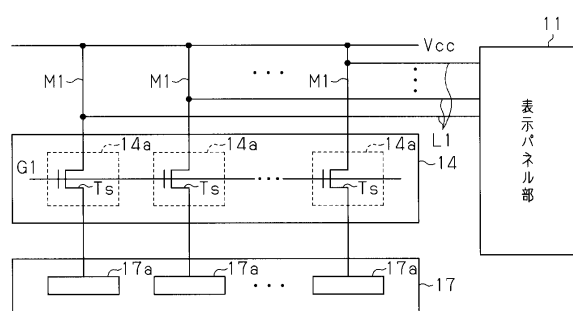
C…容量素子としての保持キャパシタ、T1…駆動用トランジスタ、T2…第1のトランジスタとしてのプログラムトランジスタ、T3…第2のトランジスタとしてのスイッチング用トランジスタ、T4…第3のトランジスタとしてのトランジスタ、M1…電流検出部を構成する接続線、X1～Xm…データ線、Y1～Yn…走査線、CG…コントロールゲート、FG…浮遊ゲート、10…電気光学表示装置としての有機ELディスプレイ、14…電流検出部を構成するセレクト回路、15…比較回路を構成する制御回路、16…記憶回路としてのメモリ、17…比較回路を構成する検査装置、17a、31a…電流測定回路、20…駆動回路としての画素回路、21…電流駆動素子としての有機EL素子、30…検査部。

10

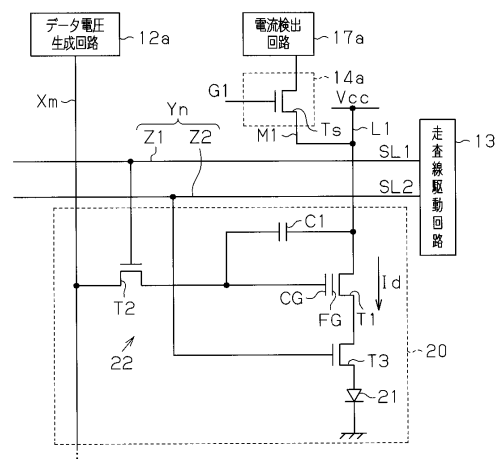
【図1】



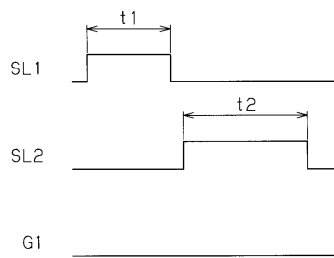
【図2】



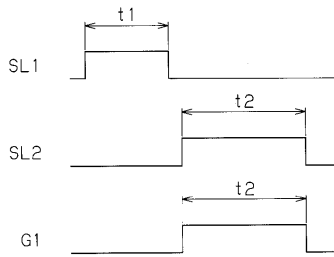
【図3】



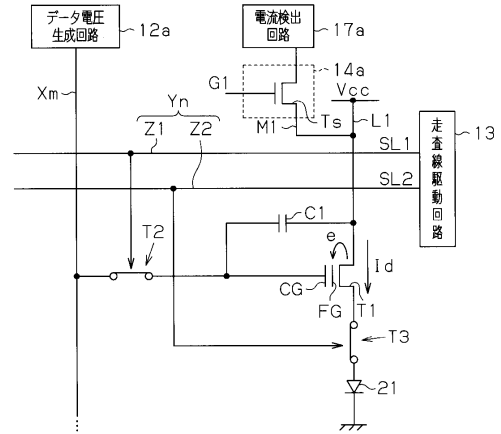
【図 4】



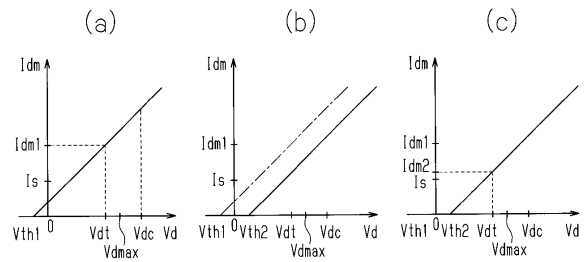
【図 5】



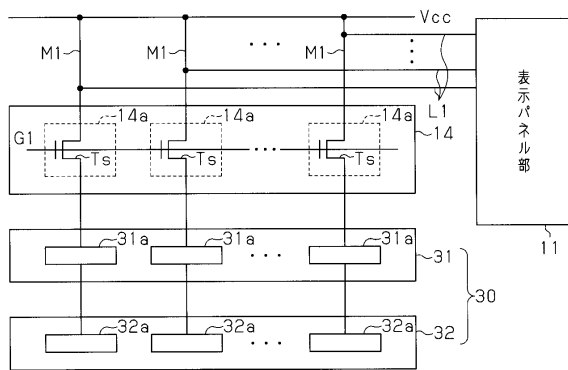
【図 6】



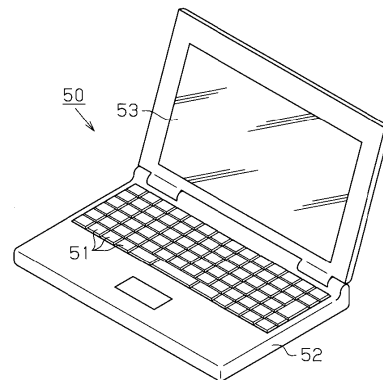
【図 7】



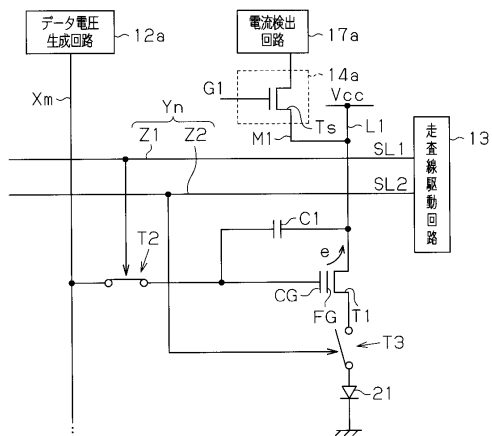
【図 8】



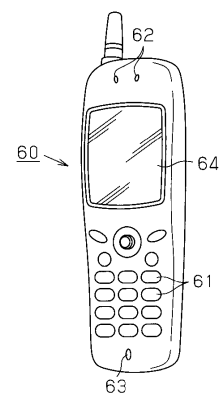
【図 10】



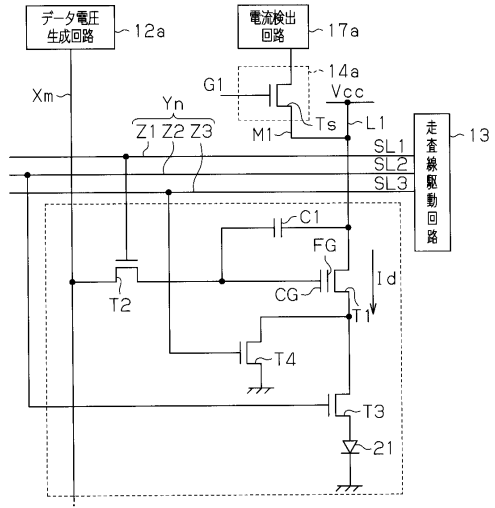
【図 9】



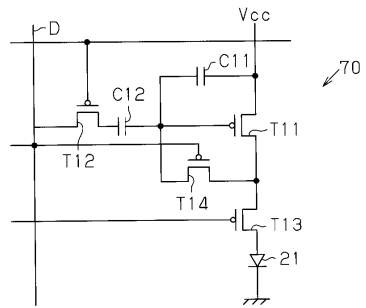
【図 11】



【図 1 2】



【图 1 3】



フロントページの続き

(51)Int.Cl.	F I	
	G 0 9 G	3/30 K
	H 0 5 B	33/14 A

(56)参考文献 特開2000-284751 (JP, A)
特開2008-058446 (JP, A)
特開平04-299864 (JP, A)
特開平01-219785 (JP, A)
特開平01-231097 (JP, A)
特開平09-101761 (JP, A)
特開2000-347624 (JP, A)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3/00-3/38