

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6206664号  
(P6206664)

(45) 発行日 平成29年10月4日(2017.10.4)

(24) 登録日 平成29年9月15日(2017.9.15)

(51) Int.Cl.

F I

H03B 5/32 (2006.01)

H03B 5/32 J

H03K 3/282 (2006.01)

H03B 5/32 C

H03K 3/282 Z

請求項の数 15 (全 24 頁)

(21) 出願番号 特願2013-225944 (P2013-225944)  
 (22) 出願日 平成25年10月30日(2013.10.30)  
 (65) 公開番号 特開2015-88924 (P2015-88924A)  
 (43) 公開日 平成27年5月7日(2015.5.7)  
 審査請求日 平成28年10月11日(2016.10.11)

(73) 特許権者 000002369  
 セイコーエプソン株式会社  
 東京都新宿区新宿四丁目1番6号  
 (74) 代理人 100090387  
 弁理士 布施 行夫  
 (74) 代理人 100090398  
 弁理士 大淵 美千栄  
 (72) 発明者 板坂 洋佑  
 長野県諏訪市大和3丁目3番5号 セイコ  
 ーエプソン株式会社内  
 (72) 発明者 石川 匡亨  
 長野県諏訪市大和3丁目3番5号 セイコ  
 ーエプソン株式会社内

最終頁に続く

(54) 【発明の名称】 発振回路、発振器、発振器の製造方法、電子機器及び移動体

(57) 【特許請求の範囲】

【請求項1】

振動子の一端と接続される第1の端子と、  
 前記振動子の他端と接続される第2の端子と、  
 前記第1の端子及び前記第2の端子と電氣的に接続されている発振部と、  
 第1の電圧発生回路と、  
 第1のスイッチと、を含み、  
 前記発振部は、  
 前記第1の端子又は前記第2の端子に電氣的に接続されている一端を有する少なくとも  
 1つの第1の電子素子を含み、  
 前記第1のスイッチは、  
 前記第1の電子素子の他端と前記第1の電圧発生回路の出力端子との電氣的な接続を制  
 御する、発振回路。

【請求項2】

前記第1の電子素子は可変容量素子である、請求項1に記載の発振回路。

【請求項3】

第2の電圧発生回路と、  
 第2のスイッチと、をさらに含み、  
 前記発振部は、  
 前記第1の端子又は前記第2の端子に電氣的に接続されている一端を有する少なくとも

1つの第2の電子素子をさらに含み、

前記第2のスイッチは、

前記第2の電子素子の他端と前記第2の電圧発生回路の出力端子との電氣的な接続を制御する、請求項1又は2に記載の発振回路。

【請求項4】

前記第2の電子素子は可変容量素子である、請求項3に記載の発振回路。

【請求項5】

前記発振部は、

前記第1の電子素子の他端と電氣的に接続されている一端、及び接地される他端を有する容量素子を備えている、請求項1乃至4のいずれか一項に記載の発振回路。

10

【請求項6】

接地される第3の端子と、

前記第2の端子と電氣的に接続される第4の端子と、

切り替え信号の制御により、前記第1の端子と前記第3の端子とを電氣的に接続する第1の切り替え部をさらに含む、請求項1乃至5のいずれか一項に記載の発振回路。

【請求項7】

前記切り替え信号の制御により、前記第2の端子と前記第4の端子とを電氣的に接続する第2の切り替え部をさらに含む、請求項6に記載の発振回路。

【請求項8】

前記第1の端子は、前記発振部の入力端子側に接続されている、請求項1乃至7のいずれか一項に記載の発振回路。

20

【請求項9】

前記第1のスイッチが前記第1の電子素子の前記他端と前記第1の電圧発生回路の前記出力端子とを電氣的に接続する第1のモードと、

前記第1のスイッチが前記第1の電子素子の前記他端と前記第1の電圧発生回路の前記出力端子との電氣的な接続を遮断する第2のモードとを有し、

供給される電源電圧が基準値以上である期間に入力されるクロック信号に基づいて、前記第1のモードと前記第2のモードとが切り替えられる、請求項1乃至8のいずれか一項に記載の発振回路。

【請求項10】

30

請求項1乃至9のいずれか一項に記載の発振回路と、

前記振動子と、を備えている、発振器。

【請求項11】

前記発振回路と前記振動子とを収容するパッケージをさらに備えている、請求項10に記載の発振器。

【請求項12】

第1の端子と、第2の端子と、前記第1の端子及び前記第2の端子と接続されている発振部と、第1の電圧発生回路と、第1のスイッチと、を含み、前記発振部が、一端が前記第1の端子又は前記第2の端子に電氣的に接続されている少なくとも1つの第1の電子素子を含み、前記第1のスイッチが、前記第1の電子素子の他端と前記第1の電圧発生回路の出力端子との電氣的な接続を制御する発振回路と、振動子とを準備する工程と、

40

前記第1の端子と前記振動子の一端とを電氣的に接続し、前記第2の端子と前記振動子の他端とを電氣的に接続する工程と、

前記発振回路を、前記第1のスイッチが前記第1の電子素子の他端と前記第1の電圧発生回路の出力端子との電氣的な接続を遮断する第2のモードに設定する工程と、

前記発振回路が前記第2のモードに設定されている状態で前記振動子の特性を検査する工程と、

前記発振回路を、前記第1のスイッチが前記第1の電子素子の他端と前記第1の電圧発生回路の出力端子とを電氣的に接続する第1のモードに設定する工程と、を含む、発振器の製造方法。

50

## 【請求項 13】

請求項 12 に記載の発振器の製造方法において、

前記振動子の特性を検査する工程は、前記振動子にオーバードライブ検査用の信号、及びドライブレベル検査用の信号のうちの少なくとも 1 つを印加する工程である、発振器の製造方法。

## 【請求項 14】

請求項 1 乃至 9 のいずれか一項に記載の発振回路、又は、請求項 10 又は 11 に記載の発振器を含む、電子機器。

## 【請求項 15】

請求項 1 乃至 9 のいずれか一項に記載の発振回路、又は、請求項 10 又は 11 に記載の発振器を含む、移動体。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、発振回路、発振器、発振器の製造方法、電子機器及び移動体に関する。

## 【背景技術】

## 【0002】

水晶振動子（圧電振動子）や MEMS（Micro Electro Mechanical Systems）振動子などの振動子は、大きな電流または電圧または電力の AC（交流）信号を印加して振動子を駆動させて、振動子の周波数特性等を検査するオーバードライブ検査や、大きな電流または電圧または電力の AC 信号を段階的に増減させた信号を印加して振動子を駆動させて、振動子の周波数特性等の変動を検査するドライブレベル検査などを行なって、振動子の特性が検査される。

## 【0003】

一方、発振器の小型化のために、水晶振動子と発振回路とを同一の収容容器内に収容する発振器が開発されている。このため、水晶振動子と発振回路とを同一の収容容器内に搭載した後に振動子の特性を検査するために、様々な工夫がなされている。

## 【0004】

特許文献 1 には、発振器の機能端子を水晶振動子の検査用端子として兼用することで、検査用の端子を独立して設ける場合と比較して小型化が可能な水晶発振器が開示されている。

## 【先行技術文献】

## 【特許文献】

## 【0005】

【特許文献 1】特開 2009 - 201097 号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0006】

しかしながら、特許文献 1 に記載の水晶発振器では、例えば、オーバードライブ検査やドライブレベル検査などにおいて、発振回路に内蔵されている可変容量素子の両端に高電圧が印加される場合があり、可変容量素子が破壊するおそれがあった。特に、制御電圧に応じて周波数が変化する発振器では、周波数の電圧感度（制御電圧の変化量に対する周波数の変化量）を高めるために、ゲート酸化膜の膜厚が薄い、あるいは L 寸が小さい MOS を使用して可変容量素子を実現する場合があり、このような可変容量素子は耐圧が低い場合があった。この問題は、可変容量素子に限らず、容量値が固定の容量素子やインダクター等の各種の電子素子についても同様に生じる。

## 【0007】

本発明は、以上のような問題点に鑑みてなされたものであり、本発明のいくつかの態様によれば、オーバードライブ検査やドライブレベル検査などの検査時に可変容量素子等の

10

20

30

40

50

電子素子が破壊されるおそれを低減することが可能な発振回路、発振器、発振器の製造方法、電子機器及び移動体を提供することができる。

【課題を解決するための手段】

【0008】

本発明は前述の課題の少なくとも一部を解決するためになされたものであり、以下の態様または適用例として実現することが可能である。

【0009】

[適用例1]

本適用例に係る発振回路は、振動子の一端と接続される第1の端子と、前記振動子の他端と接続される第2の端子と、前記第1の端子及び前記第2の端子と電氣的に接続されている発振部と、第1の電圧発生回路と、第1のスイッチと、を含み、前記発振部は、前記第1の端子又は前記第2の端子に電氣的に接続されている一端を有する少なくとも1つの第1の電子素子を含み、前記第1のスイッチは、前記第1の電子素子の他端と前記第1の電圧発生回路の出力端子との電氣的な接続を制御する。

10

【0010】

発振部は、例えば、ピアース発振回路、インバーター型発振回路、コルピッツ発振回路、ハートレー発振回路などの種々の発振回路であってもよい。

【0011】

第1の電子素子は、例えば、可変容量ダイオード等の可変容量素子、コンデンサー等の容量値が固定の容量素子、インダクター、抵抗等の各種の素子であってもよい。

20

【0012】

本適用例に係る発振回路は、少なくとも一部が集積回路で構成されていてもよく、第1の電子素子は、集積回路の一部として形成されていてもよいし、集積回路の外付け部品であってもよい。

【0013】

本適用例に係る発振回路によれば、第1のスイッチにより第1の電子素子の他端と第1の電圧発生回路の出力端子との電氣的な接続を遮断することで、第1の電子素子の他端が電氣的に浮いた状態にすることができる。そして、例えば、第1の電子素子の他端が電氣的に浮いた状態で振動子のオーバードライブ検査やドライブレベル検査を行えば、第1の電子素子の両端に高電圧が印加されにくい状態となるので、第1の電子素子の破壊のおそれを低減させることができる。

30

【0014】

[適用例2]

上記適用例に係る発振回路において、前記第1の電子素子は可変容量素子であってもよい。

【0015】

本適用例に係る発振回路によれば、第1のスイッチにより可変容量素子である第1の電子素子の他端と第1の電圧発生回路の出力端子との電氣的な接続を遮断することで、第1の電子素子の他端が電氣的に浮いた状態となり、第1の電子素子の他端と第1の電圧発生回路の出力端子とを電氣的に接続したままの場合と比較して、第1の電子素子の両端の電位差がより小さくなるので、例えば、振動子のオーバードライブ検査やドライブレベル検査等において、第1の電子素子の破壊のおそれを低減させることができる。

40

【0016】

また、本適用例に係る発振回路によれば、例えば、第1のスイッチにより可変容量素子である第1の電子素子の他端と第1の電圧発生回路の出力端子とを電氣的に接続することで、第1の電圧発生回路が発生させる電圧に応じて第1の電子素子の容量値を変化させることができる。従って、本適用例に係る発振回路は、第1の電圧発生回路が発生させる電圧に応じて周波数を可変に制御することができる。

【0017】

[適用例3]

50

上記適用例に係る発振回路は、第2の電圧発生回路と、第2のスイッチと、をさらに含み、前記発振部は、前記第1の端子又は前記第2の端子に電氣的に接続されている一端を有する少なくとも1つの第2の電子素子をさらに含み、前記第2のスイッチは、前記第2の電子素子の他端と前記第2の電圧発生回路の出力端子との電氣的な接続を制御するようにしてもよい。

【0018】

本適用例に係る発振回路によれば、第2のスイッチにより第2の電子素子の他端と第2の電圧発生回路の出力端子との電氣的な接続を遮断することで、第2の電子素子の他端が電氣的に浮いた状態にすることができる。そして、第2の電子素子の他端が電氣的に浮いた状態で、例えば、振動子のオーバードライブ検査やドライブレベル検査等を行えば、第2の電子素子の両端に高電圧が印加されにくい状態となるので、第2の電子素子の破壊のおそれを低減させることができる。

10

【0019】

[適用例4]

上記適用例に係る発振回路において、前記第2の電子素子は可変容量素子であってもよい。

【0020】

本適用例に係る発振回路によれば、第2のスイッチにより可変容量素子である第2の電子素子の他端と第2の電圧発生回路の出力端子との電氣的な接続を遮断することで、第2の電子素子の他端が電氣的に浮いた状態となり、第2の電子素子の他端と第2の電圧発生回路の出力端子とを接続したままの場合と比較して、第2の電子素子の両端の電位差がより小さくなるので、例えば、振動子のオーバードライブ検査やドライブレベル検査等において、第2の電子素子の破壊のおそれを低減させることができる。

20

【0021】

また、本適用例に係る発振回路によれば、例えば、第2のスイッチにより可変容量素子である第2の電子素子の他端と第2の電圧発生回路の出力端子とを電氣的に接続することで、第2の電圧発生回路が発生させる電圧に応じて第2の電子素子の容量値を変化させることができる。従って、本適用例に係る発振回路は、第2の電圧発生回路が発生させる電圧に応じて周波数を可変に制御することができる。

【0022】

30

[適用例5]

上記適用例に係る発振回路において、前記発振部は、前記第1の電子素子の他端と電氣的に接続されている一端、及び接地される他端を有する容量素子を備えていてもよい。

【0023】

[適用例6]

上記適用例に係る発振回路は、接地される第3の端子と、前記第2の端子と電氣的に接続される第4の端子と、切り替え信号の制御により、前記第1の端子と前記第3の端子とを電氣的に接続する第1の切り替え部をさらに含んでいてもよい。

【0024】

本適用例に係る発振回路によれば、第4の端子と第3の端子との間に振動子の検査用の電圧信号を供給することによって、例えば、オーバードライブ検査やドライブレベル検査などの振動子の特性の検査を行うことができる。そして、発振回路の通常動作時と振動子の検査時において、第3の端子を共用できるので、検査専用の検査用端子を設ける場合に比べて、検査に用いる端子数を減らすことができる。従って、例えば、検査用信号を入力するためのプローブと発振回路側の端子との電氣的な接続不良による検査の不具合が発生する可能性を低減させ、振動子の検査の信頼性を高めた発振回路を実現することができる。

40

【0025】

また、発振部を介さずに、第3の端子と第4の端子とを介して振動子に検査用の電圧信号を供給できるので、発振部を介して振動子に検査用の電圧信号を供給する場合に比べて

50

、電圧信号の大きさに関する制限が少なくなる。

【 0 0 2 6 】

[ 適用例 7 ]

上記適用例に係る発振回路は、前記切り替え信号の制御により、前記第 2 の端子と前記第 4 の端子とを電氣的に接続する第 2 の切り替え部をさらに含んでもよい。

【 0 0 2 7 】

本適用例に係る発振回路によれば、第 4 の端子を、振動子の検査時には検査用の端子として、発振回路の通常動作時には機能端子（例えば、発振周波数を制御するための制御信号の入力端子など）として用いることができるので、検査専用の検査用端子を設ける場合に比べて、検査に用いる端子数を減らすことができる。したがって、例えば、検査用信号を入力するためのプローブと発振回路側の端子との電氣的な接続不良による検査の不具合が発生する可能性を低減させ、振動子の検査の信頼性を高めた発振回路を実現できる。

10

【 0 0 2 8 】

[ 適用例 8 ]

上記適用例に係る発振回路において、前記第 1 の端子は、前記発振部の入力端子側に接続されていてもよい。

【 0 0 2 9 】

[ 適用例 9 ]

上記適用例に係る発振回路は、前記第 1 のスイッチが前記第 1 の電子素子の前記他端と前記第 1 の電圧発生回路の前記出力端子とを電氣的に接続する第 1 のモードと、前記第 1 のスイッチが前記第 1 の電子素子の前記他端と前記第 1 の電圧発生回路の前記出力端子との電氣的な接続を遮断する第 2 のモードとを有し、供給される電源電圧が基準値以上である期間に入力されるクロック信号に基づいて、前記第 1 のモードと前記第 2 のモードとが切り替えられるようにしてもよい。

20

【 0 0 3 0 】

本適用例に係る発振回路によれば、電源電圧の大きさ及びクロック信号の 2 つの信号に基づいてモードの切り替えを行うため、電源電圧が変動したのみではモードが切り替わらないので、意図せずモードが切り替わる誤動作の可能性を低減することができる。

【 0 0 3 1 】

[ 適用例 1 0 ]

本適用例に係る発振器は、上記のいずれかの発振回路と、振動子と、を備えている。

30

【 0 0 3 2 】

[ 適用例 1 1 ]

上記適用例に係る発振器は、前記発振回路と前記振動子とを収容するパッケージをさらに備えていてもよい。

【 0 0 3 3 】

これらの適用例によれば、振動子の検査時に第 1 の電子素子が破壊されるおそれを低減させることができるので、より信頼性の高い発振器を実現することができる。

【 0 0 3 4 】

[ 適用例 1 2 ]

本適用例に係る発振器の製造方法は、第 1 の端子と、第 2 の端子と、前記第 1 の端子及び前記第 2 の端子と接続されている発振部と、第 1 の電圧発生回路と、第 1 のスイッチと、を含み、前記発振部が、一端が前記第 1 の端子又は前記第 2 の端子に電氣的に接続されている少なくとも 1 つの第 1 の電子素子を含み、前記第 1 のスイッチが、前記第 1 の電子素子の他端と前記第 1 の電圧発生回路の出力端子との電氣的な接続を制御する発振回路と、振動子とを準備する工程と、前記第 1 の端子と前記振動子の一端とを電氣的に接続し、前記第 2 の端子と前記振動子の他端とを電氣的に接続する工程と、前記発振回路を、前記第 1 のスイッチが前記第 1 の電子素子の他端と前記第 1 の電圧発生回路の出力端子との電氣的な接続を遮断する第 2 のモードに設定する工程と、前記発振回路が前記第 2 のモードに設定されている状態で前記振動子の特性を検査する工程と、前記発振回路を、前記第 1

40

50

のスイッチが前記第1の電子素子の他端と前記第1の電圧発生回路の出力端子とを電氣的に接続する第1のモードに設定する工程と、を含む。

【0035】

本適用例に係る発振器の製造方法によれば、第1のスイッチにより第1の電子素子の他端と第1の電圧発生回路の出力端子との電氣的な接続を遮断することで、第1の電子素子の他端が電氣的に浮いた状態、すなわち第1の電子素子の両端に高電圧が印加されにくい状態で振動子の特性を検査することができるので、第1の電子素子の破壊のおそれを低減させることができる。従って、本適用例に係る発振器の製造方法を用いることで、より信頼性の高い発振器を製造することができる。

【0036】

10

[適用例13]

上記適用例に係る発振器の製造方法は、前記振動子の特性を検査する工程は、前記振動子にオーバードライブ検査用の信号、及びドライブレベル検査用の信号のうちの少なくとも1つを印加する工程である、発振器の製造方法。

【0037】

本適用例に係る発振器の製造方法によれば、振動子の検査として、オーバードライブ検査及びドライブレベル検査のうちの少なくとも1つを行うため、振動子の検査で良品となった発振器を良品として判別することができる。したがって、信頼性の高い発振器を製造することができる。

【0038】

20

[適用例14]

本適用例に係る電子機器は、上記のいずれかの発振回路、又は、上記のいずれかの発振器を含む。

【0039】

[適用例15]

本適用例に係る移動体は、上記のいずれかの発振回路、又は、上記のいずれかの発振器を含む。

【0040】

これらの適用例に係る電子機器及び移動体によれば、振動子の検査時に第1の電子素子が破壊されるおそれを低減させることができるので、より信頼性の高い電子機器及び移動体を実現することができる。

30

【図面の簡単な説明】

【0041】

【図1】本実施形態の発振器の斜視図。

【図2】図2(A)は発振器の断面図、図2(B)は発振器の底面図。

【図3】第1実施形態の発振器の機能ブロック図。

【図4】モード切り替え動作を説明するためのタイミングチャート図。

【図5】本実施形態の発振器の製造方法の一例を示すフローチャート図。

【図6】第2実施形態の発振器の機能ブロック図。

【図7】第3実施形態の発振器の機能ブロック図。

40

【図8】第4実施形態の発振器の機能ブロック図。

【図9】第5実施形態の発振器の底面図。

【図10】第5実施形態の発振器の機能ブロック図。

【図11】第6実施形態の発振器の機能ブロック図。

【図12】第7実施形態の発振器の機能ブロック図。

【図13】本実施形態の電子機器の機能ブロック図。

【図14】本実施形態の電子機器の外観の一例を示す図。

【図15】本実施形態の移動体の一例を示す図。

【図16】図16(A)は発振器の断面図、図16(B)は発振器の底面図。

【発明を実施するための形態】

50

## 【 0 0 4 2 】

以下、本発明の好適な実施形態について図面を用いて詳細に説明する。なお、以下に説明する実施の形態は、特許請求の範囲に記載された本発明の内容を不当に限定するものではない。また以下で説明される構成の全てが本発明の必須構成要件であるとは限らない。

## 【 0 0 4 3 】

## 1 . 発振器

## 1 - 1 . 第 1 実施形態

図 1 及び図 2 に本実施形態の発振器の構造を示す。図 1 は、本実施形態の発振器の斜視図であり、図 2 ( A ) は図 1 の A - A ' 断面図である。また、図 2 ( B ) は、本実施形態の発振器の底面図である。

10

## 【 0 0 4 4 】

図 1 及び図 2 ( A ) に示すように、本実施形態の発振器 1 は、発振回路 2 を構成している電子部品 9、振動子 3、パッケージ 4、蓋 5、外部端子 ( 外部電極 ) 6 を含んで構成されている。

## 【 0 0 4 5 】

振動子 3 としては、例えば、S A W ( Surface Acoustic Wave ) 共振子、A T カット水晶振動子、S C カット水晶振動子、音叉型水晶振動子、その他の圧電振動子や M E M S ( Micro Electro Mechanical Systems ) 振動子などを用いることができる。振動子 3 の基板材料としては、水晶、タンタル酸リチウム、ニオブ酸リチウム等の圧電単結晶や、ジルコン酸チタン酸鉛等の圧電セラミックス等の圧電材料、又はシリコン半導体材料などを用いることができる。振動子 3 の励振手段としては、圧電効果によるものを用いてもよいし、クーロン力による静電駆動を用いてもよい。

20

## 【 0 0 4 6 】

パッケージ 4 は、電子部品 9 と振動子 3 とを同一空間内に収容する。具体的には、パッケージ 4 には、凹部が設けられており、蓋 5 で凹部を覆うことによって収容室 7 となる。パッケージ 4 の内部又は凹部の表面には、発振回路 2 の 2 つの端子 ( 後述する図 3 の X O 端子及び X I 端子 ) と振動子 3 の 2 つの端子とをそれぞれ電氣的に接続するための不図示の配線が設けられている。また、パッケージ 4 の内部又は凹部の表面には、発振回路 2 の各端子と対応する各外部端子 6 とを電氣的に接続するための不図示の配線が設けられている。

30

## 【 0 0 4 7 】

図 2 ( B ) に示すように、本実施形態の発振器 1 は底面 ( パッケージ 4 の裏面 ) に、電源端子である外部端子 V D D 1、接地端子である外部端子 V S S 1、制御端子である外部端子 V C 1 及び出力端子である外部端子 O U T 1 の 4 個の外部端子 6 が設けられている。外部端子 V D D 1 には電源電圧が供給され、外部端子 V S S 1 は接地される。外部端子 V C 1 には周波数制御用の信号が入力され、外部端子 O U T 1 からは周波数制御された発振信号が出力される。

## 【 0 0 4 8 】

図 3 は、第 1 実施形態の発振器 1 の機能ブロック図である。図 3 に示すように、発振器 1 は、発振回路 2 と振動子 3 とを含む。発振回路 2 は、例えば、I C チップである電子部品 9 の表面に露出した 6 個の端子 V D D、V S S、V C、O U T、X O、X I を有しており、4 個の端子 V D D、V S S、V C、O U T は、それぞれ、パッケージ 4 の外部端子 V D D 1、V S S 1、V C 1、O U T 1 と接続されている。また、X I 端子 ( 第 1 の端子の一例 ) は振動子 3 の一端 ( 一方の端子 ) と接続され、X O 端子 ( 第 2 の端子の一例 ) は振動子 3 の他端 ( 他方の端子 ) と接続される。

40

## 【 0 0 4 9 】

本実施形態では、発振回路 2 は、発振部 1 0、制御電圧生成回路 2 0、電圧判定回路 3 0、インターフェース回路 4 0 及び出力バッファ 5 0 を含む。なお、本実施形態の発振回路 2 は、これらの要素の一部を省略又は変更し、あるいは他の要素を追加した構成としてもよい。

50



## 【 0 0 5 0 】

発振部 1 0 は、X O 端子及び X I 端子と接続され、振動子 3 を発振させる。X I 端子は発振部 1 0 の入力端子側に接続され、X O 端子は発振部 1 0 の出力端子側に接続されている。

## 【 0 0 5 1 】

本実施形態では、発振部 1 0 は、N P N 型のバイポーラトランジスタ 1 1、抵抗素子 1 2、スイッチ 1 3、抵抗素子 1 4、容量素子 1 5、可変容量素子 1 6、可変容量素子 1 7 及び定電流源 1 8 を含む。なお、本実施形態の発振部 1 0 は、これらの要素の一部を省略又は変更し、あるいは他の要素を追加した構成としてもよい。

## 【 0 0 5 2 】

定電流源 1 8 は、V D D 端子からバイポーラトランジスタ 1 1 のコレクター端子とエミッター端子の間に一定の電流を供給する。

## 【 0 0 5 3 】

N P N 型のバイポーラトランジスタ 1 1 は、ベース端子に X I 端子からの信号が供給されるように、例えば、ベース端子が X I 端子と接続され、コレクター端子からの信号が X O 端子に供給されるように、例えば、コレクター端子が X O 端子と接続され、エミッター端子が V S S 端子と電氣的に接続されている。

## 【 0 0 5 4 】

抵抗素子 1 2 は、X O 端子と X I 端子との間に接続されており、例えば、一端（一方の端子）が X O 端子と接続され、他端（他方の端子）が X I 端子と接続されている。

## 【 0 0 5 5 】

可変容量素子 1 6（第 1 の電子素子の一例）は、X I 端子からの信号が可変容量素子 1 6 を介して容量素子 1 5 に供給されるように、例えば、一端（一方の端子）が X I 端子と電氣的に接続され、他端（他方の端子）が容量素子 1 5 の一端（一方の端子）と電氣的に接続されている。可変容量素子 1 7（第 1 の電子素子の一例）は、X I 端子からの信号が可変容量素子 1 7 を介して容量素子 1 5 に供給されるように、例えば、一端（一方の端子）が X O 端子と電氣的に接続され、他端（他方の端子）が容量素子 1 5 の一端と電氣的に接続されている。可変容量素子 1 6 や可変容量素子 1 7 としては、電圧制御により容量が制御できる種類のものであり、バラクター（可変容量ダイオードとも呼ばれる）等を用いることができる。

## 【 0 0 5 6 】

容量素子 1 5 は、一端（一方の端子）が可変容量素子 1 6 の他端、及び可変容量素子 1 7 の他端と電氣的に接続され、他端（他方の端子）が V S S 端子と電氣的に接続されている。

## 【 0 0 5 7 】

スイッチ 1 3（第 1 のスイッチの一例）は、制御電圧生成回路 2 0 から可変容量素子 1 6 や可変容量素子 1 7 に供給される直流信号の大きさを制限できるように、制御電圧生成回路 2 0 と、可変容量素子 1 6 の他端および可変容量素子 1 7 の他端との間に接続されている。例えば、スイッチ 1 3 は、一端（一方の端子）が制御電圧生成回路 2 0 の出力端子と接続され、他端（他方の端子）が抵抗素子 1 4 の一端（一方の端子）と接続され、抵抗素子 1 4 の他端（他方の端子）は、可変容量素子 1 6 の他端及び可変容量素子 1 7 の他端と接続されている。このスイッチ 1 3 は、可変容量素子 1 6 の他端及び可変容量素子 1 7 の他端と制御電圧生成回路 2 0 の出力端子との電氣的な接続を制御する。このスイッチ 1 3 は、発振部 1 0 の外部にあってもよい。

## 【 0 0 5 8 】

このように構成されている発振部 1 0 では、バイポーラトランジスタ 1 1 は、X I 端子から入力される振動子 3 の出力信号を増幅し、X O 端子を介してこの増幅した信号を振動子 3 の入力信号として供給する増幅素子として機能する。なお、発振部 1 0 が備える増幅素子は、P N P 型のバイポーラトランジスタ、電界効果トランジスタ（F E T : F i

10

20

30

40

50

eld Effect Transistor)、金属酸化膜型電界効果トランジスタ(MOSFET: Metal Oxide Semiconductor Field Effect Transistor)、サイリスタ等であってもよい。

【0059】

制御電圧生成回路20(第1の電圧発生回路の一例)は、VC端子から入力される制御信号に応じた制御電圧を生成する。このような制御電圧生成回路20としては、例えば、Typical条件での周波数を調整するための制御電圧を生成するAFC(Automatic Frequency Control)回路や外付けの温度センサーの出力信号に応じて発振回路2と振動子3を含めた周波数温度特性を補償するための補償電圧を生成する温度補償回路などが挙げられる。

【0060】

なお、制御電圧生成回路20は、発振回路2の内部信号に応じた制御電圧を生成するようにしてもよい。例えば、発振回路2に温度センサーを内蔵し、制御電圧生成回路20は、この内蔵の温度センサーの出力信号に応じた制御電圧を生成する温度補償回路であってもよい。

【0061】

電圧判定回路30は、VDD端子の電圧が閾値よりも高いか低いかを判定する。本実施形態では、電圧判定回路30は、VDD端子の電圧が閾値よりも高い時にハイレベルとなり、VDD端子の電圧が閾値よりも低い時にローレベルとなる信号を出力する。このような電圧判定回路30は、コンパレータを用いて実現することができる。

【0062】

インターフェース回路40は、電圧判定回路30の出力信号がハイレベルの時に、外部端子VC1から入力されるシリアルクロック信号SCLKと外部端子OUT1から入力されるシリアルデータ信号DATAを受け付け、不図示の内部レジスタあるいは内部メモリに対してデータの読み書きを行う。

【0063】

出力バッファ50は、入力端子がバイポーラトランジスタ11のコレクター端子と接続され、出力端子がOUT端子と接続されており、発振部10が出力する発振信号が入力され、OUT端子に出力する。出力バッファ50は、入力信号と同じ極性の信号を出力してもよいし、入力信号と反対の極性の信号を出力してもよい。出力バッファ50は、例えば、1つのCMOSインバータで実現することもできるし、複数のCMOSインバータを直列に接続した回路で実現することもできる。

【0064】

本実施形態では、インターフェース回路40を介して、発振回路2を通常モードからテストモードに切り替えることができるようになっている。図4は、このモード切り替え動作を説明するためのタイミングチャートである。図4の横軸は時間、縦軸は電圧に対応する。図4のタイミングチャートでは、外部端子VDD1(発振回路2のVDD端子)の電圧、外部端子VC1(発振回路2のVC端子)から入力されるシリアルクロック信号SCLK、外部端子OUT1(発振回路2のOUT端子)から入力されるシリアルデータ信号DATAが示されている。

【0065】

図4に示される例では、外部端子VDD1の電圧は、時刻t0で0V、時刻t1で電圧VDDLとなり、時刻t2で基準値VtHとなり、その後電圧VDDHまで上昇する。外部端子VDD1の電圧がVDDHである期間に入力されたシリアルクロック信号SCLKの最初のパルスの立ち下がり時刻である時刻t3でシリアル通信がイネーブルとなる。シリアルクロック信号SCLKの次のパルスはテストモード設定用のパルスであり、その後の5つのパルスに同期して入力された5ビットのシリアルデータ信号DATAに応じて、テストモードの種類が選択される。外部端子VDD1の電圧がVDDLに戻る時刻t4で選択されたテストモードに移行する。この5ビットのシリアルデータ信号DATAを所定の値に設定することで発振回路2をオーバードライブモードに設定することができる。

【0066】

このように、本実施形態では、外部端子VDD1の電圧が基準値V<sub>th</sub>以上の時に外部端子VC1からシリアルクロック信号SCLKが入力されない限り、テストモードに移行しないので、外部端子VDD1の電圧が変動したのみではモードを切り替えることがない。したがって、ノイズ等の影響で通常モードからテストモードに切り替わる誤動作の可能性を低減することができる。

#### 【0067】

本実施形態では、発振回路2が通常モード（第1のモードの一例）に設定されている時は、スイッチ13が閉じられ、可変容量素子16の他端及び可変容量素子17の他端と制御電圧生成回路20の出力端子とが電氣的に接続される。一方、発振回路2がオーバードライブモード（第2のモードの一例）に設定されている時は、スイッチ13が開かれ、可変容量素子16の他端及び可変容量素子17の他端と制御電圧生成回路20の出力端子との接続が遮断される。

10

#### 【0068】

また、発振回路2は、オーバードライブモードでは、定電流源18から供給される電流が通常モード設定時よりも大きくなり、これにより振動子3がAC（交流）信号で強励振する。つまり、発振器1は、発振回路2をオーバードライブモードに設定することで、振動子3をAC信号で強励振（オーバードライブ）させて振動子3の電極上の異物を除去するオーバードライブ検査を行うことができるように構成されている。

#### 【0069】

なお、本実施形態では、発振回路2は、1チップのICとして実現されているが、複数チップのICとして実現することもできるし、その一部又は全部を、ディスクリート部品を用いて実現することもできる。例えば、可変容量素子16、17はICの外付け部品であってもよい。

20

#### 【0070】

図5は、本実施形態の発振器1の製造方法の一例を示すフローチャート図である。なお、図5のフローチャートは、発振器1の製造工程の一部であってもよく、不図示の他の工程を含んでいてもよい。

#### 【0071】

図5に示すように、本実施形態では、まず、発振回路2と振動子3を準備し（工程S10）、発振回路2のXI端子と振動子3の一端とを接続し、発振回路2のXO端子と振動子3の他端とを接続する（工程S20）。

30

#### 【0072】

次に、発振回路2を、スイッチ13が可変容量素子16の他端及び可変容量素子17の他端と制御電圧生成回路20の出力端子との電氣的な接続を遮断する第2のモードに設定する（工程S30）。第2のモードは、オーバードライブモードであってもよいし、他のテストモードであってもよい。

#### 【0073】

次に、発振回路2が第2のモードに設定されている状態で振動子3の特性を検査する（工程S40）。この工程S40で行う検査は第2のモードに対応した検査であり、例えば、第2のモードがオーバードライブモードであればオーバードライブ検査を行う。

40

#### 【0074】

次に、発振回路2を、スイッチ13が可変容量素子16の他端及び可変容量素子17の他端と制御電圧生成回路20の出力端子とを電氣的に接続する第1のモードに設定する（工程S50）。第1のモードは、通常モードであってもよいし、テストモードであってもよい。例えば、外部端子VDD1（VDD端子）を接地電位（0V）にした後VDDLにすることで第1のモードに初期設定されるように構成してもよいし、インターフェース回路40を介して第1のモードに設定可能に構成してもよい。

#### 【0075】

以上に説明したように、第1実施形態の発振器によれば、発振回路2が通常モードに設

50

定されている時（スイッチ 13 が閉じている時）は、制御電圧生成回路 20 が生成する制御電圧が抵抗素子 14 を介して可変容量素子 16 の他端及び可変容量素子 17 の他端に印加され、可変容量素子 16, 17 はそれぞれ制御電圧に応じた容量値となる。この可変容量素子 16, 17 の容量値に応じて振動子 3 の発振周波数が変化する。すなわち、発振回路 2 が通常モードに設定されている時は、発振器 1 は周波数制御型の発振器として機能する。

#### 【0076】

一方、発振回路 2 がオーバードライブモードに設定されている時（スイッチ 13 が開いている時）は、制御電圧生成回路 20 が生成する制御電圧は可変容量素子 16 の他端及び可変容量素子 17 の他端に印加されず、可変容量素子 16 の他端及び可変容量素子 17 の他端が電氣的に浮いた状態となる。そして、オーバードライブモードの時は、スイッチ 13 が開いているため、可変容量素子 16 の他端と可変容量素子 17 の他端とが接続されているノード（以下、「ノード A」とする）の対地容量は、容量素子 15 のみとなり、スイッチ 13 が閉じている通常モードの時よりも小さくなる。従って、オーバードライブモードでは、ノード A とグランド（アース）との間のインピーダンスがより高くなり、可変容量素子 16 の一端の電圧の変動及び可変容量素子 17 の一端の電圧の変動がノード A に伝わりやすくなる。その結果、オーバードライブ検査時に振動子 3 が強励振しても、可変容量素子 16 の両端の電位差及び可変容量素子 17 の両端の電位差をより小さくすることができるので、可変容量素子 16, 17 の耐圧が比較的小さくても破損するおそれを低減させることができる。従って、本実施形態によれば、より信頼性の高い発振器を実現することができる。

#### 【0077】

##### 1 - 2 . 第 2 実施形態

図 6 は、第 2 実施形態の発振器の機能ブロック図である。図 6 において、図 3 の各構成要素と対応する構成要素には図 3 と同じ符号を付している。図 6 に示すように、第 2 実施形態の発振器 1 における発振回路 2 は、第 1 実施形態に対して、さらに、制御電圧生成回路 60 が設けられている。また、第 2 実施形態の発振器 1 における発振回路 2 は、第 1 実施形態に対して、発振部 10 に、さらに、スイッチ 53、抵抗素子 54、容量素子 55、可変容量素子 56、可変容量素子 57 が追加されている。

#### 【0078】

可変容量素子 56（第 2 の電子素子の一例）は、一端（一方の端子）が X I 端子と電氣的に接続され、他端（他方の端子）が容量素子 55 の一端（一方の端子）と電氣的に接続されている。可変容量素子 57（第 2 の電子素子の一例）は、一端（一方の端子）が X O 端子と電氣的に接続され、他端（他方の端子）が容量素子 55 の一端と接続電氣的にされている。可変容量素子 56 や可変容量素子 57 としては、電圧制御により容量が制御できる種類のものであり、バラクター（可変容量ダイオードとも呼ばれる）等を用いることができる。

#### 【0079】

容量素子 55 は、一端が可変容量素子 56 の他端と電氣的に接続され、他端が V S S 端子と電氣的に接続されている。

#### 【0080】

スイッチ 53（第 2 のスイッチの一例）は、制御電圧生成回路 60 から可変容量素子 56 や可変容量素子 57 に供給される直流信号の大きさを制限できるように、制御電圧生成回路 60 と、可変容量素子 56 の他端および可変容量素子 57 の他端との間に接続されており、例えば、一端（一方の端子）が制御電圧生成回路 60 の出力端子と接続され、他端（他方の端子）が抵抗素子 54 の一端と接続されている。抵抗素子 54 の他端は、可変容量素子 56 の他端及び可変容量素子 57 の他端と接続されている。このスイッチ 53 は、可変容量素子 56 の他端及び可変容量素子 57 の他端と制御電圧生成回路 60 の出力端子との電氣的な接続を制御する。このスイッチ 53 は、発振部 10 の外部にあってもよい。

#### 【0081】

制御電圧生成回路 60 (第2の電圧発生回路の一例)は、発振回路2の内部信号に応じた制御電圧を生成する。このような制御電圧生成回路60としては、例えば、発振回路2に内蔵された温度センサーの出力信号に応じて発振回路2と振動子3を含めた周波数温度特性を補償するための補償電圧を生成する温度補償回路などが挙げられる。

【0082】

なお、制御電圧生成回路60は、外部から入力される制御信号に応じた制御電圧を生成するようにしてもよい。

【0083】

本実施形態では、発振回路2が通常モード(第1のモードの一例)に設定されている時は、スイッチ13が閉じられて可変容量素子16の他端及び可変容量素子17の他端と制御電圧生成回路20の出力端子とが電氣的に接続され、スイッチ53が閉じられて可変容量素子56の他端及び可変容量素子57の他端と制御電圧生成回路60の出力端子とが電氣的に接続される。一方、発振回路2がオーバードライブモード(第2のモードの一例)に設定されている時は、スイッチ13が開かれて可変容量素子16の他端及び可変容量素子17の他端と制御電圧生成回路20の出力端子との電氣的な接続が遮断され、スイッチ53が開かれて可変容量素子56の他端及び可変容量素子57の他端と制御電圧生成回路60の出力端子との電氣的な接続が遮断される。

【0084】

第2実施形態における発振器1のその他の構成は第1実施形態と同様であるため、その説明を省略する。また、第2実施形態の発振器1の斜視図、断面図及び底面図並びにその製造方法は第1実施形態と同様であるため、その図示及び説明を省略する。

【0085】

第2実施形態の発振器によれば、発振回路2が通常モードに設定されている時(スイッチ13とスイッチ53がともに閉じている時)は、制御電圧生成回路20が生成する制御電圧が抵抗素子14を介して可変容量素子16の他端及び可変容量素子17の他端に印加され、可変容量素子16、17はそれぞれ制御電圧に応じた容量値となる。また、制御電圧生成回路60が生成する制御電圧が抵抗素子54を介して可変容量素子56の他端及び可変容量素子57の他端に印加され、可変容量素子56、57はそれぞれ制御電圧に応じた容量値となる。この可変容量素子16、17の容量値及び可変容量素子56、57の容量値に応じて振動子3の発振周波数が変化する。すなわち、発振回路2が通常モードに設定されている時は、発振器1は周波数制御型の発振器として機能する。

【0086】

一方、発振回路2がオーバードライブモードに設定されている時(スイッチ13とスイッチ53が開いている時)は、制御電圧生成回路20が生成する制御電圧は可変容量素子16の他端及び可変容量素子17の他端に印加されず、可変容量素子16の他端及び可変容量素子17の他端が電氣的に浮いた状態となる。また、制御電圧生成回路60が生成する制御電圧は可変容量素子56の他端及び可変容量素子57の他端に印加されず、可変容量素子56の他端及び可変容量素子57の他端が電氣的に浮いた状態となる。そして、オーバードライブモードの時は、スイッチ13が開いているため、可変容量素子16の他端と可変容量素子17の他端とが接続されているノード(以下、「ノードA」とする)の対接地容量は、容量素子15のみとなり、スイッチ13が閉じている通常モードの時よりも小さくなる。また、オーバードライブモードの時は、スイッチ53が開いているため、可変容量素子56の他端と可変容量素子57の他端とが接続されているノード(以下、「ノードB」とする)の対接地容量は、容量素子55のみとなり、スイッチ53が閉じている通常モードの時よりも小さくなる。従って、オーバードライブモードでは、ノードAとグランドとの間のインピーダンスがより高くなり、可変容量素子16の一端の電圧の変動及び可変容量素子17の一端の電圧の変動がノードAに伝わりやすくなる。また、オーバードライブモードでは、ノードBとグランドとの間のインピーダンスがより高くなり、可変容量素子56の一端の電圧の変動及び可変容量素子57の一端の電圧の変動がノードBに伝わりやすくなる。その結果、オーバードライブ検査時に振動子3が強励振しても、可変

容量素子 16, 17, 56, 57 のそれぞれの両端の電位差をより小さくすることができるので、可変容量素子 16, 17, 56, 57 の耐圧が比較的小さくても破損するおそれを低減させることができる。従って、本実施形態によれば、より信頼性の高い発振器を実現することができる。

#### 【0087】

##### 1 - 3 . 第3実施形態

図7は、第3実施形態の発振器の機能ブロック図である。図7において、図3の各構成要素と対応する構成要素には図3と同じ符号を付している。

#### 【0088】

図7に示すように、第3実施形態の発振器1における発振回路2は、第1実施形態に対して、さらに、スイッチ71とスイッチ72が設けられている。

#### 【0089】

スイッチ71（第1の切り替え部の一例）は、XI端子からVSS端子（第3の端子の一例）へ供給される信号の大きさを制限できるようにXI端子とVSS端子との間に接続されており、例えば、一端（一方の端子）がVSS端子と接続され、他端（他方の端子）がXI端子と接続されている。このスイッチ71は、VSS端子とXI端子との電氣的な接続を制御する。

#### 【0090】

スイッチ72（第2の切り替え部の一例）は、XO端子からVC端子（第4の端子の一例）へ供給される信号の大きさを制限できるようにXO端子とVC端子との間に接続されており、例えば、一端（一方の端子）がVC端子と接続され、他端（他方の端子）がXO端子と接続されている。このスイッチ72は、VC端子とXO端子との電氣的な接続を制御する。

#### 【0091】

本実施形態では、スイッチ71, 72は、インターフェース回路40からの制御信号（切り替え信号の一例）により開閉制御される。発振回路2が通常モードに設定されている時はスイッチ71, 72がともに開かれ、発振回路2がオーバードライブモードに設定されている時はスイッチ71, 72がともに閉じられる。

#### 【0092】

また、本実施形態では、発振回路2がオーバードライブモードに設定されている時は定電流源18が無効となり、VC1端子の電圧に応じた電流で振動子3を発振させることができる。

#### 【0093】

第3実施形態における発振器1のその他の構成は第1実施形態と同様であるため、その説明を省略する。また、第3実施形態の発振器1の斜視図、断面図及び底面図並びにその製造方法は第1実施形態と同様であるため、その図示及び説明を省略する。第3実施形態の発振器によれば、第1実施形態の発振器1と同様の効果が得られる。

#### 【0094】

さらに、第3実施形態の発振器によれば、発振回路2をオーバードライブモードに設定し、外部端子VSS1をグランドに接続した状態で、例えば、シグナルジェネレーターや外付けの発振回路などを用いて外部端子VC1に高電圧のAC信号を入力することでオーバードライブ検査を行うことができる。あるいは、発振回路2をオーバードライブモードに設定し、外部端子VSS1をグランドに接続した状態で、外部端子VC1に振幅を変えながらAC信号を入力することでドライブレベル検査を行うこともできる。

#### 【0095】

また、第3実施形態の発振器によれば、発振回路2の通常動作時と振動子3の検査時において、外部端子VC1及びVSS1を共用できるので、検査専用の検査用端子を設ける場合に比べて、検査に用いる端子数を減らすことができる。したがって、例えば、検査用信号を入力するためのプローブと発振回路2側の端子との電氣的な接続不良による検査の

10

20

30

40

50

不具合が発生する可能性を低減できるので、振動子 3 の検査の信頼性を高めた発振回路 2 を実現することができる。また、発振部 10 を介さずに、外部端子 V C 1 と V S S 1 とを介して振動子 3 の両端に電圧を印加することができるので、発振部 10 を介して振動子 3 に電圧を印加する場合と比較して、印加する電圧範囲の制限が少なくなる。

【 0 0 9 6 】

また、第 3 実施形態の発振器では、発振回路 2 がオーバードライブモードに設定されている時、スイッチ 7 1 が閉じるため、発振部 10 の入力端子、すなわち、N P N 型のバイポーラトランジスタ 1 1 のベース端子が外部端子 V S S 1 ( V S S 端子 ) と接続される。従って、オーバードライブ検査やドライブレベル検査を行う際に、バイポーラトランジスタ 1 1 のベース端子が接地されて発振部 10 が動作しなくなるため、発振回路 2 を保護することができる。その結果として、発振回路の設計自由度が大きくなる。

10

【 0 0 9 7 】

#### 1 - 4 . 第 4 実施形態

図 8 は、第 4 実施形態の発振器の機能ブロック図である。図 8 において、図 7 の各構成要素と対応する構成要素には図 7 と同じ符号を付している。

【 0 0 9 8 】

図 8 に示すように、第 4 実施形態の発振器 1 における発振回路 2 は、スイッチ 7 2 の接続が第 3 実施形態と異なる。

【 0 0 9 9 】

スイッチ 7 2 ( 第 2 の切り替え部の一例 ) は、X O 端子から V D D 端子 ( 第 4 の端子の一例 ) へ供給される信号の大きさを制限できるように X O 端子と V D D 端子との間に接続されており、例えば、一端 ( 一方の端子 ) が V D D 端子と電氣的に接続され、他端 ( 他方の端子 ) が X O 端子と電氣的に接続されている。このスイッチ 7 2 は、V D D 端子と X O 端子との電氣的な接続を制御する。

20

【 0 1 0 0 】

また、本実施形態で、発振回路 2 がオーバードライブモードに設定されている時は定電流源 1 8 を無効として、N P N 型のバイポーラトランジスタ 1 1 の動作を停止させて、外部端子 V D D 1 ( V D D 端子 ) に入力される A C 電圧に応じた電流振幅により振動子 3 を直接発振させることでオーバードライブ検査を行ってもよい。

【 0 1 0 1 】

第 4 実施形態の発振器 1 のその他の構成は第 3 実施形態と同様であるため、その説明を省略する。また、第 4 実施形態の発振器 1 の斜視図、断面図及び底面図並びにその製造方法は第 1 実施形態と同様であるため、その図示及び説明を省略する。第 4 実施形態の発振器によれば、第 1 実施形態の発振器 1 と同様の効果が得られる。

30

【 0 1 0 2 】

さらに、第 4 実施形態の発振器によれば、発振回路 2 をオーバードライブモードに設定し、外部端子 V S S 1 をグランドに接続した状態で、例えば、シグナルジェネレーターや外付けの発振回路などを用いて外部端子 V D D 1 に高電圧の A C 信号を入力することでオーバードライブ検査を行うことができる。あるいは、発振回路 2 をオーバードライブモードに設定し、外部端子 V S S 1 をグランドに接続した状態で、外部端子 V D D 1 に振幅を変えながら A C 信号を入力することでドライブレベル検査も行うことができる。

40

【 0 1 0 3 】

また、第 4 実施形態の発振器によれば、発振回路 2 の通常動作時と振動子 3 の検査時において、外部端子 V D D 1 及び V S S 1 を共用できるので、検査専用の検査用端子を設ける場合に比べて、検査に用いる端子数を減らすことができる。したがって、例えば、検査用信号を入力するためのプローブと発振回路 2 側の端子との電氣的な接続不良による検査の不具合が発生する可能性を低減できるので、振動子 3 の検査の信頼性を高めた発振回路 2 を実現することができる。また、発振部 10 を介さずに、外部端子 V D D 1 と V S S 1 とを介して振動子 3 の両端に電圧を印加することができるので、発振部 10 を介して振動子 3 に電圧を印加する場合と比較して、印加する電圧範囲の制限が少なくなる。

50

## 【 0 1 0 4 】

また、第 4 実施形態の発振器では、発振回路 2 がオーバードライブモードに設定されている時、スイッチ 7 1 が閉じるため、発振部 1 0 の入力端子、すなわち、NPN 型のバイポーラトランジスタ 1 1 のベース端子が外部端子 VSS 1 (VSS 端子) と接続される。従って、オーバードライブ検査やドライブレベル検査を行う際に、バイポーラトランジスタ 1 1 のベース端子が接地されて発振部 1 0 が動作しなくなるため、発振回路 2 を保護することができる。その結果として、発振回路の設計自由度が大きくなる。

## 【 0 1 0 5 】

## 1 - 5 . 第 5 実施形態

図 9 は、第 5 実施形態の発振器の底面図である。また、図 1 0 は、第 5 実施形態の発振器の機能ブロック図である。図 1 0 において、図 3 の各構成要素と対応する構成要素には図 3 と同じ符号を付している。

10

## 【 0 1 0 6 】

図 9 及び図 1 0 に示すように、第 5 実施形態の発振器 1 は、第 1 実施形態に対して、さらに、2 つの外部端子 X O 1 , X I 1 が設けられている。外部端子 X O 1 は発振回路 2 の X O 端子と接続されており、外部端子 X I 1 は発振回路 2 の X I 端子と接続されている。

## 【 0 1 0 7 】

また、本実施形態では、発振回路 2 がオーバードライブモードに設定されている時は定電流源 1 8 が無効となり、X O 1 端子の電圧に応じた電流で振動子 3 を発振させることができる。

20

## 【 0 1 0 8 】

第 5 実施形態の発振器 1 のその他の構成は第 1 実施形態と同様であるため、その説明を省略する。また、第 5 実施形態の発振器 1 の斜視図及び断面図並びにその製造方法は第 1 実施形態と同様であるため、その図示及び説明を省略する。第 5 実施形態の発振器によれば、第 1 実施形態の発振器 1 と同様の効果が得られる。

## 【 0 1 0 9 】

さらに、第 5 実施形態の発振器によれば、発振回路 2 をオーバードライブモードに設定し、外部端子 X I 1 をグランドに接続した状態で、例えば、シグナルジェネレーターや外付けの発振回路などを用いて外部端子 X O 1 に高電圧の AC 信号を入力することで、振動子 3 に対して直接的にオーバードライブ検査を行うことができる。あるいは、発振回路 2 をオーバードライブモードに設定し、外部端子 VSS 1 をグランドに接続した状態で、外部端子 X O 1 に振幅を変えながら AC 信号を入力することで、振動子 3 に対して直接的にドライブレベル検査を行うこともできる。

30

## 【 0 1 1 0 】

また、第 5 実施形態の発振器では、発振回路 2 がオーバードライブ試験の時には、外部端子 X I 1 がグランドに接続されているため、発振部 1 0 の入力端子、すなわち、NPN 型のバイポーラトランジスタ 1 1 のベース端子が外部端子 VSS 1 (VSS 端子) と接続される。従って、オーバードライブ検査やドライブレベル検査を行う際に、バイポーラトランジスタ 1 1 のベース端子が接地されて発振部 1 0 が動作しなくなるため、発振回路 2 を保護することができる。その結果として、発振回路の設計自由度が大きくなる。なお、外部端子 X I 1 をグランドに接続しない状態でも、高電圧の AC 信号を外部端子 X I 1 と外部端子 X O 1 との間に印加することや、振幅を変えながら AC 信号を外部端子 X I 1 と外部端子 X O 1 との間に印加することでも、オーバードライブ検査やドライブレベル検査を行うことができる。

40

## 【 0 1 1 1 】

## 1 - 6 . 第 6 実施形態

図 1 1 は、第 6 実施形態の発振器の機能ブロック図である。図 1 1 において、図 3 の各構成要素と対応する構成要素には図 3 と同じ符号を付している。

## 【 0 1 1 2 】

図 1 1 に示すように、第 6 実施形態の発振器 1 における発振回路 2 は、第 1 実施形態に

50



対して、発振部 10 の増幅素子としてバイポーラトランジスタ 11 の代わりに N M O S トランジスタ 21 が用いられている。N M O S トランジスタ 21 は、ゲート端子、ソース端子及びドレイン端子がそれぞれ X I 端子、V S S 端子及び X O 端子と接続されている。この N M O S トランジスタ 21 のドレイン端子の信号は、X I 端子を介してゲート端子に入力される振動子 3 の出力信号が増幅された信号となり、X O 端子を介して振動子 3 に入力される。

#### 【 0 1 1 3 】

第 6 実施形態の発振器 1 のその他の構成は第 1 実施形態と同様であるため、その説明を省略する。また、第 6 実施形態の発振器 1 の斜視図及び断面図並びにその製造方法は第 1 実施形態と同様であるため、その図示及び説明を省略する。第 6 実施形態の発振器によれば、第 1 実施形態の発振器 1 と同様の効果が得られる。

10

#### 【 0 1 1 4 】

##### 1 - 7 . 第 7 実施形態

図 1 2 は、第 7 実施形態の発振器の機能ブロック図である。図 1 2 において、図 3 の各構成要素と対応する構成要素には図 3 と同じ符号を付している。

#### 【 0 1 1 5 】

図 1 2 に示すように、第 7 実施形態の発振器 1 における発振回路 2 は、第 1 実施形態に対して、発振部 10 の増幅素子としてバイポーラトランジスタ 11 の代わりに C M O S インバータ 31 が用いられている。C M O S インバータ 31 は、入力端子及び出力端子がそれぞれ X I 端子及び X O 端子と接続されている。この C M O S インバータ 31 は、V D D 端子と V S S 端子との電位差を電源電圧として X I 端子を介して入力される振動子 3 の出力信号を増幅かつ極性を反転して出力し、C M O S インバータ 31 の出力信号は X O 端子を介して振動子 3 に入力される。

20

#### 【 0 1 1 6 】

第 7 実施形態の発振器 1 のその他の構成は第 1 実施形態と同様であるため、その説明を省略する。また、第 7 実施形態の発振器 1 の斜視図及び断面図並びにその製造方法は第 1 実施形態と同様であるため、その図示及び説明を省略する。第 7 実施形態の発振器によれば、第 1 実施形態の発振器 1 と同様の効果が得られる。

#### 【 0 1 1 7 】

##### 2 . 電子機器

図 1 3 は、本実施形態の電子機器の機能ブロック図である。また、図 1 4 は、本実施形態の電子機器の一例であるスマートフォンの外観の一例を示す図である。

30

#### 【 0 1 1 8 】

本実施形態の電子機器 300 は、発振器 310、C P U (Central Processing Unit) 320、操作部 330、R O M (Read Only Memory) 340、R A M (Random Access Memory) 350、通信部 360、表示部 370、を含んで構成されている。なお、本実施形態の電子機器は、図 1 3 の構成要素 (各部) の一部を省略又は変更し、あるいは、他の構成要素を付加した構成としてもよい。

#### 【 0 1 1 9 】

発振器 310 は、発振回路 312 と振動子 313 とを備えている。発振回路 312 は、X I 端子と X O 端子を介して接続されている振動子 313 を発振させてクロック信号を発生させ、O U T 端子から出力する。このクロック信号は発振器 310 の外部端子 O U T 1 から C P U 320 に出力される。

40

#### 【 0 1 2 0 】

C P U 320 は、R O M 340 等に記憶されているプログラムに従い、発振器 310 から入力されるクロック信号に同期して各種の計算処理や制御処理を行う。具体的には、C P U 320 は、操作部 330 からの操作信号に応じた各種の処理、外部装置とデータ通信を行うために通信部 360 を制御する処理、表示部 370 に各種の情報を表示させるための表示信号を送信する処理等を行う。

#### 【 0 1 2 1 】

50

操作部 330 は、操作キーやボタンスイッチ等により構成される入力装置であり、ユーザーによる操作に応じた操作信号を CPU 320 に出力する。

【0122】

ROM 340 は、CPU 320 が各種の計算処理や制御処理を行うためのプログラムやデータ等を記憶している。

【0123】

RAM 350 は、CPU 320 の作業領域として用いられ、ROM 340 から読み出されたプログラムやデータ、操作部 330 から入力されたデータ、CPU 320 が各種プログラムに従って実行した演算結果等を一時的に記憶する。

【0124】

通信部 360 は、CPU 320 と外部装置との間のデータ通信を成立させるための各種制御を行う。

【0125】

表示部 370 は、LCD (Liquid Crystal Display) 等により構成される表示装置であり、CPU 320 から入力される表示信号に基づいて各種の情報を表示する。表示部 370 には操作部 330 として機能するタッチパネルが設けられていてもよい。

【0126】

発振回路 312 として例えば上記実施形態の発振回路 2 を適用し、又は、発振器 310 として例えば上記実施形態の発振器 1 を適用することにより、信頼性の高い電子機器を実現することができる。

【0127】

このような電子機器 300 としては種々の電子機器が考えられ、例えば、パーソナルコンピュータ（例えば、モバイル型パーソナルコンピュータ、ラップトップ型パーソナルコンピュータ、タブレット型パーソナルコンピュータ）、スマートフォンや携帯電話機などの移動体端末、デジタルスチールカメラ、インクジェット式吐出装置（例えば、インクジェットプリンター）、ルーターやスイッチなどのストレージエリアネットワーク機器、ローカルエリアネットワーク機器、移動体端末基地局用機器、テレビ、ビデオカメラ、ビデオレコーダー、カーナビゲーション装置、リアルタイムクロック装置、ページャー、電子手帳（通信機能付も含む）、電子辞書、電卓、電子ゲーム機器、ゲーム用コントローラー、ワードプロセッサ、ワークステーション、テレビ電話、防犯用テレビモニター、電子双眼鏡、POS 端末、医療機器（例えば電子体温計、血圧計、血糖計、心電図計測装置、超音波診断装置、電子内視鏡）、魚群探知機、各種測定機器、計器類（例えば、車両、航空機、船舶の計器類）、フライトシュミレーター、ヘッドマウントディスプレイ、モーショントレース、モーショントラッキング、モーションコントローラー、PDR（歩行者位置方位計測）等が挙げられる。

【0128】

### 3. 移動体

図 15 は、本実施形態の移動体の一例を示す図（上面図）である。図 15 に示す移動体 400 は、発振器 410、エンジンシステム、ブレーキシステム、キーレスエントリーシステム等の各種の制御を行うコントローラー 420、430、440、バッテリー 450、バックアップ用バッテリー 460 を含んで構成されている。なお、本実施形態の移動体は、図 15 の構成要素（各部）の一部を省略し、あるいは、他の構成要素を付加した構成としてもよい。

【0129】

発振器 410 は、不図示の発振回路と振動子とを備えており、発振回路は振動子を発振させてクロック信号を発生させる。このクロック信号は発振器 410 の外部端子から CPU コントローラー 420、430、440 に出力される。

【0130】

バッテリー 450 は、発振器 410 及びコントローラー 420、430、440 に電力を供給する。バックアップ用バッテリー 460 は、バッテリー 450 の出力電圧が閾値よ

10

20

30

40

50

りも低下した時、発振器 4 1 0 及びコントローラ 4 2 0 , 4 3 0 , 4 4 0 に電力を供給する。

【 0 1 3 1 】

発振器 4 1 0 が備える発振回路として例えば上記実施形態の発振回路 2 を適用し、又は、発振器 4 1 0 として例えば上記実施形態の発振器 1 を適用することにより、信頼性の高い移動体を実現することができる。

【 0 1 3 2 】

このような移動体 4 0 0 としては種々の移動体が考えられ、例えば、自動車（電気自動車も含む）、ジェット機やヘリコプター等の航空機、船舶、ロケット、人工衛星等が挙げられる。

【 0 1 3 3 】

4 . 変形例

本発明は本実施形態に限定されず、本発明の要旨の範囲内で種々の変形実施が可能である。

【 0 1 3 4 】

[ 変形例 1 ]

例えば、上述した第 1 実施形態～第 7 実施形態において、発振器 1 の断面及び底面の構造は、図 2 ( A ) 及び図 2 ( B ) に示した構造以外にも、図 1 6 ( A ) 及び図 1 6 ( B ) に示すような構造であってもよい。本変形例の発振器 1 の斜視図は図 1 と同様であり、図 1 6 ( A ) は図 1 の A - A ' 断面図である。また、図 1 6 ( B ) は、本変形例の発振器の底面図である。図 1 6 ( A ) 及び図 1 6 ( B ) に示すように、本変形例の発振器 1 は、発振回路 2 を構成している電子部品 9、振動子 3、パッケージ 4、蓋 5、外部端子（外部電極）6、封止部材 8 を含んで構成されている。

【 0 1 3 5 】

パッケージ 4 は、電子部品 9 と振動子 3 とを異なる空間内に收容する。具体的には、パッケージ 4 には、対向する面に 2 つの凹部が設けられており、蓋 5 で一方の凹部を覆うことによって收容室 7 a となり、封止部材 8 で他方の凹部を覆うことによって收容室 7 b となる。收容室 7 a には振動子 3 が收容され、收容室 7 b には電子部品 9 が收容されている。パッケージ 4 の内部又は凹部の表面には、発振回路 2 の 2 つの端子（X O 端子及び X I 端子）と振動子 3 の 2 つの端子とをそれぞれ電氣的に接続するための不図示の配線が設けられている。また、パッケージ 4 の内部又は凹部の表面には、発振回路 2 の各端子と対応する各外部端子 6 とを電氣的に接続するための不図示の配線が設けられている。

【 0 1 3 6 】

図 1 6 ( B ) に示すように、本変形例の発振器 1 は底面（パッケージ 4 の裏面）に、電源端子である外部端子 V D D 1 , 接地端子である外部端子 V S S 1、制御端子である外部端子 V C 1 及び出力端子である外部端子 O U T 1 の 4 個の外部端子 6 が設けられている。外部端子 V D D 1 には電源電圧が供給され、外部端子 V S S 1 は接地される。外部端子 V C 1 には周波数制御用の信号が入力され、外部端子 O U T 1 からは周波数制御された発振信号が出力される。

【 0 1 3 7 】

上述した実施形態および変形例は一例であって、これらに限定されるわけではない。例えば、各実施形態および各変形例を適宜組み合わせることも可能である。

【 0 1 3 8 】

本発明は、実施の形態で説明した構成と実質的に同一の構成（例えば、機能、方法及び結果が同一の構成、あるいは目的及び効果が同一の構成）を含む。また、本発明は、実施の形態で説明した構成の本質的でない部分を置き換えた構成を含む。また、本発明は、実施の形態で説明した構成と同一の作用効果を奏する構成又は同一の目的を達成することができる構成を含む。また、本発明は、実施の形態で説明した構成に公知技術を付加した構成を含む。

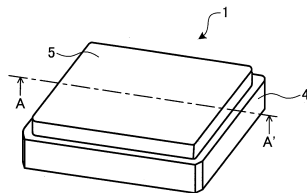
【 符号の説明 】

## 【 0 1 3 9 】

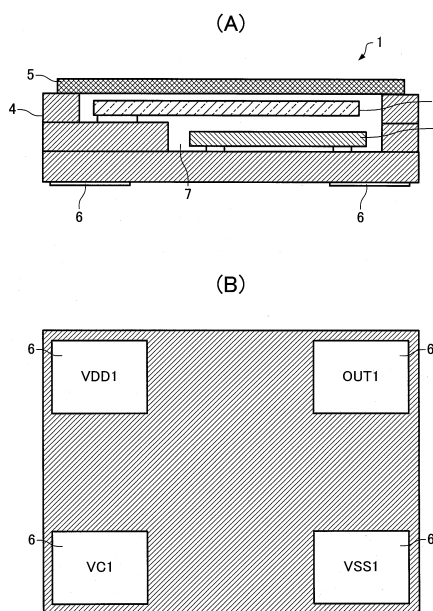
1 発振器、2 発振回路、3 振動子、4 パッケージ、5 蓋、6 外部端子（外部電極）、7 収容室、8 封止部材、9 電子部品、10 発振部、11 バイポーラトランジスタ、12 抵抗素子、13 スイッチ、14 抵抗素子、15 容量素子、16 可変容量素子、17 可変容量素子、18 定電流源、20 制御電圧生成回路、21 NMOSトランジスタ、30 電圧判定回路、31 CMOSインバーター、40 インターフェース回路、50 出力バッファ、53 スイッチ、54 抵抗素子、55 容量素子、56 可変容量素子、57 可変容量素子、60 制御電圧生成回路、71 スイッチ、72 スイッチ、300 電子機器、310 発振器、312 発振回路、313 振動子、320 CPU、330 操作部、340 ROM、350 RAM、360 通信部、370 表示部、400 移動体、410 発振器、420、430、440 コントローラー、450 バッテリー、460 バックアップ用バッテリー

10

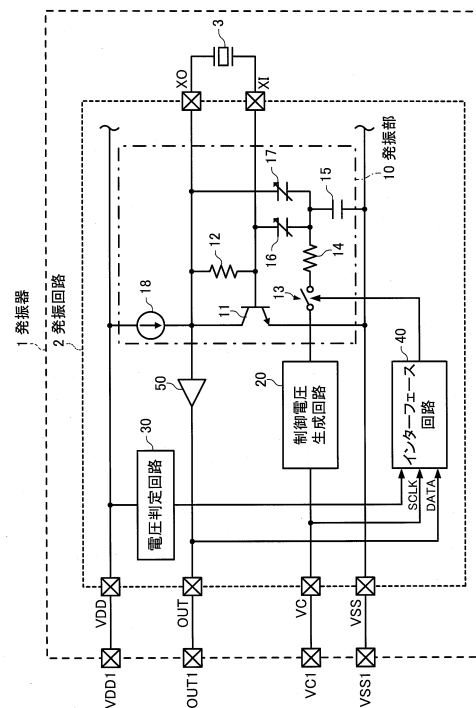
【 図 1 】



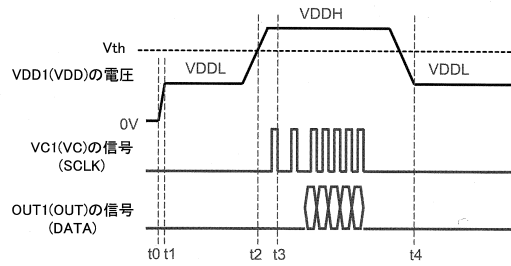
【 図 2 】



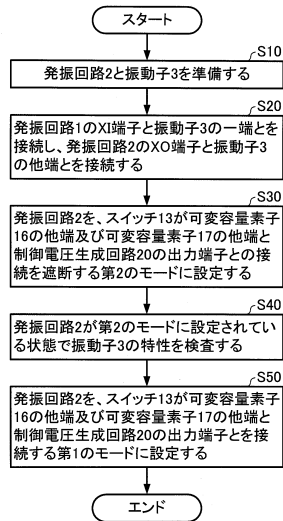
【 図 3 】



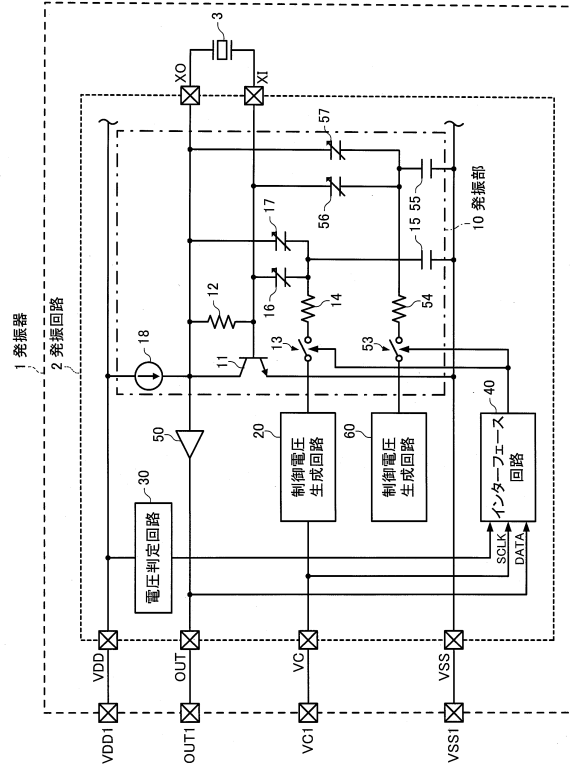
【図4】



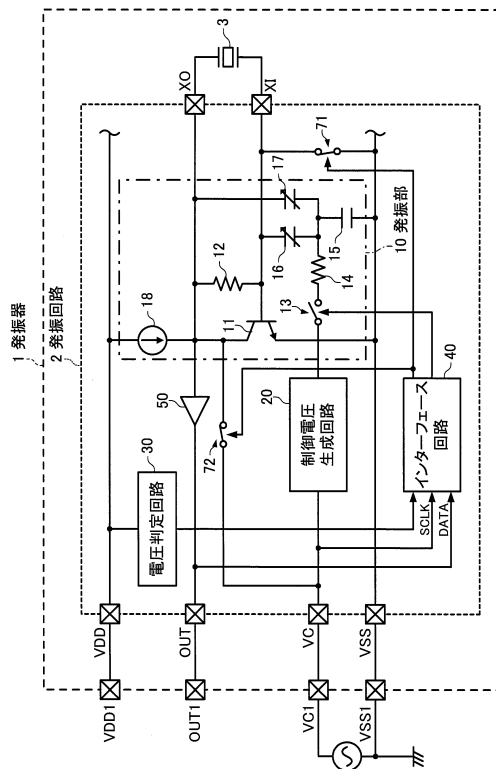
【図5】



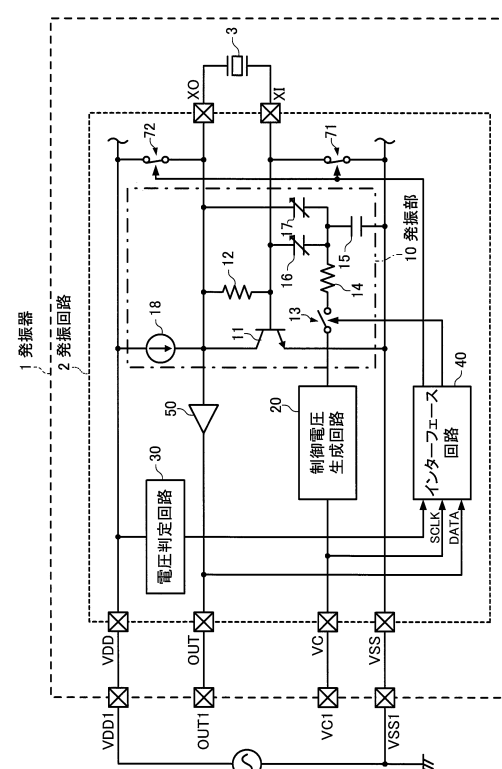
【図6】



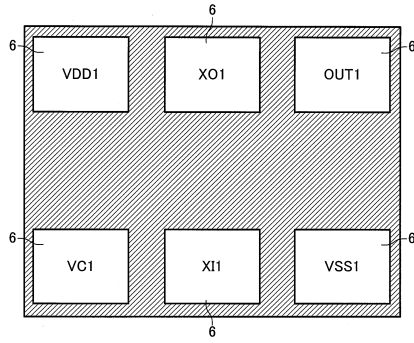
【図7】



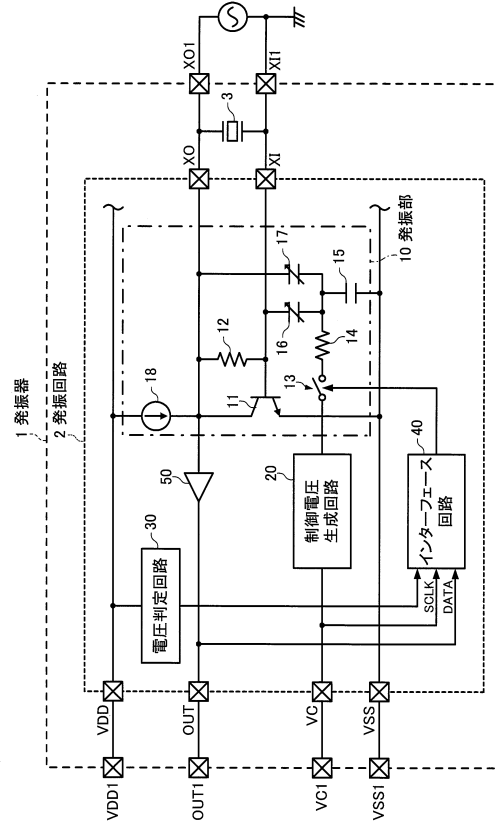
【図8】



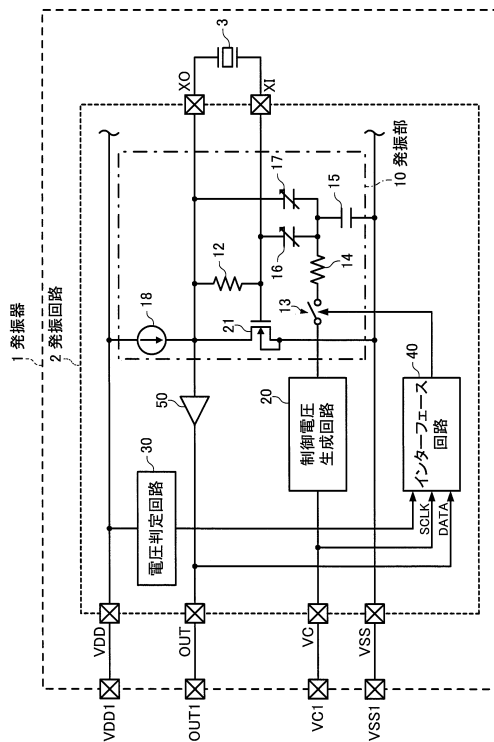
【図 9】



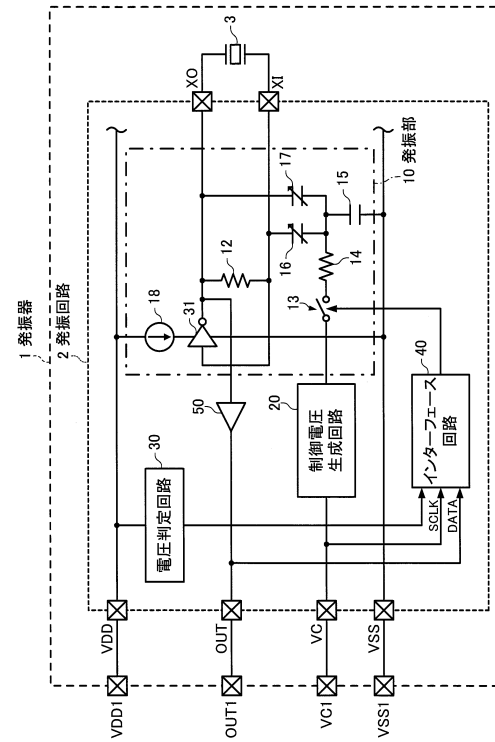
【図 10】



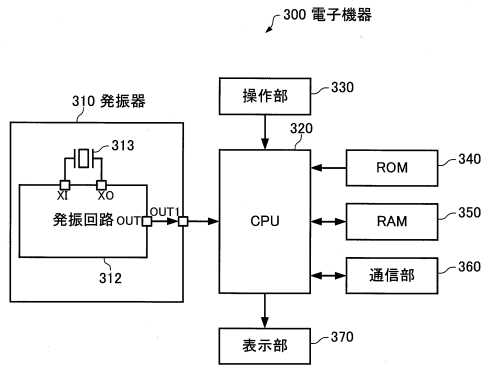
【図 11】



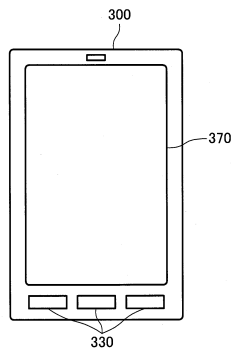
【図 12】



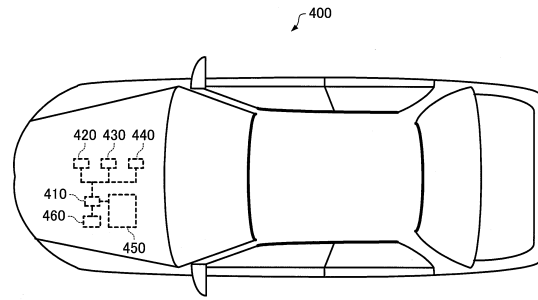
【図 13】



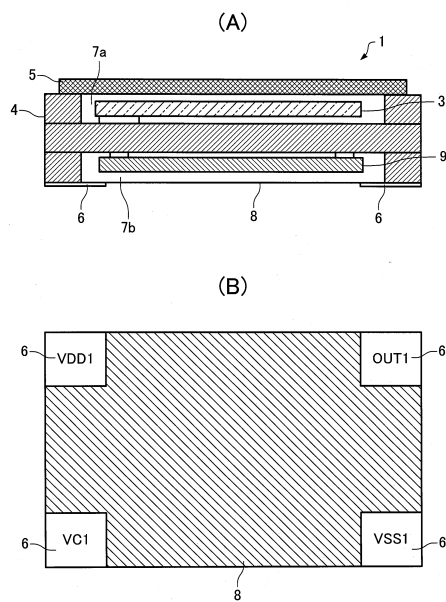
【図 14】



【図 15】



【図 16】



---

フロントページの続き

- (72)発明者 山本 壮洋  
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
- (72)発明者 福澤 晃弘  
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 高 橋 義昭

- (56)参考文献 特開2001-127552(JP, A)  
特開2000-244243(JP, A)  
特開2009-044606(JP, A)  
米国特許出願公開第2003/0064694(US, A1)  
特開2009-164691(JP, A)  
特許第4949265(JP, B2)  
特開2013-211654(JP, A)

- (58)調査した分野(Int.Cl., DB名)
- |      |       |
|------|-------|
| H03B | 5/32  |
| H03K | 3/282 |