

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6929264号
(P6929264)

(45) 発行日 令和3年9月1日 (2021.9.1)

(24) 登録日 令和3年8月12日 (2021.8.12)

(51) Int. Cl.	F I
H03K 19/0175 (2006.01)	H03K 19/0175 210
G11C 11/4093 (2006.01)	H03K 19/0175 240
G11C 7/10 (2006.01)	G11C 11/4093 100
	G11C 7/10 505

請求項の数 11 (全 15 頁)

(21) 出願番号	特願2018-229757 (P2018-229757)	(73) 特許権者	518436858
(22) 出願日	平成30年12月7日 (2018.12.7)		ナンヤー テクノロジー コーポレイショ
(65) 公開番号	特開2020-14188 (P2020-14188A)		ン
(43) 公開日	令和2年1月23日 (2020.1.23)		台湾 ニュー タイペイ シティ 243
審査請求日	平成30年12月7日 (2018.12.7)		タイシャン ディストリクト ナンリン
(31) 優先権主張番号	16/040,965		ロード ナンバー98
(32) 優先日	平成30年7月20日 (2018.7.20)	(74) 代理人	100120891
(33) 優先権主張国・地域又は機関	米国 (US)		弁理士 林 一好
		(74) 代理人	100165157
			弁理士 芝 哲央
		(74) 代理人	100205659
			弁理士 齋藤 拓也
		(74) 代理人	100126000
			弁理士 岩池 満

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

差分拡大装置であって、バイアスと、第1の論理状態を表す第1の電圧レベルと、第2の論理状態を表す第2の電圧レベルとを有する入力信号を受信し、前記バイアスと前記入力信号との間の電位差に基づいて、前記差分拡大装置の導電の度合いを変化させることによって、前記入力信号を処理された信号に変換するように構成される、差分拡大装置と、前記差分拡大装置から前記処理された信号を受信し、前記処理された信号に基づいて論理ロー状態又は論理ハイ状態を表す前記入力信号を決定するように構成されたレシーバとを含む半導体装置。

【請求項2】

前記差分拡大装置は、前記電圧レベルの第1の電圧レベルに応じて第1の導電状態で動作するように構成され、前記電圧レベルの第2の電圧レベルに応じて第2の導電状態で動作するように構成され、

前記第1の導電状態は、前記第2の導電状態よりも導電性が低く、

前記差分拡大装置は、さらに、前記第1の電圧レベルを増加又は減少させるように構成され、前記第1の電圧レベルは、第1の論理状態を表す、請求項1に記載の半導体装置。

【請求項3】

前記第1の論理状態が論理ロー状態である場合、前記差分拡大装置は、前記第1の電圧

レベルを減少させ、減少した前記第1の電圧レベルは、前記処理された電圧の論理ロー状態を表す電圧レベルとして機能する、請求項2に記載の半導体装置。

【請求項4】

前記差分拡大装置は、

前記レシーバと基準グラウンドとの間に結合されたレジスタと、

前記入力信号を受信するソース、ならびにレジスタおよびレシーバの両方に結合されたドレインを含むp型トランジスタと、
を含む、請求項3に記載の半導体装置。

【請求項5】

前記第1の論理状態が論理ハイ状態である場合、前記差分拡大装置は、前記第1の電圧レベルを増加させ、増加した前記第1の電圧レベルは、前記処理された電圧の論理ハイ状態を表す電圧レベルとして機能する、請求項2に記載の半導体装置。

10

【請求項6】

前記差分拡大装置は、

前記レシーバと供給電圧との間に結合されたレジスタと、

前記入力信号を受信するソース、ならびにレジスタおよびレシーバの両方に結合されたドレインを含むn型トランジスタと、
を含む、請求項5に記載の半導体装置。

【請求項7】

前記n型トランジスタのドレインは、前記レジスタおよび前記レシーバに直接結合される、請求項6に記載の半導体装置。

20

【請求項8】

半導体装置であって、

入力信号とバイアスを受信するように構成され、前記入力信号の第1の電圧レベルと前記入力信号の第2の電圧レベルとの間の差分を拡大することによって、前記入力信号と前記バイアスとを処理することに基づいて、前記入力信号を処理された信号に変換するように構成された差分拡大装置であって、前記第1の電圧レベルは、前記入力信号の論理状態の論理ハイ状態を表し、前記第2の電圧レベルは、前記入力信号の論理状態の論理ロー状態を表す、差分拡大装置と、

前記差分拡大装置から前記処理された信号を受信し、前記処理された信号に基づいて前記入力信号の論理状態を決定するように構成されたレシーバと、
を備える半導体装置。

30

【請求項9】

前記差分拡大装置は、前記第1の電圧レベルが1200mVであり、前記第2の電圧レベルが600mVであり、

前記第1の電圧レベルを第1の度合いで減少させること、および

前記第2の電圧レベルを前記第1の度合いより大きい第2の度合いで減少させることによって前記差分を拡大するように構成される、請求項8に記載の半導体装置。

【請求項10】

前記差分拡大装置は、前記第1の電圧レベルが1200mVであり、前記第2の電圧レベルが600mVであり、

40

前記第1の電圧レベルを第1の度合いで増加させること、および

前記第2の電圧レベルを前記第1の度合いより小さい第2の度合いで増加させることによって前記差分を拡大するように構成される、請求項8に記載の半導体装置。

【請求項11】

前記レシーバは、前記処理された信号を基準電圧と比較するようにさらに構成され、前記基準電圧は、前記第1の電圧レベルと前記第2の電圧レベルとの間で動的に調整される、請求項8に記載の半導体装置。

【発明の詳細な説明】

【技術分野】

50

【0001】

本開示は、半導体装置に関し、より詳細には、レシーバを含む半導体装置に関する。

【背景技術】

【0002】

IC内の入力レシーバは、IC外部の信号を受信し、信号の論理状態を決定し、その信号を、例えば、IC内で使用可能なレールツーレール信号に変換するように機能する。一般に、動作において、入力レシーバは、信号を基準信号と比較し、それによって信号の論理状態を決定する。次に、入力レシーバは、信号が基準電圧より高い場合には、論理ハイ状態を表す電圧レベルを出力し、信号が基準電圧より低い場合には、論理ロー状態を表す電圧レベルを出力する。

10

【0003】

典型的には、信号の論理ハイ状態と論理ロー状態との間の電圧レベルのより大きな差分は、入力レシーバによって実行される判定における精度の増加を促進する。しかし、実際には、信号は、雑音によって妨害される可能性があり、この雑音は、差分を比較的小さいものにする可能性がある。その結果、判定の精度に悪影響を及ぼすおそれがある。

【0004】

この「背景技術の説明」の項は、背景情報のみのためのものである。この背景技術の考察における記述は、この項に開示された主題が本開示に対する先行技術を構成することを認めるものではなく、この項のいかなる部分も、この背景技術の考察を含む本出願のどの部分も本開示に対する先行技術を構成することを認めるものとして使用することができない。

20

【発明の概要】

【0005】

本開示の一態様は、半導体装置を提供する。半導体装置は、差分拡大装置およびレシーバを含む。差分拡大装置は、論理状態を表す電圧レベルを有する入力信号を受信し、電圧レベルに基づいて、差分拡大装置の導電性の度合いを変化させることによって、入力信号を処理された信号に変換するように構成される。レシーバは、差分拡大装置から処理された信号を受信し、処理された信号に基づいて入力信号の論理状態を決定するように構成される。

【0006】

30

いくつかの実施形態では、差分拡大装置は、電圧レベルの第1の電圧レベルに応じて第1の導電状態で動作するように構成される。差分拡大装置は、電圧レベルの第2の電圧レベルに応じて第2の導電状態で動作するように構成される。第1の導電状態は、第2の導電状態よりも導電性が低い。差分拡大装置は、第1の電圧レベルの明瞭性を増大させるようにさらに構成され、第1の電圧レベルは、第1の論理状態を表す。

【0007】

いくつかの実施形態では、第1の論理状態が論理ロー状態である場合、差分拡大装置は、第1の電圧レベルを減少させることによって第1の電圧レベルの明瞭性を増加させ、減少した第1の電圧レベルは、処理された電圧の論理ロー状態を表す電圧レベルとして機能する。

40

【0008】

いくつかの実施形態では、差分拡大装置は、レジスタおよびp型トランジスタを含む。レジスタは、レシーバと基準グラウンドとの間に結合される。p型トランジスタは、入力信号を受信するソースと、レジスタおよびレシーバの両方に結合されたドレインとを含む。

【0009】

いくつかの実施形態では、第1の論理状態が論理ハイ状態である場合、差分拡大装置は、第1の電圧レベルを増加させることによって第1の電圧レベルの明瞭性を増加させ、増加した第1の電圧レベルは、処理された電圧の論理ハイ状態を表す電圧レベルとして機能する。

50

【0010】

いくつかの実施形態では、差分拡大装置は、レジスタおよびn型トランジスタを含む。レジスタは、レシーバと供給電圧との間に結合される。n型トランジスタは、入力信号を受信するソースと、レジスタおよびレシーバの両方に結合されたドレインとを含む。

【0011】

いくつかの実施形態では、n型トランジスタのドレインは、レジスタおよびレシーバに直接的に結合される。

【0012】

本開示の別の態様は、半導体装置を提供する。この半導体装置は、差分拡大装置およびレシーバを含む。差分拡大装置は、入力信号を処理された信号に変換するように構成される。差分拡大装置は、レジスタと電流ソースとを含む。電流ソースは、入力信号の論理状態の論理ハイ状態を表す第1の電圧レベルに応じてレジスタに第1の電流を提供するように構成される。電流ソースは、入力信号の論理状態の論理ロー状態を表す第2の電圧レベルに応じてレジスタに第2の電流を提供するように構成される。電流ソースとレジスタ間のタップの電圧は、処理された信号として機能する。第2の電流に基づくレジスタの両端の電圧は、第1の電流に基づくものと比較して無視できる。レシーバは、差分拡大装置から処理された信号を受信し、処理された信号に基づいて入力信号の論理状態を決定するように構成される。

10

【0013】

いくつかの実施形態では、レジスタおよび電流ソースは、入力信号と基準グラウンドとの間に結合される。

20

【0014】

いくつかの実施形態では、レジスタの一方の端子における電圧は、処理された信号として機能し、レジスタの他方の端子における電圧は、基準グラウンドである。

【0015】

本開示の別の態様は、半導体装置を提供する。この半導体装置は、差分拡大装置およびレシーバを含む。差分拡大装置は、入力信号を受信し、入力信号の第1の電圧レベルと入力信号の第2の電圧レベルとの間の差分を拡大することによって、入力信号を処理された信号に変換するように構成される。第1の電圧レベルは、入力信号の論理状態の論理ハイ状態を表し、第2の電圧レベルは、入力信号の論理状態の論理ロー状態を表す。レシーバは、差分拡大装置から処理された信号を受信し、処理された信号に基づいて入力信号の論理状態を決定するように構成される。

30

【0016】

いくつかの実施形態では、差分拡大装置は、第1の電圧レベルを第1の度合いだけ減少させ、第2の電圧レベルを第1の度合いよりも大きい第2の度合いだけ減少させることによって差分を拡大するように構成される。

【0017】

いくつかの実施形態では、差分拡大装置は、第1の電圧レベルを第1の度合いだけ増加させ、第2の電圧レベルを第1の度合い未満の第2の度合いだけ増加させることによって差分を拡大するように構成される。

40

【0018】

いくつかの実施形態では、レシーバは、処理された信号を基準電圧と比較するようにさらに構成され、基準電圧は、第1の電圧レベルと第2の電圧レベルとの間で動的に調整される。

【0019】

従来のDRAMでは、レシーバは、入力信号を直接的に受信し、その入力信号を基準電圧と比較する。しかしながら、入力信号は、雑音を含む場合があり、レシーバは、入力信号の論理状態を正確に決定することができない場合がある。

【0020】

本開示では、処理された信号の電圧レベルの差分は、入力信号の電圧レベルの差分と比

50

較して比較的大きい。処理された信号中に雑音があったとしても、電圧レベルの比較的大きな差分と比較して雑音によって生じる悪影響は、重要ではなく、無視することができる。論理状態を決定する際のレシーバの精度は、比較的高くなる。

【0021】

上記は、以下の詳細な記述がより良く理解され得るように、本開示の特徴および技術的利点をかなり広く概説した。本開示のさらなる特徴および技術的利点は、以下に記載され、本開示の特許請求の範囲の主題を形成する。開示される概念および具体的な実施形態は、本開示の目的を実行するための他の構造またはプロセスを修正または設計するための基礎として利用され得ることが、当業者によって理解されるべきである。また、当業者は、そのような等価な構成が添付の特許請求の範囲に記載された本開示の精神または範囲から逸脱しないことを理解されたい。

10

【図面の簡単な説明】

【0022】

本開示のより完全な理解は、詳細な記述および特許請求の範囲を参照することによって得られる。また、本開示は、図面の参照番号に接続されるものと理解されるべきであり、図面の参照番号は、説明の全体にわたって同様の要素を指す。

【0023】

【図1】図1は、本開示のいくつかの実施形態による半導体装置の概略図である。

【図2】図2は、本開示のいくつかの実施形態による、別の半導体装置の概略図である。

【図3】図3は、本開示のいくつかの実施形態による、さらに別の半導体装置の概略図である。

20

【図4】図4は、本開示のいくつかの実施形態による、図3に示される半導体装置の動作を示す概略図である。

【図5】図5は、本開示のいくつかの実施形態による、図3に示される半導体装置の別の動作を示す概略図である。

【図6】図6は、本開示のいくつかの実施形態による、図4および図5に示す動作を示す波形図である。

【図7】図7は、本開示のいくつかの実施形態による、図3に示される半導体装置の準最適動作を示す波形図である。

【図8】図8は、本開示のいくつかの実施形態による、図7の実施形態に関連する別の動作を示す波形図である。

30

【図9】図9は、本開示のいくつかの実施形態による、さらなる別の半導体装置の概略図である。

【図10】図10は、本開示のいくつかの実施形態による、半導体装置の動作の方法を示すフローチャートである。

【発明を実施するための形態】

【0024】

図面に示される本開示の実施形態または実施例は、特定の文言を使用して説明される。本開示の範囲の限定は、ここに意図されないことが理解されるべきである。説明される実施形態の任意の変更または修正、および本明細書で説明される原理の任意のさらなる適用は、本開示が関係する当業者に通常起こるものとみなされるべきである。参照番号は、実施形態全体にわたって繰り返されてもよいが、これはたとえそれらが同じ参照番号を共有しても、1つの実施形態の特徴（複数可）が別の実施形態に適用されることを必ずしも意味しない。

40

【0025】

本明細書では、第1、第2、第3などの用語は、様々な要素、成分、領域、層、または区域を説明するために使用することができるが、これらの要素、成分、領域、層、または区域は、これらの用語によって限定されないことを理解されたい。むしろ、これらの用語は、単に、1つの要素、成分、領域、層、または区域を別の領域、層、または区域から区別するために使用される。したがって、以下で論じる第1の要素、成分、領域、層、また

50

は区域は、本発明の概念の教示から逸脱することなく、第2の要素、成分、領域、層、または区域と呼ぶことができる。

【0026】

本明細書で使用される用語は、特定の例示的な実施形態を説明するためのものに過ぎず、本発明の概念に限定されることを意図しない。本明細書で使用されるように、単数形「a」、「an」および「the」は文脈が明らかにそわないことを示さない限り、複数形も含むことを意図する。さらに、本明細書で使用される場合、用語「備える (comprises)」および「備える (comprising)」は述べられた特徴、整数、ステップ、動作、要素、または構成要素の存在を指摘するが、1つまたは複数の他の特徴、整数、ステップ、動作、要素、構成要素、またはそれらのグループの存在または追加を排除しないことを理解されたい。

10

【0027】

図1は、本開示のいくつかの実施形態による、半導体装置1の概略図である。図1を参照すると、半導体装置1は、差分拡大装置10と、レシーバ12とを備える。半導体装置1は、ダイナミックランダムアクセスメモリ (DRAM) の装置として機能する。

【0028】

いくつかの実施形態では、差分拡大装置10は、入力信号Vinを受信するように機能する。入力信号Vinは、例えば、クロック信号、データ信号、アドレス信号および他の適当な信号を含む。入力信号Vinは、論理状態を表す電圧レベルを有する。いくつかの実施形態では、差分拡大装置10は、電圧レベルに基づいて、差分拡大装置10の導電の度合いを変化させることによって、入力信号Vinを処理された信号Vpに変換するように機能する。論理状態を表す電圧レベルを変更する以外は、入力信号Vinと同様である。差分拡大装置10の導電の度合いを変えることにより、論理ハイ状態を表す電圧レベルと論理ロー状態を表す電圧レベルとの差分が拡大され、判定精度の向上が容易になる。

20

【0029】

いくつかの実施形態では、レシーバ12は、差分拡大装置10から処理された信号Vpを受信し、処理された信号Vpを基準電圧Vrefと比較し、それにより出力電圧Voutを出力するように機能する。いくつかの実施形態では、比較に基づいて、レシーバ12は、処理された信号Vpの論理状態を決定し、出力電圧Voutの決定結果を提供する。いくつかの実施形態では、レシーバ12は、差動対および電流ミラーを含む。差動対は、基準電圧Vrefと処理された電圧Vpを受信するように機能する。

30

【0030】

従来のDRAMでは、レシーバは、入力信号を直接的に受信し、その入力信号を基準電圧と比較する。しかしながら、入力信号は、雑音を含む場合があり、レシーバが入力信号の論理状態を正確に決定することができない場合がある。

【0031】

本開示では、入力信号Vinと比較して、論理状態を表す電圧レベルの差分が比較的大きい。いくつかの実施形態では、処理された信号Vpに雑音があっても、論理状態を表す電圧レベルの比較的大きな差分と比較して雑音によって生じる悪影響を無視することができる。その結果、論理状態を決定する際のレシーバ12の精度が比較的高くなる。

40

【0032】

図2は、本開示のいくつかの実施形態による、別の半導体装置2の概略図である。図2を参照すると、半導体装置2は、例えば、半導体装置2が電流ソース22とレジスタ24とを含む差分拡大装置20を備えることを除いて、図1に関連して説明および図示した半導体装置1と同様である。

【0033】

いくつかの実施形態では、入力信号Vinとレジスタ24との間に結合された電流ソース22は、入力信号Vinの異なる電圧レベルに応じてレジスタ24に異なる電流を供給するように機能する。いくつかの実施形態では、電流ソース22は、入力信号Vinの入力信号Vinの論理状態の論理ハイ状態を表す第1の電圧レベルに応じて、レジスタ24

50

に第1の電流を提供する。いくつかの実施形態では、電流ソース22は、入力信号V_{in}の論理状態の論理ロー状態を表す第2の電圧レベルに応じて、レジスタ24に第2の電流を提供する。いくつかの実施形態では、第2の電流は、第1の電流よりも非常に小さい。

【0034】

いくつかの実施形態では、レジスタ24は、電流ソース22から電流を受信し、電流に基づいて、処理された電圧V_pを供給するように機能する。いくつかの実施形態では、電流ソース22とレジスタ24との間のタップn1における電圧V_{n1}は、処理された信号V_pとして機能する。いくつかの実施形態では、レジスタ24の一方の端子における電圧は、処理された信号V_pとして機能し、レジスタ24の他方の端子における電圧レベルは、基準グラウンドである。

10

【0035】

いくつかの実施形態では、前述したように、第2の電流は、第1の電流よりもかなり小さく、したがって、第2の電流に基づくレジスタ24の両端の電圧は、第1の電流に基づくものと比較して無視できる。いくつかの実施形態では、第2の電流が受信されるとき、処理された信号V_pの論理ロー状態を表す電圧レベルは、基準グラウンドに実質的に等しい。いくつかの実施形態では、入力信号V_{in}の第2の電圧レベルが約400mV（ミリボルト）である場合、タップn1における論理ロー状態を表す電圧レベルは、約0Vである。いくつかの実施形態では、同様に、入力信号V_{in}の第2の電圧レベルが約500mVである場合、タップn1における論理ロー状態を表す電圧レベルは、依然として約0Vである。

20

【0036】

本開示では、電流ソース22は、入力信号V_{in}の論理ロー状態に応じて、極めて小さい第2の電流を供給する。したがって、入力信号V_{in}が、処理された信号V_pに変換されるとき、処理信号V_pの論理ロー状態を表す電圧レベルは、基準グラウンドに実質的に等しい。いくつかの実施形態では、まとめると、論理ハイ状態を表す電圧レベルと論理ロー状態を表す電圧レベルとの間の差分が拡大される。ある実施形態では、たとえ処理された信号V_pに雑音があっても、電圧レベルの比較的大きな差分と比較して雑音によって生じる悪影響を無視することができ、その結果、論理状態を決定する際のレシーバ12の精度が比較的高くなる。

【0037】

30

図3は、本開示のいくつかの実施形態による、さらに別の半導体装置4の概略図である。図3を参照すると、半導体装置4は、例えば、半導体装置4がp型トランジスタMを含む差分拡大装置40を備えることを除いて、図2に関連して説明および図示した半導体装置2と同様である。いくつかの実施形態では、p型トランジスタMは、入力信号V_{in}を受信するソースSと、バイアス電圧V_{bias}を受信するゲートGと、タップn1およびレシーバ12の入力に結合されたドレインDとを有する。

【0038】

いくつかの実施形態では、p型トランジスタMは、p型金属酸化膜半導体（PMOS：metal-oxide-semiconductor）電界効果トランジスタなどのパワー電界効果トランジスタである。

40

【0039】

いくつかの実施形態では、バイアス電圧V_{bias}は、入力信号V_{in}の第1の電圧レベルとバイアス電圧V_{bias}との間の差分がp型トランジスタMのしきい値電圧より大きくなるように、入力信号V_{in}に応じて設計される。

【0040】

いくつかの実施形態では、トランジスタの電流対電圧特性によって、p型トランジスタMは、入力信号V_{in}の異なる電圧レベルに応じて異なる電流を供給することができ、その結果、電圧レベルの差分は、前述のように拡大される。いくつかの実施形態では、たとえ処理された信号V_pに雑音があっても、電圧レベルの比較的大きな差分と比較して雑音によって生じる悪影響を無視することができ、その結果、論理状態を決定する際のレシー

50

バ 1 2 の精度が比較的高くなる。

【0041】

図 4 は、本開示のいくつかの実施形態による、図 3 に示される半導体装置 4 の動作を示す概略図である。図 5 は、本開示のいくつかの実施形態による、図 3 に示される半導体装置 4 の別の動作を示す概略図である。図 6 は、本開示のいくつかの実施形態による、図 4 および図 5 に示す動作を示す波形図である。

【0042】

本実施形態では、半導体装置 4 は、DDR 4 (double data rate 4) の装置として機能する。その結果、レシーバ 1 2 の基準電圧 V_{ref} には、自己トレーニング機構が存在する。基準電圧 V_{ref} は、論理ハイ状態を表す電圧レベルと、論理ロー状態を表す電圧レベルとの間の最適な電圧に絶えずトレーニングされる。いくつかの実施形態では、最適電圧は、論理ハイ状態を表す電圧レベルと、論理ロー状態を表す電圧レベルとの間の中間電圧を含む。しかし、本開示はこれに限定されない。説明の便宜上、以下の説明では、最適電圧は、中間電圧を指す。

【0043】

図 4 から 6 を参照すると、図 3 に示す半導体装置 4 の動作をより良く理解するために、いくつかの値が与えられている。しかし、これらの値は、例示に過ぎず、本開示はこれに限定されるものではない。入力信号 V_{in} の第 1 の電圧レベルを約 1200 mV、第 2 電圧レベルを約 600 mV、バイアス電圧 V_{bias} を約 600 mV、p 型トランジスタ M のしきい値電圧を約 200 mV とする。また、通常、基準電圧 V_{ref} は、第 1 の電圧レベルと第 2 電圧レベルとの間の中間電圧、すなわち約 900 mV に設定される。

【0044】

動作中、図 4 および図 6 を参照すると、p 型トランジスタ M のソースゲート電圧 V_{sg} は、約 600 mV であり、これは、p 型トランジスタ M のしきい値電圧よりも大きい。従って、p 型トランジスタ M は、良好に導電し、比較的小さい抵抗を示し、比較的大きな電流をレジスタ 2 4 に供給する。比較的小さい抵抗のために、p 型トランジスタ M およびレジスタ 2 4 は、入力信号 V_{in} の約 1200 mV の第 1 の電圧レベルを約 200 mV の第 1 の度合いだけ僅かに低下させ、タップ n 1 に約 1000 mV の電圧 V_{n1} を供給する。1000 mV の電圧 V_{n1} は、処理された信号 V_p として機能し、論理ハイ状態を表す。

【0045】

また、動作時には、図 5 および図 6 を参照して、p 型トランジスタ M のソースゲート電圧 V_{sg} は、p 型トランジスタ M のしきい値電圧よりも小さい約 0 mV である。したがって、p 型トランジスタ M は、例えば、カットオフ領域にある。したがって、p 型トランジスタ M は、導電せず、比較的大きな抵抗を示し、レジスタ 2 4 に電流を供給しないか、または極めて小さな電流を供給する。電流が供給されないので、p 型トランジスタ M およびレジスタ 2 4 は、入力信号 V_{in} の約 600 mV の第 2 の電圧レベルを約 600 mV の第 2 の度合いだけ大幅に低下させ、タップ n 1 に約 0 mV の電圧 V_{n1} を供給する。0 mV の電圧 V_{n1} は、処理された信号 V_p として機能し、論理ロー状態を表す。すなわち、p 型トランジスタ M およびレジスタ 2 4 は、p 型トランジスタ M の導電性が比較的に悪い場合に、第 2 の電圧レベルを低下させることにより、第 2 の電圧レベルの明瞭性を増大させる。

【0046】

つまり、p 型トランジスタ M は、論理ロー状態に応じて第 1 の導電状態で動作する。また、p 型トランジスタ M は、論理ハイ状態に応じて第 2 の導電状態で動作する。第 1 の導電状態は、第 2 の導電状態よりも導電性が低い。p 型トランジスタ M およびレジスタ 2 4 は、論理ロー状態を表す電圧の明瞭性を増大させる。

【0047】

入力信号 V_{in} に関しては、第 1 の電圧レベルと第 2 電圧レベルとの間の電位差 V_{diff1} は、約 600 mV である。基準電圧 V_{ref} と第 1 の電圧レベルの電位差 V_{mh} は

、約300mVである。基準電圧V_{ref}と第2電圧レベルとの間の電位差V_{ml}は、約300mVである。

【0048】

処理された信号V_pに関しては、論理ハイ状態を表す電圧レベルと論理ロー状態を表す電圧レベルとの電位差V_{diff2}は、約1000mVである。また、このような場合、自己トレーニング機構の機能により、基準電圧V_{ref}は、約900mVから約500mVに調整される。したがって、基準電圧V_{ref}と、処理された信号V_pの論理ハイ状態を表す電圧レベルとの電位差V_{mh1}は、500mVとなる。また、基準電圧V_{ref}と、処理された信号V_pの論理ロー状態を示す電圧レベルとの電位差V_{ml1}は、500mVである。

10

【0049】

電位差V_{diff1}、電位差V_{ml}および電位差V_{mh}のそれぞれと比較して、電位差V_{diff2}、電位差V_{ml1}および電位差V_{mh1}は、比較的大きい。その結果、処理された信号V_pに雑音があっても、比較的電圧レベルの差分が大きい場合と比較して、雑音によって生じる悪影響を無視できるため、レシーバ12の論理状態判定精度が比較的高くなる。

【0050】

図7は、本開示のいくつかの実施形態による、図3に示される半導体装置4の準最適動作を示す波形図である。図7を参照すると、入力信号V_{in}の第1の電圧レベルは、約1000mVであり、入力信号V_{in}の第2の電圧レベルは、約700mVである。その間の電位差V_{diff1}は、約300mVに過ぎず、これは比較的小さく、レシーバ12によって論理状態を誤って決定する可能性が高い。

20

【0051】

本開示では、差分拡大装置4により、入力信号V_{in}の第2の電圧レベルは、約700mVから約0mVに大幅に低減される。一方、入力信号V_{in}の第1の電圧レベルは、約1000mVから約950mVに僅かに低下する。電位差V_{diff2}は、約950mVである。電位差は、約300mVの電位差V_{diff1}から約950mVの電位差V_{diff2}まで増加し、比較的大きく増加する。

【0052】

要するに、入力信号V_{in}が準最適であっても、差分拡大装置4では、上述したように電圧レベルの差分が拡大されるので、レシーバ12の最も悪い場合の論理状態判定精度は、比較的高くなる。

30

【0053】

図8は、本開示のいくつかの実施形態による、図7の実施形態に関連する別の動作を示す波形図である。図8を参照すると、図6の実施形態と同様に、半導体装置4は、DDR4の装置として機能する。その結果、電位差V_{ml1}は、約150mVの電位差V_{ml}よりも大きい約475mVとなる。さらに、電位差V_{mh1}は、約475mVであり、これは約150mVの電位差V_{mh}よりも大きい。その結果、処理された信号V_pに雑音があっても、比較的電圧レベルの差分が大きい場合と比較して、雑音によって生じる悪影響を無視できるため、レシーバ12の論理状態判定精度が比較的高くなる。

40

【0054】

図9は、本開示のいくつかの実施形態による、さらなる別の半導体装置6の概略図である。図9を参照すると、半導体装置6は、例えば、半導体装置6が差分拡大装置60を含むことを除いて、図3に関して説明および図示した半導体装置4と同様である。

【0055】

差分拡大装置60は、n型トランジスタM_nと、レジスタ24とを含む。n型トランジスタM_nは、入力信号V_{in}を受信するソースS_nと、バイアス電圧V_{bias}を受信するゲートG_nと、レシーバ12の入力に結合されるドレインD_nとを含む。レジスタ24は、供給電圧V_{DD}とレシーバ12の入力と間に結合される。

【0056】

50

差分拡大装置60の動作は、差分拡大装置40の動作と同様である。したがって、同様の詳細については、説明を省略する。簡潔に言えば、入力信号V_{i n}の第2の電圧レベルに応じて、n型トランジスタM_nは、比較的良好に導電し、比較的大きな電流をレジスタ24に供給する。n型トランジスタM_nおよびレジスタ24は、入力信号V_{i n}の第2の電圧レベルを僅かに増大させる。すなわち、論理ロー状態を表す電圧レベルは、入力信号V_{i n}の第2電圧レベルよりも僅かに高い。

【0057】

対照的に、入力信号V_{i n}の第1の電圧レベルに応じて、n型トランジスタM_nは、比較的不十分に導電し、n型トランジスタM_nは、比較的小さな電流をレジスタ24に供給する。比較的小さな電流のため、レジスタ24の両端の電圧は、実質的に無視できる。n型トランジスタM_nおよびレジスタ24は、入力信号V_{i n}の第1の電圧レベルを大幅に増大させる。増加した第1の電圧レベルは、供給電圧V_{D D}に実質的に等しい。すなわち、処理された信号V_pの論理ハイ状態を表す電圧レベルは、入力信号V_{i n}の第1の電圧レベルよりも著しく高い。その結果、n型トランジスタM_nおよびレジスタ24は、n型トランジスタM_nの導電が比較悪いときに、第1の電圧レベルを増大させて第1の電圧レベルの明瞭性を増大させる。その結果、上述したように、電圧レベルの差分が拡大される。いくつかの実施形態では、たとえ処理された信号V_pに雑音があっても、電圧レベルの比較的大きな差分と比較して雑音によって生じる悪影響を無視することができ、その結果、論理状態を決定する際のレシーバ12の精度が比較的高くなる。

【0058】

図10は、本開示のいくつかの実施形態による、半導体装置を動作させる方法5を示すフローチャートである。いくつかの実施形態では、図5を参照すると、方法5は、動作50、52および54を含む。

【0059】

いくつかの実施形態では、方法5は、論理状態を表す電圧レベルを有する入力信号が受信される動作50から始まる。

【0060】

いくつかの実施形態では、方法5は、動作52に進み、その入力信号は、電圧レベルに基づいて差分拡大装置の導電の度合いを変化させることによって、処理された信号に変換される。

【0061】

いくつかの実施形態では、方法5は、動作52に続き、その処理された信号は、差分拡大装置によって半導体装置のレシーバに提供される。

【0062】

方法5は、単なる例示であり、特許請求の範囲に明示的に列挙されているものを超えて本開示を限定することを意図するものではない。方法5の前、最中、および後に追加の動作を提供することができ、説明されたいいくつかの動作は、方法の追加の実施形態のために置き換え、削除、または移動することができる。

【0063】

本開示では、差分拡大装置10の導電の度合いを変化させることにより、論理ハイ状態を表す電圧レベルと論理ロー状態を表す電圧レベルとの差分を拡大し、判定精度を高めることができる。

【0064】

従来のDRAMでは、レシーバは、入力信号を直接的に受信し、その入力信号を基準電圧と比較する。しかし、入力信号に雑音がある場合があり、レシーバは、入力信号の論理状態を正確に決定することができない場合がある。

【0065】

本開示では、処理された信号V_pの電圧レベルの差は、入力信号V_{i n}の電圧レベルの差分に比べて、比較的大きい。また、処理された信号V_pに雑音があっても、電圧レベルの差分が比較的大きい場合と比較して雑音によって生じる悪影響は無視できるため、レシ

ーバ 1 2 の論理状態判定精度は比較的高くなる。

【0066】

本開示の一実施形態は、半導体装置を提供する。半導体装置は、差分拡大装置およびレシーバを含む。差分拡大装置は、論理状態を表す電圧レベルを有する入力信号を受信し、電圧レベルに基づいて、差分拡大装置の導電性の度合いを変化させることによって、入力信号を処理された信号に変換するように構成される。レシーバは、差分拡大装置から処理された信号を受信し、処理された信号に基づいて入力信号の論理状態を決定するように構成される。

【0067】

本開示の別の実施形態は、半導体装置を提供する。半導体装置は、差分拡大装置およびレシーバを含む。差分拡大装置は、入力信号を処理された信号に変換するように構成される。差分拡大装置は、レジスタと電流ソースとを含む。電流ソースは、入力信号の入力信号の論理状態の論理ハイ状態を表す第 1 の電圧レベルに応じてレジスタに第 1 の電流を提供するように構成される。電流ソースは、入力信号の論理状態の論理ロー状態を表す第 2 の電圧レベルに応じてレジスタに第 2 の電流を提供するように構成される。電流ソースとレジスタ間のタップの電圧は、処理された信号として機能する。第 2 の電流に基づくレジスタの両端の電圧は、第 1 の電流に基づくものと比較して無視できる。レシーバは、差分拡大装置から処理された信号を受信し、処理された信号に基づいて入力信号の論理状態を決定するように構成される。

10

【0068】

本開示の別の実施形態は、半導体装置を提供する。半導体装置は、差分拡大装置およびレシーバを含む。差分拡大装置は、入力信号を受信し、入力信号の第 1 の電圧レベルと入力信号の第 2 の電圧レベルとの間の差分を拡大することによって、入力信号を処理された信号に変換するように構成される。第 1 の電圧レベルは、入力信号の論理状態の論理ハイ状態を表す。第 2 の電圧レベルは、入力信号の論理状態の論理ロー状態を表す。レシーバは、差分拡大装置から処理された信号を受信し、処理された信号に基づいて入力信号の論理状態を決定するように構成される。

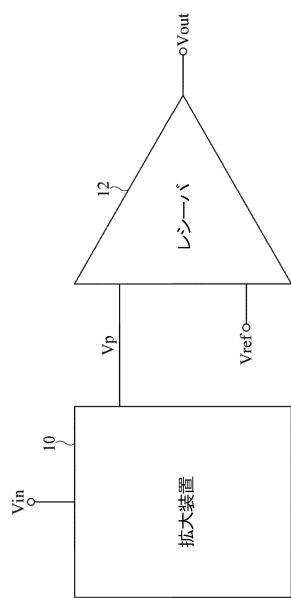
20

【0069】

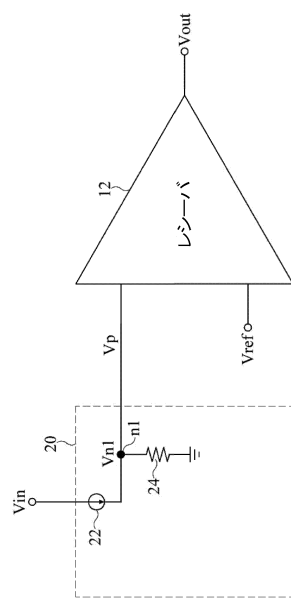
さらに、本出願の範囲は、本明細書で説明されるプロセス、機械、製造、および物質の組成、手段、方法、およびステップの特定の実施形態に限定されることを意図していない。当業者は本明細書に記載される対応する実施形態と実質的に同じ機能を実行するか、または実質的に同じ結果を達成する、現在存在するかまたは後に開発される本開示、プロセス、機械、製作、物質、装置、方法またはステップから、本開示に従って利用することができることを容易に理解するのであろう。したがって、添付の特許請求の範囲は、そのようなプロセス、機械、製造、組成物、手段、方法またはステップをそれらの範囲内に含むことが意図される。

30

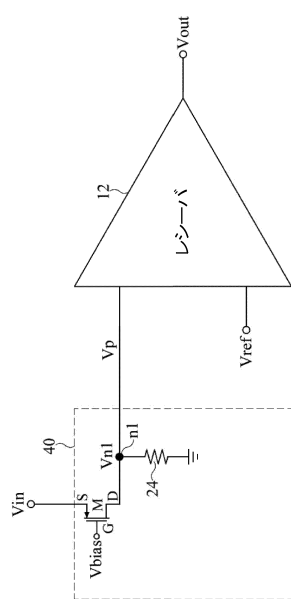
【図 1】



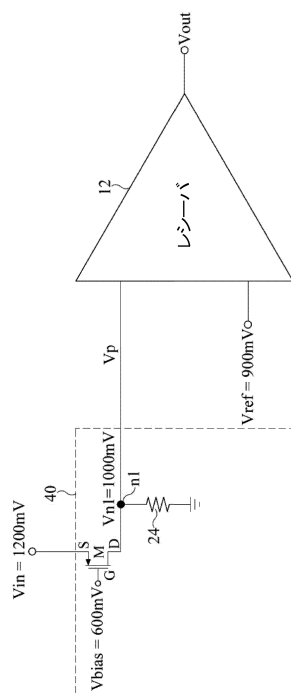
【図 2】



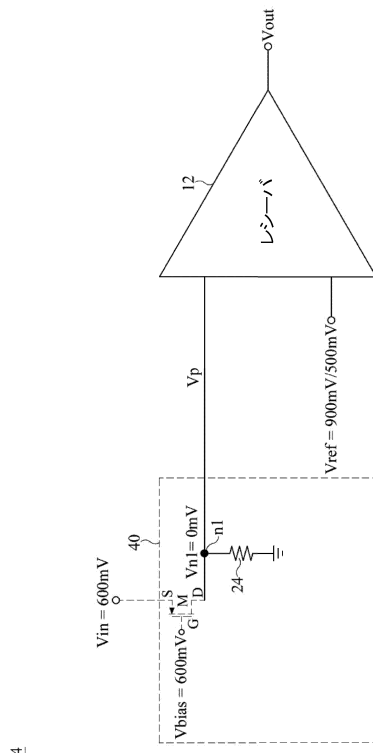
【図 3】



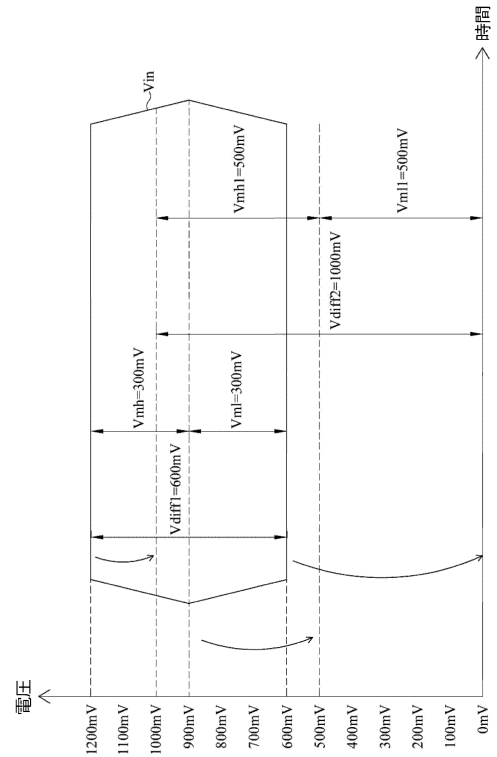
【図 4】



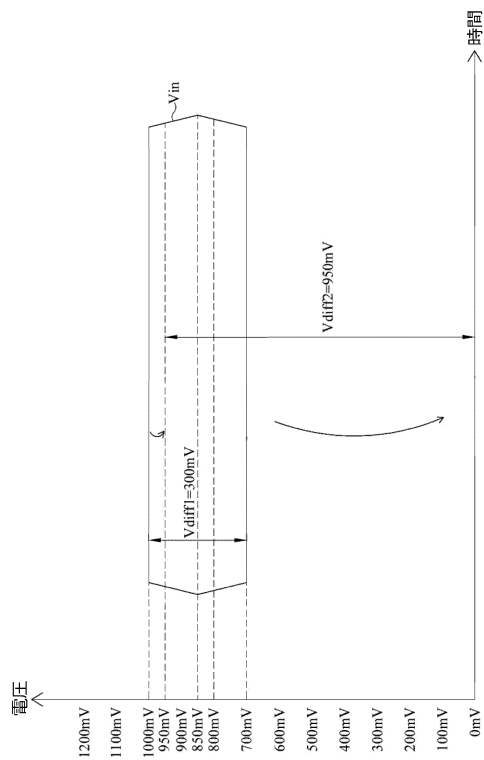
【図 5】



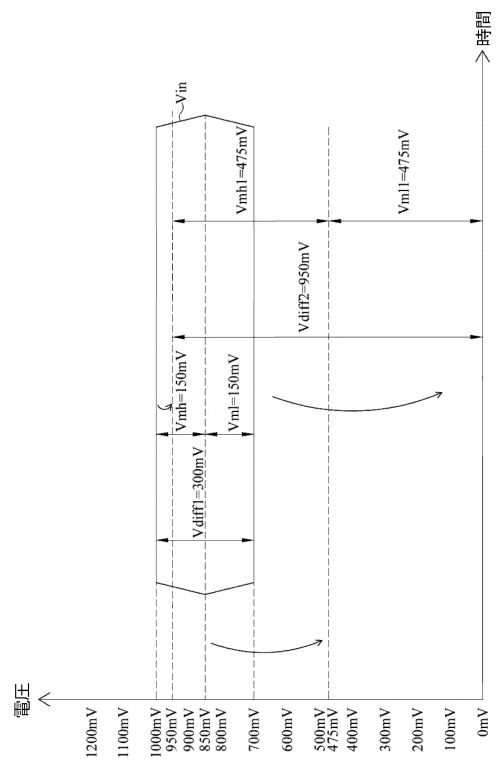
【図 6】



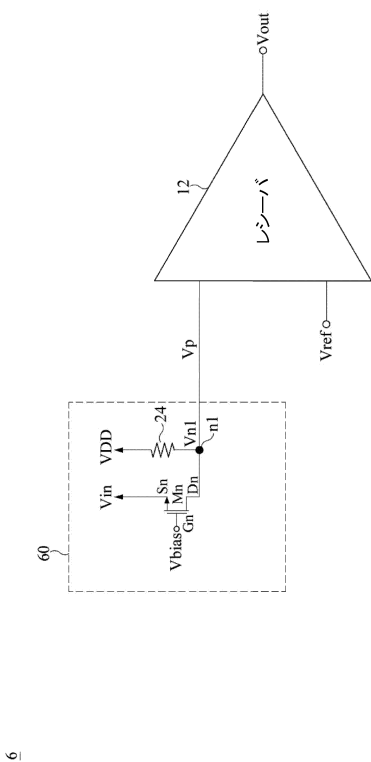
【图 7】



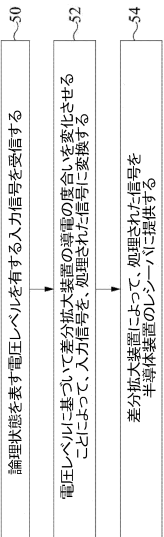
【图 8】



【図 9】



【図 10】



フロントページの続き

(74)代理人 100185269

弁理士 小菅 一弘

(72)発明者 チャン チュアンジーエン

台湾 シンチュウ カウンティ 308 バオシャン タウンシップ トンユン ストリート ナ
ンバー 20

審査官 工藤 一光

(56)参考文献 特開2011-188645 (JP, A)

特開平4-108216 (JP, A)

特公平4-41531 (JP, B2)

特開平1-149558 (JP, A)

米国特許第7956641 (US, B1)

米国特許第9197237 (US, B2)

米国特許出願公開第2016/0156347 (US, A1)

(58)調査した分野(Int.Cl., DB名)

G11C7/10

G11C11/4093

H02M3/145-3/158

H03K5/08

H03K19/0175-19/0185