

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5082064号
(P5082064)

(45) 発行日 平成24年11月28日(2012.11.28)

(24) 登録日 平成24年9月14日(2012.9.14)

(51) Int.Cl.

F 1

GO 1 T	1/20	(2006.01)	GO 1 T	1/20	G
HO 1 L	31/09	(2006.01)	HO 1 L	31/00	A
HO 1 L	31/02	(2006.01)	HO 1 L	31/02	B
HO 1 L	27/144	(2006.01)	GO 1 T	1/20	E
A 6 1 B	6/03	(2006.01)	HO 1 L	27/14	K

請求項の数 20 (全 15 頁) 最終頁に続く

(21) 出願番号 特願2009-519593 (P2009-519593)
 (86) (22) 出願日 平成19年7月3日 (2007.7.3)
 (65) 公表番号 特表2009-544011 (P2009-544011A)
 (43) 公表日 平成21年12月10日 (2009.12.10)
 (86) 國際出願番号 PCT/US2007/072780
 (87) 國際公開番号 WO2008/082689
 (87) 國際公開日 平成20年7月10日 (2008.7.10)
 審査請求日 平成22年2月24日 (2010.2.24)
 (31) 優先権主張番号 11/456,662
 (32) 優先日 平成18年7月11日 (2006.7.11)
 (33) 優先権主張国 米国(US)

(73) 特許権者 509010894
 エアロフレックス コロラド スプリング
 ス インコーポレイテッド
 アメリカ合衆国、80907-3486
 コロラド州、コロラド スプリングス、セ
 ンティナル ブールバード 4350
 (74) 代理人 110000877
 龍華国際特許業務法人
 (74) 代理人 100104156
 弁理士 龍華 明裕
 (74) 代理人 100118005
 弁理士 飯山 和俊
 (74) 代理人 100143502
 弁理士 明石 英也

最終頁に続く

(54) 【発明の名称】 2コンポーネント検出器、X線照射検出器、フォトダイオード検出器アレイの回路ダイを遮蔽する方法

(57) 【特許請求の範囲】

【請求項 1】

X線を検出する2コンポーネント検出器であって、

フォトダイオードアレイに接合された第1面と、前記フォトダイオードアレイに電気結合された第2面とを有する第1の基板と、

前記第1の基板の前記第2面に取り付けられたシールドと、

処理チップに直接フリップチップボンディングされた第1面、および受動電子素子に接合される第2面を有する第2の基板と、

を備え、

前記処理チップは、前記第2の基板の前記第1面に電気結合され、

前記受動電子素子は前記処理チップに電気結合され、

前記第1の基板の前記第2面の一部は、前記第2の基板の第1面の一部に物理的および電気的に接合されて、前記フォトダイオードアレイ内の複数のフォトダイオードからの、前記第1の基板と前記第2の基板とを通る個々の第1の通路を経由して伝えられる電気情報を前記処理チップにより処理させ、

前記処理チップからの電気情報は、前記第2の基板を通る個々の第2の通路を経由して前記受動電子素子へ伝えられ、

前記第2の通路は前記第1の通路から絶縁される2コンポーネント検出器。

【請求項 2】

前記シールドと前記処理チップとは、物理的に接触しない、請求項1に記載の2コンポ

一ネット検出器。

【請求項 3】

前記シールドは、X線照射が前記処理チップに到達するのを妨げる、請求項1または2に記載の2コンポーネント検出器。

【請求項 4】

第1のコンポーネントは、前記第1の基板および前記フォトダイオードアレイを含み、

第2のコンポーネントは、前記第2の基板および前記処理チップを含み、

各コンポーネントの動作機能は別個に決定されうる、請求項1から3の何れか1項に記載の2コンポーネント検出器。

【請求項 5】

X線を検出する2コンポーネント検出器であって、

各々が光を電気信号に変換することができる2以上のフォトダイオードを含むフォトダイオードアレイと、

第1面および前記第1面の反対側の第2面を有する第1の基板と、

前記第1の基板の前記第2面に取り付けられるシールドと、

第1面および第2面を有する第2の基板と、

各電気信号を処理する回路を有するダイと、

を備え、

前記第1の基板の前記第1面は前記フォトダイオードアレイに接合され、

前記第1の基板は、前記第1の基板の前記第1面から前記第1の基板の前記第2面の一部に連通する、個々が前記第1の基板を経由する2以上の第1の導電路を有し、

各フォトダイオードは前記第1の基板の前記第1面における前記2以上の第1の導電路の1つに連結され、

前記第2の基板の前記第1面の一部が前記第1の基板の前記第2面の前記一部に接合されることで、前記第1の基板の前記2以上の第1の導電路の各々が、個々が前記第2の基板を経由する2以上の第2の導電路の固有の1つに連結され、

前記ダイは前記第2の基板の前記第1面に直接フリップチップ接合され、前記第2の基板の前記第1面は前記第2の基板の前記第2の導電路の各々を前記ダイに連結し、

前記第2の基板の前記第2面に直接接合される受動電子素子に前記ダイをつなぐ、個々が前記第2の基板を経由する2以上の第3の導電路をさらに備え、

前記第3の導電路は、前記第2の導電路と絶縁される検出器。

【請求項 6】

前記シールドは、前記第1の基板の前記第2面の窪み領域に収容され、

前記窪み領域は前記シールドを収容するのに十分な容積を有する、請求項5に記載の検出器。

【請求項 7】

前記シールドは前記ダイ以上の大きさを有する、請求項5または6に記載の検出器。

【請求項 8】

前記シールドは、X線照射に対して半透過性を有する、請求項5から7の何れか1項に記載の検出器。

【請求項 9】

前記シールドは、原子番号が70を超える材料から実質的に形成される、請求項5から8の何れか1項に記載の検出器。

【請求項 10】

前記第2の基板の前記2以上の第2の導電路の各々は、ボールグリッドアレイはんだバンプを利用して、前記第1の基板の前記2以上の第1の導電路の1つに連結される、請求項5から9の何れか1項に記載の検出器。

【請求項 11】

前記第2の基板の前記第2面は、略平面状であり、受動電子素子を収容できる、請求項5から10の何れか1項に記載の検出器。

10

20

30

40

50

【請求項 1 2】

前記ダイは、前記第 2 の基板の前記第 1 面上に配設され、前記フォトダイオードアレイから見ると前記シールドの下に位置する、請求項 5 から 11 の何れか 1 項に記載の検出器。

【請求項 1 3】

前記シールドおよび前記ダイは、前記ダイおよび前記シールド間に熱絶縁バッファを作成するよう配設される、請求項 5 から 12 の何れか 1 項に記載の検出器。

【請求項 1 4】

X 線照射検出器であって、

第 1 の基板と、

第 2 の基板と、

シールドと

を備え、

前記第 1 の基板の第 1 面は、各々が電気信号を生成することができる 2 以上の検出器を有する検出器アレイに接合され、

前記第 1 の基板は、個々が前記第 1 の基板を経由する 2 以上の第 1 の導電路を有し、

各検出器について、前記第 1 の基板の前記第 1 の導電路の 1 つが前記第 1 の基板の第 2 面上の 2 以上のパス接続点のうちの 1 つに対して前記電気信号を搬送し、

前記第 2 の基板は、第 1 面と、個々が前記第 2 の基板を経由する 2 以上の第 2 の導電路と、前記第 2 の基板の前記第 1 面上の 2 以上のパス受信点と、を有し、

前記 2 以上のパス受信点の 1 つは、前記第 1 の基板の前記 2 以上のパス接続点のうちの前記 1 つに対応しており、

前記第 1 の基板の前記パス接続点の各々は、前記第 2 の基板の前記パス受信点の各々に、ボールグリッドアレイはんだバンプを利用して接合され、

前記パス受信点の各々は、前記 2 以上の第 2 の導電路の 1 つを介して回路ダイに連結され、

前記回路ダイは、前記第 2 の基板の第 1 面に直接フリップチップボンディングされ、

前記シールドは、前記回路ダイと前記シールドとの間に絶縁間隙が残るよう、前記検出器アレイと前記回路ダイとの間に介在する前記第 1 の基板の第 2 面に取り付けられ、

前記第 2 の基板の前記第 2 面に直接接合される受動電子素子に前記回路ダイをつなぐ、個々が前記第 2 の基板を経由する 2 以上の第 3 の導電路をさらに備え、

前記第 3 の導電路は、前記第 2 の導電路と絶縁される X 線照射検出器。

【請求項 1 5】

各検出器は、フォトダイオードを含み、

前記フォトダイオードの少なくとも 1 面は、X 線照射を光に変換することができるシンチレータ結晶に接合され、

各フォトダイオードは光を電気に変換することができる、請求項 1 4 に記載の X 線照射検出器。

【請求項 1 6】

前記回路ダイは、被膜で覆われている、請求項 1 4 または 1 5 に記載の X 線照射検出器。

【請求項 1 7】

前記シールドは、前記第 1 の基板の前記第 2 面上に配設される、請求項 1 4 から 1 6 の何れか 1 項に記載の X 線照射検出器。

【請求項 1 8】

X 線を検出するフォトダイオード検出器アレイの回路ダイを遮蔽する方法であって、

電気信号を生成することができる各フォトダイオードを含む前記フォトダイオード検出器アレイを、第 1 の基板の第 1 面に接合する段階と、

前記フォトダイオードの各々の前記電気信号を、個々が前記第 1 の基板を経由する、前記フォトダイオードの各々に固有の第 1 の導電路により、前記第 1 の基板の第 2 面上に固

10

20

30

40

50

有の接続点に搬送する段階と、

ボールグリッドアレイはんだバンプを利用して、前記第1の基板の前記固有の接続点の各々を、第2の基板の第1面上の対応する固有の受信点に電気接続する段階と、

前記フォトダイオードの各々の前記電気信号を、個々が前記第2の基板を経由する、前記固有の受信点の各々に固有の第2の導電路により、前記固有の受信点から、前記第2の基板の前記第1面上に直接フリップチップボンディングされた前記回路ダイへと伝送する段階と、

前記フォトダイオード検出器アレイと前記回路ダイとの間に介在し前記フォトダイオード検出器アレイから見ると前記回路ダイを覆うよう、シールドを前記第1の基板の前記第2面上に取り付ける段階と

前記固有の第2の導電路と絶縁され、個々が前記第2の基板を経由する固有の第3の導電路によって、前記回路ダイから前記第2の基板の前記第2面の一部に直接接合される受動電子素子へ電気信号を伝送する段階と

を備える方法。

【請求項19】

前記シールドは、前記第2の基板の窪み領域に配設される、請求項18に記載の方法。

【請求項20】

材料がない間隙が前記シールドと前記回路ダイとの間に残る、請求項18または19に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本願は、2006年7月11日に出願した「TWO COMPONENT PHOTODIODE DETECTOR」なる名称の米国特許出願番号第11/456,662号の優先権を主張し、この全体を本願に参照として組み込むものとする。

本発明は、概して検出器アレイに係り、より詳しくは、フリップチップボンディングされた特定用途の集積回路を有するX線フォトダイオード検出器センサアレイの2コンポーネント構成に係る。

【背景技術】

【0002】

現在のX線コンピュータモグラフィ(CT)スキャナは、通常数百のX線検出器を利用して、X線エネルギーを可視光に変換し、最終的には電気信号に変換する。検出器は通常、X線エネルギーを光に変換するシンチレータと、この光を電流に変換するフォトダイオードとから形成される。CT用途に利用されるフォトダイオードの形式は、単一のエレメントの1Dアレイから多数のエレメントの2Dアレイまで幅広いものが可能である。

【0003】

各アクティブなフォトダイオードアレイでは、X線照射を光に変換する一連のシンチレーション結晶が基板上に配置されている。各シンチレータ結晶の下には、シンチレーション結晶から発射される光を電荷に変換するバックイルミネーション型フォトダイオードが配設される。フォトダイオードからの電荷は、その後電気バスを介して信号処理回路に伝送される。通常、変換された電荷は、各フォトダイオードから、本技術分野では公知であるワイヤボンディング技術を利用して電気配線を介して基板の複数のバスを辿って処理回路まで到達する。基板は、回路およびフォトダイオードアセンブリの機械的な支持基盤としての役割を果たすとともに、迷放射光から処理回路を保護するシールドを収容する手段としての役割も持つ。

【0004】

図1A、1Bは、典型的な公知のフォトダイオードアレイ100を極めて抽象化した平面図および側面図である。シンチレータ結晶110は通常、6面を有しX線照射105を受け取り、1透過面がフォトダイオード140に接合された立方体である。シンチレータ結晶110とフォトダイオード140との接合は、通常p+/n-接合である。結晶110

0の残りの面は、結晶が生成した光を透過面へ、および最終的にはその下のフォトダイオード140へ導く助けとなる光学反射材料で被膜されている。その後フォトダイオードは、基板150中央の電気バスを介して処理回路160に接続される。照射シールド145が基板150と処理回路160との間に介在している。シールド145は、読み誤り、撮像誤り、およびゴースト発生を生じうる迷放射光から処理回路を保護する。

【0005】

図1A、1Bにその概略を示したように、基板150は、先行技術である検出器アレイの構造的支持基礎である。フォトダイオード140は、基板150上に2Dアレイとして配設される。基板150はさらに、各フォトダイオード140が生成した電気信号を、画像再構築を行う信号処理回路160に送信する信号送信手段170を含む。各アクティブなフォトダイオードエレメントが発する各電気信号に関する処理回路は、通常、CMOS(相補性金属酸化膜半導体)チップである。CMOSは主要なクラスの集積回路である。CMOSチップは、マイクロプロセッサ、マイクロコントローラ、SRAM(エスラム)、および他のデジタルロジック回路を含む。通常ワイヤボンディングを利用することで、フォトダイオードの1端の上面ボンディングパッドを、CMOSチップの外部接続へと接続する。

【0006】

信号送信配置は、通常、基板にプリントされた導電回路バス170(ワイヤ)を含む。各フォトダイオード140から1以上のバス170への導電リードにより、各フォトダイオード140と処理回路160との間の電気配線が完成する。各アレイにおけるフォトダイオード140の数が増えるにつれて、これらアレイに必要になる幾多もの電気ワイヤを支持する基板は益々複雑になる。当業者であれば理解するように、基板は、個々の回路バスが500個増えるても収容できる多数の層から形成されてよい。

【0007】

当業者であれば理解するように、図1A、1Bに示すような先行技術のX線検出器の製造は、信頼性のための構築を保証するための事前注意が必要であり、複雑且つ労働集約型になりがちである。例えば、各フォトダイオード140と処理回路160との間の各接続170は、接合、および注意深いルーピングが必要であり、基板150の回路バスに接合される際にワイヤ180が、基板150上の他のワイヤまたは他の導電領域と干渉しあわないようにする必要がある。ワイヤボンディング密度は、2Dアレイにおいてはより密になる。2Dアレイの各内部フォトダイオードエレメントからの導電トレースは、「外界」と接続される必要がある。各エレメントに対して1つのトレースが必要となり、各トレースは通常基板150上のボンディングパッドで終端する。その後各ボンディングパッドからのワイヤボンディングを外部接続に対して形成する。

【0008】

これら外部接続の数が増えると、フォトダイオードアレイに関する基板に関するコストも上昇する。最近まで、検出器アレイ内のフォトダイオードのサイズおよび数は、通常、これらコンポーネントの設計において最も重要な要素であった。ボンディング技術の高度化および多数の検出器を単一のアレイ内に収める能力の向上により、これらコンポーネントについて割り当てられていたコストを、基板設計・製造および基板が個々の電気信号を何百も搬送できる能力を持たせることについて利用できるようになった。500個ものダイオード用の信号を搬送することのできる基板は、しばしば10~12層の厚みを有する。信頼性が高く、且つ、十分な電気リードと、ボンディングが行われるフォトダイオード検出器と整合する熱膨張特性とを有する基板の作成は難しく高価である。

【0009】

従って本発明の1つの目的は、製造コストの低減につながる簡素な構造を有する2D光検出器アレイを提供することである。本発明のさらなる目的は、コンポーネント検証性が進化して、耐久性および信頼性に優れ、且つ、先行技術のX線検出器を製造するよりも実質的にコストが低い、向上したX線検出器を提供することである。

【発明の概要】

10

20

30

40

50

【0010】

簡潔に述べると、本発明は、向上した2コンポーネント2D光検出器デバイスに関する。フォトダイオード検出器アレイは、第1の基板の第1面にボンディングされ、第1の基板の第2面に電気結合される。X線照射に対して半透過性を有するシールドが、第1の基板の第2面に取り付けられる。処理チップが、第2の基板の第1面にフリップチップボンディングで電気結合される。第2の基板の第1面の一部が、第1の基板の第2面の一部に、物理的および電気的に接合されて、フォトダイオードアレイからの電気信号処理を行わせる。第1の基板に関するシールドは、X線照射が第2の基板の処理チップに到達するのを妨げるような配置とされる。シールドおよび処理チップは、空気間隙により分離され、熱絶縁および電気絶縁を行う。

10

【0011】

本発明の一側面においては、2コンポーネント基板は、BGAボンディングにより接合される。第1の基板に関するシールドは、タングステン、金、または70を超える原子番号を有する他の元素などの、X線照射に対して半透過性を有する材料から実質的に形成される。シールドの大きさは、処理チップのものと同じかそれより大きく作られ、X線照射が処理チップに到達するのを妨げる。本発明のまた別の側面においては、処理チップはカプセル化されている。各基板および関連するコンポーネントの動作機能は、別個に決定されうる。

【0012】

本発明の前述のおよび他のフィーチャ、利用可能性、および利点は、添付図面にも示す、以下の本発明の一実施形態のより詳細な説明により明らかになろう。

20

【図面の簡単な説明】**【0013】**

以下の好適な実施形態についての記載を、添付図面とともに参照することで、本発明の上述のフィーチャおよび目的、他のフィーチャおよび目的、それを得る方法、且つ発明自身の理解が深まることであろう。

【0014】

【図1A】典型的な公知のフォトダイオードアレイを極めて抽象化した平面図である。

【図1B】典型的な公知のフォトダイオードアレイを極めて抽象化した断面図である。

【0015】

30

【図2】本発明による2Dフォトダイオード検出器アレイの一実施形態を抽象化した側面図である。

【0016】

【図3】本発明の一実施形態によるカプセル化された回路ダイを有する2Dフォトダイオード検出器アレイの側面図である。

【0017】

【図4A】本発明によるフォトダイオード検出器アレイの、第1の基板およびシールドコンビネーションコンポーネントの一実施形態の上面図である。

【図4B】本発明によるフォトダイオード検出器アレイの、第1の基板およびシールドコンビネーションコンポーネントの一実施形態の側面図（断面図）である。

40

【図4C】本発明によるフォトダイオード検出器アレイの、第1の基板およびシールドコンビネーションコンポーネントの一実施形態の底面図である。

【0018】

【図5A】本発明によるフォトダイオード検出器アレイの、第2の基板および回路ダイコンビネーションコンポーネントの一実施形態の上面図である。

【図5B】本発明によるフォトダイオード検出器アレイの、第2の基板および回路ダイコンビネーションコンポーネントの一実施形態の側面図（断面図）である。

【図5C】本発明によるフォトダイオード検出器アレイの、第2の基板および回路ダイコンビネーションコンポーネントの一実施形態の底面図である。

【0019】

50

【図6A】本発明のフォトダイオード検出器アレイの一実施形態の一側面を示す図である。

【図6B】本発明のフォトダイオード検出器アレイの一実施形態の、図6Bとは対向する側面を示す図である。

【0020】

【図7】本発明の2Dフォトダイオード検出器アレイの作成方法の一実施形態を示すフローチャートである。

【0021】

図面は、本発明の実施形態を例示目的のみから記載している。当業者であれば、以下の説明から、本発明の原理の範囲内で、ここに例示した構造および方法に関する代替実施例を想到するであろう。

【発明を実施するための形態】

【0022】

2コンポーネント2Dフォトダイオード検出器アレイを、前述の図面および以下に記す本文により例示および記載する。開示される2Dフォトダイオード検出器アレイは2つの基板を有し、1基板には回路ダイがフリップチップボンディングされ、他の基板には照射シールドおよびフォトダイオードアレイが接合される。2つの基板はこの後、互いに接合されて、各フォトダイオードが生成する電気信号を回路ダイに送信する手段を提供する。シールドは、フォトダイオードアレイから見たとき回路ダイに直接対向するよう被覆するよう方向付けられる。さらに、回路ダイおよびシールドは、接触しないよう配置され、回路ダイとシールドとの間に熱絶縁性および電気絶縁性を有する空間を生成する。

【0023】

図2は、本発明の一実施形態による2Dフォトダイオード検出器アレイの側面図である。本発明によると、図2に示される通り、第1の基板コンポーネントコンビネーション200および第2の基板コンポーネントコンビネーション225が組み合わされてフォトダイオード検出器アレイを形成する。X線照射105、または、光、磁気、熱などの他の種類の検出可能なエネルギーが、フォトダイオードアレイ100に影響を与えて、電気信号が生成される。本発明の一実施形態では、フォトダイオードアレイは、個々にフォトダイオード140に接合される2以上のシンチレータ結晶110から形成される。X線照射105はシンチレータ結晶110に影響を与えて、光を生成させる。6面のシンチレータ結晶は、その5面が反射性材料で被膜され、生成された光をフォトダイオード140へ送る。そしてフォトダイオード140は、処理に利用可能な電気信号を生成する。

【0024】

各シンチレータ結晶110を各フォトダイオード140に接合し、結果生じるp+/n-接合に接合する技術は、当業者には公知である。本発明の一実施形態においては、フォトダイオードアレイ100は、第1の基板210に直接接合される。第1の基板210の第1面212上に配設されるコンタクトパッドは、各フォトダイオード140と位置合わせられ接觸される。各コンタクトは、各フォトダイオードが生成した電気信号を基板へと、そして最終的には回路ダイ160へと伝達することができる。故に第1の基板210は、電気信号を各フォトダイオード140から第1の基板210の第2面214上の対応する接続点へ送信することのできる2以上の送信手段270またはパスを有する。各パスは、基板の個別のルートを通り、電気信号間を絶縁する。さらに、送信パスは、スプリアス信号生成、ノイズ、および画像ゴースト発生を起こしかねない電磁障害を最小限に抑えるよう構成される。

【0025】

第1の基板212の第1面は略平面状である。フォトダイオードアレイ100の平面特性は、第1の基板が、フォトダイオードアレイ100を支持するに足る十分な剛性を有し、且つ、コスト、重量、および他の設計的検討材料を最小限に抑えることを必要とする。第1の基板の重要な設計的検討材料の1つに、熱膨張係数がある。各X線105のエネルギーの主要部分が最終的に電気信号に変換されるとき、X線が光に変換され、この光が電

10

20

30

40

50

気に変換される際に出来る副産物は熱である。各結晶 110 に影響を与える X 線 105 の強度が変化するにつれて、アレイ 100 全体が生成する熱も変化する。さらに、第 1 の（あるいは単一の）基板に接する回路ダイ 160 の配置もまた、重要な熱源として機能する。故に重要な設計的検討材料の 1 つは、第 1 の基板 210 の熱膨張係数を、フォトダイオードアレイ 100 の係数のなるべく近くに揃えることである。第 1 の基板 210 の歪みにより、フォトダイオード 140 と基板 210 との間の接続が不安定になり、且つ、クロストークおよび他の望ましくない撮像上の問題が生じうる。先行技術では、ワイヤボンドを介して、回路ダイ 160 への多数の電気信号の伝送を单一基板上で行う必要があることに一部に起因して、基板をフォトダイオードアレイ 100 が受ける温度勾配に整合させる能力は制限されてきた。本発明は、第 1 の基板 210 が必要とする層の数を最小限に抑えることで、複雑性、温度勾配の問題、およびコストいずれをも低減させる。

【0026】

第 1 の基板 210 にはシールド 145 が関連付けられる。シールドは、高い原子番号を有し、X 線照射に対して半透過性を有する材料から形成される。この要件を満たすのは、タンゲステン、金、および原子番号が 70 を超える他の元素である。フォトダイオードアレイ 100 のフォトダイオード 140 およびシンチレータ結晶 110 のコンビネーションにより、X 線照射 105 は大部分撮像されるが、シンチレータ結晶 110 とフォトダイオード 140 とのコンビネーション間を徘徊している 1 以上のスプリアス X 線が回路ダイ 160 に到達する可能性もある。第 1 の基板 210 は、電気絶縁特性を有するが、依然 X 線照射に対しては透過性を有する材料から形成されるという特徴を有する。X 線照射が回路ダイ 160 に到達することを防ぐべく、フォトダイオード検出器アレイ 100 と回路ダイ 160 との間にシールドを介在させる。シールド 145 の大きさは、回路ダイ 160 と同じかそれより大きい。シールド 145 は回路ダイ 160 に対応するよう第 1 の基板 210 上に配設されて、X 線照射がフォトダイオードアレイ 100 を通過するのを遮る。本発明の一実施形態において、図 2 に示すように、シールド 145 は、第 1 の基板 210 の凹み領域または窪み領域に収められる。本発明によれば他の構成も考慮でき、可能であるが、本実施形態ではシールド 145 が窪みに収まっていることで、第 1 の基板 210 の第 2 面 214 の上には延びないよう配慮されている。

【0027】

第 2 の基板コンビネーション 225 は回路ダイ 160 、受動電子素子 290 、および第 1 の基板 210 から回路ダイ 160 へ電気信号を送信するとともに、回路ダイ 160 から受動電子素子 290 へ電気信号を送信する手段を含む。その後、電気信号は、2 コンポーネント 2D フォトダイオード検出器アレイを一部として含むシステムと相互作用する。本発明の一実施形態においては、第 2 の基板 160 は、ポールグリッドアレイ 230 を利用して第 1 の基板 210 に電気接合される。

【0028】

ポールグリッドアレイ（BGA）は、出力ピンがはんだボールのマトリクス形状に並んだ IC パッケージである。BGA のトレースは、概して積層基板（BT ベース）上またはポリイミドベースのフィルム上に製造される。故に、基板またはフィルムの全領域をコンポーネント間の配線に利用することができる。BGA 230 は、さらに短い PCB への電流パスを介して接地または電源の配線を配置することで、さらに接地インダクタンスまたは電源インダクタンスを低減する。熱的強化機構（ヒートシンク、サーマルボール等）をさらに BGA に適用して熱抵抗を低減し、第 1 の基板 210 から第 2 の基板 220 への熱伝達機構として機能することもできる。

【0029】

BGA 230 は、第 1 の基板 210 の各送信バス 270 を、第 2 の基板 220 の対応する送信バス 260 に接続する役割も果たす。第 1 の基板 210 の第 2 面 214 の一部上のグリッド状の接続点は（図 4A、4B、4C 参照）、BGA 230 と位置合わせされて、BGA 230 を介して第 2 の基板 220 の第 1 面 222 の一部上のグリッド状の受信点（図 5A、5B、5C 参照）に接続される。

10

20

30

40

50

【0030】

図2-5Cに示すように、2つの基板の接合面（第1の基板210の第2面214と第2の基板220の第1面222）の一部のみが係合することで、シールド145（第1の基板210と係合）および回路ダイ160（第2の基板220と係合）の配置領域が形成される。本発明の一実施形態においては、回路ダイ160は第2の基板220の第1面222にフリップチップボンディングされる。上述したように、回路ダイ160は、第2の基板220の第1面222に配置されることで、第1の基板210と係合したシールド145を被覆する。図2では、回路ダイ160が、第2の基板220の平面状の第1面222にフリップチップボンディングされている。他の実施形態では、第2の基板220の第1面222が凹部である、または、窪み領域を有することで、回路ダイ160が第2の基板220の平面222の上へ露呈することを制限する。10

【0031】

BGA230を利用した2つの基板の接合および、シールド145および回路ダイ160の配置は、回路ダイ160とシールド145との間に、オブジェクトまたは材料が何もない領域を形成するよう制約を受ける。この空気間隙250により、シールド145と回路ダイ160との間に熱絶縁性および電気絶縁性を有する領域が作られる。この熱絶縁性を有する間隙のおかげで、フォトダイオードアレイ100が生成する熱は、回路ダイ160へは伝達されない。同様に、第2の基板220に係合される回路ダイ160および受動電子素子290が生成する熱は、フォトダイオードアレイ100には伝達されない。加えて、シールド145と回路ダイ160との間に実際の接触がないことで、2つのコンポーネント間に電気絶縁バリアを設けねばならないという要件がなくてもよくなる。本発明のこの利点または他の利点により、製造コストが低減され、先行技術に比べて顕著な進歩となる。20

【0032】

本発明の別の側面は、回路ダイ160を第2の基板220にフリップチップボンディングすることである。フリップチップボンディングは、BGA構想に類似したはんだバンプを利用するが、BGAと比して精度および許容差面で顕著な向上が見られる。これはウェハバンプとも称されることもあり、はんだでできたバンプまたはボールを、個々のチップに切断する前の基板上に形成する高度なパッケージング技術である。バンピングは、フリップチップパッケージングの主要なプロセスであり、表を下にした状態のコンポーネントを、基板あるいはボードに対して、チップパッド上の導電バンプを介して直接接続する。これらバンプは、電気的、機械的、熱的相互接続を行うので、チップパッケージとデバイスとが直接接続されることになる。この種類のボンディングは、伝統的なワイヤボンディングと比べて顕著な利点を有する。30

【0033】

フリップチップという名称は、基板と接続する際にチップを裏返す（flip）ことに由来している。ワイヤボンディングによる従来の配線法と違って、フリップチップは、はんだまたは金のバンプを利用する。フリップチップは、入力／出力パッドをBGAまたは他の先行技術のようにチップの縁のみへの配設ではなくて、チップの全面に配設する。フリップチップボンディングにより、回路または送信バスが最適化される。フリップチップの別の利点は、ボンディングワイヤがないので、信号インダクタンスおよび干渉が低減されることである。フリップチップボンディングまたは配線はさらに、信号伝播遅延を低減し、電力および接地分配についての制限を軽減する。また、フリップチップ配線をワイヤボンディングの代わりに利用すると、パッケージのサイズ、重量、およびコストが低減される。40

【0034】

図3は、本発明の一実施形態による、フォトダイオード検出器アレイの側面図である。図3は、2コンポーネント2Dフォトダイオードアレイの、様々なコンポーネントの相対的大きさに関してより代表的な描画である。本発明の本実施形態においては、シールド145は、第1の基板210の空隙の凹んだ位置にあり、シールドの上面は第1の基板2150

0の平面より下にある。回路ダイ160の大きさに比べてBGA230のサイズは、回路ダイ160が第1の基板210の空隙内に延びる、といったものになっている。本発明のさらに優れた特徴は、図3に示す回路ダイ160のカプセル化310である。2つの基板をモジュール化することにより、基板コンポーネントコンビネーション200および225を個別にテスト、検証することができる。回路ダイは繊細な電子部品を表しているので、回路ダイ160を、保護被膜で、あるいは本発明の別の実施形態においては電気絶縁被膜でカプセル化すると有利だと思われる。本発明をある程度具体的に記載および例示してきたが、本開示が例示目的から作成されており、当業者であれば以下に請求されている本発明の精神および範囲から逸脱することなしに部品のコンビネーションおよび配置に幾多もの変更を行うことができるこ¹⁰とを理解されたい。

【0035】

図3に示すように、回路ダイ160はシールドとは接触していない。間隙250が2つのコンポーネント間に残り、コンポーネント間を熱絶縁且つ電気絶縁する。回路ダイ160のカプセル化310によって、シールド145と回路ダイ160との間にまた別のレベルの絶縁が追加される。コンポーネント設計の規模がミクロンのオーダになると、絶縁層を追加することで、シールド145と回路ダイ160との間を確実に無接触として、信頼性を向上できる。

【0036】

図4A、4B、4Cは、本発明の一実施形態による、第1の基板コンポーネントコンビネーションの上面図、側面図(断面図)、および底面図である。第1の基板210の側面図410は、シールド145が部分的に占有する窪み領域415を示す(図4A、4B、4Cにはフォトダイオードアレイが示されていない)。図4A、4B、4Cに示す実施形態においては、第1の基板は6層から形成される。基板の各層は、フォトダイオードアレイ100からの電気信号を、第2の基板220へ、そして最終的には回路ダイ160へと搬送することができる多数の送信バス270を有する。第1の基板210の上面図420はBGA430を示す。各丸は、BGAの記載および機能に対応するはんだボールを表す。BGA430が第1の基板210の第2面212の一部のみを占有していることに留意されたい。上から見ると、窪み領域415およびシールド145そのものは、BGAに関するはんだバンプをなんら有していないように示されている。

【0037】

第1の基板の底部図440は、フォトダイオードアレイ100に対応するコンタクトパッドのグリッドパターン450を示す。各フォトダイオード140は、グリッドパターン450に示されるコンタクトパッドのうち1つを介して第1の基板210に接合される。グリッドパターン450の各コンタクトパッドは、第1の基板210の上面図420に示すBGAパターン430への導電送信バスに対応して、それを介して接続される。フォトダイオードアレイ100に関するBGAパターン430およびグリッドパターン450両方のコンタクト点の実際の配置は、関連技術分野の当業者であれば理解するように変更が可能である。

【0038】

図5A、B、Cは、本発明の一実施形態による第2の基板コンポーネントコンビネーションの上面図、側面図(断面図)、および底面図である。図5A、5B、5Cは、第2の基板220および回路ダイ160を様々な視点から示している。上面図520は、第2の基板220の略平面状の第2面を示す。第2の基板の上面図520上に示される様々なブロックは様々な受動電子素子290を表しており、これら受動電子素子は、アレイを、該アレイが実装されるシステムに接続する導電送信バスおよびシステム配線295を介して回路ダイ160に接続される。本発明の一実施形態においては、ヒートシンク525が第2の基板220の第2面に配置される。ヒートシンク525は、基板および回路ダイ160に熱結合されて、第2の基板220の熱による膨張、収縮、および/または歪みを制御する。側面図510は、第1の基板210および回路ダイ160に第2の基板220を接続するBGAグリッドに対応するはんだバンプ230を描画する。本発明のこの特定の実

10

20

30

40

50

施形態においては、回路ダイ 160 は、第 2 の基板 220 の略平面状の第 1 面 222 から伸びるように描かれている。他の実施形態においては、回路ダイが第 2 の基板 220 の窪み領域または空隙に配設されてもよい。

【 0039 】

第 2 の基板 220 の底面図 540 は、第 2 の基板 220 の第 1 面 222 を示す。この面に示される BGA パターン 550 は、第 1 の基板 210 の第 2 面 214 に見られる BGA パターンと直接対応している（図 4A、4B、4C 参照）。BGA の各バンプは、第 1 の基板 210 の第 2 面 214 に位置するコネクタ点を、第 2 の基板 220 の第 1 面 222 に位置する受信点に位置合わせする。図 5C の第 2 の基板 220 の底面図 540 にはさらに、回路ダイ 160 およびカプセル化カバー 310 が示されている。

10

【 0040 】

図 6A、6B はそれぞれ、本発明の一実施形態による 2D フォトダイオード検出器アレイの一実施形態の互いに対向する側面を示す図である。本発明の本実施形態においては、第 1 の基板 210 および第 2 の基板 220 は大きさが違っている。コスト削減等様々な理由から、信号処理に必要となる回路ダイ 160 と様々な受動電子素子 290 とを収容することさえできれば、第 2 の基板 220 のサイズは縮小することができる。図 6A、6B に示すように、第 1 の基板 210、フォトダイオードアレイ 100、シールド 145、第 2 の基板 220、および回路ダイ 160 については、本発明の精神および意図を逸脱しない範囲で様々な構成が可能である。図 6A、6B は、さらに、第 1 の基板 210 に係合されるシールド 145 の配置を、第 2 の基板 220 に係合される回路ダイ 160 との関連において、さらに示す。本実施形態では回路ダイ 160 はカプセル化 310 されて描画されているが、回路ダイ 160 とシールド 145 との間に隙間は依然としてあり、シールド 145 は、回路ダイと同じ大きさであるか、またはそれより大きい。本発明の他の実施形態では、シールド 145 は回路ダイ 160 の裏面に直接取り付けることもできる。

20

【 0041 】

図 7 は、本発明による 2D フォトダイオード検出器アレイの作成方法の一実施形態を示すフロー チャートである。710 で、2 以上のフォトダイオードを有するフォトダイオードアレイは、第 1 の基板の平面状の第 1 面に接合されて、該アレイを含む各フォトダイオードを第 1 の基板に電気結合する。第 1 の基板内の導電送信バスは、各フォトダイオードから基板の反対の第 2 面に電気信号を伝達する。基板は、フォトダイオードアレイに対して歪みのない構造を提供するのに足る剛性を有し、フォトダイオードアレイと類似した熱膨張係数を有する材料から形成される。

30

【 0042 】

720 において、回路ダイ処理チップを第 2 の基板の第 1 面の一部にフリップチップボンディングする。フォトダイオードから電気信号を受け取ることができ、第 2 の基板の第 1 面の別の部分に配置される受信点は、第 2 の基板内の導電送信バスを介して回路ダイに連結される。730 で、X 線照射に対して半透過性を有するシールドが、第 1 の基板の反対側の面に、各フォトダイオードの送信バスの 2 以上の接続点の妨げにならないよう、且つ、X 線照射が回路ダイ処理チップに到達するのを妨げるよう、取り付けられる。740 で、BGA はんだバンプを利用して、第 1 の基板内の導電送信バスに関する接続点を、第 2 の基板に関する受信点と位置合わせし、電気結合する。第 1 の基板と第 2 の基板とは、第 1 の基板に係合するシールドが第 2 の基板の回路ダイと入力される X 線照射との間に介在するよう、さらに位置合わせされる。2 つの基板およびそれらの様々なコンポーネントの接合は、シールドと回路ダイとの間に熱絶縁および電気絶縁用のバッファースペースを維持するように行われる。各フォトダイオードからの電気信号は、その後、第 1 の基板を介し、さらに送信バス、基板間の BGA 接続、および第 2 の基板に関する送信回路を通って、回路ダイへと送信される。

40

【 0043 】

本発明の様々な実施形態では、これらおよびその他の、少なくとも 1 つの基板にフリップチップボンディングされる回路ダイを有する 2D フォトダイオードアレイ検出器を作成

50

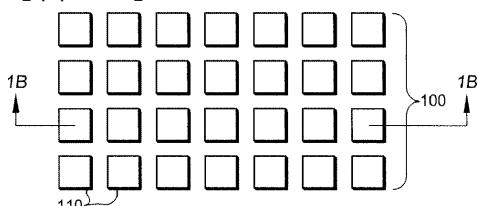
する実装方法を利用することができる。本発明の現在のところ好適な実施形態およびその向上された例の多くについて、ある程度の具体性を持って記載してきた。これら記載は例示を目的として記載されており、本発明の定義は以下の請求項の範囲によりなされることを理解されたい。

【 0 0 4 4 】

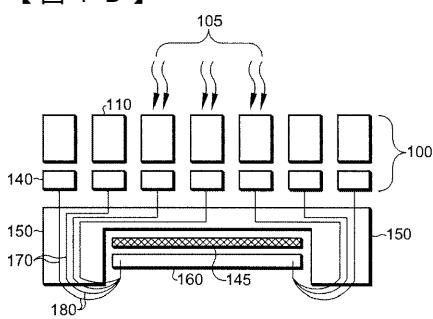
本願の請求項は、特定のフィーチャのコンビネーションについて記載しているが、本開示の範囲は、明示的にあるいは暗黙的に開示されたいかなる新規のフィーチャまたはいかなる新規のフィーチャのコンビネーションをも含み得る、また、当業者には明らかである一般化または変形例も、それらがいずれかの請求項に現在請求されているのと同一の発明に関するか否か、およびそれらが本発明の対峙するいずれかまたは全ての同じ技術的課題を軽減するか否かに関わらず、含み得る。このように、出願人は、本願の審査中に、あるいは本願を親とする分割出願の審査中に、本願が潜在的に含むこれらフィーチャおよび/またはフィーチャのコンビネーションに関する新たな請求項を作成する権利を留保する。

10

【図1A】



〔 図 1 B 〕



先行技術

【図2】

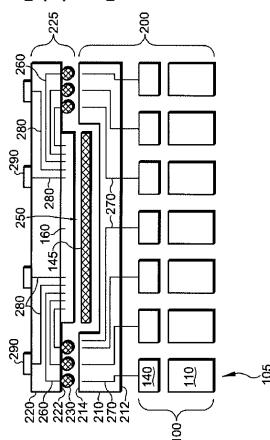


Fig. 2

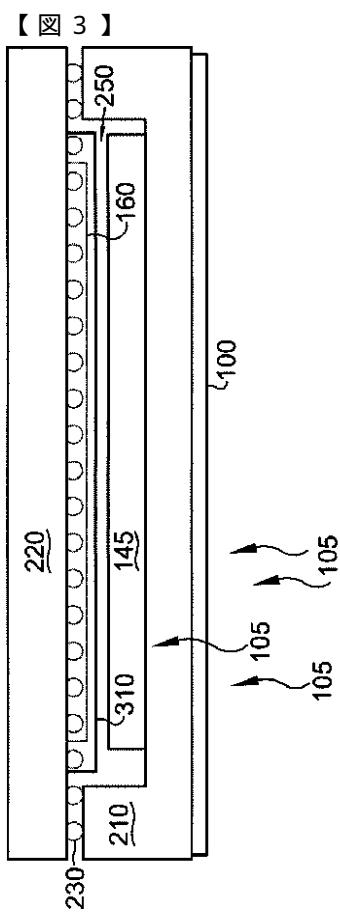


Fig. 3

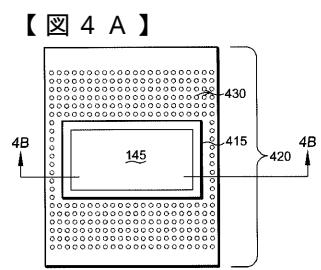


Fig. 4A

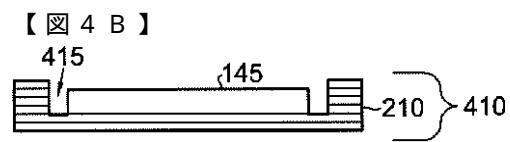


Fig. 4B

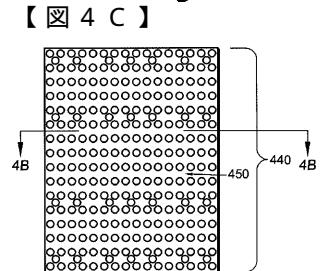


Fig. 4C

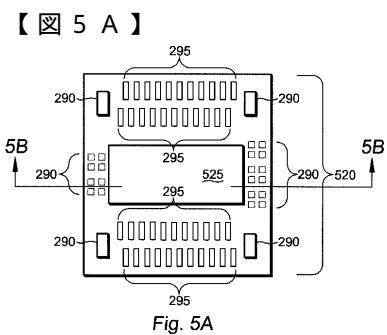


Fig. 5A

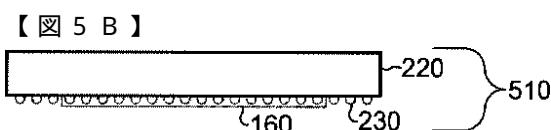


Fig. 5B

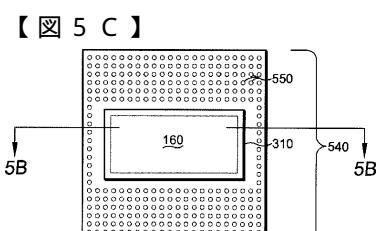


Fig. 5C

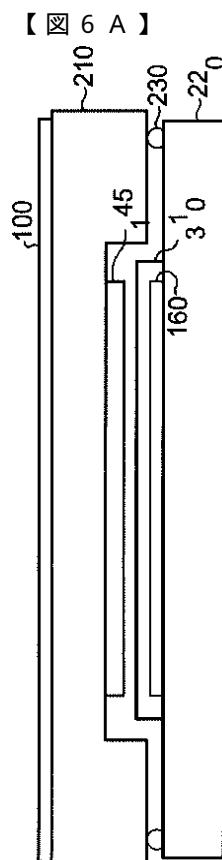


Fig. 6A

【図 6 B】

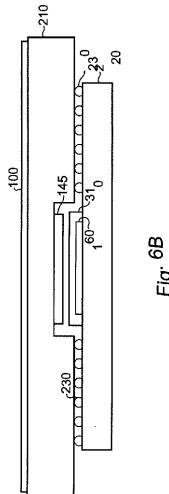
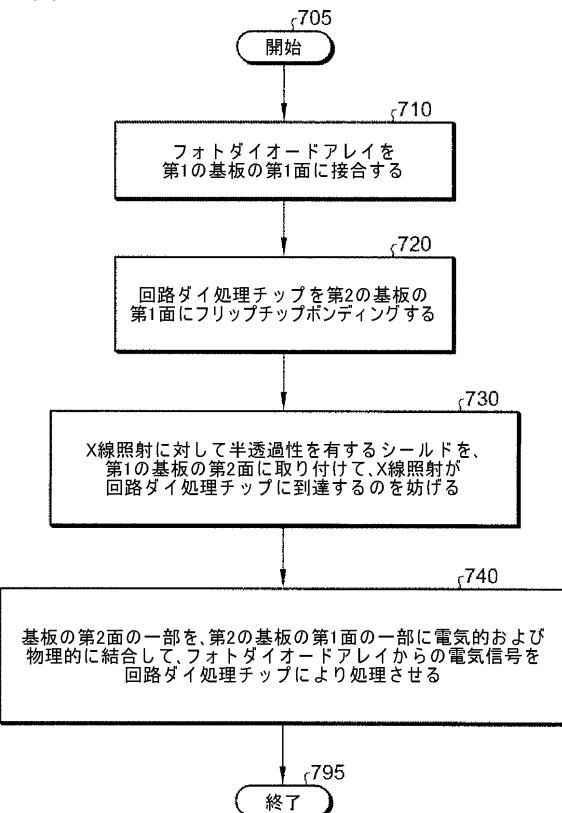


Fig. 6B

【図 7】



フロントページの続き

(51)Int.CI.

F I

A 6 1 B 6/03 3 2 0 S

(74)代理人 100138128

弁理士 東山 忠義

(74)代理人 100112520

弁理士 林 茂則

(74)代理人 100156591

弁理士 高田 学

(72)発明者 ソーン、ショーン

アメリカ合衆国、80907-3486 コロラド州、コロラド スプリングス、センテニアル
ブルバード 4350 エアロフレックス コロラド スプリングス インコーポレイテッド内

審査官 藤本 加代子

(56)参考文献 特開2004-265884 (JP, A)

特開2004-319601 (JP, A)

国際公開第2003/008999 (WO, A1)

特開2002-116261 (JP, A)

(58)調査した分野(Int.CI., DB名)

G01T 1/20

G01T 1/24

G01T 7/00

G01T 1/17

A61B 6/03

H01L 27/144

H01L 31/02

H01L 31/09