



(12) 发明专利申请

(10) 申请公布号 CN 104854792 A

(43) 申请公布日 2015. 08. 19

(21) 申请号 201480003513. 6

代理人 俞丹

(22) 申请日 2014. 07. 18

(51) Int. Cl.

(30) 优先权数据

2013-216559 2013. 10. 17 JP

H03H 7/38(2006. 01)

H03H 7/075(2006. 01)

H03H 7/12(2006. 01)

(85) PCT国际申请进入国家阶段日

2015. 06. 15

H05K 3/46(2006. 01)

(86) PCT国际申请的申请数据

PCT/JP2014/069141 2014. 07. 18

(87) PCT国际申请的公布数据

W02015/056473 JA 2015. 04. 23

(71) 申请人 株式会社村田制作所

地址 日本京都府

(72) 发明人 原田哲郎

(74) 专利代理机构 上海专利商标事务所有限公

司 311100

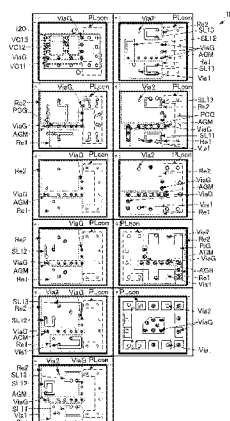
权利要求书3页 说明书23页 附图8页

(54) 发明名称

高频电路模块

(57) 摘要

本发明的高频电路模块(100)具备层叠体(110)和安装于层叠体(110)的表面的表面安装型元器件(120)。在表面安装型元器件(120)中内置有可变电容元件(VC11、VC12、VC13)。层叠体(110)中,电感器(SL11、SL12、SL13)由导体图案形成。层叠体(110)的背面形成有第1外部连接用端子(PD_{RF1})、第2外部连接用端子(PD_{RF2}),且该第1外部连接用端子(PD_{RF1})、第2外部连接用端子(PD_{RF2})以被多个接地连接用端子(PD_G)夹住的方式进行配置。与多个接地连接用端子(PD_G)相连接的多个接地用过孔导体(ViaG)伸长至层叠体(110)的表面。多个接地用过孔导体(ViaG)在表面附近的层中通过沿与伸长方向正交的方向伸长的接地连接导体(PCG)相连接。



1. 一种高频电路模块, 该高频电路模块构成包括无源元件和可变电容元件, 且具有第 1 输入输出端子和第 2 输入输出端子, 其特征在于, 包括:

层叠体, 该层叠体由多个电介质层层叠而成, 且大致呈长方体形状;

所述无源元件, 该无源元件由设置于该层叠体内部的导体图案形成;

所述可变电容元件, 该可变电容元件由安装于该层叠体的顶面的表面安装型元器件形成; 以及

对应于所述第 1 输入输出端子的第 1 外部连接用端子, 对应于所述第 2 输入输出端子的第 2 外部连接用端子、及成为高频电路的接地处的多个接地连接用端子, 所述第 1 外部连接用端子、所述第 2 外部连接用端子、及所述多个接地连接用端子分别形成于所述层叠体的底面,

所述第 1 外部连接用端子和所述第 2 外部连接用端子在所述层叠体的底面的除角部以外的所述底面的不同边的附近, 在沿着所述边的方向上以被所述接地连接用端子夹住的方式进行配置,

与所述可变电容元件相连接的多个接地连接用端子通过针对该多个接地连接用端子的每一个以沿着所述层叠体的层叠方向伸长的形状形成的多个接地用过孔导体相连接,

该多个接地用过孔导体通过形成于所述层叠体的表面附近的层的接地用内部连接导体图案相连接。

2. 如权利要求 1 所述的高频电路模块, 其特征在于, 包括:

控制系统端子, 该控制系统端子形成于所述层叠体的底面, 用于向所述可变电容元件提供控制系统信号; 以及

控制系统过孔导体, 该控制系统过孔导体形成于所述层叠体的内部, 用于使所述控制系统端子与所述可变电容元件相连接,

从层叠方向透视时, 形成有所述控制系统端子和所述控制系统过孔导体的控制区域通过配置在不与所述第 1 外部连接用端子、所述第 2 外部连接用端子、所述无源元件、以及用于构成所述高频电路的导体图案相重合的位置, 由此来实现空间上的分离。

3. 如权利要求 2 所述的高频电路模块, 其特征在于,

从与所述表面正交的方向观察所述层叠体时,

所述多个接地用过孔导体的一部分配置在形成有所述控制系统端子及所述控制系统过孔导体的控制区域与形成有所述第 1 外部连接用端子、所述第 2 外部连接用端子、及所述无源元件的传输区域之间。

4. 如权利要求 2 或 3 所述的高频电路模块, 其特征在于,

所述第 1 外部连接用端子、与连接至该第 1 外部连接用端子的所述无源元件及所述可变电容元件仅通过第 1 传输用过孔导体相连接, 该第 1 传输用过孔导体由沿着所述层叠体的层叠方向伸长的形状形成。

5. 如权利要求 4 所述的高频电路模块, 其特征在于,

所述第 2 外部连接用端子、与连接至该第 2 外部连接用端子的所述无源元件及所述可变电容元件仅通过第 2 传输用过孔导体相连接, 该第 2 传输用过孔导体由沿着所述层叠体的层叠方向伸长的形状形成。

6. 如权利要求 2 至 5 的任一项所述的高频电路模块, 其特征在于, 包括:

开关元件,该开关元件包含于所述高频电路,由安装于所述层叠体的顶面的表面安装型元器件形成;

开关用端子,该开关用端子形成于所述层叠体的底面,用于向所述开关元件提供开关控制系统信号;以及

开关用过孔导体,该开关用过孔导体形成于所述层叠体的内部,用于使所述开关用端子与所述开关元件相连接,

从层叠方向透视时,形成有所述开关用端子和所述开关用过孔导体的开关控制区域通过配置在不与所述第1外部连接用端子、所述第2外部连接用端子、所述无源元件、所述控制系统端子、以及所述控制系统过孔导体相重合的位置,由此来实现空间上的分离。

7.如权利要求1至6的任一项所述的高频电路模块,其特征在于,

所述可变电容元件包含有第1可变电容元件、第2可变电容元件、以及第3可变电容元件,

所述无源元件包含有第1电感器、第2电感器、以及第3电感器,

所述第1输入输出端子与所述第2输入输出端子通过由所述第2电感器与所述第2可变电容元件构成的串联电路相连接,

由所述第2电感器与所述第2可变电容元件构成的串联电路的所述第1输入输出端子侧分别通过所述第1电感器和所述第1可变电容元件接地,

由所述第2电感器与所述第2可变电容元件构成的串联电路的所述第2输入输出端子侧分别通过所述第3电感器和所述第3可变电容元件接地。

8.如权利要求6所述的高频电路模块,其特征在于,

所述可变电容元件包含有第1可变电容元件及第2可变电容元件,

所述无源元件包含有第1电感器、第2电感器、第3电感器、以及第4电感器,

所述开关元件包含有第1开关元件和第2开关元件,

所述第1输入输出端子与所述第2输入输出端子通过由所述第3电感器、所述第1可变电容元件、以及所述第4电感器构成的串联电路相连接,并且通过所述第2开关元件相连接,

由所述第3电感器、所述第1可变电容元件、以及所述第4电感器构成的串联电路的所述第1输入输出端子侧通过由所述第2电感器和所述第1开关元件构成的串联电路接地,

由所述第3电感器、所述第1可变电容元件、以及所述第4电感器构成的串联电路的所述第2输入输出端子侧通过所述第1电感器接地,

所述第3电感器与所述第1可变电容元件的连接点通过所述第2可变电容元件接地。

9.如权利要求6所述的高频电路模块,其特征在于,

所述可变电容元件包含有第1可变电容元件及第2可变电容元件,

所述无源元件包含有第1电感器、第2电感器、以及第3电感器,

所述开关元件包含有第1开关元件和第2开关元件,

所述第1输入输出端子与所述第2输入输出端子通过由所述第2开关元件、所述第1可变电容元件、以及所述第2电感器构成的串联电路相连接,并且通过所述第1开关元件相连接,

所述第2开关元件与所述第1可变电容元件的连接点分别通过所述第1电感器和所述

第 2 可变电容元件接地，

所述第 1 可变电容元件与所述第 2 电感器的连接点通过所述第 3 电感器接地。

高频电路模块

技术领域

[0001] 本发明涉及高频电路模块,该高频电路模块能够像可变滤波电路模块或可变匹配电路模块等那样,对传输的高频信号的频率特性以及阻抗特性进行调整。

背景技术

[0002] 目前,具备下述功能的各种通信装置已投入实用,即:对于利用各不相同的频带(通信频带)的多个高频信号,通过该多个高频信号所通用的天线来进行接收和发送。这种通信装置为了对每个通信频带进行阻抗匹配,具备可变匹配电路、可变滤波器等高频电路模块。作为可变滤波器模块,例如存在有如专利文献 1 所记载的结构。

[0003] 专利文献 1 所记载的可变滤波器装置(模块)由表面安装型的可变电容元件以及由分布常数线路形成的无源元件构成。专利文献 1 所记载的可变滤波器模块中,表面安装型的可变电容元件安装于单层基板,在该表面形成有由分布常数线路形成的无源元件。由此,在由分布常数线路形成的无源元件与可变电容元件之间的传输损耗得以降低。

现有技术文献

专利文献

[0004] 专利文献 1:日本专利特开 2012-191521 号公报

发明内容

发明所要解决的技术问题

[0005] 然而,专利文献 1 所记载的可变滤波器模块中,由于在单层基板的表面配置有可变电容元件和分布常数线路等无源元件,因此,导致该单层基板具有大面积。

[0006] 并且,由于可变电容元件的控制信号用的线路导体、以及高频信号的线路导体配置于同一平面,因此,彼此容易干扰,从而存在控制信号容易混入应进行传输的高频信号的问题。即,高频信号(通信信号)相对于噪声的隔离特性容易变差。

[0007] 本发明的目的在于提供一种各种传输特性均较为优异的小型高频电路模块。

解决技术问题所采用的技术手段

[0008] 本发明涉及构成为包含有无源元件和可变电容元件,且具有第 1 输入输出端子和第 2 输入输出端子的高频电路模块,该高频电路模块的特征在于具有下述结构。

[0009] 高频电路模块具备由多个电介质层层叠而成且大致呈长方体形状(layer stack)的层叠体。无源元件由设置于层叠体的内部的导体图案形成。可变电容元件由安装于层叠体的顶面的表面安装型元器件形成。在层叠体的底面形成有:对应于第 1 输入输出端子的第 1 外部连接用端子、对应于第 2 输入输出端子的第 2 外部连接用端子、以及成为高频电路的接地处的多个接地连接用端子。

[0010] 第 1 外部连接用端子和第 2 外部连接用端子在层叠体的底面的除角部以外的底面的不同边的附近,在沿着边的方向上以被接地连接用端子夹住的方式进行配置。与可变电容元件相连接的多个接地连接用端子通过针对于该多个接地连接用端子的每一个以沿着

层叠体的层叠方向伸长的形状来形成的多个接地用过孔导体相连接。该多个接地用过孔导体通过形成于层叠体表面附近的层的接地用内部连接导体图案相连接。

[0011] 在该结构中,由于可变电容元件与无源元件配置于高频电路模块的厚度方向上的不同位置,因此,能够使面积减小。并且,作为通信信号(高频信号)的输入输出端子的第1、第2外部连接用端子被接地处夹住,因此,第1、第2外部连接用端子与输入可变电容元件的控制系统信号的端子(控制系统端子)之间肯定配置有接地处。由此,能够确保高频电路的通信信号的输入输出端子中通信信号系统的传输路径与控制系统的传输线路之间的隔离性。并且,通过使形成于层叠体内的多个接地用过孔导体在层叠体的表面附近彼此相连,从而各接地用过孔导体得以稳定,且能够在层叠体内构成与层叠体的表面和背面正交的面状接地处。

[0012] 此外,本发明的高频电路模块优选具有下述结构。高频电路模块具备控制系统端子、以及控制系统过孔导体。控制系统端子形成于层叠体的底面,是用于向可变电容元件提供控制系统信号的端子。控制系统过孔导体形成于层叠体的内部,是用于使控制系统端子与可变电容元件相连接的过孔导体。形成有控制系统端子和控制系统过孔导体的控制区域通过配置在从层叠方向透视时不与第1外部连接用端子、第2外部连接用端子、无源元件、以及用于构成高频电路的导体图案相重合的位置,来实现空间上的分离。

[0013] 该结构中,由于通信信号系统的传输路径与控制系统的传输线路在层叠体内从空间上相分离,因此,能够更为可靠地确保这些通信信号系统的传输路径与控制系统的传输线路之间具有更高的隔离性。

[0014] 此外,本发明的高频电路模块优选具有下述结构。高频电路模块中,从与层叠体的表面正交的方向俯视时,多个接地用过孔导体的一部分配置在形成有控制系统端子及控制系统过孔导体的控制区域、与形成有第1外部连接用端子、第2外部连接用端子、及无源元件的传输区域之间。

[0015] 该结构中,利用接地用过孔导体以及由接地用内部连接导体图案形成的与层叠体的表面及背面正交的面状接地处,来实现形成有通信信号系统的传输路径的传输区域与形成有控制系统的传输线路的控制区域在高频上的分离。由此,能够更为可靠地确保这些通信信号系统的传输路径与控制系统的传输线路之间具有更高的隔离性。

[0016] 此外,本发明的高频电路模块优选具有下述结构。高频电路模块中,第1外部连接用端子、与连接至该第1外部连接用端子的无源元件及可变电容元件仅通过第1传输用过孔导体相连接,该第1传输用过孔导体由沿层叠体的层叠方向伸长的形状形成。

[0017] 该结构中,第1外部连接用端子与无源元件或可变电容元件以最短距离相连接。由此,可更为可靠地抑制连接第1外部连接用端子和无源元件或可变电容元件的传输线路与控制系统的传输线路之间的干扰。

[0018] 此外,本发明的高频电路模块优选具有下述结构。高频电路模块中,第2外部连接用端子、与连接至该第2外部连接用端子的无源元件及可变电容元件仅通过第2传输用过孔导体相连接,该第2传输用过孔导体由沿层叠体的层叠方向伸长的形状形成。

[0019] 该结构中,第2外部连接用端子与无源元件或可变电容元件以最短距离相连接。由此,可更为可靠地抑制连接第2外部连接用端子和无源元件或可变电容元件的传输线路与控制系统的传输线路之间的干扰。

[0020] 此外,本发明的高频电路模块中,优选具有下述结构。高频电路模块包括:开关元件,该开关元件包含在高频电路中,由安装于层叠体的顶面的表面安装型元器件形成;开关用端子,该开关用端子形成在层叠体的底面,用于向开关元件提供开关控制系统信号;以及开关用过孔导体,该开关用过孔导体形成在层叠体的内部,用于使开关用端子与开关元件相连接。形成有开关用端子和开关用过孔导体的开关控制区域通过配置在从层叠方向透视时不与第1外部连接用端子、第2外部连接用端子、无源元件、控制系统端子以及控制系统过孔导体相重合的位置,来实现空间上的分离。

[0021] 该结构中,在高频电路中具备开关元件的状态下,由于开关控制系统的传输线路与通信信号系统的传输路径及控制系统的传输线路在层叠体内从空间上相分离,因此,能够可靠地确保开关控制系统的传输线路与通信信号系统的传输路径及控制系统的传输线路之间具有较高的隔离性。

[0022] 此外,本发明的高频电路模块也可以采用下述结构。可变电容元件包含第1可变电容元件、第2可变电容元件、以及第3可变电容元件,无源元件包含第1电感器、第2电感器、以及第3电感器。第1输入输出端子与第2输入输出端子通过由第2电感器与第2可变电容元件构成的串联电路相连接。由第2电感器与第2可变电容元件构成的串联电路的第1输入输出端子侧分别通过第1电感器和第1可变电容元件接地。由第2电感器与第2可变电容元件构成的串联电路的第2输入输出端子侧分别通过第3电感器和第3可变电容元件接地。

[0023] 此外,本发明的高频电路模块也可以采用下述结构。可变电容元件包含第1可变电容元件和第2可变电容元件,无源元件包含第1电感器、第2电感器、第3电感器、以及第4电感器,开关元件包含第1开关元件和第2开关元件。第1输入输出端子与第2输入输出端子通过由第3电感器、第1可变电容元件、以及第4电感器构成的串联电路相连接,并且通过第2开关元件相连接。由第3电感器、第1可变电容元件、以及第4电感器构成的串联电路的第1输入输出端子侧通过由第2电感器和第1开关元件构成的串联电路接地。由第3电感器、第1可变电容元件、以及第4电感器构成的串联电路的第2输入输出端子侧通过第1电感器接地。第3电感器与第1可变电容元件的连接点通过第2可变电容元件接地。

[0024] 此外,本发明的高频电路模块也可以采用下述结构。可变电容元件包含第1可变电容元件和第2可变电容元件,无源元件包含第1电感器、第2电感器、以及第3电感器,开关元件包含第1开关元件和第2开关元件。第1输入输出端子与第2输入输出端子通过由第2开关元件、第1可变电容元件、以及第2电感器构成的串联电路相连接,并且通过第1开关元件相连接。第2开关元件与第1可变电容元件的连接点分别通过第1电感器和第2可变电容元件接地。第1可变电容元件与第2电感器的连接点通过第3电感器接地。

[0025] 上述结构示出实现高频电路模块的具体的电路,通过使用这些电路,能够扩大阻抗匹配范围。

发明效果

[0026] 根据本发明,可实现各种传输特性均较为优异的小型高频电路模块。

附图说明

[0027] 图1是构成本发明的实施方式1所涉及的高频电路模块的电路框图。

图 2 是本发明的实施方式 1 所涉及的高频电路模块的外观立体图。

图 3 是表示本发明的实施方式 1 所涉及的高频电路模块的各电介质层的导体图案的层叠图。

图 4 是表示在本发明的实施方式 1 所涉及的高频电路模块的底面的端子的排列方式的图。

图 5 是构成本发明的实施方式 2 所涉及的高频电路模块的电路框图。

图 6 是本发明的实施方式 2 所涉及的高频电路模块的外观立体图。

图 7 是表示本发明的实施方式 2 所涉及的高频电路模块的各电介质层的导体图案的层叠图。

图 8 是表示在本发明的实施方式 2 所涉及的高频电路模块的底面的端子的排列方式的图。

图 9 是构成本发明的实施方式 3 所涉及的高频电路模块的电路框图。

图 10 是表示本发明的实施方式 3 所涉及的高频电路模块的各电介质层的导体图案的层叠图。

图 11 是表示在本发明的实施方式 3 所涉及的高频电路模块的底面的端子的排列方式的图。

具体实施方式

[0028] 参照附图,对本发明的实施方式 1 所涉及的高频电路模块进行说明。本实施方式所涉及的高频电路模块是指能够调整阻抗特性的阻抗可变匹配电路模块、能够调整频率特性的频率可变滤波器模块等电路模块。

[0029] 图 1 是构成本发明的实施方式 1 所涉及的高频电路模块的电路框图。

[0030] 高频电路 10 具备第 1 输入输出端子 P_{RF1} 、第 2 输入输出端子 P_{RF2} 。高频电路 10 具备电感器 $SL11$ 、 $SL12$ 、 $SL13$ 。高频电路 10 具备可变电容元件 $VC11$ 、 $VC12$ 、 $VC13$ 。

[0031] 第 1 输入输出端子 P_{RF1} 和第 2 输入输出端子 P_{RF2} 通过由电感器 $SL12$ 与可变电容元件 $VC12$ 构成的串联电路相连接。连接第 1 输入输出端子 P_{RF1} 和电感器 $SL12$ 的传输线分别通过电感器 $SL11$ 和可变电容元件 $VC11$ 接地。换言之,连接第 1 输入输出端子 P_{RF1} 和电感器 $SL12$ 的传输线通过由电感器 $SL11$ 与可变电容元件 $VC11$ 构成的并联电路接地。连接第 2 输入输出端子 P_{RF2} 和可变电容元件 $VC12$ 的传输线分别通过电感器 $SL13$ 和可变电容元件 $VC13$ 接地。换言之,连接第 2 输入输出端子 P_{RF2} 和可变电容元件 $VC12$ 的传输线通过由电感器 $SL13$ 与可变电容元件 $VC13$ 构成的并联电路接地。

[0032] 通过构成上述电路,高频电路 10 成为下述电路,即:具备串联连接在第 1、第 2 输入输出端子 P_{RF1} 、 P_{RF2} 之间的电感器和可变电容元件,并具备旁路连接在该串联连接的电感器及可变电容元件的第 1、第 2 输入输出端子 P_{RF1} 、 P_{RF2} 侧的两端的电感器和可变电容元件。由此,高频电路 10 具有利用串联连接的电路元件来进行的阻抗匹配功能、以及利用旁路连接的电路元件来进行的阻抗匹配功能。由此,能够扩大可进行阻抗匹配的范围。

[0033] 并且,由于串联连接的电路元件和旁路连接的电路元件均包含有能够改变阻抗的可变电容元件,因此,能够在更广的范围内实现高精度的阻抗匹配。

[0034] 图 2 是本发明的实施方式 1 所涉及的高频电路模块的外观立体图。图 3 是表示本

发明的实施方式 1 所涉及的高频电路模块的各电介质层的导体图案的层叠图。图 3 所示的圆形标记表示沿层叠方向伸长的过孔导体。图 3 中,相对于 1 层到 9 层,10 层、11 层是左右反转后得到的图。图 4 是表示在本发明的实施方式 1 所涉及的高频电路模块的底面的端子的排列方式的图。

[0035] 由上述电路构成的高频电路 10 如图 2 所示,利用由层叠体 110 和表面安装型元器件 120 形成的高频电路模块 100 来实现。

[0036] 表面安装型元器件 120 具有内置有可变电容元件 VC11、VC12、VC13 的结构,例如通过使用变容二极管等的半导体 IC、使用 MEMS (Micro Electro Mechanical Systems :微电子机械系统)、BST ((Ba, Sr)TiO₃) 以及 CMOS 技术的半导体 IC 等来实现。另外,表面安装型元器件 120 中,可变电容元件 VC11、VC12、VC13 一体形成于一个封装内,但也可以采用每一个可变电容元件 VC11、VC12、VC13 单独进行封装的方式。

[0037] 层叠体 110 通过对多个电介质层进行层叠和烧结而得到,呈长方体形状。本实施方式的层叠体 110 如图 3 所示,由 11 层构成。各电介质层如图 3 所示,形成有导体图案和过孔导体,在底面形成有用于与外部电路相连接的各种端子。由此,利用这些导体图案、过孔导体、端子来形成图 1 所示的高频电路 10 的可变电容元件 VC11、VC12、VC13 以外的部分。

[0038] 在俯视时,层叠体 110 与表面安装型元器件 120 具有大致相同的大小。即,确定层叠体 110 的外形,以使得层叠体 110 具有与表面安装型元器件 120 大致相同的面积。由此,能够实现面积尽可能小的高频电路模块 100。

[0039] 接着,参照图 3、图 4,对层叠体 110 的更为具体的结构进行说明。另外,在下述内容中,按下述方式进行说明,即:将层叠体 110 的最上层的电介质层设为 1 层,越是下层,层的编号越大,将最下层的电介质层设为 11 层。此外,为了便于了解各层的导体图案的连接,按照从最下层即 11 层开始的顺序进行说明。

[0040] 11 层的背面(层叠体 110 的背面)如图 4 所示,排列形成有用于与外部电路连接相连接的端子。端子由控制系统端子 PD_C和多个传输系统端子构成。传输系统端子由第 1 外部连接用端子 PD_{RF1}、第 2 外部连接用端子 PD_{RF2}、多个接地连接用端子 PD_G、以及基础接地连接用端子 PD_{G0}构成。控制系统端子 PD_C是用于向可变电容元件 VC11、VC12、VC13 提供驱动信号和控制信号的端子,由多个控制系统端子 PD_C和控制接地用端子 PD_{CG}构成。

[0041] 第 1 外部连接用端子 PD_{RF1}、第 2 外部连接用端子 PD_{RF2}、多个接地连接用端子 PD_G、以及多个控制系统端子 PD_C和控制接地用端子 PD_{CG}沿着背面的四条边排列形成。

[0042] 第 1 外部连接用端子 PD_{RF1}配置在背面的第 1 边附近,且配置在与该第 1 边的两端(与第 3、第 4 边相交的端部)间隔开来的位置。沿着第 1 边的方向,第 1 外部连接用端子 PD_{RF1}的两侧分别配置有接地连接用端子 PD_G。

[0043] 第 2 外部连接用端子 PD_{RF2}配置在背面的与第 1 边相对的第 2 边附近,且配置在与该第 2 边的两端(与第 3、第 4 边相交的端部)间隔开来的位置。沿着第 2 边的方向,第 2 外部连接用端子 PD_{RF2}的两侧分别配置有接地连接用端子 PD_G。

[0044] 多个接地连接用端子 PD_G沿着第 4 边配置在该第 4 边的附近。

[0045] 多个控制系统端子 PD_C沿着第 3 边或第 2 边配置于包含与第 4 边相对的第 3 边、以及第 2 边的第 3 边侧的规定范围在内的区域。控制接地用端子 PD_{CG}配置于第 1 边的第 3 边附近。即,俯视层叠体 110 时,配置有多个控制系统端子 PD_C和控制接地用端子 PD_{CG}的控制

区域 PLcon 设定于第 3 边的附近,是沿着第 1 边、第 3 边、第 2 边具有规定宽度的区域。由此,控制区域 PLcon 与形成传输系统各端子的传输区域划分开来。

[0046] 基础接地连接用端子 PD_{G0}配置于被配置有上述各端子的周边部分所包围的中央区域。基础接地连接用端子 PD_{G0}以大于上述各端子的形状来形成。

[0047] 根据上述结构,在第 1 外部连接用端子 PD_{RF1}与多个控制系统端子 PD_C及控制接地用端子 PD_{CG}之间,配置与地相连的端子(接地连接用端子 PD_G、基础接地连接用端子 PD_{G0})。由此,能够确保第 1 外部连接用端子 PD_{RF1}与控制系统端子 PD_C之间具有较高的隔离性,从而能够抑制控制系统的信号混入传输的高频信号。

[0048] 此外,在第 2 外部连接用端子 PD_{RF2}与多个控制系统端子 PD_C及控制接地用端子 PD_{CG}之间,配置与地相连的端子(接地连接用端子 PD_G、基础接地连接用端子 PD_{G0})。由此,能够确保第 2 外部连接用端子 PD_{RF2}与控制系统端子 PD_C之间具有较高的隔离性,从而能够抑制传输的高频信号与控制系统的信号发生干扰。

[0049] 即,能够确保传输系统端子与控制系统端子 PD_C之间具有较高的隔离性。

[0050] 并且,由于第 1 外部连接用端子 PD_{RF1}和第 2 外部连接用端子 PD_{RF2}分别配置在相对的第 1 边和第 2 边附近,因此,可扩大第 1 外部连接用端子 PD_{RF1}和第 2 外部连接用端子 PD_{RF2}的间隔,从而能够确保第 1 外部连接用端子 PD_{RF1}和第 2 外部连接用端子 PD_{RF2}之间具有较高的隔离性。另外,由于在第 1 外部连接用端子 PD_{RF1}和第 2 外部连接用端子 PD_{RF2}之间配置有基础接地连接用端子 PD_{G0},虽然只是一部分,但能够确保第 1 外部连接用端子 PD_{RF1}和第 2 外部连接用端子 PD_{RF2}之间具有更高的隔离性。

[0051] 11 层中形成有多个过孔导体。过孔导体由第 1RF 用过孔导体 Via1、第 2RF 用过孔导体 Via2、多个接地用过孔导体 ViaG、以及多个控制系统过孔导体构成。第 1RF 用过孔导体 Via1 与第 1 外部连接用端子 PD_{RF1}相连接,第 2RF 用过孔导体 Via2 与第 2 外部连接用端子 PD_{RF2}相连接。多个接地用过孔导体 ViaG 与多个接地连接用端子 PD_G和基础接地连接用端子 PD_{G0}中的某一个相连接。多个控制系统过孔导体分别与多个控制系统端子 PD_C相连接。

[0052] 10 层中形成有内部接地导体 PiG、以及多个过孔导体。形成于 10 层的接地系统的多个过孔导体形成于从形成于 11 层的多个过孔导体起分别沿层叠方向与之相连。

[0053] 内部接地导体 PiG 是形成于除控制区域 PLcon 以外的大致整个面、即传输区域的大致整个面的平板状的导体图案。内部接地导体 PiG 通过多个接地用过孔导体 ViaG 而与多个接地连接用端子 PD_G、以及基础接地连接用端子 PD_{G0}相连接。内部接地导体 PiG 形成为避开形成第 1RF 用过孔导体 Via1 的位置、以及形成第 2RF 用过孔导体 Via2 的位置。并且,在俯视时,形成为避开 11 层形成有第 1 外部连接用端子 PD_{RF1}和第 2 外部连接用端子 PD_{RF2}的区域。

[0054] 根据这种结构,第 1RF 用过孔导体 Via1 处于被第 1 边和内部接地导体 PiG 包围的状态,第 2RF 用过孔导体 Via2 处于被第 2 边和内部接地导体 PiG 包围的状态。由此,在 10 层中,也能够确保第 1RF 用过孔导体 Via1 和第 2RF 用过孔导体 Via2 之间、以及第 1、第 2RF 用过孔导体 Via1、Via2 和控制系统过孔导体之间具有较高的隔离性。并且,由于第 1 外部连接用端子 PD_{RF1}及第 2 外部连接用端子 PD_{RF2}不与内部接地导体 PiG 相对,因此,也能够抑制第 1 外部连接用端子 PD_{RF1}与第 2 外部连接用端子 PD_{RF2}之间经由内部接地导体 PiG 进行的高频耦合。

[0055] 另外,由于控制接地用端子 PD_{CG}与内部接地导体 PiG 既不相连,也不相对,因此,还能够抑制控制系统的导体图案与传输系统的导体图案之间经由控制接地用端子 PD_{CG}和内部接地导体 PiG 进行的高频耦合。

[0056] 如图 3 所示,形成于 10 层的多个接地用过孔导体 ViaG 与内部接地导体 PiG 相连接。多个接地用过孔导体 ViaG 的一部分沿着第 1、第 2 边排列形成,从而构成主阵列部 AGM。在该主阵列部 AGM 的第 3 边侧及第 4 边侧的端部构成有子阵列部 AGS,该子阵列部 AGS 由多个接地用过孔导体 ViaG 沿第 3、第 4 边排列而成。利用该多个接地用过孔导体 ViaG,在 10 层中,不仅控制区域 PLcon 与传输区域在电磁场方面彼此分离,传输区域也与包含第 1 外部连接用端子 PD_{RF1}和第 1RF 用过孔导体 Via1 的第 1 区域 Re1、以及包含第 2 外部连接用端子 PD_{RF2}和第 2RF 用过孔导体 Via2 的第 2 区域 Re2 在电磁场方面彼此分离。

[0057] 9 层中形成有多个过孔导体。形成于 9 层的多个过孔导体形成为分别沿层叠方向与形成于 10 层的多个过孔导体相连。根据该结构,在 9 层中,也将控制区域 PLcon 与传输区域划分开来。

[0058] 8 层中形成有多个过孔导体。形成于 8 层的多个过孔导体形成为分别沿层叠方向与形成于 9 层的多个过孔导体相连。

[0059] 在 8 层中,形成有构成电感器 SL11 的环形线状导体、以及构成电感器 SL13 的环形线状导体。构成电感器 SL11 的环形线状导体形成于传输区域的第 1 区域 Re1,构成电感器 SL13 的环形线状导体形成于传输区域的第 2 区域 Re2。

[0060] 根据该结构,在 8 层中,也将控制区域 PLcon 与传输区域划分开来。

[0061] 构成电感器 SL11、SL13 的环形线状导体的一端分别与接地用过孔导体 ViaG 相连接。

[0062] 在 8 层中,形成有接地连接导体 PCG。接地连接导体 PCG 由将构成上述主阵列部 AGM 和该主阵列部 AGM 的第 3 边的子阵列部 AGS 的多个接地用过孔导体 ViaG 连接起来的线状导体、以及将构成主阵列部的第 4 边侧的子阵列部的多个接地用过孔导体 ViaG 连接起来的线状导体构成。由此,多个接地用过孔导体 ViaG 的接地电位变稳定。

[0063] 此外,由于接地连接导体 PCG 配置于构成电感器 SL11 的环形线状导体与构成电感器 SL13 的环形线状导体之间,因此,能够抑制构成电感器 SL11 的环形线状导体与构成电感器 SL13 的环形线状导体之间的电磁场耦合。

[0064] 7 层中形成有多个过孔导体。形成于 7 层的多个过孔导体形成为分别沿层叠方向与形成于 8 层的多个过孔导体中除与构成电感器 SL11、SL13 的环形线状导体相连接的接地用过孔导体 ViaG 以及第 4 边侧的子阵列部 AGS 的一部分的接地用过孔导体 ViaG 以外的过孔导体相连。

[0065] 在 7 层中,形成有构成电感器 SL11 的环形线状导体、构成电感器 SL12 的环形线状导体、以及构成电感器 SL13 的环形线状导体。构成电感器 SL11 的环形线状导体形成于传输区域的第 1 区域 Re1,构成电感器 SL13 的环形线状导体形成于传输区域的第 2 区域 Re2。构成电感器 SL12 的环形线状导体大部分形成于传输区域的第 2 区域 Re2,一端侧的一部分形成于第 1 区域 Re1。

[0066] 根据该结构,在 7 层中,也将控制区域 PLcon 与传输区域划分开来。

[0067] 构成电感器 SL11、SL13 的环形线状导体的一端分别经由过孔导体与 8 层的构成电

感器 SL11、SL13 的环形线状导体相连接。构成电感器 SL11、SL13 的环形线状导体的另一端分别经由过孔导体与 6 层的构成电感器 SL11、SL13 的环形线状导体相连接。

[0068] 构成电感器 SL12 的环形线状导体的一端经由过孔导体与 6 层的构成电感器 SL12 的环形线状导体相连接。构成电感器 SL12 的环形线状导体的另一端经由 6 层、5 层、4 层、3 层、2 层的过孔导体、以及 2 层的布线导体而与第 1RF 用过孔导体 Via1 相连接。

[0069] 在 7 层中,由多个接地用过孔导体 ViaG 构成的主阵列部 AGM 配置在构成电感器 SL11 的环形线状导体与构成电感器 SL13 的环形线状导体之间,因此,能够抑制构成电感器 SL11 的环形线状导体与构成电感器 SL13 的环形线状导体之间的电磁耦合。此外,在 7 层中,由多个接地用过孔导体 ViaG 构成的主阵列部 AGM 配置在构成电感器 SL12 的环形线状导体的大半部分与构成电感器 SL11 的环形线状导体之间,因此,能够抑制构成电感器 SL11 的环形线状导体与构成电感器 SL12 的环形线状导体之间的电磁场耦合。

[0070] 6 层中形成有多个过孔导体。形成于 6 层的多个过孔导体形成为分别沿层叠方向与形成于 7 层的多个过孔导体相连。

[0071] 在 6 层中,形成有构成电感器 SL11 的环形线状导体、构成电感器 SL12 的环形线状导体、以及构成电感器 SL13 的环形线状导体。构成电感器 SL11 的环形线状导体形成于传输区域的第 1 区域 Re1,构成电感器 SL12、SL13 的环形线状导体形成于传输区域的第 2 区域 Re2。

[0072] 根据该结构,在 6 层中,也将控制区域 PLcon 与传输区域划分开来。

[0073] 构成电感器 SL11、SL12、SL13 的环形线状导体的一端分别经由过孔导体与 7 层的构成电感器 SL11、SL12、SL13 的环形线状导体相连接。构成电感器 SL11、SL12、SL13 的环形线状导体的另一端分别经由过孔导体与 5 层的构成电感器 SL11、SL12、SL13 的环形线状导体相连接。

[0074] 在 6 层中,由多个接地用过孔导体 ViaG 构成的主阵列部 AGM 配置在构成电感器 SL11 的环形线状导体与构成电感器 SL12、SL13 的环形线状导体之间,因此,能够抑制构成电感器 SL11 的环形线状导体与构成电感器 SL12、SL13 的环形线状导体之间的电磁场耦合。

[0075] 5 层中形成有多个过孔导体。形成于 5 层的多个过孔导体形成为分别沿层叠方向与形成于 6 层的多个过孔导体相连。

[0076] 在 5 层中,形成有构成电感器 SL11 的环形线状导体、构成电感器 SL12 的环形线状导体、以及构成电感器 SL13 的环形线状导体。构成电感器 SL11 的环形线状导体形成于传输区域的第 1 区域 Re1,构成电感器 SL12、SL13 的环形线状导体形成于传输区域的第 2 区域 Re2。

[0077] 根据该结构,在 5 层中,也将控制区域 PLcon 与传输区域划分开来。

[0078] 构成电感器 SL11、SL12、SL13 的环形线状导体的一端分别经由过孔导体与 6 层的构成电感器 SL11、SL12、SL13 的环形线状导体相连接。

[0079] 构成电感器 SL11 的环形导体的另一端与第 1RF 用过孔导体 Via1 相连接。构成电感器 SL13 的环形导体的另一端与第 2RF 用过孔导体 Via2 相连接。构成电感器 SL12 的环形线状导体的另一端经由过孔导体与 4 层的构成电感器 SL12 的环形线状导体相连接。

[0080] 在 5 层中,由多个接地用过孔导体 ViaG 构成的主阵列部 AGM 配置在构成电感器 SL11 的环形线状导体与构成电感器 SL12、SL13 的环形线状导体之间,因此,能够抑制构成

电感器 SL11 的环形线状导体与构成电感器 SL12、SL13 的环形线状导体之间的电磁场耦合。

[0081] 4 层中形成有多个过孔导体。形成于 4 层的多个过孔导体形成为分别沿层叠方向与形成于 5 层的多个过孔导体相连。

[0082] 在 4 层中,由多个接地用过孔导体 ViaG 构成的主阵列部 AGM 配置于电感器 SL11 侧的第 1 区域 Re1 与电感器 SL12、SL13 侧的第 2 区域 Re2 之间,从而能够抑制第 1 区域 Re1 与第 2 区域 Re2 之间的电磁场耦合。

[0083] 在 4 层中形成有构成电感器 SL12 的环形线状导体。构成电感器 SL12 的环形线状导体形成于传输区域的第 2 区域 Re2。

[0084] 根据该结构,在 4 层中,也将控制区域 PLcon 与传输区域划分开来。

[0085] 构成电感器 SL12 的环形线状导体的一端经由过孔导体与 5 层的构成电感器 SL12 的环形线状导体相连接。构成电感器 SL12 的环形线状导体的一端经由 3 层、2 层的过孔导体、2 层的布线导体、以及 1 层的过孔导体与可变电容元件 VC12 相连接。

[0086] 3 层中形成有多个过孔导体。形成于 3 层的多个过孔导体形成为分别沿层叠方向与形成于 4 层的多个过孔导体内除与电感器 SL12 的一端相连接的过孔导体以外的所有过孔导体相连。

[0087] 根据该结构,在 3 层中,也将控制区域 PLcon 与传输区域划分开来。

[0088] 2 层中形成有多个过孔导体。形成于 2 层的多个过孔导体形成为分别沿层叠方向与形成于 3 层的多个过孔导体相连。

[0089] 在 2 层中,形成有接地连接导体 PCG。接地连接导体 PCG 由将构成主阵列部 AGM 和该主阵列部 AGM 的第 3 边的子阵列部 AGS 的多个接地用过孔导体 ViaG 连接起来的线状导体构成。由此,多个接地用过孔导体 ViaG 的接地电位变稳定。

[0090] 2 层中形成有多个布线导体。此时,为传输系统的第 1 区域 Re1 中存在的各电路元件而设置的布线导体形成于第 1 区域 Re1 内,为传输系统的第 2 区域中存在的各电路元件而设置的布线导体形成于第 2 区域 Re2 内。控制系统的布线导体形成在控制区域 PLcon 内。

[0091] 根据该结构,在 2 层中,也将控制区域 PLcon 与传输区域划分开来。

[0092] 1 层中形成有多个过孔导体。形成于 1 层的多个过孔导体形成为分别沿着层叠方向直接或经由布线导体与形成于 2 层的多个过孔导体相连。

[0093] 在 1 层的表面(层叠体 110 的表面)形成有用于安装表面安装型元器件 120 的安装用焊垫。图 3 中,记载了形成于 1 层的过孔导体,但在这些过孔导体的位置也形成有安装用焊垫。

[0094] 安装可变电容元件 VC11、VC12、VC13 的控制系统端子的安装用焊垫通过上述控制区域 PLcon 的过孔导体与形成于层叠体 110 的背面的控制系统端子 PD_C相连接。

[0095] 安装可变电容元件 VC11、VC12、VC13 的信号传输系统端子的安装用焊垫通过上述传输区域的过孔导体与层叠体 110 内的电感器 SL11、SL12、SL13 及形成于层叠体 110 的背面的传输系统端子相连接。

[0096] 安装可变电容元件 VC11、VC12、VC13 的信号传输系统端子的安装用焊垫的一部分与上述接地用过孔导体 ViaG 相连接。接地用过孔导体 ViaG 所连接的安装用焊垫配置在表面安装型元器件 120 中构成可变电容元件 VC11 的部分与构成可变电容元件 VC12、VC13 的

部分之间。其他的接地用过孔导体 ViaG 所连接的安装用焊垫配置在表面安装型元器件 120 中构成可变电容元件 VC12、VC13 的部分与输入控制系统信号的部分之间。

[0097] 通过采用上述结构,能够将层叠体 110 在高频上划分为传输区域和控制区域 PLcon,并且能够抑制这些区域间的电磁场耦合。

[0098] 此外,能够将层叠体 110 的传输区域划分为第 1 输入输出端子 P_{RF1} (第 1 外部连接用端子 PD_{RF1}) 侧的第 1 区域 Re1、以及第 2 输入输出端子 P_{RF2} (第 2 外部连接用端子 PD_{RF2}) 侧的第 2 区域 Re2,能够抑制第 1 输入输出端子 P_{RF1} 与第 2 输入输出端子 P_{RF2} 之间的电磁场耦合。

[0099] 由此,能够实现阻抗可变特性、频率可变特性以及传输特性优异的具有小面积形状的高频电路模块。

[0100] 本实施方式的结构中,在俯视层叠体 110 时,连接在第 1 输入输出端子 P_{RF1} (第 1 外部连接用端子 PD_{RF1}) 与接地处之间的电感器 SL11 的环形线状导体形成在第 1 外部连接用端子 PD_{RF1} 附近的第 1 区域 Re1,连接在第 2 输入输出端子 P_{RF2} (第 2 外部连接用端子 PD_{RF2}) 与接地处之间的电感器 SL13 的环形线状导体形成在第 2 外部连接用端子 PD_{RF2} 附近的第 2 区域 Re2 内。由此,能够抑制这些电感器 SL11、SL13 间的电磁场耦合。

[0101] 本实施方式的结构中,第 1 输入输出端子 P_{RF1} (第 1 外部连接用端子 PD_{RF1}) 与电感器 SL11 仅通过过孔导体相连接,第 2 输入输出端子 P_{RF2} (第 2 外部连接用端子 PD_{RF2}) 与电感器 SL13 仅通过过孔导体相连接。由此,能够抑制与其他电路元件、传输线路间的电磁场耦合,从而能够进一步实现阻抗可变特性和传输特性优异的小型高频电路模块。

[0102] 本实施方式的结构中,与层叠体 110 的最下层附近的内部接地导体 PiG 相连接且在层叠方向上伸长的多个接地用过孔导体 ViaG 在层叠体 110 内的表面附近的层 (2 层) 中,在与伸长方向正交的方向上通过接地连接导体 PCG 相连接。由此,能够稳定并增强层叠体 110 内的接地,并且表面安装型元器件的安装位置附近 (层叠体 110 的表面附近) 的接地也能够稳定并增强。此外,可形成与层叠方向平行的面状接地处。利用该面状接地处,能够使控制区域 PLcon 与传输区域在空间上相分离,并且能够使传输区域的第 1 区域 Re1 与第 2 区域 Re2 在空间上相分离。由此,能实现传输特性优异的小型高频电路模块。

[0103] 本实施方式的结构中,与表面安装型元器件 120 的接地处相连接的安装用焊垫仅通过接地用过孔导体 ViaG 直接与层叠体 110 的最下层附近的内部接地导体 PiG、以及层叠体 110 的背面的接地连接用端子 PD_G 、基础接地连接用端子 PD_{G0} 相连接。由此,能够缩短将表面安装型元器件 120 连接到地的传输线,能够防止与其他的传输线或电路元件间的电磁场耦合,并且能使接地稳定。由此,能够得到更高精度的阻抗可变特性。

[0104] 接着,参照附图,对本发明的实施方式 2 所涉及的高频电路模块进行说明。图 5 是构成本发明的实施方式 2 所涉及的高频电路模块的电路框图。

[0105] 高频电路 20 具备第 1 输入输出端子 P_{RF1} 、第 2 输入输出端子 P_{RF2} 。高频电路 20 具备电感器 SL21、SL22、SL23、SL24。高频电路 20 具备可变电容元件 VC21、VC22。高频电路 20 具备开关元件 SW21、SW22。

[0106] 第 1 输入输出端子 P_{RF1} 和第 2 输入输出端子 P_{RF2} 通过由电感器 SL23、可变电容元件 VC21、以及电感器 SL24 构成的串联电路相连接。第 1 输入输出端子 P_{RF1} 和第 2 输入输出端子 P_{RF2} 通过开关元件 SW22 相连接。即,由电感器 SL23、可变电容元件 VC21、电感器 SL24

构成的串联电路与开关元件 SW22 并联连接在第 1 输入输出端子 P_{RF1} 与第 2 输入输出端子 P_{RF2} 之间。

[0107] 连接第 1 输入输出端子 P_{RF1} 与电感器 SL23 及开关元件 SW22 的传输线通过由电感器 SL22 和开关元件 SW21 构成的串联电路接地。

[0108] 连接第 2 输入输出端子 P_{RF2} 与电感器 SL24 及开关元件 SW22 的传输线通过电感器 SL21 接地。

[0109] 连接电感器 SL23 与可变电容元件 VC21 的传输线通过可变电容元件 VC22 接地。

[0110] 通过具备上述电路, 高频电路 20 与实施方式 1 所示的高频电路 10 相同, 可在较广范围内实现高精度的阻抗匹配。并且, 高频电路 20 通过对开关元件 SW21、SW22 进行开 / 关控制, 能够进一步地改变电路。由此, 能够在更广的范围内实现阻抗匹配。

[0111] 图 6 是本发明的实施方式 2 所涉及的高频电路模块的外观立体图。图 7 是表示本发明的实施方式 2 所涉及的高频电路模块的各电介质层的导体图案的层叠图。图 7 所示的圆形标记表示沿层叠方向伸长的过孔导体。图 7 中, 相对于 1 层到 12 层, 13 层是左右反转后得到的图。图 8 是表示在本发明的实施方式 2 所涉及的高频电路模块的底面的端子的排列方式的图。

[0112] 由上述电路构成的高频电路 20 如图 6 所示, 利用由层叠体 210 和表面安装型元器件 221、222 形成的高频电路模块 200 来实现。

[0113] 表面安装型元器件 221 具有内置有可变电容元件 VC21、VC22 的结构, 例如通过使用变容二极管等的半导体 IC、使用 MEMS (Micro Electro Mechanical Systems: 微电子机械系统)、BST ((Ba, Sr) TiO_3) 以及 CMOS 技术的半导体 IC 等来实现。另外, 表面安装型元器件 221 中, 可变电容元件 VC21、VC22 一体形成于一个封装内, 但也可以采用对每一个可变电容元件 VC21、VC22 单独进行封装的方式。

[0114] 表面安装型元器件 222 具有内置有开关元件 SW21、SW22 的结构, 例如由半导体开关等来实现。另外, 表面安装型元器件 222 中, 开关元件 SW21、SW22 一体形成于一个封装内, 但也可以采用对每一个开关元件 SW21、SW22 单独进行封装的方式。

[0115] 层叠体 210 通过对多个电介质层进行层叠和烧结而得到, 呈长方体形状。本实施方式的层叠体 210 如图 7 所示, 由 13 层构成。各电介质层如图 7 所示, 形成有导体图案和过孔导体, 在底面形成有用于与外部电路相连接的各种端子。由此, 利用这些导体图案、过孔导体、端子来形成图 5 所示的高频电路 20 的可变电容元件 VC21、VC22 及开关元件 SW21、SW22 以外的部分。

[0116] 在俯视时, 表面安装型元器件 221、222 的安装区域具有与层叠体 210 大致相同的大小。由此, 能够实现面积尽可能小的高频电路模块 200。

[0117] 接着, 参照图 7、图 8, 对层叠体 210 的更为具体的结构进行说明。另外, 在下述内容中, 按下述方式进行说明, 即: 将层叠体 210 的最上层的电介质层设为 1 层, 越是下层, 层的编号越大, 将最下层的电介质层设为 13 层。此外, 为了便于了解各层的导体图案的连接关系, 按照从最下层即 13 层开始的顺序进行说明。

[0118] 13 层的背面 (层叠体 210 的背面) 如图 8 所示, 排列形成有用于与外部电路连接相连接的端子。端子由控制系统端子 PD_C 、多个传输系统端子以及开关用端子 PD_S 构成。传输系统端子由第 1 外部连接用端子 PD_{RF1} 、第 2 外部连接用端子 PD_{RF2} 、多个接地连接用端子

PD_G、以及基础接地连接用端子 PD_{G0} 构成。控制系统端子 PD_C 是用于向可变电容元件 VC21、VC22 提供驱动信号和控制信号的端子。开关用端子 PD_S 是用于向开关元件 SW21、SW22 提供驱动信号和控制信号的端子。

[0119] 第 1 外部连接用端子 PD_{RF1}、第 2 外部连接用端子 PD_{RF2}、多个接地连接用端子 PD_G、多个控制系统端子 PD_C、以及多个开关用端子 PD_S 沿着背面的四条边排列形成。

[0120] 第 1 外部连接用端子 PD_{RF1} 配置在背面的第 1 边附近, 且配置在与该第 1 边的两端 (与第 3、第 4 边相交的端部) 间隔开来的位置。沿着第 1 边的方向上, 第 1 外部连接用端子 PD_{RF1} 的两侧分别配置有接地连接用端子 PD_G。

[0121] 第 2 外部连接用端子 PD_{RF2} 配置在背面的与第 1 边相对的第 2 边附近, 且配置在与该第 2 边的两端 (与第 3、第 4 边相交的端部) 间隔开来的位置。沿着第 2 边的方向上, 第 2 外部连接用端子 PD_{RF2} 的两侧分别配置有接地连接用端子 PD_G。

[0122] 多个控制系统端子 PD_C 沿着第 3 边或第 2 边配置于包含第 3 边、以及第 2 边的第 3 边侧的规定范围在内的区域。即, 俯视层叠体 110 时, 配置有多个控制系统端子 PD_C 的控制区域 PLcon 设定于第 3 边的附近, 是沿着第 3 边、第 2 边具有规定宽度的区域。由此, 控制区域 PLcon 与形成传输系统各端子的传输区域划分开来。

[0123] 多个开关用端子 PD_S 沿着与第 3 边相对的第 4 边配置在第 4 边附近。即, 俯视层叠体 110 时, 配置有多个开关用端子 PD_S 的开关控制区域 PLsw 设定于第 4 边的附近, 是沿着第 4 边具有规定宽度的区域。由此, 控制区域 PLsw 与形成传输系统各端子的传输区域以及控制区域 PLcon 划分开来。

[0124] 基础接地连接用端子 PD_{G0} 配置于被配置有上述各端子的周边部分所包围的中央区域。基础接地连接用端子 PD_{G0} 以大于上述各端子的形状来形成。

[0125] 根据上述结构, 在第 1 外部连接用端子 PD_{RF1} 与多个控制系统端子 PD_C 之间, 配置与地相连的端子 (接地连接用端子 PD_G、基础接地连接用端子 PD_{G0})。由此, 能够确保第 1 外部连接用端子 PD_{RF1} 与控制系统端子 PD_C 之间具有较高的隔离性, 从而能够抑制控制系统的信号混入传输的高频信号。

[0126] 并且, 在第 2 外部连接用端子 PD_{RF2} 与多个控制系统端子 PD_C 之间, 配置与地相连的端子 (接地连接用端子 PD_G、基础接地连接用端子 PD_{G0})。由此, 能够确保第 2 外部连接用端子 PD_{RF2} 与控制系统端子 PD_C 之间具有较高的隔离性, 从而能够抑制传输的高频信号与控制系统的信号相干扰。

[0127] 即, 能够确保传输系统端子与控制系统端子 PD_C 之间具有较高的隔离性。

[0128] 根据上述结构, 在第 1 外部连接用端子 PD_{RF1} 与多个开关用端子 PD_S 之间, 配置与地相连的端子 (接地连接用端子 PD_G、基础接地连接用端子 PD_{G0})。由此, 能够确保第 1 外部连接用端子 PD_{RF1} 与开关用端子 PD_S 之间具有较高的隔离性, 从而能够抑制控制系统的信号混入传输的高频信号。

[0129] 并且, 在第 2 外部连接用端子 PD_{RF2} 与多个开关用端子 PD_S 之间, 配置与地相连的端子 (接地连接用端子 PD_G、基础接地连接用端子 PD_{G0})。由此, 能够确保第 2 外部连接用端子 PD_{RF2} 与多个开关用端子 PD_S 之间具有较高的隔离性, 从而能够抑制传输的高频信号与控制系统的信号相干扰。

[0130] 即, 能够确保传输系统端子与开关用端子 PD_S 之间具有较高的隔离性。

[0131] 并且,由于第 1 外部连接用端子 PD_{RF1} 和第 2 外部连接用端子 PD_{RF2} 分别配置在相对的第 1 边附近和第 2 边附近,因此,可扩大第 1 外部连接用端子 PD_{RF1} 和第 2 外部连接用端子 PD_{RF2} 的间隔,从而能够确保第 1 外部连接用端子 PD_{RF1} 和第 2 外部连接用端子 PD_{RF2} 之间具有较高的隔离性。另外,由于在第 1 外部连接用端子 PD_{RF1} 和第 2 外部连接用端子 PD_{RF2} 之间配置有基础接地连接用端子 PD_{G0} ,从而能够确保第 1 外部连接用端子 PD_{RF1} 和第 2 外部连接用端子 PD_{RF2} 之间具有更高的隔离性。

[0132] 13 层中形成有多个过孔导体。过孔导体由第 1RF 用过孔导体 $Via1$ 、第 2RF 用过孔导体 $Via2$ 、多个接地用过孔导体 $ViaG$ 、多个控制系统过孔导体、以及多个开关用过孔导体构成。第 1RF 用过孔导体 $Via1$ 与第 1 外部连接用端子 PD_{RF1} 相连接,第 2RF 用过孔导体 $Via2$ 与第 2 外部连接用端子 PD_{RF2} 相连接。多个接地用过孔导体 $ViaG$ 与多个接地连接用端子 PD_G 和基础接地连接用端子 PD_{G0} 中的某一个相连接。多个控制系统过孔导体分别与多个控制系统端子 PD_C 相连接。多个开关用过孔导体分别与多个开关用端子 PD_S 相连接。

[0133] 12 层中形成有内部接地导体 PiG 、以及多个过孔导体。形成于 12 层的多个过孔导体形成成为从形成于 13 层的多个过孔导体起分别沿层叠方向与之相连。

[0134] 内部接地导体 PiG 是形成于除控制区域 $PLcon$ 和开关控制区域 $PLsw$ 以外的大致整个面、即传输区域的大致整个面的平板状的导体图案。内部接地导体 PiG 通过多个接地用过孔导体 $ViaG$ 而与多个接地连接用端子 PD_G 、以及基础接地连接用端子 PD_{G0} 相连接。内部接地导体 PiG 形成为避开形成第 1RF 用过孔导体 $Via1$ 的位置、以及形成第 2RF 用过孔导体 $Via2$ 的位置。并且,在俯视时,形成为避开 13 层的形成有第 1 外部连接用端子 PD_{RF1} 和第 2 外部连接用端子 PD_{RF2} 的区域。

[0135] 根据这种结构,第 1RF 用过孔导体 $Via1$ 处于被第 1 边和内部接地导体 PiG 包围的状态,第 2RF 用过孔导体 $Via2$ 处于被第 2 边和内部接地导体 PiG 包围的状态。由此,在 12 层中,也能够确保第 1RF 用过孔导体 $Via1$ 和第 2RF 用过孔导体 $Via2$ 之间、以及第 1、第 2RF 用过孔导体 $Via1$ 、 $Via2$ 和控制系统过孔导体之间具有较高的隔离性。并且,由于第 1 外部连接用端子 PD_{RF1} 及第 2 外部连接用端子 PD_{RF2} 不与内部接地导体 PiG 相对,因此,也能够抑制第 1 外部连接用端子 PD_{RF1} 与第 2 外部连接用端子 PD_{RF2} 之间经由内部接地导体 PiG 的高频耦合。

[0136] 此外,通过上述结构,在 12 层中,也能够将控制区域 $PLcon$ 、传输区域、以及开关控制区域 $PLsw$ 划分开来。

[0137] 11 层中形成有多个过孔导体。形成于 11 层的控制系统及开关用的多个过孔导体形成为分别沿层叠方向与形成于 12 层的控制系统及开关用的多个过孔导体相连。此外,形成于 11 层的第 1、第 2RF 用过孔导体 $Via1$ 、 $Via2$ 形成为分别沿着层叠方向与形成于 12 层的第 1、第 2RF 用过孔导体 $Via1$ 、 $Via2$ 相连。

[0138] 俯视层叠体 210 时,形成于 11 层的多个接地用过孔导体 $ViaG$ 形成在 12 层的形成有内部接地导体 PiG 的区域内,多个接地用过孔导体 $ViaG$ 与 12 层的内部接地导体 PiG 相连接。此时,多个接地用过孔导体 $ViaG$ 的一部分沿着第 1 边形成在第 1 边附近,并配置在第 1RF 用过孔导体 $Via1$ 与控制系统过孔导体之间。由于上述多个接地用过孔导体 $ViaG$ 形成在形成有内部接地导体 PiG 的区域内,因此形成在传输区域内。

[0139] 通过上述结构,在 11 层中,也能够将控制区域 $PLcon$ 、传输区域、以及开关控制区

域 PLsw 划分开来。

[0140] 10 层中形成有多个过孔导体。形成于 10 层的多个过孔导体形成为分别沿层叠方向与形成于 11 层的多个过孔导体相连。

[0141] 通过上述结构,在 10 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0142] 9 层中形成有多个过孔导体。形成于 9 层的多个过孔导体形成为分别沿层叠方向与形成于 10 层的多个过孔导体相连。

[0143] 在 9 层中,形成有构成电感器 SL21 的环形线状导体、以及构成电感器 SL22 的环形线状导体。构成电感器 SL21、SL22 的环形线状导体形成于传输区域。

[0144] 通过上述结构,在 9 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0145] 构成电感器 SL21 的环形线状导体的一端与接地用过孔导体 ViaG 相连接。构成电感器 SL22 的环形线状导体的一端与第 1RF 用过孔导体 Via1 相连接。

[0146] 8 层中形成有多个过孔导体。形成于 8 层的多个过孔导体形成为分别沿层叠方向与形成于 9 层的多个过孔导体内除与构成电感器 SL22 的环形线状导体相连接的接地用过孔导体 ViaG 以外的过孔导体相连。

[0147] 在 8 层中形成有构成电感器 SL21 的环形线状导体。构成电感器 SL21 的环形线状导体形成于传输区域。

[0148] 通过上述结构,在 8 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0149] 构成电感器 SL21 的环形线状导体的一端经由过孔导体与 9 层的构成电感器 SL21 的环形线状导体相连接。

[0150] 7 层中形成有多个过孔导体。形成于 7 层的多个过孔导体形成为分别沿层叠方向与形成于 8 层的多个过孔导体中除与构成电感器 SL21 的环形线状导体的一端相连接的过孔导体以外的过孔导体相连。

[0151] 在 7 层中形成有构成电感器 SL21、SL22、SL23、SL24 的环形线状导体。构成电感器 SL21、SL22、SL23、SL24 的环形线状导体形成于传输区域。

[0152] 通过上述结构,在 7 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0153] 构成电感器 SL21 的环形线状导体的一端经由过孔导体与 8 层的构成电感器 SL21 的环形线状导体相连接。构成电感器 SL22 的环形线状导体的一端经由过孔导体与 9 层的构成电感器 SL22 的环形线状导体相连接。构成电感器 SL23 的环形线状导体的一端与第 1RF 用过孔导体 Via1 相连接。构成电感器 SL24 的环形线状导体的一端与第 2RF 用过孔导体 Via2 相连接。

[0154] 6 层中形成有多个过孔导体。形成于 6 层的多个过孔导体形成为分别沿着层叠方向与形成于 7 层的多个过孔导体中除与构成电感器 SL21、SL22 的环形线状导体的一端相连接的过孔导体以外的过孔导体相连。

[0155] 在 6 层中形成有构成电感器 SL21、SL23、SL24 的环形线状导体。构成电感器 SL21、SL23、SL24 的环形线状导体形成于传输区域。

[0156] 通过上述结构,在 6 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0157] 构成电感器 SL21 的环形线状导体的一端经由过孔导体与 7 层的构成电感器 SL21 的环形线状导体相连接。构成电感器 SL23 的环形线状导体的一端经由过孔导体与 7 层的构成电感器 SL23 的环形线状导体相连接。构成电感器 SL24 的环形线状导体的一端经由过孔导体与 7 层的构成电感器 SL24 的环形线状导体相连接。

[0158] 5 层中形成有多个过孔导体。形成于 5 层的多个过孔导体形成为分别沿着层叠方向与形成于 6 层的多个过孔导体中除与构成电感器 SL21、SL23、SL24 的环形线状导体的一端相连接的过孔导体以外的过孔导体相连。

[0159] 在 5 层中形成有构成电感器 SL21、SL22、SL23、SL24 的环形线状导体。构成电感器 SL21、SL22、SL23、SL24 的环形线状导体形成于传输区域。

[0160] 通过上述结构,在 5 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0161] 构成电感器 SL21 的环形线状导体的一端经由过孔导体与 6 层的构成电感器 SL21 的环形线状导体相连接。构成电感器 SL22 的环形线状导体的一端经由过孔导体与 7 层的构成电感器 SL22 的环形线状导体相连接。构成电感器 SL23 的环形线状导体的一端与 6 层的构成电感器 SL23 的环形线状导体相连接。构成电感器 SL24 的环形线状导体的一端与 6 层的构成电感器 SL24 的环形线状导体相连接。

[0162] 构成电感器 SL21 的环形线状导体的另一端与第 2RF 用过孔导体 Via2 相连接。构成电感器 SL22 的环形线状导体的另一端经由 4 层、3 层、2 层、1 层的过孔导体与表面安装型元器件 222 的开关元件 SW21 相连接。构成电感器 SL23 的环形线状导体的另一端经由 4 层、3 层、2 层、1 层的过孔导体、以及 2 层的布线导体与表面安装型元器件 221 的可变电容元件 VC21、VC22 相连接。构成电感器 SL24 的环形线状导体的另一端经由 4 层、3 层、2 层、1 层的过孔导体、以及 2 层的布线导体与表面安装型元器件 221 的可变电容元件 VC21 相连接。

[0163] 4 层中形成有多个过孔导体。形成于 4 层的多个过孔导体形成为分别沿着层叠方向与形成于 5 层的多个过孔导体中除与构成电感器 SL21、SL22、SL23、SL24 的环形线状导体的一端相连接的过孔导体以外的过孔导体相连。

[0164] 通过上述结构,在 4 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0165] 3 层中形成有多个过孔导体。形成于 3 层的多个过孔导体形成为分别沿层叠方向与形成于 4 层的多个过孔导体相连。

[0166] 在 3 层中,形成有多个接地连接导体 PCG。多个接地连接导体 PCG 分别由将形成位置相接近的多个接地用过孔导体 ViaG 连接起来的线状导体构成。由此,多个接地用过孔导体 ViaG 的接地电位稳定。多个接地连接导体 PCG 形成在传输区域内。

[0167] 3 层中形成有对第 1、第 2RF 用过孔导体 Via1、Via2 的位置进行微调的布线导体。这些布线导体形成在传输区域内。

[0168] 通过上述结构,在 3 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0169] 2层中形成有多个过孔导体。形成于2层的多个过孔导体形成为分别沿着层叠方向与形成于3层的多个过孔导体中除接地用过孔导体ViaG以外的过孔导体相连。2层中,在与3层的接地连接导体PCG相重合的位置,形成有多个接地用过孔导体ViaG。

[0170] 在2层中,形成有多个接地连接导体PCG。多个接地连接导体PCG分别由将形成位置相接近的多个接地用过孔导体ViaG连接起来的线状导体构成。由此,多个接地用过孔导体ViaG的接地电位稳定。多个接地连接导体PCG形成在传输区域内。

[0171] 2层中形成有各种布线导体。这些布线导体形成在传输区域内。

[0172] 通过上述结构,在2层中,也能够将控制区域PLcon、传输区域、以及开关控制区域PLsw划分开来。

[0173] 1层中形成有多个过孔导体。形成于1层的多个过孔导体形成为分别沿着层叠方向直接或经由布线导体与形成于2层的多个过孔导体中除接地用过孔导体ViaG以外的过孔导体及RF用过孔导体Via1、Via2相连。并且,1层中,在与2层的接地连接导体PCG相重合的位置,形成有多个接地用过孔导体ViaG。

[0174] 在1层的表面(层叠体210的表面)形成有用于安装表面安装型元器件221、222的安装用焊垫。图7中,记载了形成于1层的过孔导体,但在这些过孔导体的位置还形成有安装用焊垫。

[0175] 安装表面安装型元器件221的可变电容器VC21、VC22的控制系统端子的安装用焊垫通过上述控制区域PLcon的过孔导体与形成于层叠体210的背面的控制系统端子PD_c相连接。

[0176] 安装表面安装型元器件222的开关元件SW21、SW22的控制系统端子的安装用焊垫通过上述开关控制区域PLsw的过孔导体与形成于层叠体210的背面的开关用端子PD_s相连接。

[0177] 安装可变电容器VC21、VC22以及开关元件SW21、SW22的信号传输系统端子的安装用焊垫的一部分与上述接地用过孔导体ViaG相连接。如上所述,本实施方式的结构中,与层叠体210的最下层附近的内部接地导体PiG相连接且在层叠方向上伸长的多个接地用过孔导体ViaG在层叠体210内的表面附近的层(2层及3层)中,在与伸长方向正交的方向上通过接地连接导体PCG相连接。由此,能够稳定并增强层叠体210内的接地,并且表面安装型元器件的安装位置的附近(层叠体210的表面附近)的接地也能稳定并增强。此外,可形成与层叠方向平行的面状接地处。本实施方式的结构中,该面状接地处配置于层叠体210的侧面附近,因此,能够抑制层叠体210内的电路与外部之间的电磁场耦合。由此,能进一步实现传输特性优异的小型高频电路模块。

[0178] 本实施方式的结构中,与表面安装型元器件221、222的接地处相连接的安装用焊垫仅通过接地用过孔导体ViaG、及形成于接地用过孔导体ViaG集中的位置的长度较短的接地连接用导体PCG,与层叠体210的最下层附近的内部接地导体PiG、以及层叠体210的背面的接地连接用端子PD_c、基础接地连接用端子PD_{G0}相连接。由此,能够缩短表面安装型元器件221、222连接到地的传输线,能够防止与其他的传输线或电路元件间的电磁场耦合,并且能使接地稳定。由此,能够得到更高精度的阻抗可变特性。

[0179] 本实施方式的结构中,第1输入输出端子P_{RF1}(第1外部连接用端子PD_{RF1})与电感器SL22、SL23仅通过过孔导体相连接,第2输入输出端子P_{RF2}(第2外部连接用端子PD_{RF2})

与电感器 SL21、SL24 仅通过过孔导体相连接。由此,能够抑制与其他电路元件、传输线路间的电磁场耦合,从而进一步实现阻抗可变特性和传输特性优异的小型高频电路模块。

[0180] 接着,参照附图,对本发明的实施方式 3 所涉及的高频电路模块进行说明。图 9 是构成本发明的实施方式 3 所涉及的高频电路模块的电路框图。

[0181] 高频电路 30 具备第 1 输入输出端子 P_{RF1} 、第 2 输入输出端子 P_{RF2} 。高频电路 30 具备电感器 SL31、SL32、SL33。高频电路 30 具备可变电容元件 VC31、VC32。高频电路 30 具备开关元件 SW31、SW32。

[0182] 第 1 输入输出端子 P_{RF1} 和第 2 输入输出端子 P_{RF2} 通过由开关元件 SW31、可变电容元件 VC31、以及电感器 SL32 构成的串联电路相连接。第 1 输入输出端子 P_{RF1} 和第 2 输入输出端子 P_{RF2} 通过开关元件 SW31 相连接。即,由开关元件 SW31、可变电容元件 VC31、以及电感器 SL32 构成的串联电路与开关元件 SW31 并联连接在第 1 输入输出端子 P_{RF1} 与第 2 输入输出端子 P_{RF2} 之间。

[0183] 连接开关元件 SW32 和可变电容元件 VC31 的传输线分别通过电感器 SL31 和可变电容元件 VC32 接地。即,连接开关元件 SW32 和可变电容元件 VC31 的传输线通过由电感器 SL31 和可变电容元件 VC32 构成的并联电路接地。

[0184] 连接可变电容元件 VC31 和电感器 SL32 的传输线通过电感器 SL33 接地。

[0185] 通过具备上述电路,高频电路 30 与实施方式 1、实施方式 2 所示的高频电路 10、20 相同,可在较广范围内实现高精度的阻抗匹配。并且,高频电路 30 通过对开关元件 SW31、SW32 进行开 / 关控制,能够进一步地改变电路。由此,与实施方式 2 所示的高频电路 20 相同,能够在更广的范围内实现阻抗匹配。

[0186] 图 10 是表示本发明的实施方式 3 所涉及的高频电路模块的各电介质层的导体图案的层叠图。图 10 所示的圆形标记表示沿层叠方向伸长的过孔导体。图 10 中,相对于 1 层到 12 层,13 层是左右反转后得到的图。图 11 是表示在本发明的实施方式 3 所涉及的高频电路模块的底面的端子的排列方式的图。

[0187] 由上述电路构成的高频电路 30 通过由层叠体和表面安装型元器件 321、322 形成的高频电路模块 300 来实现。另外,高频电路模块 300 的基本结构与实施方式 2 所示的高频电路模块 200 相同,但层叠体内的导体图案不同。

[0188] 表面安装型元器件 321 具有内置有可变电容元件 VC31、VC32 的结构,例如通过使用变容二极管等的半导体 IC、使用 MEMS (Micro Electro Mechanical Systems : 微电子机械系统)、BST ((Ba, Sr) TiO_3) 以及 CMOS 技术的半导体 IC 等来实现。另外,表面安装型元器件 321 中,可变电容元件 VC31、VC32 一体形成于一个封装内,但也可以采用对每一个可变电容元件 VC31、VC32 单独进行封装的方式。

[0189] 表面安装型元器件 322 具有内置有开关元件 SW31、SW32 的结构,例如由半导体开关等来实现。另外,表面安装型元器件 322 中,开关元件 SW31、SW32 一体形成于一个封装内,但也可以采用对每一个开关元件 SW31、SW32 单独进行封装的方式。

[0190] 层叠体通过对多个电介质层进行层叠和烧结而得到,呈长方体形状。本实施方式的层叠体如图 10 所示,由 13 层构成。各电介质层如图 10 所示,形成有导体图案和过孔导体,在底面形成有用于与外部电路相连接的各种端子。由此,利用这些导体图案、过孔导体、端子来形成图 9 所示的高频电路 30 的可变电容元件 VC31、VC32 及开关元件 SW31、SW32 以

外的部分。

[0191] 在俯视时,表面安装型元器件 321、322 的安装区域具有与层叠体大致相同的大小。由此,能够实现面积尽可能小的高频电路模块 300。

[0192] 接着,参照图 10、图 11,对层叠体的更为具体的结构进行说明。另外,在下述内容中,按下述方式进行说明,即:将层叠体的最上层的电介质层设为 1 层,越是下层,层的编号越大,将最下层的电介质层设为 13 层。此外,为了便于了解各层的导体图案的连接关系,按照从最下层即 13 层开始的顺序进行说明。

[0193] 13 层的背面(层叠体的背面)如图 11 所示,排列形成有助于与外部电路连接相连接的端子。端子由控制系统端子 PD_C 、多个传输系统端子以及开关用端子 PD_S 构成。传输系统端子由第 1 外部连接用端子 PD_{RF1} 、第 2 外部连接用端子 PD_{RF2} 、多个接地连接用端子 PD_G 、以及基础接地连接用端子 PD_{G0} 构成。控制系统端子 PD_C 是用于向可变电容元件 VC31、VC32 提供驱动信号和控制信号的端子。开关用端子 PD_S 是用于向开关元件 SW31、SW32 提供驱动信号和控制信号的端子。

[0194] 第 1 外部连接用端子 PD_{RF1} 、第 2 外部连接用端子 PD_{RF2} 、多个接地连接用端子 PD_G 、多个控制系统端子 PD_C 、以及多个开关用端子 PD_S 沿着背面的四条边排列形成。

[0195] 第 1 外部连接用端子 PD_{RF1} 配置在背面的第 1 边附近,且配置在与该第 1 边的两端(与第 3、第 4 边相交的端部)间隔开来的位置。沿着第 1 边的方向上,第 1 外部连接用端子 PD_{RF1} 的两侧分别配置有接地连接用端子 PD_G 。

[0196] 第 2 外部连接用端子 PD_{RF2} 配置在背面的与第 1 边相对的第 2 边附近,且配置在与该第 2 边的两端(与第 3、第 4 边相交的端部)间隔开来的位置。沿着第 2 边的方向上,第 2 外部连接用端子 PD_{RF2} 的两侧分别配置有接地连接用端子 PD_G 。

[0197] 多个控制系统端子 PD_C 沿着第 3 边或第 2 边配置于包含第 3 边、以及第 2 边的第 3 边侧的规定范围在内的区域。即,俯视层叠体 110 时,配置有多个控制系统端子 PD_C 的控制区域 PL_{con} 设定于第 3 边的附近,是沿着第 3 边、第 2 边具有规定宽度的区域。由此,控制区域 PL_{con} 与形成传输系统各端子的传输区域划分开来。

[0198] 多个开关用端子 PD_S 沿着与第 3 边相对的第 4 边配置在第 4 边附近。即,俯视层叠体 110 时,配置有多个开关用端子 PD_S 的开关控制区域 PL_{sw} 设定于第 4 边的附近,是沿着第 4 边具有规定宽度的区域。由此,控制区域 PL_{sw} 与形成传输系统各端子的传输区域以及控制区域 PL_{con} 划分开来。

[0199] 基础接地连接用端子 PD_{G0} 配置于被配置有上述各端子的周边部分所包围的中央区域。基础接地连接用端子 PD_{G0} 以大于上述各端子的形状来形成。

[0200] 根据上述结构,在第 1 外部连接用端子 PD_{RF1} 与多个控制系统端子 PD_C 之间,配置与地相连的端子(接地连接用端子 PD_G 、基础接地连接用端子 PD_{G0})。由此,能够确保第 1 外部连接用端子 PD_{RF1} 与控制系统端子 PD_C 之间具有较高的隔离性,从而能够抑制控制系统的信号混入传输的高频信号。

[0201] 并且,在第 2 外部连接用端子 PD_{RF2} 与多个控制系统端子 PD_C 之间,配置与地相连的端子(接地连接用端子 PD_G 、基础接地连接用端子 PD_{G0})。由此,能够确保第 2 外部连接用端子 PD_{RF2} 与控制系统端子 PD_C 之间具有较高的隔离性,从而能够抑制传输的高频信号与控制系统的信号相干扰。

[0202] 即,能够确保传输系统端子与控制系统端子 PD_C 之间具有较高的隔离性。

[0203] 根据上述结构,在第 1 外部连接用端子 PD_{RF1} 与多个开关用端子 PD_S 之间,配置与地相连的端子(接地连接用端子 PD_G 、基础接地连接用端子 PD_{G0})。由此,能够确保第 1 外部连接用端子 PD_{RF1} 与开关用端子 PD_S 之间具有较高的隔离性,从而能够抑制开关控制系统的信号混入传输的高频信号。

[0204] 并且,在第 2 外部连接用端子 PD_{RF2} 与多个开关用端子 PD_S 之间,配置与地相连的端子(接地连接用端子 PD_G 、基础接地连接用端子 PD_{G0})。由此,能够确保第 2 外部连接用端子 PD_{RF2} 与多个开关用端子 PD_S 之间具有较高的隔离性,从而能够抑制传输的高频信号与开关控制系统的信号相干扰。

[0205] 即,能够确保传输系统端子与开关用端子 PD_S 之间具有较高的隔离性。

[0206] 并且,由于第 1 外部连接用端子 PD_{RF1} 和第 2 外部连接用端子 PD_{RF2} 分别配置在相对的第 1 边附近和第 2 边附近,因此,可扩大第 1 外部连接用端子 PD_{RF1} 和第 2 外部连接用端子 PD_{RF2} 的间隔,从而能够确保第 1 外部连接用端子 PD_{RF1} 和第 2 外部连接用端子 PD_{RF2} 之间具有较高的隔离性。另外,由于在第 1 外部连接用端子 PD_{RF1} 和第 2 外部连接用端子 PD_{RF2} 之间配置有基础接地连接用端子 PD_{G0} ,从而能够确保第 1 外部连接用端子 PD_{RF1} 和第 2 外部连接用端子 PD_{RF2} 之间具有更高的隔离性。

[0207] 13 中层形成有多个过孔导体。过孔导体由第 1RF 用过孔导体 $Via1$ 、第 2RF 用过孔导体 $Via2$ 、多个接地用过孔导体 $ViaG$ 、多个控制系统过孔导体、以及多个开关用过孔导体构成。第 1RF 用过孔导体 $Via1$ 与第 1 外部连接用端子 PD_{RF1} 相连接,第 2RF 用过孔导体 $Via2$ 与第 2 外部连接用端子 PD_{RF2} 相连接。多个接地用过孔导体 $ViaG$ 与多个接地连接用端子 PD_G 和基础接地连接用端子 PD_{G0} 中的某一个相连接。多个控制系统过孔导体分别与多个控制系统端子 PD_C 相连接。多个开关用过孔导体分别与多个开关用端子 PD_S 相连接。

[0208] 12 层中形成有内部接地导体 PiG 、以及多个过孔导体。形成于 12 层的多个过孔导体形成成为从形成于 13 层的多个过孔导体起分别沿层叠方向相连。

[0209] 内部接地导体 PiG 是形成于除控制区域 $PLcon$ 和开关控制区域 $PLsw$ 以外的大致整个面、即传输区域的大致整个面的平板状的导体图案。内部接地导体 PiG 通过多个接地用过孔导体 $ViaG$ 而与多个接地连接用端子 PD_G 、以及基础接地连接用端子 PD_{G0} 相连接。内部接地导体 PiG 形成为避开形成第 1RF 用过孔导体 $Via1$ 的位置、以及形成第 2RF 用过孔导体 $Via2$ 的位置。并且,在俯视时,形成为避开 13 层形成有第 1 外部连接用端子 PD_{RF1} 和第 2 外部连接用端子 PD_{RF2} 的区域。

[0210] 根据这种结构,第 1RF 用过孔导体 $Via1$ 处于被第 1 边和内部接地导体 PiG 包围的状态,第 2RF 用过孔导体 $Via2$ 处于被第 2 边和内部接地导体 PiG 包围的状态。由此,在 12 层中,也能够确保第 1RF 用过孔导体 $Via1$ 和第 2RF 用过孔导体 $Via2$ 之间、以及第 1、第 2RF 用过孔导体 $Via1$ 、 $Via2$ 和控制系统过孔导体之间具有较高的隔离性。并且,由于第 1 外部连接用端子 PD_{RF1} 及第 2 外部连接用端子 PD_{RF2} 不与内部接地导体 PiG 相对,因此,也能够抑制第 1 外部连接用端子 PD_{RF1} 与第 2 外部连接用端子 PD_{RF2} 之间经由内部接地导体 PiG 的高频耦合。

[0211] 此外,通过上述结构,在 12 层中,也能够将控制区域 $PLcon$ 、传输区域、以及开关控制区域 $PLsw$ 划分开来。

[0212] 11 层中形成有多个过孔导体。形成于 11 层的控制系统及开关用的多个过孔导体形成为分别沿层叠方向与形成于 12 层的控制系统及开关用的多个过孔导体相连。此外,形成于 11 层的第 1、第 2RF 用过孔导体 Via1、Via2 形成为分别沿着层叠方向与形成于 12 层的第 1、第 2RF 用过孔导体 Via1、Via2 相连。

[0213] 俯视层叠体时,形成于 11 层的多个接地用过孔导体 ViaG 形成在 12 层的形成有内部接地导体 PiG 的区域内,多个接地用过孔导体 ViaG 与 12 层的内部接地导体 PiG 相连接。此时,多个接地用过孔导体 ViaG 的一部分沿着第 1 边形成在第 1 边附近,并配置在第 1RF 用过孔导体 Via1 与控制系统过孔导体之间。由于上述多个接地用过孔导体 ViaG 形成在形成有内部接地导体 PiG 的区域内,因此形成在传输区域内。

[0214] 通过上述结构,在 11 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0215] 10 层中形成有多个过孔导体。形成于 10 层的多个过孔导体形成为分别沿层叠方向与形成于 11 层的多个过孔导体相连。

[0216] 通过上述结构,在 10 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0217] 9 层中形成有多个过孔导体。形成于 9 层的多个过孔导体形成为分别沿层叠方向与形成于 10 层的多个过孔导体相连。

[0218] 在 9 层中,形成有构成电感器 SL31 的环形线状导体、构成电感器 SL32 的环形线状导体、以及构成电感器 SL33 的环形线状导体。构成电感器 SL31、SL32、SL33 的环形线状导体形成于传输区域。

[0219] 通过上述结构,在 9 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0220] 构成电感器 SL31、SL33 的环形线状导体的一端与接地用过孔导体 ViaG 相连接。构成电感器 SL32 的环形线状导体的一端与第 2RF 用过孔导体 Via2 相连接。

[0221] 8 层中形成有多个过孔导体。形成于 8 层的多个过孔导体形成为分别沿着层叠方向与形成于 9 层的多个过孔导体中除与构成电感器 SL31、SL33 的环形线状导体相连接的接地用过孔导体 ViaG 以外的过孔导体相连。

[0222] 在 8 层中,分别形成有构成电感器 SL31、SL33 的环形线状导体、以及构成电感器 SL32 的线状导体。构成电感器 SL31、SL33 的环形线状导体和构成电感器 SL32 的线状导体形成于传输区域。

[0223] 通过上述结构,在 8 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0224] 构成电感器 SL31、SL33 的环形线状导体及构成电感器 SL32 的线状导体的一端经由过孔导体分别与 9 层的构成电感器 SL31、SL32、SL33 的环形线状导体相连接。

[0225] 7 层中形成有多个过孔导体。形成于 7 层的多个过孔导体形成为分别沿着层叠方向与形成于 8 层的多个过孔导体中除与构成电感器 SL31、SL32、SL33 的环形线状导体的一端相连接的过孔导体以外的过孔导体相连。

[0226] 在 7 层中形成有构成电感器 SL31、SL32、SL33 的环形线状导体。构成电感器 SL31、SL32、SL33 的环形线状导体形成于传输区域。

[0227] 通过上述结构,在 7 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0228] 构成电感器 SL31、SL32、SL33 的环形线状导体的一端经由过孔导体分别与 8 层的构成电感器 SL31、SL33 的环形线状导体及构成电感器 SL32 的线状导体相连接。

[0229] 6 层中形成有多个过孔导体。形成于 6 层的多个过孔导体形成为分别沿着层叠方向与形成于 7 层的多个过孔导体中除与构成电感器 SL31、SL32、SL33 的环形线状导体的一端相连接的过孔导体以外的过孔导体相连。

[0230] 在 6 层中,形成有构成电感器 SL31、SL33 的环形线状导体、以及构成电感器 SL32 的线状导体。构成电感器 SL31、SL33 的环形线状导体和构成电感器 SL32 的线状导体形成于传输区域。

[0231] 通过上述结构,在 6 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0232] 构成电感器 SL31、SL33 的环形线状导体及构成电感器 SL32 的线状导体的一端经由过孔导体分别与 7 层的构成电感器 SL31、SL32、SL33 的环形线状导体相连接。

[0233] 5 层中形成有多个过孔导体。形成于 5 层的多个过孔导体形成为分别沿着层叠方向与形成于 6 层的多个过孔导体中除与构成电感器 SL31、SL33 的环形线状导体的一端相连接的过孔导体以外的过孔导体相连。

[0234] 在 5 层中形成有构成电感器 SL31、SL32、SL33 的环形线状导体。构成电感器 SL31、SL32、SL33 的环形线状导体形成于传输区域。

[0235] 通过上述结构,在 5 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0236] 构成电感器 SL31、SL32、SL33 的环形线状导体的一端经由过孔导体分别与 6 层的构成电感器 SL31、SL33 的环形线状导体及构成电感器 SL32 的线状导体相连接。

[0237] 构成电感器 SL31 的环形线状导体的另一端经由 4 层、3 层、2 层、1 层的过孔导体与表面安装型元器件 322 的开关元件 SW32 相连接。构成电感器 SL32、SL33 的环形线状导体的另一端彼此相连接。

[0238] 4 层中形成有多个过孔导体。形成于 4 层的多个过孔导体形成为分别沿着层叠方向与形成于 5 层的多个过孔导体中除与构成电感器 SL31、SL32、SL33 的环形线状导体的一端相连接的过孔导体以外的过孔导体相连。

[0239] 4 层中形成有对第 1RF 用过孔导体 Via1 的位置进行微调的布线导体。这些布线导体形成在传输区域内。

[0240] 通过上述结构,在 4 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0241] 3 层中形成有多个过孔导体。形成于 3 层的多个过孔导体形成为分别沿层叠方向与形成于 4 层的多个过孔导体相连。

[0242] 通过上述结构,在 3 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0243] 2 层中形成有多个过孔导体。形成于 2 层的多个过孔导体形成为分别沿着层叠方向与形成于 3 层的多个过孔导体中除接地用过孔导体 ViaG 以外的过孔导体相连。2 层中,

在与形成于 2 层的以下示出的接地连接导体 PCG 相重合的位置,形成有多个接地用过孔导体 ViaG。

[0244] 在 2 层中,形成有接地连接导体 PCG。接地连接导体 PCG 分别由将形成位置相接近的多个接地用过孔导体 ViaG 连接起来的线状导体构成。由此,多个接地用过孔导体 ViaG 的接地电位稳定。接地连接导体 PCG 形成在传输区域内。

[0245] 2 层中形成有各种布线导体。这些布线导体形成在传输区域内。

[0246] 通过上述结构,在 2 层中,也能够将控制区域 PLcon、传输区域、以及开关控制区域 PLsw 划分开来。

[0247] 1 层中形成有多个过孔导体。形成于 1 层的多个过孔导体形成为分别沿着层叠方向直接或经由布线导体与形成于 2 层的多个过孔导体中除接地用过孔导体 ViaG 以外的过孔导体及 RF 用过孔导体 Via1、Via2 相连。1 层中,在与 2 层的接地连接导体 PCG 相重合的位置,形成有多个接地用过孔导体 ViaG。

[0248] 在 1 层的表面(层叠体的表面)形成有用于安装表面安装型元器件 321、322 的安装用焊垫。图 10 中,记载了形成于 1 层的过孔导体,但在这些过孔导体的位置也形成有安装用焊垫。

[0249] 安装表面安装型元器件 321 的可变电容器 VC31、VC32 的控制系统端子的安装用焊垫通过上述控制区域 PLcon 的过孔导体与形成于层叠体的背面的控制系统端子 PD_c相连接。

[0250] 安装有针对表面安装型元器件 322 的开关元件 SW31、SW32 的控制系统端子的安装用焊垫通过上述开关控制区域 PLsw 的过孔导体与形成于层叠体的背面的开关用端子 PD_s相连接。

[0251] 安装可变电容器 VC31、VC32 以及开关元件 SW31、SW32 的信号传输系统端子的安装用焊垫的一部分与上述接地用过孔导体 ViaG 相连接。因此,如上所述,本实施方式的结构中,与层叠体的最下层附近的内部接地导体 PiG 相连接且在层叠方向上伸长的多个接地用过孔导体 ViaG 在层叠体内的表面附近的层(2 层)中,在与伸长方向正交的方向上通过接地连接导体 PCG 相连接。由此,能够稳定并增强层叠体内的接地,并且表面安装型元器件的安装位置的附近(层叠体的表面附近)的接地也能稳定并增强。此外,可形成与层叠方向平行的面状接地处。本实施方式的结构中,该面状接地处配置于层叠体的侧面附近,因此,能够抑制层叠体 210 内的电路与外部之间的电磁场耦合。由此,能进一步实现传输特性优异的小型高频电路模块。

[0252] 本实施方式的结构中,与表面安装型元器件 321、322 的接地处相连接的安装用焊垫仅通过接地用过孔导体 ViaG、及形成于接地用过孔导体 ViaG 集中的位置的长度较短的接地连接用导体 PCG,与层叠体 210 的最下层附近的内部接地导体 PiG、以及层叠体的背面的接地连接用端子 PD_c、基础接地连接用端子 PD_{co}相连接。由此,能够缩短表面安装型元器件 321、322 连接到地的传输线,能够防止与其他的传输线或电路元件间的电磁场耦合,并且能使接地稳定。由此,能够得到更高精度的阻抗可变特性。

[0253] 本实施方式的结构中,第 2 输入输出端子 P_{RF2}(第 2 外部连接用端子 PD_{RF2})和电感器 SL32 仅通过过孔导体相连接。由此,能够抑制与其他电路元件、传输线路间的电磁场耦合,从而进一步实现阻抗可变特性和传输特性优异的小型高频电路模块。

标号说明

[0254] 10、20、30 :高频电路

100、200、300 :高频电路模块

110、210 :层叠体

120、221、222、321、322 :表面安装型元器件

P_{RF1}:第 1 输入输出端子

P_{RF2}:第 2 输入输出端子

SL11、SL12、SL13 :电感器

VC11、VC12、VC13 :可变电容元件

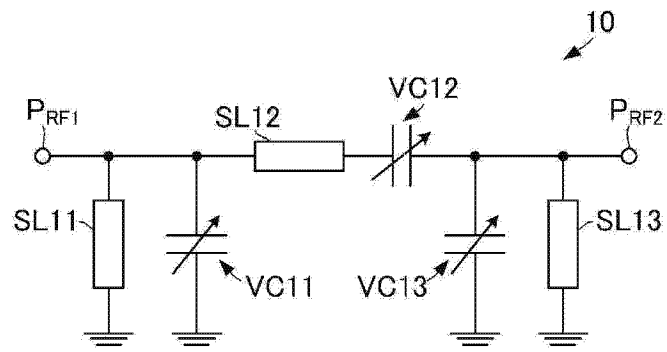


图 1

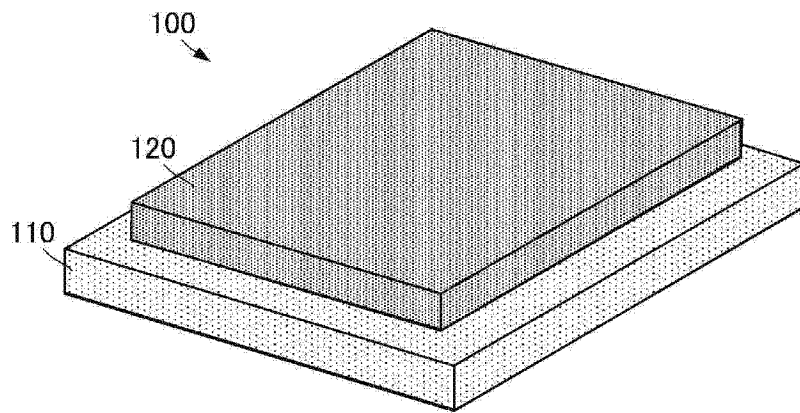


图 2

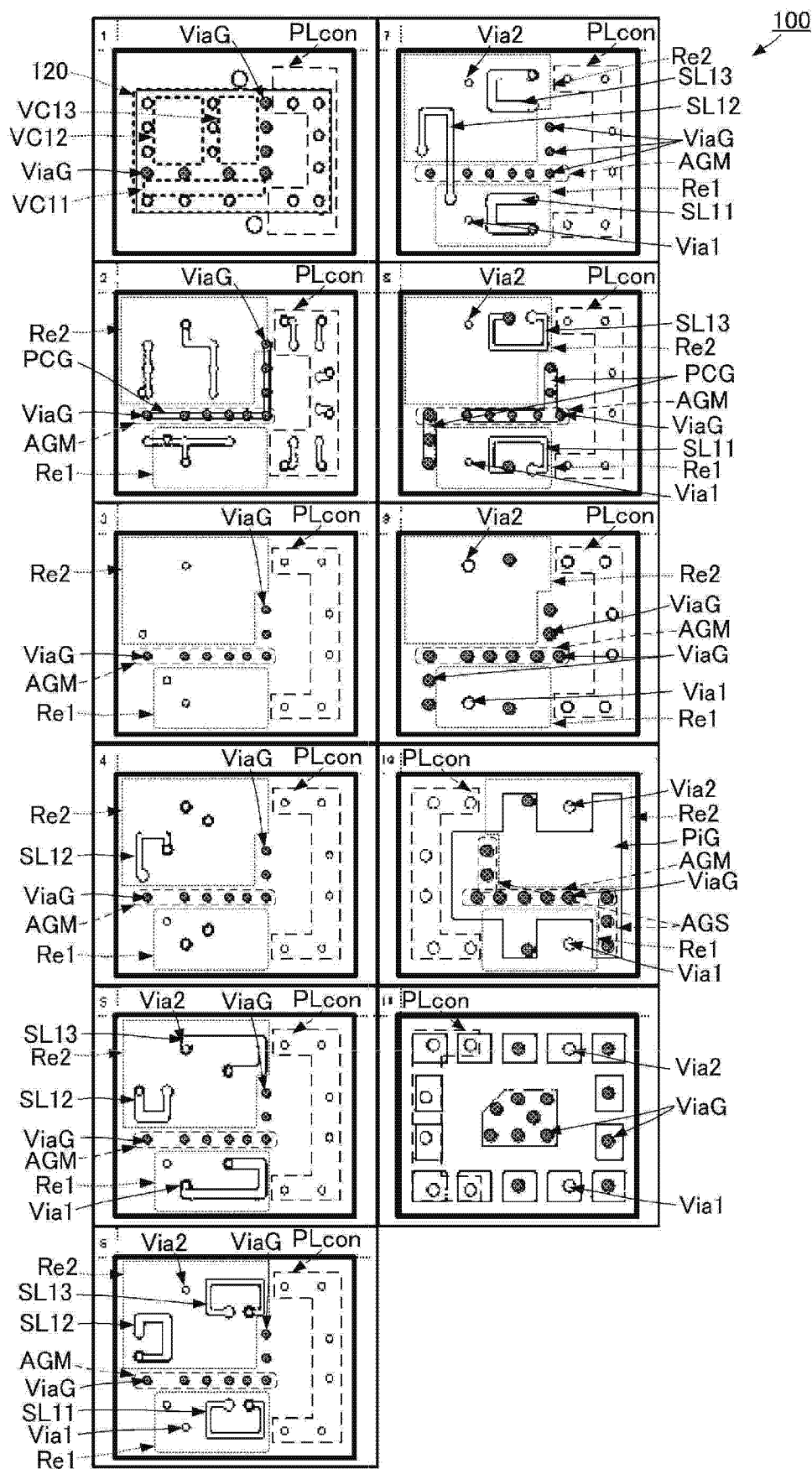


图 3

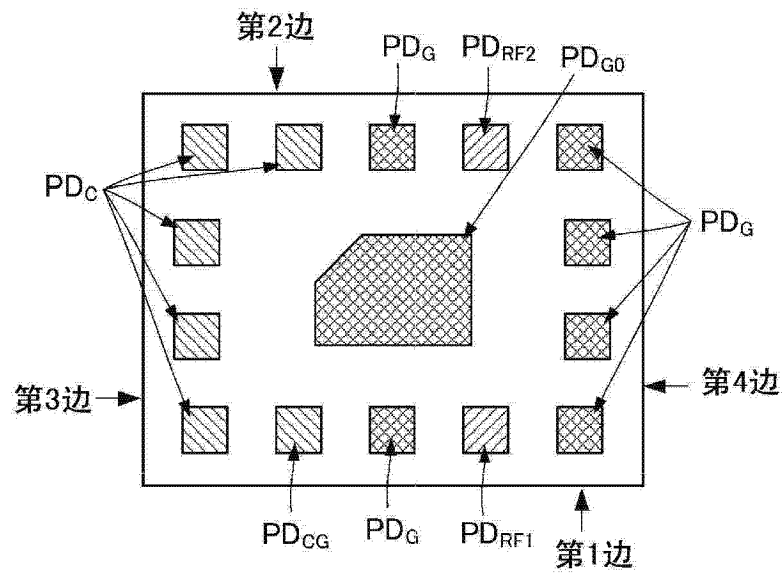


图 4

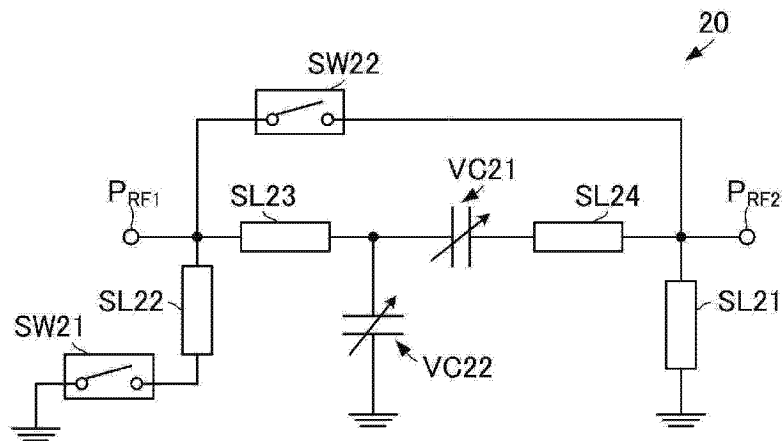


图 5

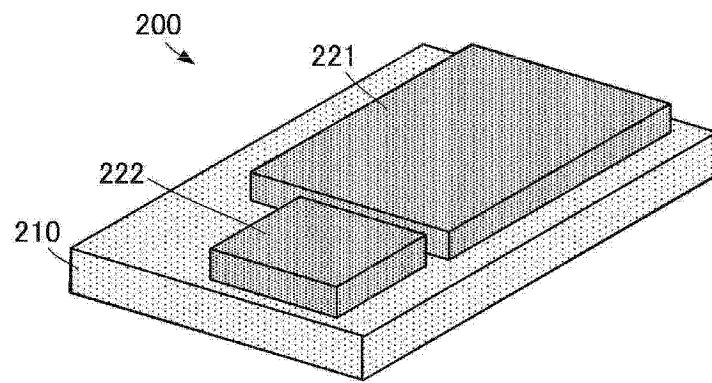


图 6

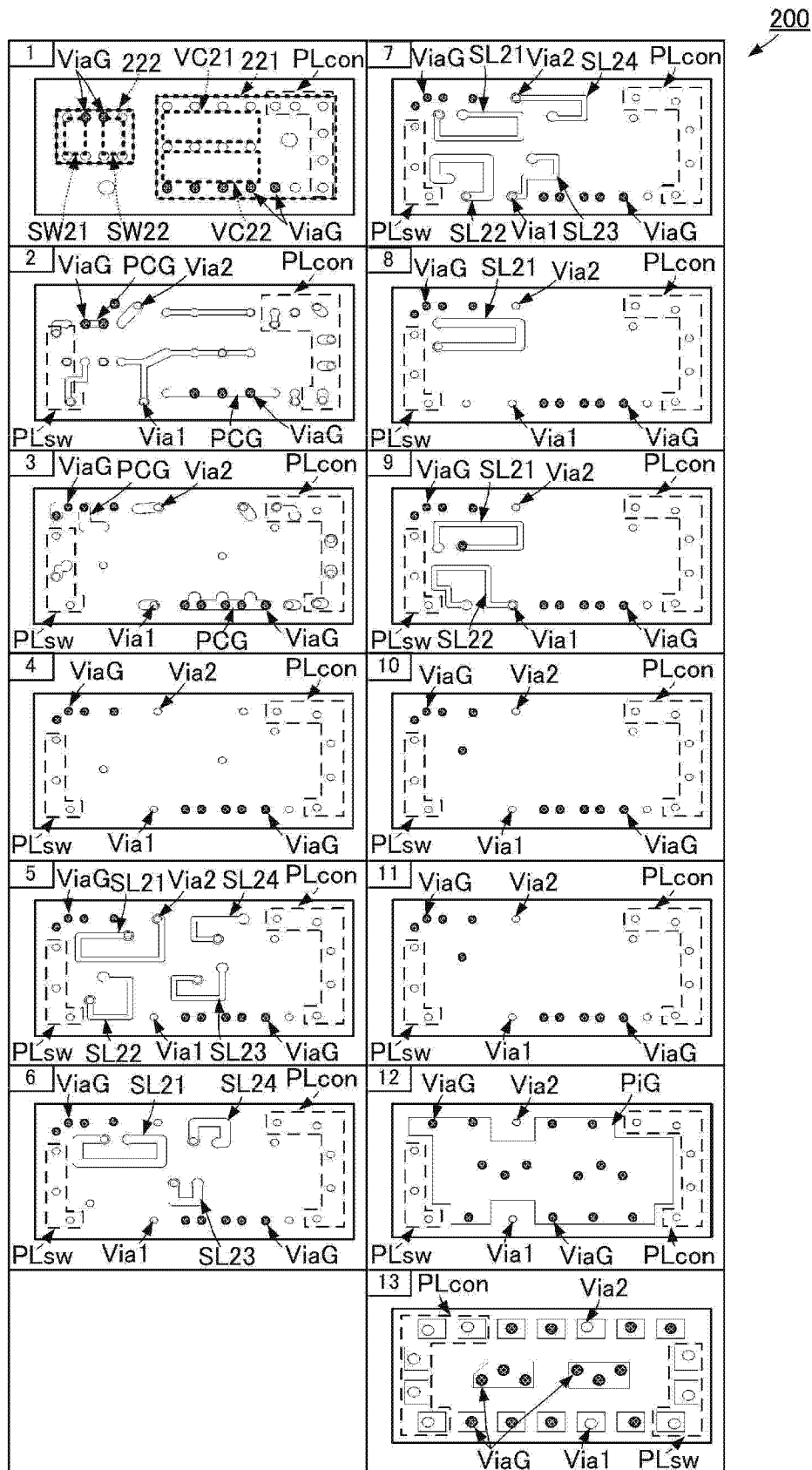


图 7

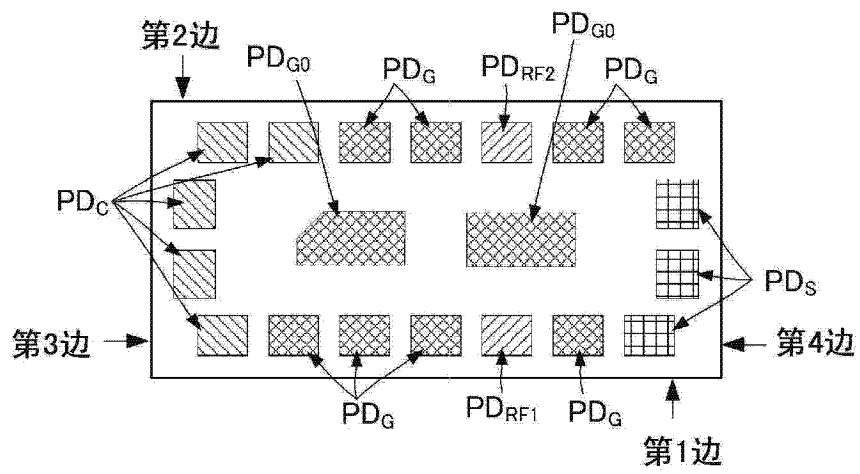


图 8

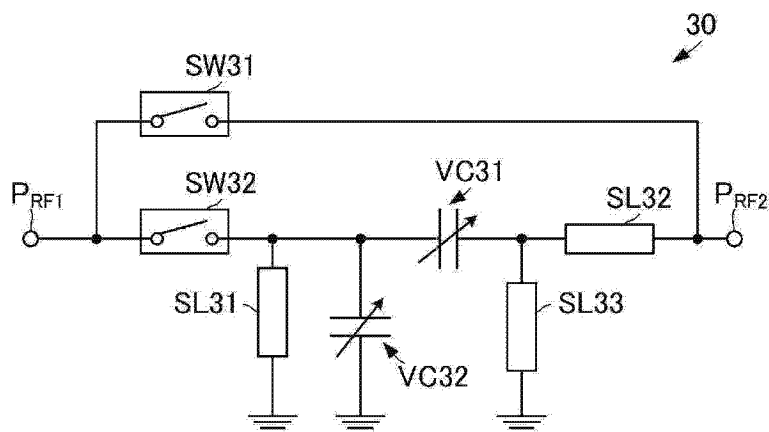


图 9

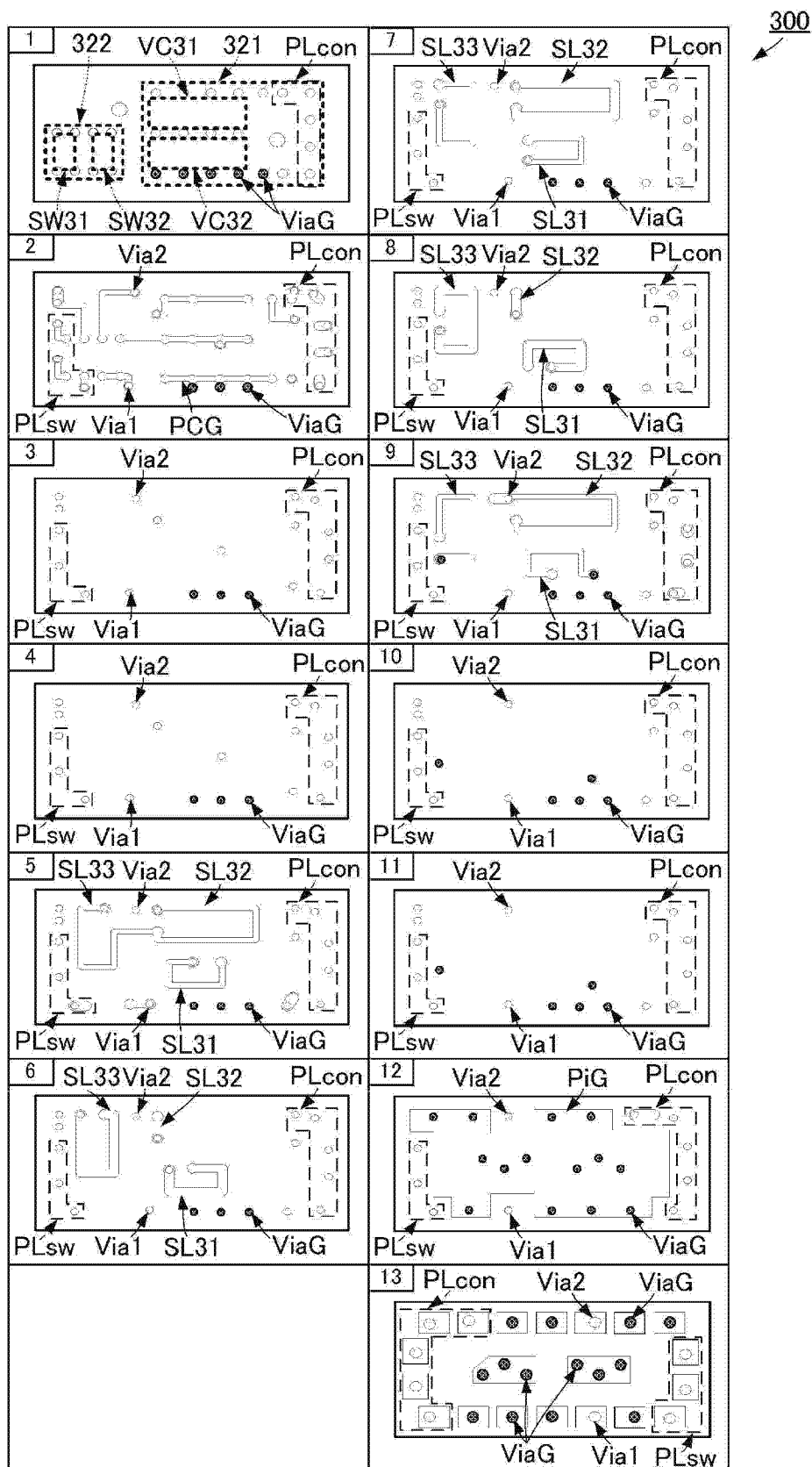


图 10

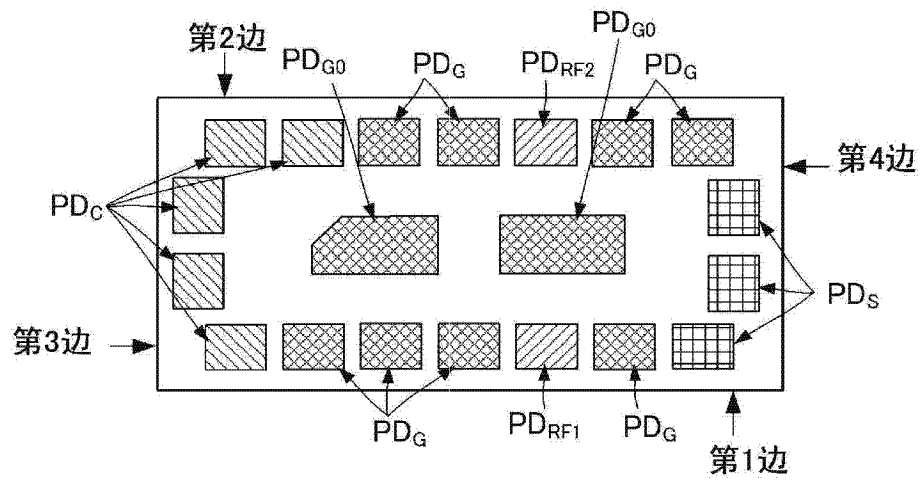


图 11