(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2016 년 10 월 27 일 (27.10.2016)

WIPO | PCT

(10) 국제공개번호
WO 2016/171436 A1

(51) 국제특허분류:
H01L 51/05 (2006.01) *H01L 51/10* (2006.01)

(21) 국제출원번호: PCT/KR2016/003977

(22) 국제출원일: 2016 년 4 월 18 일 (18.04.2016)

(25) 출원언어: 한국어

(26) 공개언어: 한국어

(30) 우선권정보:
10-2015-0055034 2015 년 4 월 20 일 (20.04.2015) KR

(71) 출원인: **경북대학교산학협력단 (KYUNGPOOK NATIONAL UNIVERSITY INDUSTRY-ACADEMIC COOPERATION FOUNDATION)** [KR/KR]; 41566 대구시 북구 대학로 80, Daegu (KR).

(72) 발명자: **김영규 (KIM, Youngkyoo)**; 42114 대구시 수성구 청수로 261 1416 동 205 호, Daegu (KR). **김화정 (KIM, Hawjeong)**; 42114 대구시 수성구 청수로 261 1416 동 205 호, Daegu (KR). **정재훈 (JEONG, Jaehoon)**; 42612 대구시 달서구 성서서로 330 101 동 1401 호, Daegu (KR). **서주역 (SEO, Jooyeok)**; 51604 경상남도 창원시 진해구 용재로 105, Gyeongsangnam-do (KR).

(74) 대리인: **특허법인해담 (INTERNATIONAL IP GROUP)**; 16488 경기도 수원시 팔달구 효원로 307 번길 97, 302 호, Gyeonggi-do (KR).

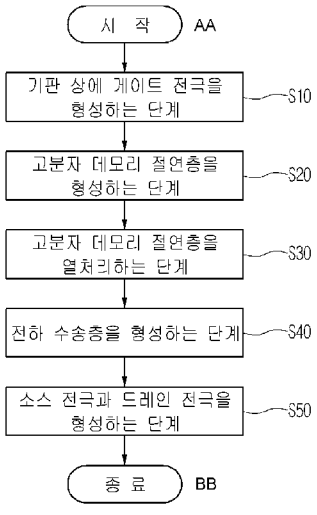
(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[다음 쪽 계속]

(54) **Title**: ORGANIC MEMORY DEVICE AND METHOD FOR PREPARING SAME USING HIGH-TEMPERATURE HEAT TREATMENT

(54) **발명의 명칭** : 고온 열처리를 이용한 유기 메모리 소자 및 그 제조 방법



S10 ... Step for forming gate electrode on substrate
S20 ... Step for forming polymer memory insulating layer
S30 ... Step for heat treating polymer memory insulating layer
S40 ... Step for forming charge transport layer
S50 ... Step for forming source electrode and drain electrode
AA ... Start
BB ... End

(57) **Abstract**: The present invention relates to an organic memory device and a method for preparing same using high-temperature heat treatment and, more specifically, to an organic memory device which enables obtaining of thermal stability as well as excellent memory properties even at a low voltage by means of forming a polymer memory insulating layer by means of heat treatment at a high temperature of 80°C or higher. And the present invention enables enhanced stability of a charge transport layer due to low acidity and has applied, to a memory storage layer, a sulfonic acid-based organic material of which the glass transition temperature is very high and thus can be heat treated at a high temperature up to 300°C. In order to attain the purpose, an organic memory device in a transistor that comprises source and drain electrodes and a gate electrode formed on a substrate, according to an embodiment of the present invention, has formed thereon an electrically polarizable polymer memory insulating layer that is formed from a heat treated organic material between the gate electrode and the source and drain electrodes and shows hysteresis.

(57) **요약서**: 본 발명은 고온 열처리를 이용한 유기 메모리 소자 및 그 제조 방법에 관한 것으로서, 보다 상세하게는 80℃ 이상의 고온에서 열처리하여 고분자 메모리 절연층을 형성시킴으로써 열적 안정성을 확보하면서도 저전압에서도 우수한 메모리 특성을 보일 수 있으며, 산성도가 적어 전하 수송층의 안정성을 높일 수 있고 유리전이온도가

[다음 쪽 계속]

WO 2016/171436 A1

공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

매우 높아 300℃까지의 고온에서도 열처리가 가능한 술폰산(sulfonic acid) 계열의 유기물질을 메모리 저장층으로 적용시킨 고온 열처리를 이용한 유기 메모리 소자 및 그 제조 방법에 관한 것이다. 상기와 같은 목적을 달성하기 위한 본 발명의 일측면에 따른 유기 메모리 소자는, 기판 상에 형성된 게이트 전극과 소스 및 드레인 전극을 포함하는 트랜지스터에 있어서, 상기 게이트 전극과 소스 및 드레인 전극 사이에 열처리된 유기물질로 이루어져 히스테리시스를 나타내는 전기적으로 분극 가능한 고분자 메모리 절연층이 형성된 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자이다.

명세서

발명의 명칭: 고온 열처리를 이용한 유기 메모리 소자 및 그 제조 방법

기술분야

[1] 본 발명은 고온 열처리를 이용한 유기 메모리 소자 및 그 제조 방법에 관한 것으로서, 보다 상세하게는 80℃ 이상의 고온에서 열처리하여 고분자 메모리 절연층을 형성시킴으로써 열적 안정성을 확보하면서도 저전압에서도 우수한 메모리 특성을 보일 수 있으며, 산성도가 적어 전하 수송층의 안정성을 높일 수 있고 유리전이온도가 매우 높아 300℃까지의 고온에서도 열처리가 가능한 술폰산(sulfonic acid) 계열의 유기물질을 메모리 저장층으로 적용시킨 고온 열처리를 이용한 유기 메모리 소자 및 그 제조 방법에 관한 것이다.

배경기술

[2] 정보통신 산업과 휴대용 정보 기기의 비약적인 발전에 따라 대용량 비휘발성 메모리 소자에 대한 요구가 증가하고 있다. 현재 이러한 비휘발성 메모리 소자는 실리콘 재료에 기반을 둔 플래시 메모리 (flash memory)가 주류를 이루고 있으나, 기존의 플래시 메모리는 기록/소거 횟수가 제한되고, 기록 속도가 느리며, 고집적, 소형화가 곤란한 등의 기술적 한계가 드러남에 따라서 다양한 형태의 차세대 비 휘발성 메모리 소자에 대한 연구가 진행되고 있다.

[3] 일례로 메모리 소자의 메모리층 재료로 유기물을 사용하여, 기존의 실리콘 메모리 소자의 물리적인 한계를 극복하고, 초고속, 고용량, 저소비전력, 저가격 특성을 갖는 차세대 비휘발성 메모리 소자를 구현하기 위한 기술의 개발이 활발하게 진행되고 있다.

[4] 이러한 유기 메모리 소자로서 한국등록특허 1190570호 및 한국등록특허 1234225호에 적당한 유전율을 가지면서 메모리 기능을 갖는 폴리비닐알코올(polyvinyl alcohol; PVA)로 이루어지는 절연층을 갖는 유기 메모리 소자에 대한 기술이 개시되어 있다.

[5] 상기 선행문헌에 따르면 유기 메모리 소자는 게이트 전극층과 소스 및 드레인 전극 층 사이에 폴리메틸메타크릴레이트(polymethyl methacrylate; PMMA), 폴리비닐페놀(polyvinyl phenol; PVP) 및 폴리비닐알코올(polyvinyl alcohol; PVA)로 이루어진 군에서 선택된 적어도 하나로 이루어진 터널링 유기 절연층을 포함하는 구조를 갖는다.

[6] 이러한 폴리비닐알코올(polyvinyl alcohol; PVA) 류의 물질로 이루어지는 절연층을 갖는 유기 메모리 소자의 경우 유전율이 높아 전하 이동도가 높아지는 장점이 있지만 그만큼 누설 전류를 많이 발생하게 되는 단점이 있으며, 80℃ 이하의 낮은 유리전이온도로 인하여 고온 구동이 어렵고 저온에서만 구동이 가능하다는 단점이 있다.

[7] 그리고 초고집적화되어 가는 메모리 소자에 있어서 종래의 저온으로 열처리된 메모리 소자의 경우 발열 문제가 발생할 수 있다. 발열 현상은 소자의 변형 및 구동 능력 저하 등의 악영향을 미치게 되는 것으로, 이에 따라 메모리 소자의 열적 안정성을 확보할 수 있는 제조기술에 대한 필요성이 높아지고 있다.

[8] 또한 유기 메모리 소자에서 유기 절연층과 인접하여 형성되는 전하 수송층이 일반적으로 산성에 약한 물질이기 때문에 유기 절연층 자체의 산도를 낮출 수 있도록 유기물질의 종류를 적절하게 선택하는 것도 유기 메모리 소자의 내구성을 확보하는 데에 필수적이라 할 수 있다.

발명의 상세한 설명

기술적 과제

[9] 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출된 것으로서, 본 발명의 목적은 80℃ 이상의 고온에서 열처리하여 고분자 메모리 절연층을 형성시킴으로써 열적 안정성을 확보하면서도 저전압에서도 우수한 메모리 특성을 보일 수 있는 고온 열처리를 이용한 유기 메모리 소자 및 그 제조 방법을 제공함에 있다.

[10] 본 발명의 다른 목적은 산성도가 적어 전하 수송층의 안정성을 높일 수 있고 유리전이온도가 매우 높아 300℃까지의 고온에서도 열처리가 가능한 술폰산(sulfonic acid) 계열의 유기물질을 메모리 저장층으로 적용시킨 고온 열처리를 이용한 유기 메모리 소자 및 그 제조 방법을 제공함에 있다.

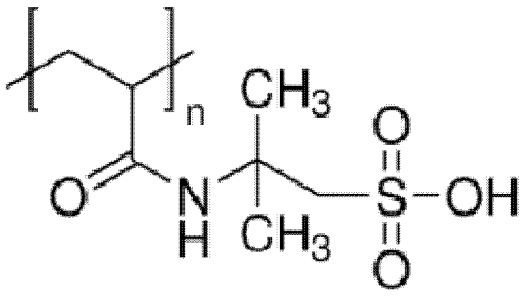
과제 해결 수단

[11] 상기와 같은 목적을 달성하기 위한 본 발명의 일측면에 따른 유기 메모리 소자는, 기판 상에 형성된 게이트 전극과 소스 및 드레인 전극을 포함하는 유기 메모리 소자에 있어서, 상기 게이트 전극과 소스 및 드레인 전극 사이에 열처리된 유기물질로 이루어져 히스테리시스를 나타내는 전기적으로 분극 가능한 고분자 메모리 절연층이 형성된 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자이다.

[12] 그리고 상기 유기물질은 술폰산(sulfonic acid) 계열의 물질, 특히 상기 유기물질은 하기의 화학식 1로 표현되는 화합물일 수도 있으며, 하기의 화학식 2로 표현되는 화합물일 수도 있는 것이 특징이다.

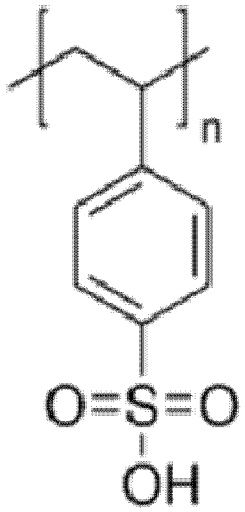
[13] [화학식 1]

[14]



[15] (상기 식에서, n은 2 이상의 정수이다.)

[16] [화학식 2]

[17] 

[18] (상기 식에서, n은 2 이상의 정수이다.)

[19] 본 발명의 다른 측면에 따른 유기 메모리 소자는, 기판; 상기 기판 상에 형성된 게이트 전극; 상기 게이트 전극 상에 형성되며 열처리된 유기물질로 이루어져 히스테리시스를 나타내는 전기적으로 분극 가능한 고분자 메모리 절연층; 상기 고분자 메모리 절연층 상에 형성된 전하 수송층; 및 상기 전하 수송층 상에 일정 거리 이격되게 각각 형성된 소스 및 드레인 전극을 포함할 수 있다.

[20] 여기에 상기 고분자 메모리 절연층은, 상기 유기물질의 용액을 스핀 코팅한 후 80 ~ 230℃의 온도로 0.4 ~ 0.6시간동안 열처리가 이루어진 것을 특징으로 하고, 상기 유기물질은 술폰산(sulfonic acid) 계열의 물질, 특히 상기의 화학식 1로 표현되는 화합물 또는 상기의 화학식 2로 표현되는 화합물일 수 있다.

[21] 또한 상기 전하 수송층은 정공 수송층인 것을 특징으로 한다.

[22] 본 발명의 또 다른 측면에 따른 유기 메모리 소자의 제조 방법은, 기판 상에 게이트 전극을 형성하는 단계; 상기 게이트 전극 상에 형성되며 유기물질로 이루어져 히스테리시스를 나타내는 전기적으로 분극 가능한 고분자 메모리 절연층을 형성하는 단계; 상기 고분자 메모리 절연층을 열처리하는 단계; 상기 고분자 메모리 절연층 상에 전하 수송층을 형성하는 단계; 상기 전하 수송층 상에 일정 거리 이격되는 소스 전극과 드레인 전극을 형성하는 단계를 포함할 수 있다.

[23] 여기서 상기 고분자 메모리 절연층을 형성하는 단계는, 술폰산(sulfonic acid) 계열의 유기물질 용액을 스핀 코팅하여 300 ~ 800nm 두께의 고분자 메모리 절연층을 형성할 수 있다. 그리고 상기 고분자 메모리 절연층을 열처리하는 단계는, 상기 형성된 고분자 메모리 절연층을 핫플레이트에서 80℃ ~ 230℃의 온도로 0.4 ~ 0.6시간동안 열처리할 수 있다.

[24] 또한 상기 유기물질은 상기의 화학식 1로 표현되는 화합물 또는 상기의 화학식

2로 표현되는 화합물일 수 있으며, 상기 전하 수송층으로서 정공 수송층을 형성하는 것이 가능하다.

발명의 효과

[25] 상기와 같은 본 발명에 따르면, 유기 메모리 소자를 80℃ 이상의 고온에서 열처리하여 고분자 메모리 절연층을 형성시킴으로써 열적 안정성을 확보할 수 있어 저전압에서도 우수한 쓰기-읽기-소거 기능을 보일 수 있는 고품질의 메모리 소자를 제조할 수 있는 효과가 있다.

[26] 그리고 산성도가 적어 전하 수송층의 안정성을 높일 수 있고 유리전이온도가 매우 높아 300℃까지의 고온에서도 열처리가 가능한 술폰산(sulfonic acid) 계열의 유기물질을 메모리 저장층으로 적용시킴으로써 유기 메모리 소자의 내구성 및 안전성을 높일 수 있다.

도면의 간단한 설명

[27] 도 1은 본 발명의 실시예에 따른 유기 메모리 소자의 단면도이다.

[28] 도 2는 본 발명의 실시예에 따른 유기 메모리 소자의 동작 원리를 나타낸 단면도이다.

[29] 도 3은 본 발명의 실시예에 따른 술폰산 계열 유기 메모리 소자의 리텐션(retention) 테스트 결과 그래프이다.

[30] 도 4는 본 발명의 실시예에 따른 고온 열처리를 이용한 유기 메모리 소자의 게이트 전압 그래프이다.

[31] 도 5는 본 발명의 실시예에 따라 170℃ 열처리를 한 유기 메모리 소자의 히스테리시스 특성 그래프이다.

[32] 도 6은 본 발명의 실시예에 따른 고온 열처리를 이용한 유기 메모리 소자 제조 방법의 순서도이다.

[33] 도 7a 내지 도 7d는 본 발명의 실시예에 따른 고온 열처리를 이용한 유기 메모리 소자 제조 방법을 순차로 나타낸 공정 단면도이다.

발명의 실시를 위한 최선의 형태

[34] 이하에서는 첨부된 도면을 참조하여 본 발명을 보다 상세하게 설명한다. 도면들 중 동일한 구성요소들은 가능한 한 어느 곳에서든지 동일한 부호로 나타내고 있음을 유의해야 한다. 한편, 이에 앞서 본 명세서 및 특허청구범위에 사용된 용어나 단어는 통상적이거나 사전적인 의미로 한정해서 해석되어서는 아니 되며, 발명자는 그 자신의 발명을 가장 최선의 방법으로 설명하기 위해 용어의 개념을 적절하게 정의할 수 있다는 원칙에 입각하여 본 발명의 기술적 사상에 부합하는 의미와 개념으로 해석되어야만 한다. 따라서 본 명세서에 기재된 실시예와 도면에 도시된 구성은 본 발명의 가장 바람직한 일 실시예에 불과할 뿐이고, 본 발명의 기술적 사상을 모두 대변하는 것은 아니므로, 본 출원시점에 있어서 이들을 대체할 수 있는 다양한 균등물과 변형예들이 있을 수 있음을 이해하여야 한다.

[35]

[36] 도 1은 본 발명의 실시예에 따른 유기 메모리 소자의 단면도, 도 2는 본 발명의 실시예에 따른 유기 메모리 소자의 동작 원리를 나타낸 단면도이다.

[37] 도 1 및 도 2를 참조하면, 본 발명의 고온 열처리를 이용한 유기 메모리 소자는 기판(100), 기판 상에 형성된 게이트 전극(110), 게이트 전극(110) 상에 형성되는 고분자 메모리 절연층(120), 전하 수송층(130), 소스 전극(140) 및 드레인 전극(150)을 포함하여 이루어진다.

[38] 본 발명은 게이트 전극(110)과 전하 수송층(130) 사이에 위치하는 절연층(130)이 히스테리시스(hysteresis)를 나타내는 전기적으로 분극 가능한 유기물질로 이루어질 경우 메모리의 기능을 할 수 있다는 점을 이용하는 것으로서, 히스테리시스 특성을 이용한 메모리 소자는 전압을 증가시킬 때의 전류 변화 곡선과 전압을 감소시킬 때의 전류 변화 곡선이 상이한 히스테리시스 곡선을 이용하여 히스테리시스 곡선의 각 사분면을 저장 수단(00,01,10,11)으로 이용하는 기술이다.

[39] 우선, 기판(100)은 실리콘(silicon) 기판, 유리 기판 또는 플라스틱(plastic) 기판 등이 이용될 수 있다.

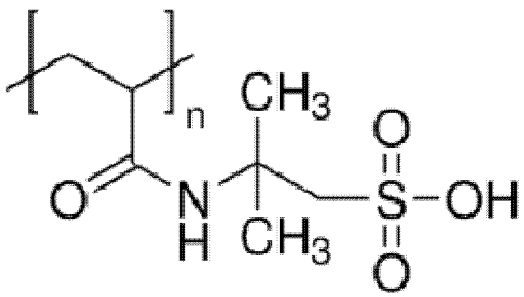
[40] 게이트 전극(110)은 예시적으로, 금(Au), 은(Ag), 구리(Cu), 니켈(Ni)/알루미늄, 폴리머 등의 도전성 물질로 형성될 수 있다.

[41] 고분자 메모리 절연층(120)은 유기물질로 이루어지고 열처리된 상태이며, 유기물질 용액을 스핀 코팅한 후 80 ~ 230℃의 온도로 0.4 ~ 0.6시간동안 열처리하는 것이 바람직하다. 특히 출원인의 실험에 따르면 약 170℃의 열처리를 하였을 경우 가장 열적 안정성이 뛰어나고 메모리 특성도 우수한 결과를 얻을 수 있었는데, 이는 도 5에서 자세히 살펴보기로 한다.

[42] 유기물질로는 고온의 열처리에도 소재가 손상되지 않는 술폰산(sulfonic acid) 계열의 물질을 이용할 수 있으며, 술폰산 계열의 물질 중에서도 특히 하기의 화학식 1로 표현되는 화합물 또는 하기의 화학식 2로 표현되는 화합물을 이용하는 것이 바람직하다.

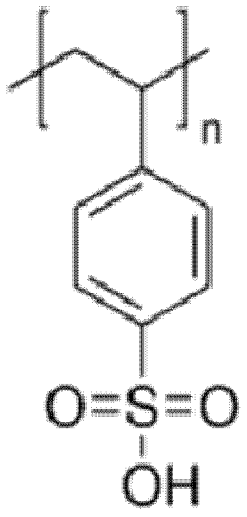
[43] [화학식 1]

[44]



[45] [화학식 2]

[46]



[47] (상기 식들에서, n은 2 이상의 정수이다.)

[48] 상기의 두 술폰산 계열의 유기물질은 유리전이온도가 300℃ 가까이 되기 때문에 이 물질들로 고분자 메모리 절연층(120)을 형성시켜 열처리할 경우, 최대 300℃까지도 열처리가 가능해지는 것이다. 이에 대한 출원인의 실험에 따르면 80 ~ 230℃의 온도로 0.4 ~ 0.6시간동안 열처리하는 것이 가장 바람직한 것으로 나타났다.

[49] 한편 전하 수송층(130)은 고분자 메모리 절연층(120) 상에 형성된 것으로서, 전하의 수송 효율을 높이기 위하여 정공 수송층으로 형성할 수 있고, 예시적으로 P3HT(poly(3-hexylthiophene))로 형성할 수 있다.

[50] 이러한 전하 수송층(130)이 일반적으로 산성에 약한 물질이기 때문에 인접한 고분자 메모리 절연층(120)의 산도를 낮출 수 있도록 유기물질의 종류를 적절하게 선택하는 것이 중요한데, 상기 화학식 1 및 화학식 2로 표현되는 술폰산 계열의 유기물질은 pH가 약 1.5 이상이 되는 물질들로써 이러한 측면에서도 유기 메모리 소자의 소재로 적절한 것을 알 수 있다.

[51] 소스 전극(140)과 드레인 전극(150)은 전하 수송층(130) 상에 일정 거리 이격되게 형성되는 것으로서, 금(Au), 은(Ag), 구리(Cu), 니켈(Ni)/알루미늄, 폴리머 등의 도전성 물질로 형성될 수 있다.

[52] 이렇게 형성된 본 발명의 유기 메모리 소자에서 게이트 전극(110)에 전압을 인가하면, 도 2에 도시한 바와 같이 고분자 메모리 절연층(120)이 전기적으로 분극되어 히스테리시스 현상이 발생하게 되고, 이로 인하여 전하 수송층(130)에도 정공 히스테리시스 현상이 유도된다.

[53] 이와 같이 전하 수송층(130)의 정공 이동에 히스테리시스 특성이 발생함에 따라 소스 전극(140)에서 드레인 전극(150)으로의 전하 이동도가 높아져, 드레인 전류가 히스테리시스 특성을 가지게 되므로 트랜지스터 구조를 가지면서도 비휘발성의 메모리 기능을 할 수 있게 되는 것이다.

[54]

[55] 도 3은 본 발명의 실시예에 따른 술폰산 계열 유기 메모리 소자의 리텐션(retention) 테스트 결과 그래프이다.

[56] 도 3을 참조하면, 본 발명의 실시예에 따른 고온 열처리를 이용한 유기 메모리 소자는 실제 출원인이 테스트한 결과 약 일만회 이상의 리텐션 테스트에서도 안정적인 결과를 보이고 있음을 알 수 있다.

[57] 전술한 바와 같이 고분자 메모리 절연층 상에 형성된 전하 수송층이 일반적으로 산성에 약한 물질이기 때문에 인접한 고분자 메모리 절연층의 산도를 낮추는 것이 중요한데, 상기 화학식 1 및 화학식 2로 표현되는 술폰산 계열의 유기물질을 사용하여 고분자 메모리 절연층을 형성시킨 유기 메모리 소자를 대상으로 테스트해본 결과 목적을 달성할 수 있게 된 것이다.

[58] 그래프는 시간의 흐름에 따른 전류값이 균일하게 유지되고 있음을 보여주며, 특히 메모리 소자의 각 특성인 쓰기(write)-읽기(read1, read2)-소거(erase)의 항목에서 모두 안정적이기 때문에 우수한 품질의 메모리 기능을 기대할 수 있을 것이다.

[59]

[60] 도 4는 본 발명의 실시예에 따른 고온 열처리를 이용한 유기 메모리 소자의 게이트 전압 그래프, 도 5는 본 발명의 실시예에 따라 170℃ 열처리를 한 유기 메모리 소자의 히스테리시스 특성 그래프이다.

[61] 도 4 및 도 5를 참조하면, 본 발명의 실시예에 따른 고온 열처리를 이용한 유기 메모리 소자는 고온에서 열처리를 가한 후 높은 열적 안정성을 보이고 있음을 알 수 있다. 특히 도 4에 도시된 바와 같이 유기 트랜지스터 소자로 원할한 작동이 이루어지고 있으며, 저전압에서도 문제없이 구동되고 있음을 보여 준다.

[62] 도 5에서는 출원인의 실험에 따라 170℃ 고온으로 열처리를 한 유기 메모리 소자의 히스테리시스 특성 그래프를 살펴볼 수 있는데, 게이트 전극에 전압을 인가하면, 열처리한 고분자 메모리 절연층이 전기적으로 분극되어 히스테리시스 현상이 발생하게 되고, 이로 인하여 전하 수송층에도 정공 히스테리시스 현상이 유도되고 소스 전극에서 드레인 전극으로의 전하 이동도가 높아져, 드레인 전류가 히스테리시스 특성을 가지게 되므로 트랜지스터 구조를 가지면서도 비휘발성의 메모리 기능을 할 수 있게 되는 것이다.

[63] 즉, 드레인 전류의 히스테리시스 특성이 명확히 나타난다는 것은 히스테리시스에 의한 전압차가 크다는 것을 의미하므로, 히스테리시스에 의한 전압차가 큰 본 발명의 170℃ 열처리된 고분자 메모리 절연층이 사용되면, 메모리 소자의 문턱전압차가 증가되므로 저전압에서도 구동이 가능해지게 된다.

[64]

[65] 도 6은 본 발명의 실시예에 따른 고온 열처리를 이용한 유기 메모리 소자 제조 방법의 순서도, 도 7a 내지 도 7d는 본 발명의 실시예에 따른 고온 열처리를

이용한 유기 메모리 소자 제조 방법을 순차로 나타낸 공정 단면도이다.

[66] 도 6 및 도 7을 참조하면, 본 발명의 실시예에 따른 고온 열처리를 이용한 유기 메모리 소자 제조 방법은, 기판 상에 게이트 전극을 형성하는 단계(S10), 게이트 전극 상에 형성되며 유기물질로 이루어져 히스테리시스를 나타내는 전기적으로 분극 가능한 고분자 메모리 절연층을 형성하는 단계(S20), 고분자 메모리 절연층을 열처리하는 단계(S30), 고분자 메모리 절연층 상에 전하 수송층을 형성하는 단계(S40) 및 정공 수송층 상에 일정 거리 이격되는 소스 전극과 드레인 전극을 형성하는 단계(S50)를 포함하여 이루어진다.

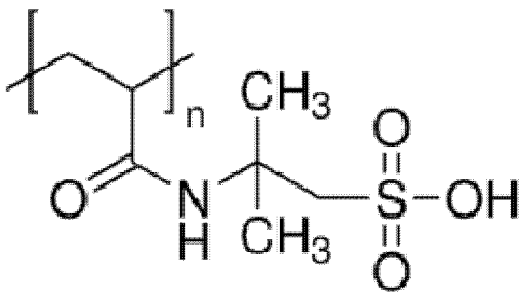
[67] 기판 상에 게이트 전극을 형성하는 단계(S10)에는 도 7a와 같이 기판(100)에 게이트 전극(110)을 형성한다. 게이트 전극(110)은 도전성 물질을 열 증착(thermal evaporation)한 후 패터닝 함으로써 형성되며, 도전성 물질은 예시적으로 금(Au), 은(Ag), 구리(Cu), 니켈(Ni)/알루미늄, 폴리머 등이 이용될 수 있다.

[68] 고분자 메모리 절연층을 형성하는 단계(S20)에는 도 7b와 같이 게이트 전극(110)이 형성된 기판(100) 상에 고분자 메모리 절연층(120)을 300 ~ 800nm 두께로 형성한다.

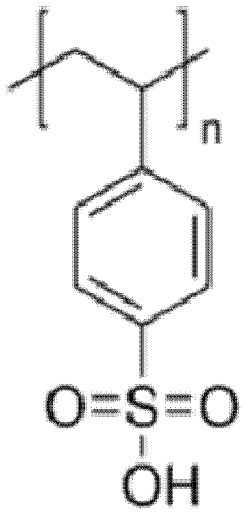
[69] 고분자 메모리 절연층(120)을 히스테리시스(hysteresis)를 나타내는 전기적으로 분극 가능한 물질로 형성하는 것으로서, 본 발명에서는 술폰산(sulfonic acid) 계열의 유기물질 용액을 이용한다. 구체적으로는, 술폰산 계열의 물질 중에서도 특히 하기의 화학식 1로 표현되는 화합물 또는 하기의 화학식 2로 표현되는 화합물을 이용하는 것이 바람직하다.

[70] [화학식 1]

[71]



[72] [화학식 2]

[73] 

[74] (상기 식들에서, n은 2 이상의 정수이다.)

[75] 위의 술폰산 계열의 유기물질 용액을 준비한 후 게이트 전극(110)이 형성된 기판(100) 상에 코팅한다. 이때, 유기물질 용액 코팅은 스핀 코팅 방식으로 진행할 수 있으며, 코팅이 완료된 후에 고분자 메모리 절연층을 열처리하는 단계(S30)에서는 형성된 고분자 메모리 절연층을 핫플레이트에서 80℃ ~ 230℃의 온도로 0.4 ~ 0.6시간동안 열처리한다.

[76] 고분자 메모리 절연층 상에 전하 수송층을 형성하는 단계(S40)에는 도 7c와 같이 고분자 메모리 절연층(120) 상에 전하 수송층(130)을 형성하되, 전하 수송 효율을 높이기 위하여 정공 수송층 예시적으로 P3HT(poly(3-hexylthiophene))을 스핀 코팅 방식 등을 이용하여 코팅한다.

[77] 이때, 전하 수송층(130)은 유기 반도체층으로서 폴리머 활성층을 포함할 수 있다.

[78] 끝으로 소스 전극과 드레인 전극을 형성하는 단계(S50)에는 도 7d와 같이 전하 수송층(130) 상에 도전성 물질 예시적으로 금(Au), 은(Ag), 구리(Cu), 니켈(Ni)/알루미늄, 폴리머 등의 도전성 물질을 형성한 후에 패터닝 공정을 통하여 일정 거리 이격되는 소스 전극(140)과 드레인 전극(150)을 형성한다.

[79]

[80] 비록 본 발명이 상기 언급된 바람직한 실시예와 관련하여 설명되어 졌지만, 발명의 요지와 범위로부터 벗어남이 없이 다양한 수정이나 변형을 하는 것이 가능하다. 따라서 첨부된 특허등록청구의 범위는 본 발명의 요지에서 속하는 이러한 수정이나 변형을 포함할 것이다.

[81]

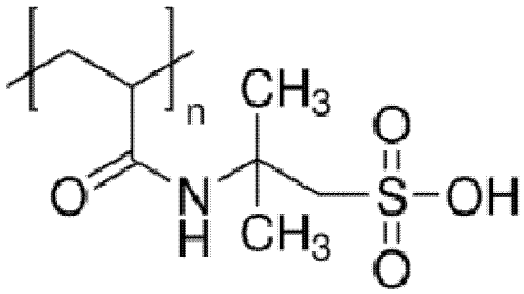
[82]

청구범위

[청구항 1] 기판 상에 형성된 게이트 전극과 소스 및 드레인 전극을 포함하는 유기 메모리 소자에 있어서,
상기 게이트 전극과 소스 및 드레인 전극 사이에 열처리된 유기물질로 이루어져 히스테리시스를 나타내는 전기적으로 분극 가능한 고분자 메모리 절연층이 형성된 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자.

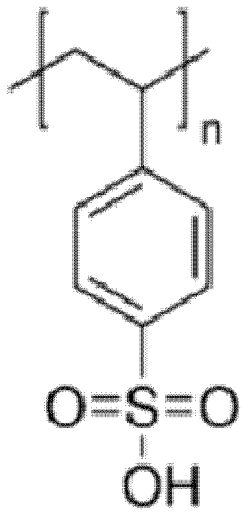
[청구항 2] 제 1항에 있어서,
상기 유기물질은 술폰산(sulfonic acid) 계열의 물질인 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자.

[청구항 3] 제 2항에 있어서,
상기 유기물질은 하기의 화학식 1로 표현되는 화합물인 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자.
[화학식 1]



(상기 식에서, n은 2 이상의 정수이다.)

[청구항 4] 제 2항에 있어서,
상기 유기물질은 하기의 화학식 2로 표현되는 화합물인 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자.
[화학식 2]



(상기 식에서, n은 2 이상의 정수이다.)

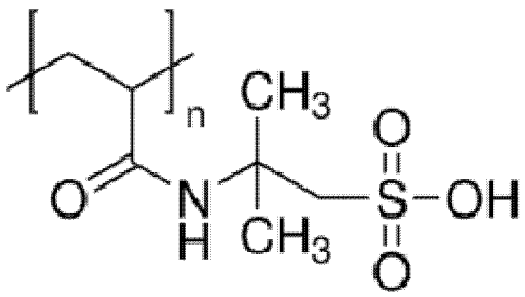
[청구항 5] 기판;
상기 기판 상에 형성된 게이트 전극;
상기 게이트 전극 상에 형성되며 열처리된 유기물질로 이루어져 히스테리시스를 나타내는 전기적으로 분극 가능한 고분자 메모리 절연층;
상기 고분자 메모리 절연층 상에 형성된 전하 수송층; 및
상기 전하 수송층 상에 일정 거리 이격되게 각각 형성된 소스 및 드레인 전극을 포함하는 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자.

[청구항 6] 제 5항에 있어서,
상기 고분자 메모리 절연층은, 상기 유기물질의 용액을 스핀 코팅한 후 80 ~ 230℃의 온도로 0.4 ~ 0.6시간동안 열처리가 이루어진 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자.

[청구항 7] 제 5항에 있어서,
상기 유기물질은 술폰산(sulfonic acid) 계열의 물질인 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자.

[청구항 8] 제 7항에 있어서,
상기 유기물질은 하기의 화학식 1로 표현되는 화합물인 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자.

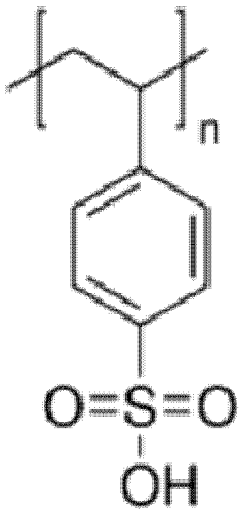
[화학식 1]



(상기 식에서, n은 2 이상의 정수이다.)

[청구항 9] 제 7항에 있어서,
상기 유기물질은 하기의 화학식 2로 표현되는 화합물인 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자.

[화학식 2]



(상기 식에서, n은 2 이상의 정수이다.)

[청구항 10] 제 5항에 있어서,
상기 전하 수송층은 정공 수송층인 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자.

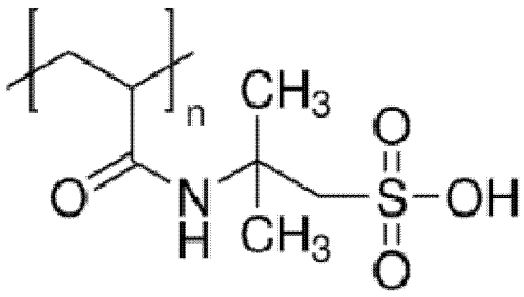
[청구항 11] 기판 상에 게이트 전극을 형성하는 단계;
상기 게이트 전극 상에 형성되며 유기물질로 이루어져 히스테리시스를 나타내는 전기적으로 분극 가능한 고분자 메모리 절연층을 형성하는 단계;
상기 고분자 메모리 절연층을 열처리하는 단계;
상기 고분자 메모리 절연층 상에 전하 수송층을 형성하는 단계;
상기 전하 수송층 상에 일정 거리 이격되는 소스 전극과 드레인 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자의 제조 방법.

[청구항 12] 제 11항에 있어서,
상기 고분자 메모리 절연층을 형성하는 단계는,
술폰산(sulfonic acid) 계열의 유기물질 용액을 스핀 코팅하여 300 ~ 800nm 두께의 고분자 메모리 절연층을 형성하는 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자의 제조 방법.

[청구항 13] 제 11항에 있어서,
상기 고분자 메모리 절연층을 열처리하는 단계는,
상기 형성된 고분자 메모리 절연층을 핫플레이트에서 80℃ ~ 230℃의 온도로 0.4 ~ 0.6시간동안 열처리하는 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자의 제조 방법.

[청구항 14] 제 12항에 있어서,
상기 유기물질은 하기의 화학식 1로 표현되는 화합물인 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자의 제조 방법.

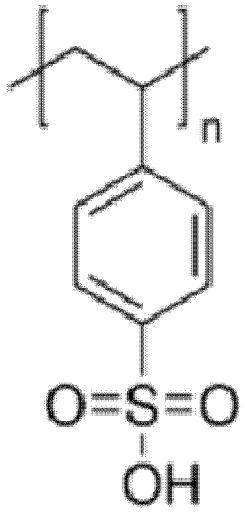
[화학식 1]



(상기 식에서, n은 2 이상의 정수이다.)

[청구항 15] 제 12항에 있어서,
상기 유기물질은 하기의 화학식 2로 표현되는 화합물인 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자의 제조 방법.

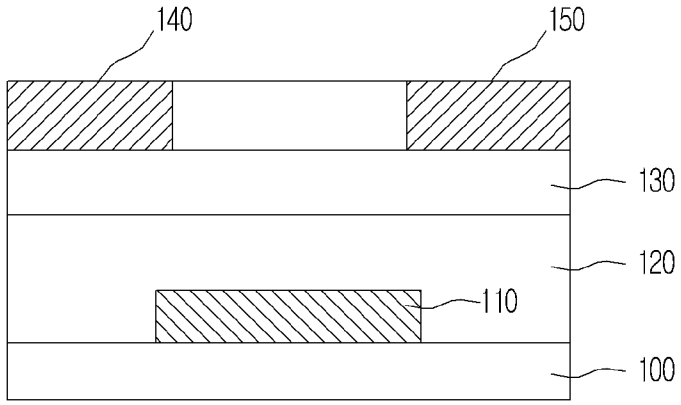
[화학식 2]



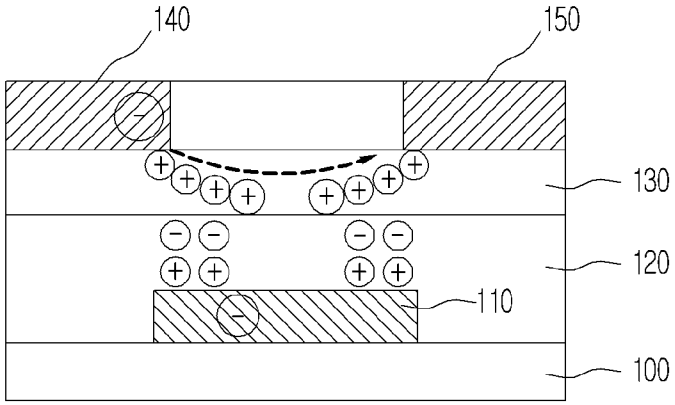
(상기 식에서, n은 2 이상의 정수이다.)

[청구항 16] 제 11항에 있어서,
상기 전하 수송층으로서 정공 수송층을 형성하는 것을 특징으로 하는 고온 열처리를 이용한 유기 메모리 소자의 제조 방법.

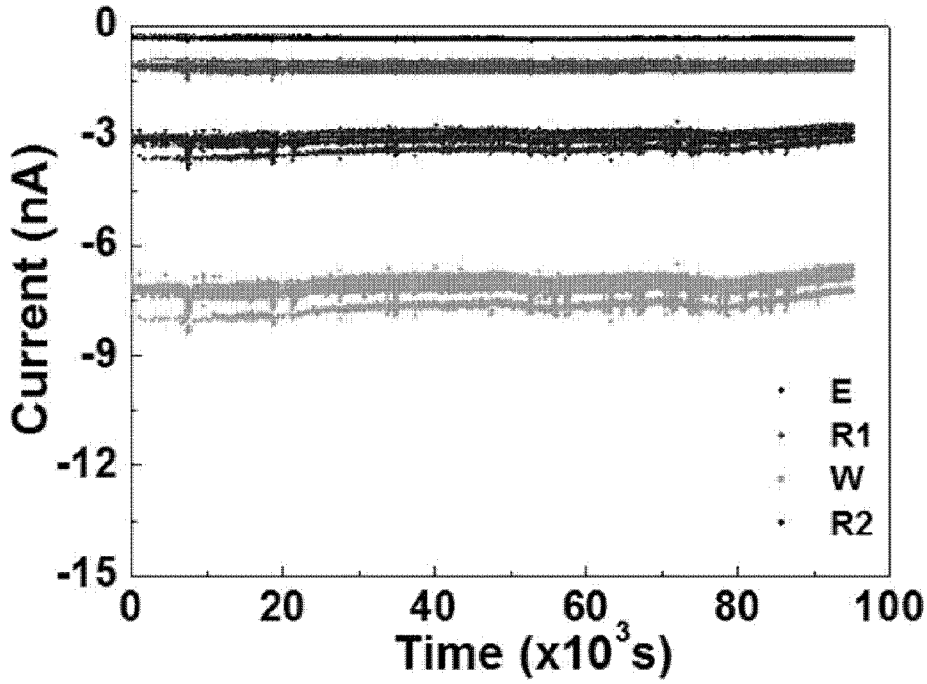
[도1]


140
150
130
120
110
100

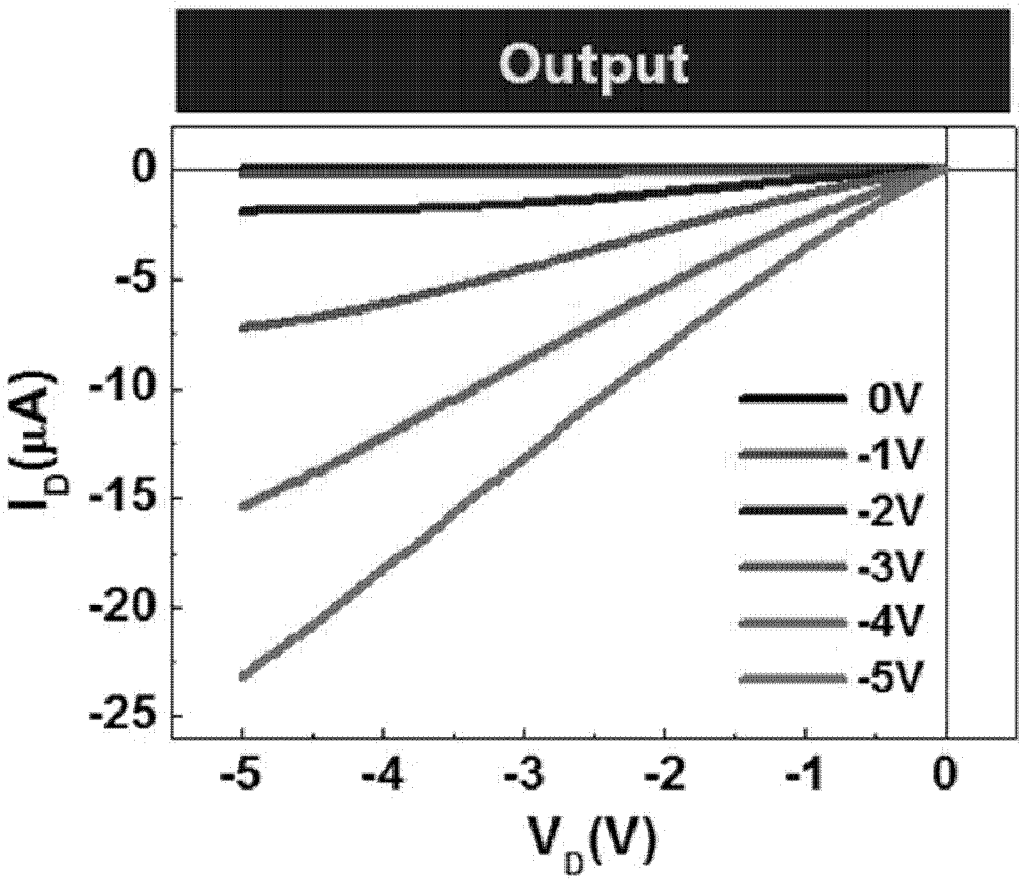
[도2]


140
150
130
120
110
100

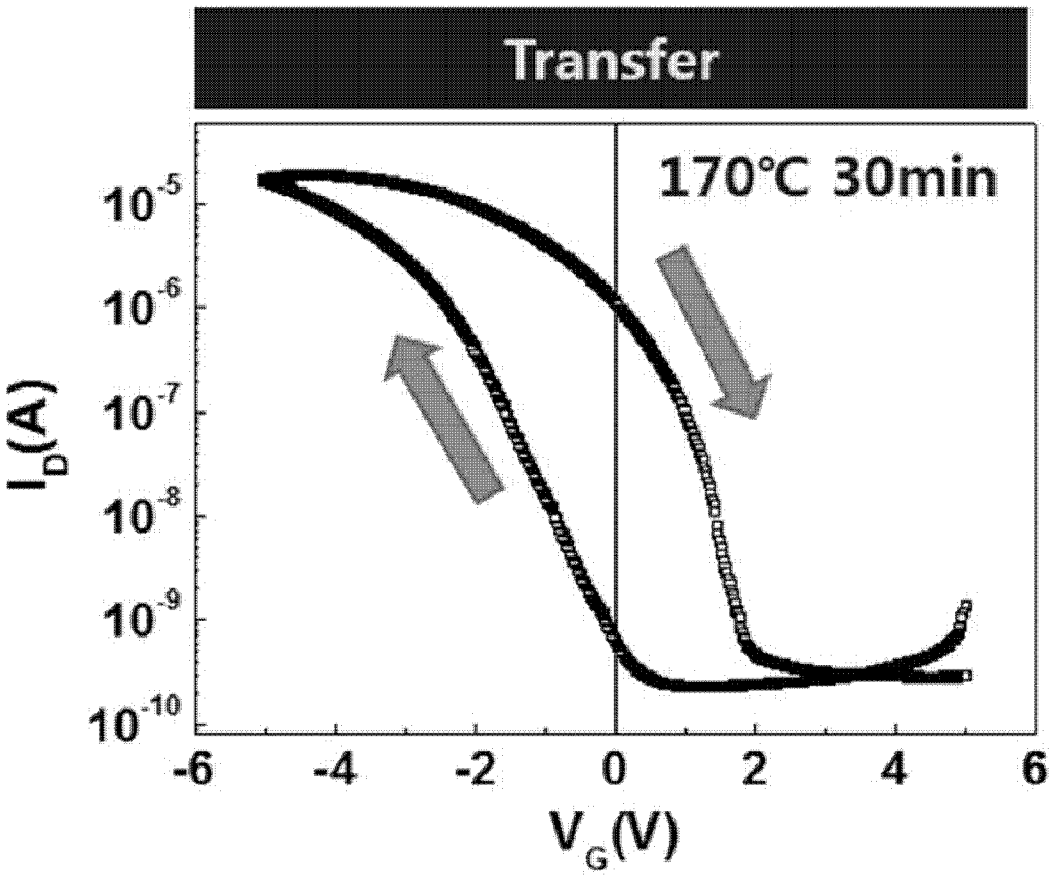
[도3]


0
-3
-6
-9
-12
-15
Current (nA)
0
20
40
60
80
100
Time (x10^3s)
E
R1
W
R2

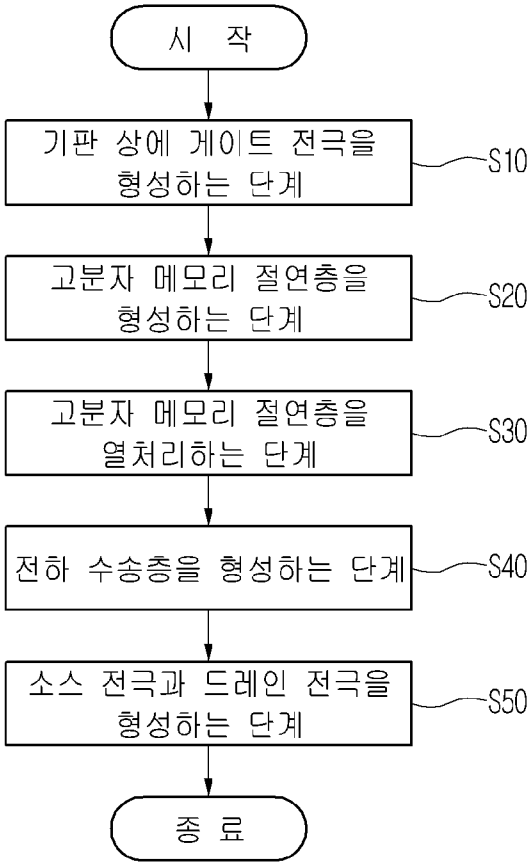
[도4]


Output
0
-5
-10
-15
-20
-25
$I_D(\mu A)$
0V
-1V
-2V
-3V
-4V
-5V
-5
-4
-3
-2
-1
0
$V_D(V)$

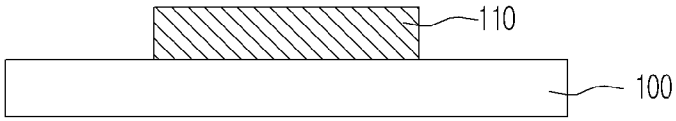
[도5]


Transfer
170℃ 30min
10^{-5}
10^{-6}
10^{-7}
10^{-8}
10^{-9}
10^{-10}
$I_D(A)$
-6
-4
-2
0
2
4
6
$V_G(V)$

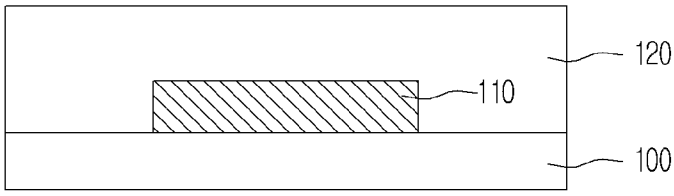
[도6]



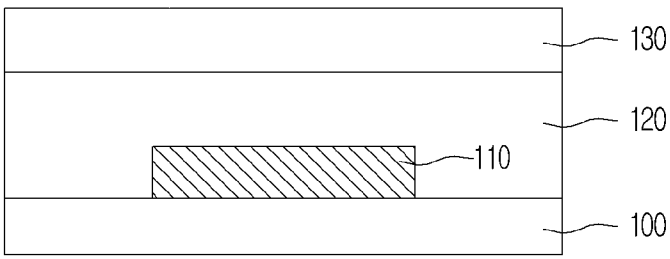
[도7a]



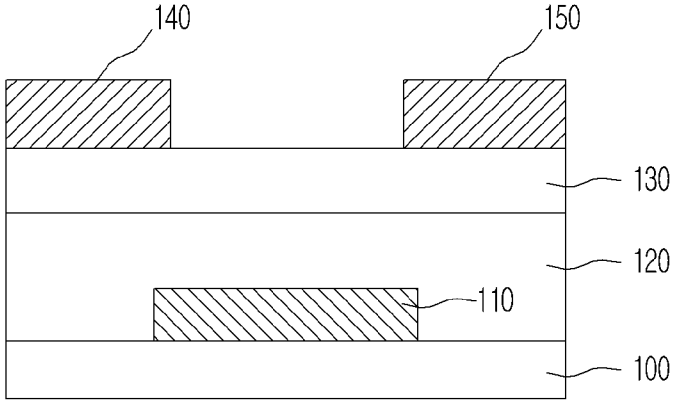
[도7b]



[도7c]



[도7d]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/KR2016/003977

A. CLASSIFICATION OF SUBJECT MATTER

H01L 51/05(2006.01)i, H01L 51/10(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 51/05; H01L 21/768; C08F 12/00; C08F 12/12; H01L 21/312; H01L 21/336; H01L 29/786; H01L 51/30; H01L 27/10; H01L 21/8229; H01L 51/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Korean Utility models and applications for Utility models: IPC as above
Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: organic material, sulfonic acid, organic memory, polarization, hysteresis

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 10-2010-0049853 A (KOREA RESEARCH INSTITUTE OF CHEMICAL TECHNOLOGY) 13 May 2010 See paragraphs [0031]-[0035], [0072], claim 1 and figure 3.	1,2,5-7,10-13,16
A		3,4,8,9,14,15
Y	KR 10-2010-0126407 A (TORAY INDUSTRIES, INC.) 01 December 2010 See paragraphs [0007], [0060] and claim 1 and figure 1.	1,2,5-7,10-13,16
A	KR 10-2008-0109196 A (SAMSUNG ELECTRONICS CO., LTD.) 17 December 2008 See paragraphs [0077]-[0124], claim 1 and figure 1a.	1-16
A	KR 10-2012-0033722 A (ELECTRONICS AND TELECOMMUNICATIONS RESEARCH INSTITUTE) 09 April 2012 See paragraphs [0026]-[0045], claim 1 and figure 1.	1-16
A	JP 2005-260205 A (MATSUSHITA ELECTRIC IND. CO., LTD.) 22 September 2005 See paragraphs [0011]-[0052], claim 1 and figure 2.	1-16

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
26 JULY 2016 (26.07.2016)	**27 JULY 2016 (27.07.2016)**

Name and mailing address of the ISA/KR	Authorized officer
Korean Intellectual Property Office Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701, Republic of Korea Facsimile No. 82-42-472-7140	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/KR2016/003977

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2010-0049853 A	13/05/2010	KR 10-1005808 B1	05/01/2011
KR 10-2010-0126407 A	01/12/2010	CN 102089870 A	08/06/2011
		CN 102089870 B	28/08/2013
		EP 2259289 A1	08/12/2010
		JP 05407860 B2	05/02/2014
		TW 2010-01772 A	01/01/2010
		US 2011-0068417 A1	24/03/2011
		US 9048445 B2	02/06/2015
		WO 2009-116373 A1	24/09/2009
KR 10-2008-0109196 A	17/12/2008	EP 2014722 A1	14/01/2009
		KR 10-1353824 B1	21/01/2014
		US 2008-0308793 A1	18/12/2008
		US 8153267 B2	10/04/2012
KR 10-2012-0033722 A	09/04/2012	US 2012-0080656 A1	05/04/2012
JP 2005-260205 A	22/09/2005	CN 1655329 A	17/08/2005
		CN 1655329 C	24/12/2008
		EP 1564268 A2	17/08/2005
		EP 1564268 A3	12/10/2005
		JP 03984611 B2	03/10/2007
		US 2005-0181594 A1	18/08/2005
		US 7691453 B2	06/04/2010

국제조사보고서

국제출원번호
PCT/KR2016/003977

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H01L 51/05(2006.01)i, H01L 51/10(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)
H01L 51/05; H01L 21/768; C08F 12/00; C08F 12/12; H01L 21/312; H01L 21/336; H01L 29/786; H01L 51/30; H01L 27/10; H01L 21/8229; H01L 51/10

조사된 기술분야에 속하는 최소문헌 이외의 문헌
한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))
eKOMPASS(특허청 내부 검색시스템) & 키워드: 유기물질, 술폰산, 유기 메모리, 분극, 히스테리시스

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	KR 10-2010-0049853 A (한국화학연구원) 2010.05.13 단락 [0031]-[0035], [0072], 청구항 1 및 도면 3 참조.	1,2,5-7,10-13,16
A		3,4,8,9,14,15
Y	KR 10-2010-0126407 A (도레이 카부시키가이샤) 2010.12.01 단락 [0007], [0060] 및 청구항 1 및 도면 1 참조.	1,2,5-7,10-13,16
A	KR 10-2008-0109196 A (삼성전자주식회사) 2008.12.17 단락 [0077]-[0124], 청구항 1 및 도면 1a 참조.	1-16
A	KR 10-2012-0033722 A (한국전자통신연구원) 2012.04.09 단락 [0026]-[0045], 청구항 1 및 도면 1 참조.	1-16
A	JP 2005-260205 A (MATSUSHITA ELECTRIC IND. CO., LTD.) 2005.09.22 단락 [0011]-[0052], 청구항 1 및 도면 2 참조.	1-16

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

"A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

"E" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

"L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

"O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

"P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

"T" 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

"X" 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

"Y" 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

"&" 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일	국제조사보고서 발송일
2016년 07월 26일 (26.07.2016)	2016년 07월 27일 (27.07.2016)

ISA/KR의 명칭 및 우편주소
대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)
팩스 번호 +82-42-481-8578

심사관
김도원
전화번호 +82-42-481-5560

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2016/003977

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2010-0049853 A	2010/05/13	KR 10-1005808 B1	2011/01/05
KR 10-2010-0126407 A	2010/12/01	CN 102089870 A	2011/06/08
		CN 102089870 B	2013/08/28
		EP 2259289 A1	2010/12/08
		JP 05407860 B2	2014/02/05
		TW 2010-01772 A	2010/01/01
		US 2011-0068417 A1	2011/03/24
		US 9048445 B2	2015/06/02
		WO 2009-116373 A1	2009/09/24
KR 10-2008-0109196 A	2008/12/17	EP 2014722 A1	2009/01/14
		KR 10-1353824 B1	2014/01/21
		US 2008-0308793 A1	2008/12/18
		US 8153267 B2	2012/04/10
KR 10-2012-0033722 A	2012/04/09	US 2012-0080656 A1	2012/04/05
JP 2005-260205 A	2005/09/22	CN 1655329 A	2005/08/17
		CN 1655329 C	2008/12/24
		EP 1564268 A2	2005/08/17
		EP 1564268 A3	2005/10/12
		JP 03984611 B2	2007/10/03
		US 2005-0181594 A1	2005/08/18
		US 7691453 B2	2010/04/06