(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3667240号
(P3667240)
(45)発行日　平成17年7月6日(2005.7.6)　(24)登録日　平成17年4月15日(2005.4.15)

| (51)Int.Cl.[7] | | F I | | |
|---|---|---|---|---|
| H04B | 1/707 | H04J | 13/00 | D |
| H03G | 3/20 | H03G | 3/20 | A |

請求項の数 4　(全 8 頁)

(21)出願番号　特願2001-52517(P2001-52517)
(22)出願日　平成13年2月27日(2001.2.27)
(65)公開番号　特開2002-261656(P2002-261656A)
(43)公開日　平成14年9月13日(2002.9.13)
審査請求日　平成15年4月14日(2003.4.14)

(73)特許権者　000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町２２番２２号
(74)代理人　100112335
弁理士　藤本　英介
(72)発明者　大島　章
大阪府大阪市阿倍野区長池町２２番２２号
シャープ株式会社内

審査官　高野　洋

最終頁に続く

(54)【発明の名称】ＣＤＭＡ受信機の自動利得制御装置

(57)【特許請求の範囲】

【請求項１】

スペクトラム拡散された受信信号に対して自動利得制御を行い、その後にデジタル逆拡散器において逆スペクトラム拡散された信号に対して自動利得制御を行うＣＤＭＡ受信機の自動利得制御装置であって、

復調部に対する利得制御と、自動周波数制御部に対する利得制御とを時分割処理で交互に行うＡＧＣ回路を備え、

前記ＡＧＣ回路は、前記復調部と自動周波数制御部の利得制御目標値を記憶しているそれぞれの記憶部から前記利得制御目標値を読み出して設定し、前記復調部の利得制御における制御周期を誤り訂正の符号ブロック周期と等しくするとともに、該符号ブロック内で、利得を一定に制御し、次の符号ブロックの先頭で利得を更新することを特徴とするＣＤＭＡ受信機の自動利得制御装置。

【請求項２】

前記デジタル逆拡散器から出力される信号をビットシフトすることにより、利得制御することを特徴とする請求項１記載のＣＤＭＡ受信機の自動利得制御装置。

【請求項３】

比較器の目標値として上限目標値および下限目標値を設定可能とし、前記比較器の出力として目標値の幅を設定可能とした回路を有することを特徴とする請求項１記載のＣＤＭＡ受信機の自動利得制御装置。

【請求項４】

復調部入力に対する利得制御と、自動周波数制御部入力に対する利得制御とで、利得制御を行う目標値を変更可能としたことを特徴とする請求項１記載のＣＤＭＡ受信機の自動利得制御装置。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、スペクトラム拡散通信技術を利用したＣＤＭＡ（Ｃｏｄｅ　Ｄｉｖｓｉｏｎ　Ｍｕｌｔｉｐｌｅ　Ａｃｃｅｓｓ）方式の受信機に用いる自動利得制御装置に関する。

【０００２】

【従来の技術】

図３は、従来のＣＤＭＡ方式を採用した受信機の概略構成を示すブロック図である。

従来のＣＤＭＡ受信機は、図３に示すように、移動機のアンテナ３０１により、基地局から送信されたＣＤＭＡ信号を受信し、受信した信号をＲＦ増幅部３０２により増幅した後、周波数変換部３０３により無線周波数からベースバンド周波数に変換し、Ａ／Ｄ（アナログ／デジタル変換）部３０５によりデジタル化する。そして、デジタル化された信号に基づいて、ＡＧＣ（自動利得制御）部３０４によりＲＦ増幅部３０２に対する利得制御を行う。

【０００３】

また、デジタル化された信号は、逆拡散部３０７および受信すべきパスのタイミングを探索するためのパスサーチ部３０６に渡される。そして、パスサーチ部３０６によりタイミング抽出され、その情報を使って逆拡散部３０７によりスペクトラム逆拡散され、復調部３０９とＡＦＣ部３０８に渡される。復調部３０９で復調された信号は、誤り訂正部３１０により誤り訂正が施されて、目的とする受信信号が得られる。一方、ＡＦＣ部３０８では、基地局と移動機との周波数誤差を検出し、周波数変換部３０３を制御し周波数誤差を減少させる。

【０００４】

このようなスペクトラム拡散通信技術を利用したＣＤＭＡ方式の受信機におけるＡＧＣ方式は、スペクトラム拡散された受信信号を自動利得制御することにより、雑音電力、干渉波電力と希望波電力の総和を一定にしていた。

【０００５】

従来のＡＧＣ制御方式によれば、希望波信号と非希望波信号とからなる受信信号に対して自動利得制御を行うため（１次ＡＧＣ）、希望波電力が一定にならないという課題がある。この課題に対して、特開平１０－１０７７６５号公報（ＣＤＭＡ用ＡＧＣ回路）において、アナログ相関器からの出力に基づいて、安定した希望波レベルを復調部に出力する方法が提案されている。

【０００６】

【発明が解決しようとする課題】

現在の通信機器では、小型省電力化が必須であり、そのためには各機能を個別に有するＬＳＩの統合が必要である。

上記特開平１０－１０７７６５号公報に記載されたＣＤＭＡ用ＡＧＣ回路では、アナログ相関器を使用した構成が提案されているが、その他の回路の大部分はデジタル回路で構成されているのが一般的であり、デジタル回路とアナログ回路を同じＬＳＩで構成することは困難であるため統合化に不利となっている。

【０００７】

通常の通信機器における課題として、１次のＡＧＣに加え、逆拡散後の信号にＡＧＣを行う回路（２次ＡＧＣ部）を構成した場合には、２次ＡＧＣの引き込み時間は、一般的に、初期値により大きな差が発生する。さらなる課題として、復調後に誤り訂正を行う装置の場合には、ある符号ブロック内においてＡＧＣの利得が一定でないと、入力信号レベルが不均一となり誤り訂正能力が低下する。

【０００８】

また、その他の課題として、自動利得制御した信号は、復調部とＡＦＣ部に渡されるが、ＡＦＣ部の制御を行うための最適な利得制御周期と復調後に誤り訂正を行う場合の符号ブロック周期は、必ずしも等しくないために、入力信号レベルが不均一となり誤り訂正能力が低下する。このことは、利得制御の目標値についても同様である。

【０００９】

本発明は、上述した事情に鑑みなされたものであり、デジタル逆拡散器においてスペクトラム逆拡散した信号を自動利得制御することにより、希望波電力を一定にするとともに、誤り訂正部とＡＦＣ部とにおける利得制御周期および目標値が最適であり、ＬＳＩの統合が容易なＣＤＭＡ受信機の自動利得制御装置を提供することを目的とする。

【００１０】

【課題を解決するための手段】

本発明に係るＣＤＭＡ受信機の自動利得制御装置は、スペクトラム拡散された受信信号に対して自動利得制御を行い、その後にデジタル逆拡散器において逆スペクトラム拡散された信号に対して自動利得制御を行うＣＤＭＡ受信機の自動利得制御装置であって、復調部に対する利得制御と、自動周波数制御部に対する利得制御とを時分割処理で交互に行うＡＧＣ回路を備え、前記ＡＧＣ回路は、前記復調部と自動周波数制御部の利得制御目標値を記憶しているそれぞれの記憶部から前記利得制御目標値を読み出して設定し、前記復調部の利得制御における制御周期を誤り訂正の符号ブロック周期と等しくするとともに、該符号ブロック内で、利得を一定に制御し、次の符号ブロックの先頭で利得を更新することを特徴とするものである。

【００１１】

前記ＣＤＭＡ受信機の自動利得制御装置において、前記デジタル逆拡散器から出力される信号をビットシフトすることにより、利得制御するように構成することが可能である。

【００１２】

また、前記ＣＤＭＡ受信機の自動利得制御装置において、比較器の目標値として上限目標値および下限目標値を設定可能とし、前記比較器の出力として目標値の幅を設定可能とした回路を有するように構成することが可能である。

【００１６】

また、前記ＣＤＭＡ受信機の自動利得制御装置において、復調部入力に対する利得制御と、自動周波数制御部入力に対する利得制御とで、利得制御を行う目標値を変更可能として構成することが可能である。

【００１７】

【発明の実施の形態】

以下、図面を参照して本発明に係るＣＤＭＡ受信機の自動利得制御装置の実施形態を詳細に説明する。

図１は、本発明の実施形態に係る自動利得制御装置を用いたＣＤＭＡ受信機の概略構成を示すブロック図である。

本発明の実施形態に係る自動利得制御装置を用いたＣＤＭＡ受信機は、図１に示すように、ＣＤＭＡ受信アンテナ１０１、ＲＦ増幅部１０２、周波数変換部１０３、１次ＡＧＣ部１０４、Ａ／Ｄ部１０５、パスサーチ部１０６、逆拡散部１０７、演算部１０８、２次ＡＧＣ部１０９、ＡＦＣ部１１０、復調部１１１、誤り訂正部１１２を備えて構成されている。

【００１８】

この受信機において、基地局から送信されたＣＤＭＡ信号は、移動機のＣＤＭＡ受信アンテナ１０１で受信され、ＲＦ増幅部１０２により増幅された後、周波数変換部１０３により無線周波数からベースバンド周波数に変換され、Ａ／Ｄ部１０５によりデジタル化される。

そして、デジタル化された信号に基づいて、１次ＡＧＣ部１０４によりＲＦ増幅部１０３を利得制御する。

【００１９】

また、デジタル化された信号は、逆拡散部１０７とパスサーチ部１０６に渡され、パスサーチ部１０６によりタイミング抽出され、その情報を使って逆拡散部１０７でスペクトラム逆拡散される。スペクトラム逆拡散された信号は、２次ＡＧＣ部１０９で利得制御され、復調部１１１とＡＦＣ部１１０に渡される。復調部１１１で復調された信号は、誤り訂正部１１２に渡され、送信されてきた情報に戻される。一方ＡＦＣ部１１０では、基地局と移動機との周波数誤差を検出し、周波数変換部１０３を制御して周波数を基地局に合わせる。このように、本実施形態の受信装置は、２次ＡＧＣ部１０９において、逆拡散部１０７によりスペクトラム逆拡散された信号を自動利得制御する構成となっている。

【００２０】

次に、本実施形態の自動利得制御装置における２次ＡＧＣ部を詳細に説明する。

図２は、本実施形態の自動利得制御装置における２次ＡＧＣ部の詳細構成を示すブロック図である。

本実施形態の自動利得制御装置では、後段で誤り訂正を行う復調部入力と、誤り訂正を行わないＡＦＣ部入力とで、利得制御する周期を変更可能とすることにより、それぞれの入力に最適な利得制御周期が設定可能となる。

このためには、ＡＧＣ回路を２系統備えて構成してもよいが、図２に示すように、スイッチ２１１、２１２、２１３、２１４および２１５を設けて、時分割処理を行うことにより、回路規模を削減できる。以下、復調部１１１への出力について説明するが、ＡＦＣ部１１０への出力についても、その利得制御周期が異なるだけで他の構成は同様である。

【００２１】

まず、２次ＡＧＣ部１０９の初期値について説明する。

復調部用記憶部２１０において設定される２次ＡＧＣ部１０９の初期値は、最小値、最大値または、その中間に設定してもよいが、本実施形態では、その初期値をパスサーチ部１０６で測定した信号レベルから推定する。

すなわち、パスサーチ部１０６で測定した信号レベルと、逆拡散部１０７で測定した信号レベルとは比例関係にあることから、パスサーチ部１０６で測定した信号レベルを、演算部１０８において定数を乗算し、復調部用記憶部２１０に設定する。このとき測定した信号レベルを時間平均してもよい。

このように、２次ＡＧＣ部１０９の初期値を、パスサーチ部１０６で測定した信号レベルから推定することにより、２次ＡＧＣ部１０９における引き込み時間の短縮を図ることができる。

【００２２】

次に、復調部用記憶部２１０に設定した初期値に基づいて利得制御され出力された電力と目標値とを比較して、復調部用記憶部２１０における記憶値を更新する手順について説明する。

このとき、スイッチ２１１～２１４は、図２中のＡ側に設定されている。また、ＡＦＣ部１１０への出力の場合には、スイッチ２１１～２１４は、図２中のＢ側に設定されている。

逆拡散部１０７からの信号に対して、復調部用記憶部２１０の値に基づき乗算回路を使用してその信号レベルを調整してもよいが、本実施形態の自動利得制御装置では、逆拡散部１０７からの信号を、復調部用ビットシフト部２０１によりビットシフトし、信号レベルを調整する。このような方法を採用することにより、回路規模の削減を図ることができる。

また、電力算出部２０３でレベル調整した信号に基づいて電力を測定し、測定した電力は平均化部２０４で平均化される。

【００２３】

平均化する周期を誤り訂正の符合ブロック周期と無関係としても良いが、本実施形態の自動利得制御装置では、平均化部２０４において平均化する周期を誤り訂正の符号ブロック周期とし、利得制御周期を符号ブロック周期と等しくする。誤り訂正部１１２において、誤り訂正方式の軟判定ビタビを使用した場合を例に説明する。

軟判定ビタビでは、逆拡散部１０７で出力される信号の符号と絶対値情報に基づいて、送信情報を復号する。
この場合、符号ブロックの周期内において利得を制御すると、絶対値情報が歪む。そこで、同じ誤り訂正の符号ブロック内では、利得を一定に制御し、次の符号ブロックの先頭で利得を更新する。
【００２４】
このとき、平均化には復調部用平均化記憶部２０５を使用し、ＡＦＣ部用の出力にはＡＦＣ部用平均化記憶部２０６を使用する。
平均化した電力は、比較器部２０７で目標値と比較され、大きい（＋１）、小さい（－１）、等しい（０）の何れかに評価される。
【００２５】
本実施形態の自動利得制御装置は、比較器部２０７において、目標値として上限目標値と下限目標値を比較する構成とし、目標値と等しいと評価される範囲を変更可能としている。
すなわち、上限目標値＜測定電力となった場合には「大きい」と評価し、下限目標値＞測定電力となった場合には「小さい」と評価し、これら以外の場合には「等しい」と評価する。
【００２６】
この目標値は、復調部用とＡＦＣ部用に対して同一に設定してもよいが、本実施形態の自動利得制御装置では、復調部用とＡＦＣ部用に対して、それぞれ別々に目標値を設定する構成としている。
この目標値は、復調部用目標値記憶部２１６とＡＦＣ部用目標値記憶部２１７において、それぞれ上限目標値と下限目標値として設定され、スイッチ２１５により時分割に切り替えられて、比較器部２０７で比較される。
【００２７】
比較器部２０７の出力は、減算器２０８において、復調部用記憶部２１０に記憶された以前の値との間で減算処理され、復調部用記憶部２１０における記憶値を更新するとともに、当該記憶値に基づいて復調部用ビットシフト部２０１を制御し、逆拡散部１０７の出力を目標の電力レベルに調整する。
このときのビットシフトの方向は、復調部用記憶部２１０の値が大きい場合には逆拡散部１０７の出力も大きく制御し、値が小さい場合には逆拡散部１０７の出力も小さく制御する方向とする。
なお、ＡＦＣ部用ビットシフト部２０２の制御も同様に行われる。
【００２８】
【発明の効果】
本発明のＣＤＭＡ受信機の自動利得制御装置は、上述した構成を備えているため、以下の効果を奏することができる。すなわち、本発明のＣＤＭＡ方式による受信装置によれば、デジタル逆拡散器においてスペクトラム逆拡散した信号を自動利得制御することにより、希望波電力を一定にすることができるとともに、ＬＳＩの統合が容易となる。
【００２９】
また、本発明のＣＤＭＡ受信機の自動利得制御装置によれば、デジタル逆拡散器から出力される信号を、ビットシフトで利得制御することにより、乗算回路を使用する回路と比較して回路規模を削減することができる。
【００３０】
また、本発明のＣＤＭＡ受信機の自動利得制御装置によれば、比較器の目標値として上限目標値と下限目標値を設定でき、比較器の出力として目標値の幅を設定できるため、外乱の影響を受け難くなる。
【００３４】
また、本発明のＣＤＭＡ受信機の自動利得制御装置によれば、後段で誤り訂正を行う復調部入力と、誤り訂正を行わないＡＦＣ部入力とで、利得制御する目標値を変更可能とする

ことにより、それぞれに最適な利得制御の目標値が設定可能となる。

【図面の簡単な説明】

【図１】本発明の一実施形態に係る自動利得制御装置を用いたＣＤＭＡ受信機の概略構成を示すブロック図である。

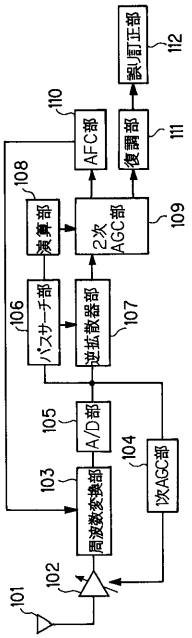
【図２】図１に示す２次ＡＧＣの詳細構成を示すブロック図である。

【図３】従来のＣＤＭＡ受信機の概略構成を示すブロック図である。

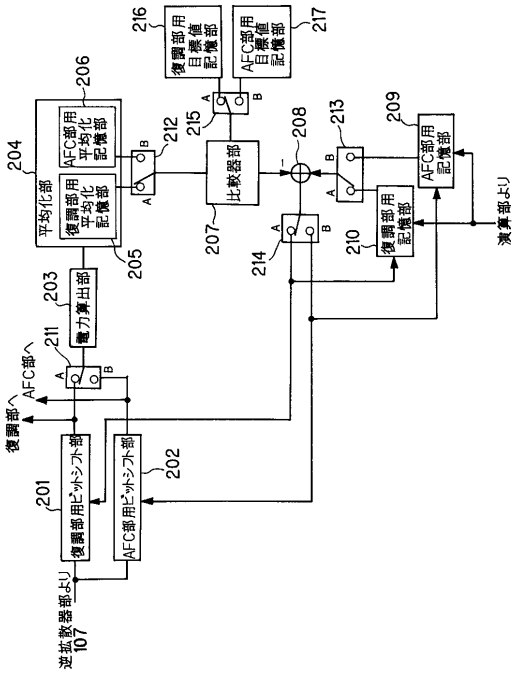
【符号の説明】

１０１，３０１　アンテナ
１０２，３０２　ＲＦ増幅部
１０３，３０３　周波数変換部
３０４　ＡＧＣ部
１０４　１次ＡＧＣ部
１０５，３０５　Ａ／Ｄ部
１０６，３０６　パスサーチ部
１０７，３０７　逆拡散部
１０８　演算部
１０９　２次ＡＧＣ部
１１０，３０８　ＡＦＣ部
１１１，３０９　復調部
１１２，３１０　誤り訂正部
２０１　復調部用ビットシフト部
２０２　ＡＦＣ部用ビットシフト部
２０３　電力算出部
２０４　平均化部
２０５　復調部用平均化記憶部
２０６　ＡＦＣ部用平均化記憶部
２０７　比較器部
２０８　減算器
２０９　ＡＦＣ部用記憶部
２１０　復調部用記憶部
２１１，２１２，２１３，２１４，２１５　スイッチ
２１６　復調部用目標値記憶部
２１７　ＡＦＣ部用目標値記憶部

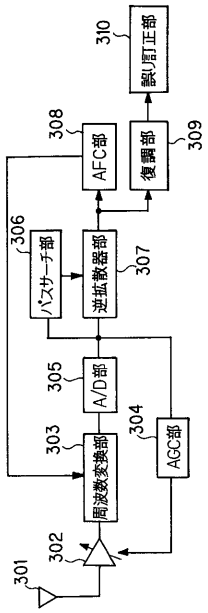
【図１】


101
102
周波数変換部
103
A/D部
105
1次AGC部
104
パスサーチ部
106
逆拡散器部
107
演算部
108
2次AGC部
109
AFC部
110
復調部
111
誤り訂正部
112

【図２】


逆拡散器部より
107
復調部用ビットシフト部
201
AFC部用ビットシフト部
202
復調部へ
AFC部へ
211
電力算出部
203
平均化部
204
復調部用平均化記憶部
205
AFC部用平均化記憶部
206
212
比較器部
207
208
214
210
復調部用記憶部
213
AFC部用記憶部
209
演算部より
復調部用目標値記憶部
216
AFC部用目標値記憶部
217
215

【図３】


301
302
周波数変換部
303
A/D部
305
AGC部
304
パスサーチ部
306
逆拡散器部
307
AFC部
308
復調部
309
誤り訂正部
310

フロントページの続き

(56)参考文献 特開２０００－２５２８６８（ＪＰ，Ａ）
実開昭５６－１６５４２３（ＪＰ，Ｕ）
特開平０９－２７５３６１（ＪＰ，Ａ）
特開平１０－３２７０９１（ＪＰ，Ａ）
特開平１０－２００４４４（ＪＰ，Ａ）
特開２００１－０１６６３８（ＪＰ，Ａ）
特開平０６－３３８８５７（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.[7]，ＤＢ名)
H04J13/00-13/06
H04B1/69-1/713