



## 【特許請求の範囲】

## 【請求項 1】

出力電圧を出力する出力トランジスタと、  
前記出力電圧を分圧して生成された分圧電圧を出力する分圧回路と、  
基準電圧と前記分圧電圧とを比較し、前記出力電圧を一定にするよう前記出力トランジスタのゲートを制御する誤差増幅回路と、  
所定条件が成立すると、前記出力トランジスタのゲートを制御し回路を保護する保護回路と、  
前記出力電圧の変動時に前記出力電圧が安定するよう動作し、前記保護回路が動作したことを示す信号を受けて動作を停止する制御回路と、を備え、  
前記保護回路が動作したことを示す信号は、電流出力であることを特徴とするボルテージレギュレータ。

10

## 【請求項 2】

前記保護回路は、  
前記所定条件を判定する判定回路と、前記判定回路の出力電圧を受けて前記出力トランジスタのゲートを制御する第一の MOS トランジスタと、前記判定回路の出力電圧を受けて前記保護回路が動作したことを示す信号を出力する第二の MOS トランジスタと、を備えたことを特徴とする請求項 1 に記載のボルテージレギュレータ。

## 【請求項 3】

前記保護回路は、  
前記第二の MOS トランジスタの出力電流を入力とするカレントミラー回路を更に備えたことを特徴とする請求項 2 に記載のボルテージレギュレータ。

20

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、保護回路を備えたボルテージレギュレータに関する。

## 【背景技術】

## 【0002】

一般的に、携帯電話等の電子機器は、充電式のバッテリーによって動作している。このバッテリーの充電状態が変動しても、電子機器への出力電圧が変動せず、電子機器が安定して動作するように、ボルテージレギュレータがバッテリーに対して設けられている。また、ボルテージレギュレータは、電子機器による負荷が急激に変動しても、電子機器への出力電圧が変動せず、電子機器が安定して動作するようにしているが、ボルテージレギュレータの出力電圧をさらに安定させるための制御回路が設けられていることもある。

30

## 【0003】

図 3 は、従来のボルテージレギュレータ 30 の回路図である。出力電圧  $V_{OUT}$  を出力する出力トランジスタ 31 と、出力電圧  $V_{OUT}$  を分圧して分圧電圧  $V_{FB}$  を出力する分圧抵抗 32 と、基準電圧  $V_{REF}$  と分圧電圧  $V_{FB}$  とが一致するよう動作し、出力電圧  $V_{OUT}$  を一定にするよう出力トランジスタ 31 を制御する誤差増幅回路 32 と、ボルテージレギュレータ 30 を保護する保護回路 33 と、出力電圧  $V_{OUT}$  の変動を検出して出力電圧  $V_{OUT}$  が安定するよう動作する制御回路 34 と、を備えている。

40

## 【0004】

保護回路 33 は、例えば出力トランジスタ 31 に過電流が流れた場合などの異常を検出して、電源電圧レベルの信号を出力して、出力トランジスタ 31 をオフするように制御する。

制御回路 34 は、出力電圧  $V_{OUT}$  が低下したことを検出して、出力トランジスタ 31 をオフするように制御する。

## 【0005】

ここで、制御回路 34 は、保護回路 33 が動作したことを示す電源電圧レベルの信号を受けて動作を停止するため、保護回路 33 によって出力電圧  $V_{OUT}$  が低く制御された場

50

合、制御回路 34 が出力電圧  $V_{OUT}$  を高くするよう動作しない。従って、ボルテージレギュレータの安全性が高くなる（例えば、特許文献 1 参照）。

【先行技術文献】

【特許文献】

【0006】

【特許文献 1】特開 2008-204018 号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

しかしながら、保護回路 33 は、異常を検出するための電圧などは中間電位であるアナログ信号しか存在しない。従って、保護回路 33 は、出力信号をアナログ信号からデジタル信号に変換する回路が必要になる。

【0008】

本発明は、以上のような課題を解決するために考案されたものであり、保護回路を簡便な回路で構成することで、低コストで安全性の高いボルテージレギュレータを実現するものである。

【課題を解決するための手段】

【0009】

従来の課題を解決するために、本発明のボルテージレギュレータは以下のような構成とした。

出力電圧を出力する出力トランジスタと、前記出力電圧を分圧して生成された分圧電圧を出力する分圧回路と、基準電圧と前記分圧電圧とを比較し、前記出力電圧を一定にするよう前記出力トランジスタのゲートを制御する誤差増幅回路と、所定条件が成立すると、前記出力トランジスタのゲートを制御し回路を保護する保護回路と、前記出力電圧の変動時に前記出力電圧が安定するよう動作し、前記保護回路が動作したことを示す信号を受けて動作を停止する制御回路と、を備え、前記保護回路が動作したことを示す信号は、電流出力であることを特徴とするボルテージレギュレータ。

【発明の効果】

【0010】

本発明のボルテージレギュレータによれば、保護回路が動作したことを示す保護回路の出力信号を電流出力としたことで、保護回路を簡便な回路で構成することが可能となり、低コストで安全性の高いボルテージレギュレータを実現できる、という効果がある。

【0011】

また、保護回路が動作したことを示す保護回路の出力電流を、ボルテージレギュレータの出力トランジスタのゲートを制御するトランジスタと、ゲートとソースを共通とするトランジスタのドレイン電流、もしくは、前記ドレイン電流を入力とするカレントミラー回路によって生成された電流とすることで、わずかな素子の追加で安全性の高いボルテージレギュレータを実現できるという効果がある。

【図面の簡単な説明】

【0012】

【図 1】本実施形態のボルテージレギュレータの一例を示す回路図である。

【図 2】本実施形態のボルテージレギュレータの他の例を示す回路図である。

【図 3】従来のボルテージレギュレータの回路図である。

【発明を実施するための形態】

【0013】

以下、本実施形態について、図面を参照して説明する。

図 1 は、本実施形態のボルテージレギュレータの一例を示す回路図である。

本実施形態のボルテージレギュレータは、出力電圧  $V_{OUT}$  を出力する PMOS トランジスタの出力トランジスタ 11 と、出力電圧  $V_{OUT}$  を分圧して分圧電圧  $V_{FB}$  を出力する分圧抵抗 15 と、基準電圧  $V_{REF}$  と分圧電圧  $V_{FB}$  とが一致するよう動作し出力電圧

10

20

30

40

50

VOUTを一定にするよう出力トランジスタ11を制御する誤差増幅回路12と、ボルテージレギュレータを保護する保護回路13と、電源電圧や出力電圧VOUTの変動を検出して誤差増幅回路12を制御して出力電圧VOUTが安定するよう動作する制御回路14と、を備えている。

#### 【0014】

保護回路13は、ボルテージレギュレータを保護すべき所定条件を判定する判定回路53と、判定回路53によりゲートを制御され出力トランジスタ11のゲート電圧を制御するPMOSTランジスタ54と、判定回路53によりゲートを制御され所定条件のときに保護回路13の出力として電流を出力するPMOSTランジスタ55で構成されている。

#### 【0015】

制御回路14は、所定条件になり保護回路13が動作したことを示す保護回路13の出力電流を受けて動作を停止するよう構成されている。

上述したようなボルテージレギュレータは、以下のように保護回路が動作したときの安全性を高めるように動作する。

#### 【0016】

保護回路13は、過電流状態や過熱状態といったボルテージレギュレータを保護すべき所定条件を判定回路53によって判定し、PMOSTランジスタ54のゲートを制御することで流れるPMOSTランジスタ54の電流によって、ボルテージレギュレータの出力トランジスタ11のゲート電圧を上昇させ、出力トランジスタ11に流れる電流を低下させる。その結果、出力電圧VOUTが低下する。

#### 【0017】

この時、制御回路14が出力電圧VOUTの低下を検出して、誤差増幅回路12を制御し、出力電圧VOUTを所定の電圧に戻すよう動作した場合は、誤差増幅回路12は出力トランジスタ11のゲート電圧を低下させるよう動作し、出力トランジスタ11に流れる電流が増加してボルテージレギュレータの安全性が損なわれるが、本実施形態のボルテージレギュレータの制御回路14は、保護回路13が動作したことを示すPMOSTランジスタ55から出力される出力電流を受けて動作を停止するため、出力トランジスタ11に流れる電流は保護回路13によって制御された電流となる。

#### 【0018】

以上記載したように、本実施形態のボルテージレギュレータによれば、保護回路13が動作したことを示す保護回路13の出力信号を電流出力としたことで、保護回路内に電源電圧とグランド電圧の中間電位となるアナログ信号しか存在しない場合でも、アナログ信号から、信号の遷移状態を除き電源電圧もしくはグランド電圧しかとらないデジタル信号を生成する回路を不要にすることが可能となり、わずかな素子の追加で安全性の高いボルテージレギュレータを実現できるという効果がある。

#### 【0019】

特に、保護回路13が動作したことを示す保護回路13の出力電流を、ボルテージレギュレータの出力トランジスタ11のゲートを制御するトランジスタ54と、ゲートとソースを共通とするトランジスタ55のドレイン電流とすることで、わずか1素子の追加で安全性の高いボルテージレギュレータを実現することが可能となった。

#### 【0020】

図2に、他の実施形態のボルテージレギュレータの回路図を示す。図2のボルテージレギュレータの保護回路52は、カレントミラー回路56を備え、保護回路52が動作したことを示す出力電流を、PMOSTランジスタ55のドレイン電流を入力とするカレントミラー回路56の出力電流としている。

#### 【0021】

カレントミラー回路56は、同業者には一般に広く知られているように、電流値を変換する機能や、ソース電流をシンク電流へ、もしくは、シンク電流をソース電流へと、電流の方向を変換する機能を有している。

#### 【0022】

以上記載したように、本実施形態のボルテージレギュレータによれば、出力電圧  $V_{OUT}$  が安定するよう動作する制御回路 14 の回路形式や、制御回路 14 の保護回路 52 から出力される出力電流を入力する接点に応じて、適切な大きさや方向の電流を出力することが可能となった。

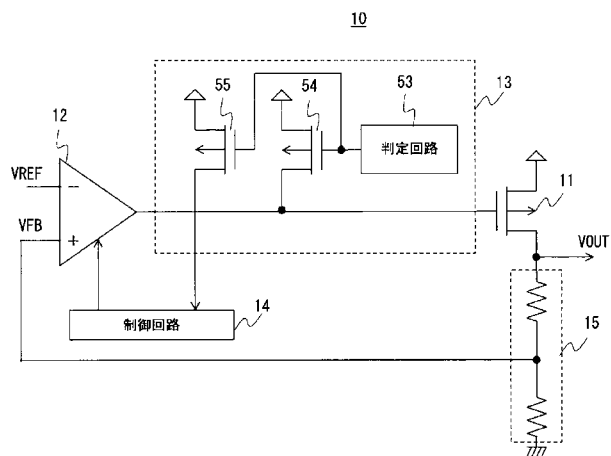
【符号の説明】

【0023】

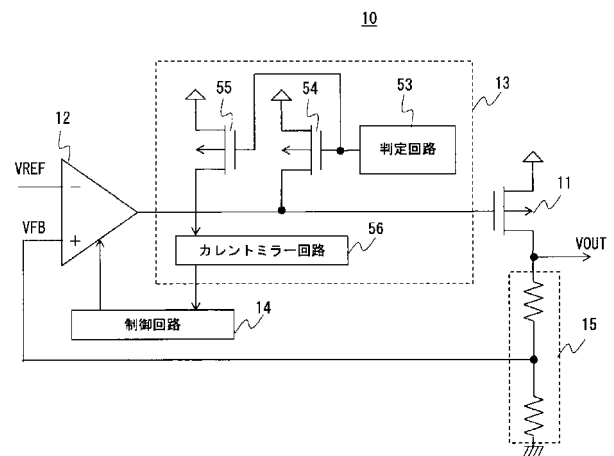
- 12 電圧増幅回路
- 13 保護回路
- 14 制御回路
- 15 分圧抵抗
- 53 判定回路
- 56 カレントミラー回路

10

【図 1】



【図 2】



【図 3】

