

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4567189号
(P4567189)

(45) 発行日 平成22年10月20日(2010.10.20)

(24) 登録日 平成22年8月13日(2010.8.13)

(51) Int.Cl.

H01L 21/56 (2006.01)

F 1

H01L 21/56

R

請求項の数 50 (全 21 頁)

(21) 出願番号 特願2000-546394 (P2000-546394)
 (86) (22) 出願日 平成11年4月26日 (1999.4.26)
 (65) 公表番号 特表2002-513209 (P2002-513209A)
 (43) 公表日 平成14年5月8日 (2002.5.8)
 (86) 國際出願番号 PCT/US1999/009020
 (87) 國際公開番号 WO1999/056316
 (87) 國際公開日 平成11年11月4日 (1999.11.4)
 審査請求日 平成18年4月26日 (2006.4.26)
 (31) 優先権主張番号 09/067,698
 (32) 優先日 平成10年4月28日 (1998.4.28)
 (33) 優先権主張国 米国(US)

(73) 特許権者 595097852
 テッセラ・インコーポレーテッド
 Tessera, Inc.
 アメリカ合衆国カリフォルニア州95134, United States of America
 4, サノゼ, オーチャード・ドライブ 3099
 3099 Orchard Drive
 , San Jose, California 95134, United States of America
 (74) 代理人 100089705
 弁理士 社本 一夫
 (74) 代理人 100076691
 弁理士 増井 忠式

最終頁に続く

(54) 【発明の名称】超小形電子集成体を封入する方法、並びに、該方法で使用するための封入フレーム、封入取り付け具及び封入装置

(57) 【特許請求の範囲】

【請求項1】

互いに逆を向く上面と底面とを有する複数の超小形電子集成体を封入する方法であって、(a) 上面及び底面を有するフレームの開口内に前記集成体を配設するとともに、フレームの開口を介して延びるようにフレームに封止接続され、前記集成体を含む閉鎖空間の境界を定める上部及び底部シール層を配設する工程と、

(b) 上部取り付け具要素と底部取り付け具要素との間にフレーム、シール層及び集成体を係合させる工程と、

(c) フレーム、シール層及び集成体が上部取り付け具要素と底部取り付け具要素との間に係合している状態でシール層の間及び集成体の周囲に液体封入材を注入する工程であって、前記シール層とフレームは液体封入材を閉じ込める、前記工程と、

(d) 液体封入材を硬化する工程と、

(e) 集成体をフレームから取り出す工程であって、該フレームは該集成体を該フレームから取り出すときに破壊される、前記工程と、
 を備えることを特徴とする方法。

【請求項2】

新しいフレームと集成体を各繰り返しごとに使用して前記工程を繰り返す工程を更に備えることを特徴とする請求項1に記載の方法。

【請求項3】

前記硬化工程の前に前記フレーム、シール層及び集成体を取り付け具から取り出す工程を

更に備え、前記シール層及びフレームは前記硬化工程において前記封入材を保持することを特徴とする請求項 1 に記載の方法。

【請求項 4】

前記硬化工程は高温で行われることを特徴とする請求項 3 に記載の方法。

【請求項 5】

前記フレームは重合材料、纖維材料及びこれらの組み合わせよりなる群から選ばれる材料から形成されることを特徴とする請求項 4 に記載の方法。

【請求項 6】

前記封入材を注入する工程に先だって前記集成体の周囲及び前記シール層の間の空間を排気する工程を更に備えることを特徴とする請求項 1 に記載の方法。

10

【請求項 7】

前記注入工程は、前記シール層のうちの 1 つのシール層の孔を介して中空のニードルを前進させることにより前記ニードルを前記シール層間の前記閉鎖空間と連通させるとともに、封入材を前記中空ニードルを介して前記閉鎖空間に導く工程を含むことを特徴とする請求項 6 に記載の方法。

【請求項 8】

前記排気工程は真空を前記孔を介して印加することにより行われることを特徴とする請求項 7 に記載の方法。

【請求項 9】

前記孔を介して真空を印加する前記工程は前記ニードルが前記孔にないときに前記孔と連通する前記取り付け具要素のうちの 1 つの取り付け具要素の通路に真空を印加することにより行うことを特徴とする請求項 8 に記載の方法。

20

【請求項 10】

シール層と前記取り付け具要素の前記 1 つとの間に前記孔を包囲する弾性ガスケットを押し込むことにより前記孔を有するシール層に前記取り付け具要素の前記 1 つをシールする工程を更に備えることを特徴とする請求項 9 に記載の方法。

【請求項 11】

前記フレームは前記孔を有するシール層を前記孔に近接して支持することを特徴とする請求項 10 に記載の方法。

30

【請求項 12】

ニードルを前進させる前記工程は前記取り付け具要素のうちの前記 1 つの取り付け具要素の前記通路を介してニードルを前進させることにより行うことを特徴とする請求項 9 に記載の方法。

【請求項 13】

前記シール層は封入材を前記中空ニードルを介して空間に通す前記工程の際に前記孔においてニードルと封止係合することを特徴とする請求項 12 に記載の方法。

【請求項 14】

前記集成体は多孔質領域を有し、前記封入材は前記注入工程において前記多孔質領域に浸透することを特徴とする請求項 1 に記載の方法。

【請求項 15】

前記集成体、フレーム及びシール層を配設する前記工程は複数の半導体チップを一体テープに取着するとともに、それぞれが 1 つ以上の前記チップと連係するテープの領域とを有する複数の半導体チップ集成体を得るように前記テープの表面に露出した端子に前記チップを電気的に接続する工程を含むことを特徴とする請求項 1 に記載の方法。

40

【請求項 16】

前記集成体、フレーム及びシール層を配設する前記工程は前記テープとは別体をなすカバー層を配設するとともに、前記テープとカバー層とが協働して前記 1 つの前記シール層を構成するように該カバー層を前記テープの前記面に被着する工程を含むことを特徴とする請求項 15 に記載の方法。

【請求項 17】

50

前記シール層は前記テープを含み、前記集成体、フレーム及びシール層を配設する前記工程はテープをフレームに対してシールする工程を含むことを特徴とする請求項 15 に記載の方法。

【請求項 18】

チップをテープに取着する前記工程は前記接点を担持する前記チップの前面が前記テープの方を向くように行われ、前記テープは前記集成体の上面を形成することを特徴とする請求項 15 に記載の方法。

【請求項 19】

前記集成体、フレーム及びシール層を配設する工程は前記底部シール層を前記チップの後面に被着する工程を含むことを特徴とする請求項 18 に記載の方法。

10

【請求項 20】

前記集成体、フレーム及びシール層を配設する前記工程は、前記封入材が前記封入材を注入する前記工程の際に前記チップの後面を覆うように前記チップの後面から離隔して底部シール層を被着することを特徴とする請求項 18 に記載の方法。

【請求項 21】

チップをテープに取着する前記工程は、前記接点を担持する前記チップの前記前面が前記チップから離れた方を向くとともにチップの後面がテープの方を向くように行われ、前記テープは前記集成体の底面を形成し、前記上部シール層は前記チップの前記前面を覆うことを特徴とする請求項 15 に記載の方法。

【請求項 22】

前記上部シール層は、前記封入材が前記封入材を注入する前記工程の際に前記チップの前記前面と前記上部シール層との間を流れるように前記チップの前記前面の上方へ離隔していることを特徴とする請求項 21 に記載の方法。

20

【請求項 23】

前記チップは波長帯域の光と相互作用を行う光学活性素子を含み、前記上部シール層はかかる波長帯域の光に透明であり、前記集成体を前記フレームから取り出す前記工程は、前記上部シール層の一部が前記各集成体とともに残るように実行されることを特徴とする請求項 21 に記載の方法。

【請求項 24】

前記上部シール層は前記波長帯域の光を屈折させる屈折素子を含むことを特徴とする請求項 23 に記載の方法。

30

【請求項 25】

前記上部シール層は熱伝導性であり、前記集成体を前記フレームから取り出す前記工程は、前記上部シール層の一部が前記各集成体とともに残るように実行されることを特徴とする請求項 21 に記載の方法。

【請求項 26】

前記チップを取着しつつ前記チップを電気的に接続する前記工程は前記テープが前記フレームに取着されている状態で行われることを特徴とする請求項 15 に記載の方法。

【請求項 27】

前記チップと前記テープとの間に多孔質構造体を配設する工程を更に備え、前記封入材は前記注入工程の際に前記多孔質構造体を充填することを特徴とする請求項 26 に記載の方法。

40

【請求項 28】

前記多孔質構造体を配設する前記工程は前記テープが前記フレームに取着されている状態で柔軟性のあるパッドを前記テープに被着する工程を含むことを特徴とする請求項 27 に記載の方法。

【請求項 29】

前記テープは内部に開口を有し、前記チップを前記端子に電気的に接続する前記工程は前記開口を介して操作を行う工程を含み、前記上部シール層は前記開口をシールすることを特徴とする請求項 26 に記載の方法。

50

【請求項 3 0】

前記集成体、フレーム及びシール層を配設する前記工程は、複数の垂直方向に延びる壁が内部に形成されている底部シール層に複数の半導体チップを取着し、かつ、前記チップが配置されるポケットの境界を定める工程を含み、前記壁はチップの保護パッケージとして作用するように方法の終了後に各チップを少なくとも一部包囲することを特徴とする請求項 1 に記載の方法。

【請求項 3 1】

フレーム、シール層及び集成体を取り付け具の上部要素と底部要素との間に係合させる前記工程は、取り付け具の上部要素とフレームを覆う上部シール層の部分との間に弾性のある上部ガスケットを押し込めとともに取り付け具の底部要素とフレームを覆う底部シール層の部分との間に弾性のある底部ガスケットを押し込める工程を含むことを特徴とする請求項 1 に記載の方法。

10

【請求項 3 2】

前記要素の一方にある浮動プレートを前記要素の他方に向けて付勢することにより、前記集成体と該集成体を覆うフレームの孔内にあるシール層の領域とを、浮動プレートと前記要素の前記他方の要素との間に押し込める工程を更に備えることを特徴とする請求項 1 に記載の方法。

【請求項 3 3】

前記浮動プレートを前記要素の他方へ向けて付勢する前記工程は封入材を注入する工程の際に行われることを特徴とする請求項 3 2 に記載の方法。

20

【請求項 3 4】

一方の前記シール層は金属材料から形成され、金属シール層の一部は超小形電子集成体の封入プロセス終了後に前記各集成体に取着保持されることによりシール層の前記部分が完成された集成体の熱伝導要素として作用することを特徴とする請求項 1 に記載の方法。

【請求項 3 5】

請求項 1 に記載の方法で使用するための封入フレームであって、該封入フレームは構造体を備え、該構造体は上面及び底面と、前記上面から前記底面まで構造体を透通する孔とを有し、前記構造体は更に前記上面から構造体の中へ延びるニードル整合孔及び前記ニードル孔と前記孔との間を延びるゲートチャンネルの境界を定めることを特徴とする封入フレーム。

30

【請求項 3 6】

前記ゲートチャンネルは前記上面に臨んでいることを特徴とする請求項 3 5 に記載の封入フレーム。

【請求項 3 7】

前記構造体は重合材料、纖維材料及びこれらの組み合わせよりなる群から選ばれる材料から形成されることを特徴とする請求項 3 5 に記載の封入フレーム。

【請求項 3 8】

前記構造体は紙及びフェノール樹脂よりなる群から選ばれる材料から形成されることを特徴とする請求項 3 7 に記載の封入フレーム。

【請求項 3 9】

請求項 1 に記載の方法で使用するための封入取り付け具であって、

(a) 上部要素面、該上部要素面に臨む通路及び該通路と連通する真空接続体を有する上部取り付け具要素と、

(b) 先端部を有し、該先端部は該先端部が通路内にある退却位置と前記先端部が前記上部要素面を越えて突出する前進位置との間を動くように前記通路内に摺動自在に取着されている中空ニードルと、

(c) 該中空ニードルに接続された封入材ディスペンサと、

(d) 上部要素面の方を向く底部要素面を有する底部取り付け具要素と、

(e) 取り付け具要素と係合自在であり、かつ、取り付け具要素を互いに向て付勢するように配設されたクランプと、を備えることを特徴とする封入取り付け具。

40

50

【請求項 4 0】

前記上部取り付け具要素に取着され、かつ、前記上部要素面において前記通路を囲む先端O-リングを更に備えることを特徴とする請求項39に記載の取り付け具。

【請求項 4 1】

前記上部取り付け具要素に取着され、かつ、前記上部要素面から離隔して通路を囲む基端部O-リングを更に備え、前記真空接続体は前記O-リング間で前記通路と連通することを特徴とする請求項39に記載の取り付け具。

【請求項 4 2】

前記先端部O-リングは前記要素間に係合されるシール層及びフレーム集成体と封止係合するように前記上部要素面から突出することを特徴とする請求項39に記載の取り付け具。
10

【請求項 4 3】

前記取り付け具要素は前記面と平衡する水平方向に前記取り付け具要素を互いに対して位置決めする相互に係合自在の構成を有することを特徴とする請求項39に記載の取り付け具。

【請求項 4 4】

前記取り付け具要素の少なくとも1つは、フレームが取り付け具要素間に係合されているときにフレームと係合して該フレームを前記水平方向に配置するよう前記要素の面から突出する位置決め要素を有することを特徴とする請求項43に記載の取り付け具。

【請求項 4 5】

請求項1に記載の方法で使用するための封入取り付け具であって、

(a) 上部要素面を有する上部取り付け具要素と、

(b) 中央領域及び該中央領域を包囲する周辺領域を有する底部取り付け具要素であって、前記周辺領域は上部要素面の方を向く底部要素面を有し、前記底部取り付け具要素は前記底部要素面に臨む前記中央領域に凹部の境界を定める、前記前記底部取り付け具要素と、

(c) 底部取り付け具に対して上下に動くように前記底部取り付け具の前記凹部に取着された浮動プレートと、

(d) 取り付け具要素と係合自在であり、かつ、取り付け具要素を互いに向けて付勢するように配設されたクランプであって、該クランプにより前記取り付け具要素は底部プレートの中央領域及び浮動プレートと整合する孔内でフレーム担持超小形電子集成体と係合することができる、前記クランプと、
30

(e) 孔内の超小形電子素子と係合しあつ上部プレートと係合するよう超小形電子集成体を上方へ付勢するように前記浮動プレートを上部取り付け具要素へに向けて上方へ付勢する手段と、を備えることを特徴とする封入取り付け具。

【請求項 4 6】

前記付勢手段は前記凹部と連通する流体圧接続体を含むことを特徴とする請求項45に記載の取り付け具。

【請求項 4 7】

封入材ディスペンサを更に備えることを特徴とする請求項46に記載の取り付け具。

40

【請求項 4 8】

請求項1に記載の方法で使用するための封入装置であって、

(a) 上面、底面及びこれらの面間を延びる孔をそれぞれ有する複数のフレームと、

(b) 上部及び底部取り付け具要素と、取り付け具要素を互いに向けて付勢するように配設されたクランプと、封入材ディスペンサとを有する取り付け具であって、前記上部及び底部取り付け具要素は該要素間で前記フレームと連続して交互に係合するようになっており、前記封入材ディスペンサはフレームが取り付け具要素間に係合している状態で各フレームの孔に封入材を注入する、前記取り付け具と、
50

を備えることを特徴とする封入装置。

【請求項 4 9】

前記封入材の注入後にフレームを保持するように取り付け具とは別体をなす硬化ステーションを更に備えることを特徴とする請求項48に記載の封入装置。

【請求項50】

前記取り付け具は、フレームに封入材を充填する前に取り付け具要素間に係合する各フレームの孔に真空を印加する真空装置を有することを特徴とする請求項48に記載の封入装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、超小形電子集成体の封入に関する。

10

【0002】

【従来の技術】

例えば、米国特許第5,659,652号、同第5,766,987号及び同第5,776,796号に記載されているように、接点を有する半導体チップ、端子がチップの接点に電気的に接続されたシート状誘電素子のような超小形電子素子を有する超小形電子集成体をつくることができる。本明細書においては、これらの特許を引用してその説明に代える。柔軟な誘電素子は、集成体の上面を形成し、一方、柔軟な誘電素子から離れたチップの面は、集成体の底面を形成する。例えば、誘電シートがチップの前面即ち接点担持面を覆う場合には、チップの後面は集成体の底面を形成する。集成体はまた、誘電シートとチップとの間に配置されて、シートと端子をチップから機械的に脱合させるエラストマまたはゲルのような順応性のある(compliant)層を有することができる。

20

【0003】

上記した特許に開示されているように、かかる順応性のある層は、チップとシートとの間に複数の順応性のあるパッドのような多孔質の層を配設し、端子をチップの接点に電気的に接続し、次いで、硬化性の封入材が多孔質の層を透通するとともにチップの接点の接続体を覆うように、得られた集成体を液体封入材を用いて封入することにより形成することができる。封入材が硬化して順応性のある材料を形成すると、多孔質層の封入材は順応性のある層の一部を形成する。このような構成の集成体を形成する場合には、集成体の上面と底面に封着材が被着するのを避けるのが望ましい。即ち、封入材を誘電シートの上面と端子または集成体の後面の境界を定めるチップの面とに被着するのをなくすのが望ましい。更に、封入材が多孔質層を完全に満たして、最終集成体に実質上空隙のない順応性のある層を提供するのが望ましい。

30

【0004】

超小形電子集成体において封入材を被着して硬化させる幾つかの有用な方法が、同じ譲受人に譲渡された同時係属の米国特許出願及び特許に提案されている。例えば、上記した米国特許第5,766,987号に記載されているように、集成体に組み込まれている誘電シートは、一般に、端子をチップに電気的に接続する工程の際にチップの接点にアクセスすることができるようとする孔、即ち、「ボンドウインド(bond window)」を有している。これらの接続部が形成されてから、上部カバーの層が誘電シートの上面に被着される。一般的には、幾つかの集成体は、同じ上部カバー層が幾つかの集成体の上面に位置するように並列して配置される。上部カバー層は、ボンドウインドをシールするとともに、隣接する集成体の誘電層間のスペースもシールする。底部カバー層が集成体の底面に配設されている。カバー層と集成体は、取り付け具に保持される。取り付け具のポケットが、硬化性の液体封入材を保持している。取り付け具を真空源に接続することによりカバー層間のスペースが減圧されてから、取り付け具が傾斜され、液体封入材がカバー層間のスペースに注入され、これにより、封入材が硬化するとともに構成要素は取り付け具の所定の位置に保持される。上部及び底部カバー層は封入材を保持するとともに、封入材がチップの底面または誘電層の上面を汚染するのを防止する。

40

【0005】

上記した米国特許第5,659,952号及び同第5,776,796号に記載されてい

50

るよう、封入材は各副集成体の周辺にノズルまたはシリンジを使用して被着することができる。例えば、'796号特許に記載されているように、幾つかの副集成体の誘電シートを組み込む、広く「テープ」と呼ばれている1つの一体誘電シート素子を使用して、複数の集成体を形成することができる。チップは、テープに取着するとともに、テープの端子に電気的に接続することができる。この状態で、封入材ディスペンサに接続されたニードルを使用して、個々のチップの周辺にパターンをトレースすることにより、封入材は各チップと誘電層との間のスペースに流れ込む。この処理の際にテープのボンドウインドを閉じるのに、カバー層を使用することができる。更に、この処理の際に、テープは、多くの場合、フレームに保持される。この処理の別の変更態様においては、フレームとテープを、真空室に配置し、集成体を真空状態に保持した状態で封入材分配動作を室内で行う。真空が解除され、室が大気圧または過圧下に置かれると、この圧力により、封入材はチップとテープとの間にある多孔質層に押し込まれる。更に、集成処理の際には、フレームを使用してテープを保持するのが好都合である。例えば、多孔質の層を形成するのに使用される順応性のあるパッドを、テープをフレームに取着した状態で、テープに被着するとともに、テープをフレームに取着した状態でチップをパッドに機械的に取着しあつ端子に電気的に接続することができる。

【0006】

【発明が解決しようとする課題】

超小形電子集成体の製造においては、上記したような改善がなされているが、更なる改良が所望されている。

10

【0007】

【課題を解決するための手段】

本発明の一の観点によれば、超小形集成体を封入する方法が提供されている。本発明のこの観点に係る方法は、上面及び底面を有するフレームの開口内に集成体を配設するとともに、フレームの開口を介して延びるようにフレームに封止接続された上部及び底部シール層を配設する工程を有するのが望ましい。上部及び底部シール層は、フレームと協働して、集成体を収納する閉鎖空間即ち閉鎖スペースの境界を定める。かくして、上部及び底部シール層は、集成体の表面を延びることができ、あるいはシール層の一方または双方は集成体の面の境界を定めることができる。例えば、集成体がフレキシブルテープ即ち可撓性テープに取着された半導体チップから形成される場合には、シール層の一方はテープから構成することができ、あるいはテープを、テープを覆う別体のカバー層とともに含むことができる。フレーム、シール層及び集成体は、例えば、フレームとシール層を取り付け具(fixture)の上部要素と底部要素との間にクランプすることによるなどして、取り付け具内に係合させることができる。フレームが取り付け具に係合されると、液体の封入材がシール層間と集成体の周囲の閉鎖空間に注入される。次に、封入材が硬化される。硬化後に、集成体は、フレームから取り出され、互いに切り離される。典型的には、フレームは使い捨てユニットであり、重合(polymeric)材料、纖維材料またはこれらの材料の組み合わせから形成され、フレームは、集成体をフレームから取り出す工程の際に破壊される。例えば、フレームは、種々の集成体を互いに切り離すのに使用される同じ操作において切り離される。

20

30

【0008】

フレームとシール層は、協働して液体封入材を閉じ込める即ち保持するので、フレームとシール層は、封入材が注入された後に取り付け具から取り出すことができる。かくして、既に封入材が注入された幾つかのフレームは、別のフレームに封入材が注入されているときに硬化させることができる。これにより、封入材を硬化するのに必要な長時間に亘って封入取り付け具を占有する必要性をなくすことができる。典型的には、閉鎖空間は、封入材が導入される前に排気される。これにより、空隙を形成することなく、封入材を充填することができる。例えば、シール層の1つは、孔を有することができるとともに、フレームが封入取り付け具にあるときに真空をこの孔を介して印加することができる。真空が印加された後に、ニードルを孔に進入するとともに、封入材をニードルを介し

40

50

て注入することができる。次に、ニードルを引き出し、フレームを封入取り付け具から取り出す。

【0009】

以下において更に説明するように、シール層の一方が、導電構成素子を有するテープを含む場合には、超小形電子集成体とシール層を配設する工程は、テープがフレームに保持されているときに幾つかの半導体チップをテープに取着する工程を含むことができる。即ち、集成処理において使用される同じフレームを、封入処理においても使用することができる。取り扱いを更に簡素化することができる。シール層は全体をあるいは一部を除去することができ、完成超小形電子集成体の一部を形成する構成を含むことができる。例えば、シール層は、完成された超小形電子集成体において熱スプレッダを形成する熱伝導構造体、完成された集成体において保護構造体を形成するパッケージ形成要素またはこれらの双方を含むことができる。更に、超小形電子集成体が発光体または受光体のような光学活性素子を含む場合には、シール層は、完成集成体において光ウインドとして作用する光伝達素子を含むことができる。かかる透明素子は、レンズのような屈折素子とすることができる。

10

【0010】

本発明の別の観点にかかる封入取り付け具(encapsulation fixture)は、上部要素面の境界を定める上部取り付け具要素と、上部要素面に臨む即ち開口する通路とを有することができ、真空接続体が通路と連通している。この取り付け具はまた、先端部が通路内にある退却位置と、先端部が面を越えて突出する前進位置との間で動くことができるよう²⁰に先端部が通路内に摺動自在に配置されている中空のニードルを有することができる。更に、取り付け具は、中空ニードルに接続された封入材ディスペンサと、上部要素面の方を向く底面の境界を定める底部取り付け具要素と、取り付け具要素を同時に付勢するように取り付け具要素と係合自在のクランプとを有することができる。かかる取り付け具は、上記した方法において使用することができる。封入取り付け具は、中央領域及び該中央領域を包囲する周辺領域を有する底部取り付け具を有することができる。周辺領域は、底部要素面の境界を定め、凹部が中央領域に配設される。浮動プレート(floating plate)が、底部取り付け具の凹部に取着される。クランプが、取り付け具要素を互いに向て付勢して、フレームとシール層を取り付け具要素間にクランプするように配置されている。取り付け具にはまた、底部取り付け具要素の浮動プレートを上部取り付け具要素へ向て上方に付勢する手段が配設されている。以下において更に説明するように、浮動プレートは、超小形電子集成体の圧力を保持するとともに、封入材の注入の際にシール層の所望の平面形状を確保し易くする。

20

【0011】

本発明の更に別の観点によれば、以下において説明するような複数のフレームと、フレームと連続して交互に係合するように配置される上記したような取り付け具とを含む封入取り付け具が提供されている。取り付け具は、フレームが取り付け具の要素間に係合しているときに、封入材を各フレームの孔に注入するように配設された封入材ディスペンサを有している。封入装置は、封入材の注入後にフレームを保持する硬化炉のような硬化ステーションを有するのが望ましい。本発明の更に別の観点によれば、上面及び底面と、透通孔とを有する上記したようなフレームと、フレームに封止接続即ちシール接続され、かつ、閉鎖空間の境界を定める上部及び底部シール層とを、閉鎖空間に配置される複数の超小形電子集成体とともに備える半完成装置が提供されている。この装置は更に、硬化したまたは未硬化の封入材含むことができる。かかる半完成装置は、上記したような操作において使用することができる。

30

【0012】

【発明の実施の形態】

本発明の一の実施の形態に係る取り付け具は、上部取り付け具要素20と底部取り付け具要素22とを備えている。底部取り付け具要素は、上方を向く底部要素面24を有し、一方、上部取り付け具要素は下方を向く上部要素面26を有している。底部取り付け具要素

40

50

は、底部要素面 2 4 から上方へ突出する 1 対の整合ピン 2 8 及び 3 0 を有している。上部取り付け具要素は、整合孔 3 2 及び 3 4 を有している（図 2）。ピンは、取り付け具要素を水平方向の所定の整合位置に保持するが、取り付け具要素が互いに対して垂直方向に動くことができるよう、整合孔と係合自在となっている。図 2 において概略示されているクランプ 3 6 が、双方の取り付け具要素と係合し、かつ、取り付け具要素を互いの方向に付勢するように配設されている。クランプ 3 6 は、例えば、アーバープレスまたはねじプレスのような機械作動または液圧作動のプレスのごとき従来のいすれかのタイプのクランプとすることができます。あるいは、クランプ 3 6 は、上部取り付け具要素の孔を透通しかつ底部取り付け具要素 2 2 の孔 4 1 と螺合するねじ 3 7 を有することができる。図 1 及び図 2 には、ねじ 3 7 は 1 つだけが図示されているが、実際には、複数のねじとねじ穴が、取り付け具要素の周囲に配分されている。

10

【 0 0 1 3 】

底部取り付け具要素 2 2 は、面 2 4 に臨み、かつ、面 2 4 から底部取り付け具要素の中へ下方に延びる凹部即ち室 3 8 を有している。通路 4 0 が、凹部 3 8 から底部取り付け具要素の側部へ延びるように配設されている。通路 4 0 には、空気入口バルブ 4 4 を介して圧縮空気源 4 2 に通じる管用ねじのような標準的なねじが設けられている。ブリード(bleed)バルブ 4 6 が同様に、通路 4 0 と大気との間に接続されている。ダイ支持プレートとも呼ばれる浮動プレート 4 8 が、凹部 3 8 に密に嵌合されている。ダイ支持プレート即ち浮動プレート 4 8 は、上面 5 0 を有している。空気源 4 2 から通路 4 0 を介して入ってくる空気を利用することができる。別の付勢装置も使用することができる。例えば、ばねをダイ支持プレートと底部取り付け具要素との間に配置することができる。ダイ支持プレートを上方付勢することができる他の任意の装置も使用することができ、これには、例えば、電磁付勢装置あるいは重力作動付勢装置がある。略矩形の O - リング 5 2 の形態をなす底部ガスケットが、底部要素面 2 4 の溝に着座されている。

20

【 0 0 1 4 】

上部取り付け具要素 2 0 は、下方を向く上部要素面 2 6 の溝に着座する同様の上部ガスケット 5 4 を有している。ニードル通路 5 6 が、上部取り付け具要素 2 0 を介して垂直方向に延びるように配設され、上部取り付け具要素面 2 6 に臨む先端部を有している。先端の O - リング 5 8 が、通路 5 6 の先端部で通路を包囲している。O - リング 5 8 は、ゴムのような弾性材料から形成され、圧縮されていない状態にあるときには上部取り付け具要素面 2 6 をわずかに越えて突出するように配設されている。略同様の基部 O - リング 6 0 が、上部要素面 2 6 から離隔し、従って、通路 5 6 の先端部から離隔した位置で通路 5 6 を包囲するように配設されている。真空ポート 6 2 が、基部 O - リングと先端部 O - リングとの間で通路 5 6 と交差しあつ連通している。真空源 6 3 が、真空ポート 6 2 に接続されている。真空源 6 3 は、プラント真空ラインあるいは従来のタイプの専用真空ポンプ及びレシーバとすることができます。真空源 6 3 は、制御バルブ 6 5 を介してポート 6 2 に接続することができる。制御バルブは、ポートを真空源または大気に選択的に接続するように配置することができ、これにより、真空を選択的に印加したまま解除することができる。

30

【 0 0 1 5 】

先端部 6 6 を有する中空ニードル 6 4 が、O - リング 5 8 及び 6 0 と摺動係合するように配設されており、これにより、ニードルは、図 3 において実線で示す前進位置と、ニードルの先端が上部取り付け具要素面 2 6 からへこんで位置する、図 3 において 6 6 ' で示す退却位置との間で動くことができるようになっている。ニードル 6 4 は、10 ゲージ乃至 18 ゲージニードルのような従来の大型の皮下針とすることができます。ニードルは、封入材ディスペンサ 6 7 に接続されている。ディスペンサは、ニードルに接続された室と、圧力を封入材に印加しあるいはかかる圧力を解除する制御自在の圧力源 6 8 とを有している。移動装置 7 0 が、ディスペンサ 6 7 、従って、ニードル 6 4 に結合されている。移動装置は、ニードルを取り付け具に対して上下に摺動させるように配設された電気、液圧、機械その他の動力駆動リンク機構を有することができる。あるいは、移動装置は、オペレータがディスペンサ及びニードルを図 3 に示す退却位置と前進位置との間で動かすことができ

40

50

きるよう、ディスペンサまたはニードルに取着され、あるいはディスペンサまたはニードルと一体に形成されたハンドグリップとすることができます。

【0016】

本発明の装置はまた、多数の使い捨てフレーム72を有している。このフレームは、図1ないし3においては1つだけが図示されているが、実際には、フレームは多数採用されている。本発明の方法に関して以下において更に詳細に説明するように、超小形電子集成体の各バッチは、1つのフレームにおいて装置を介して処理され、このフレームはこの処理操作の最後に破壊される。これらのフレームは、種々の処理操作を介して連続して処理される。各フレーム72は、上面76、底面78(図3)及び上面と底面との間を延びる略矩形の孔80の境界を定める構造体を有している。各フレームはまた、底部取り付け具要素の整合ピン28及び30の位置に対応する位置においてフレームを介して延びる整合孔75を有している。各フレーム72の構造体はまた、孔80の一端に隣接して構造体74の上面の中に延びるニードル整合孔82の境界を定めている。ニードル整合孔は、ゲートチャンネル84を介して孔80と連通している。図3及び図4に明瞭に示すように、ニードル整合孔は、上面から構造体の中に延びる円形の孔である。ゲートチャンネルは、ニードル整合孔の直径と等しい幅を有するように形成されているので、ニードル整合孔とゲートチャンネルは協働してI字状の開口を形成する。例えば、ニードル整合孔82は、直径を約2.54mmとすることができる。フレームは、紙-フェノール樹脂複合体のような比較的剛性のある安価な材料から形成するのが望ましい。例えば、繊維強化エポキシのような他の重合及び繊維材料も使用することができる。フレームは、比較的小さい質量及び比較的低い比熱を有するとともに、容易に加熱することができるのが望ましい。フレームは、スタンピング、打ち抜きまたは射出成形のような大量生産方法により低コストで形成するのが望ましい。

【0017】

本発明の一の実施の形態に係る方法においては、上記した多数の使い捨てフレーム72は、「テープ」86とも呼ばれる誘電シートとともに集成される。各テープは、直線状に配列された多数の結合部位を有している。各結合部位においては、テープは、テープの上面90に露出する1組の導電金属端子88を有している。かくして、端子88は、上面に配置することができ、あるいは端子が上面で露出するように孔(図示せず)が設けられる場合には、テープ内に納めまたはテープの底面に配置することもできる。各テープはまた、端子88に接続された多数の導電性のフレキシブル金属リード92と、テープの上面90と底面96との間でテープを介して延びる1組のボンドウインド94とを有している。テープはまた、テープの面に沿ってあるいはテープ内の1つ以上の層内を延びる金属トレイスのような別の導電体を有することができ、これにより、端子及び/またはリード、更には接地面または電源面を相互に接続することができる。同じ譲受人に譲渡された米国特許第5,679,977号及び第5,518,964号に記載されているように、結合部位は種々の形状を有することができる。本明細書においては、これらの米国特許を引用してその説明に代える。例えば、図3に示す特定の結合部位は、端子がテープの中央部に配置され、かつ、リード92がこの中央部から外方に突出している「ファンイン(fan-in)」構造を有している。リードが端子から内方に突出するいわゆる「ファンアウト(fan-out)」構造あるいはこれらの構造の組み合わせも使用することができる。好ましくは、テープが形成されるときに、各リードはテープに固着接続される第1の端部と、ボンドウインドの反対側でテープに解放自在に接続される第2の端部とを有する。

【0018】

各テープ86は、適宜の態様でフレーム72に取着され、例えば、テープをフレームに接着テープ(図示せず)を用いて取着することができる。フレームに対するテープのこの位置決めにおいては、極度の精確さは必要とされない。各テープ86の縁部は、フレーム72の一部とオーバーラップする。この方法の次の段階においては、エラストマパッド即ち弾性パッド98のような順応性のあるパッドが、各結合部位においてテープの底面96に被着されるが、この被着は、硬化性エラストマ組成物をスクリーン印刷し、この組成物を

10

20

30

40

50

部分または完全硬化させることにより行うことができる。これらのパッド98は、各結合部位において多孔質の構造体即ち層を形成し、パッド間のチャンネルにより多孔性が得られる。ダイ取着工程においては、半導体チップ100が、各結合部位において弹性パッド98に取着される。チップは、接点102を有する前面がテープ側を向き、後面がテープから離隔した状態で結合される。

【0019】

次に、各結合部位のリード92は、該結合部位のチップの接点102に結合される。結合操作即ちボンディング操作においては、従来のTAB結合または従来のワイヤボンディングを使用して、接点まで延びるリードの部分を形成することができる。しかしながら、好みしくは、ボンディング動作は、上記した、同じ譲受人に譲渡された特許及び特許公報に記載のように行うことができる。例えば、ボンディング操作は、各リードの一端をテープから取り外し、この取り外した端部をチップの接点に結合するように、ツールをボンドウインド94に挿通することにより行うことができる。得られる半完成品は、並列して配置された多数の半導体チップ集成体104を有する。各集成体は、1つのチップ100及びテープ86の領域を有する。チップは、フレーム72の孔80内に配置される。各チップの後面106は、各チップの集成体の底面を形成し、一方、テープの上面はこの集成体の上面を形成する。集成体の上面は、フレームの上面76において上方を向き、フレームの上面と共にをなし、あるいは略共面をなす。集成体の底面は下方を向き、フレームの底面78と共にをなし、あるいは略共面をなす。

【0020】

リードが結合されると、上部カバー層110は、各テープの上面と、テープを担持するテープフレームの上面76に被着される。かくして、上部カバー層は、種々の全ての集成体の上面を覆う。上部カバー層は、はんだマスク層として広く使用されているタイプの重合シートとすることができる。上部カバー層は、多くの場合、テープ及びフレームの上面に結合することができる接着剤を有する。上部カバー層は、端子のアクセス性を確保するように端子88と位置合わせされる孔(図示せず)を有することができる。あるいは、孔は、層の被着後に、写真画像処理またはレーザ融除などにより上部カバー層に形成することができる。しかしながら、上部カバー層は、各ボンドウインド94にシールを形成するとともに、テープの縁部の周囲及び孔80の縁部の周囲においてフレームに封着する。上部カバー層はまた、フレームのニードル整合孔82と整合して透通するニードル孔91を有している。同様の底部カバー層112が、超小形電子集成体の底面、即ち、チップ100の後面106に被着されるとともに、かかる集成体と連係するテープフレーム構造体の底面78に被着されている。底部カバー層は、孔を有していない。かくして、上部及び底部カバー層は、上部及び底部シール層として作用する。テープはまた、上部シール層の一部を形成している。上部及び底部シール層は、フレームとともに、超小形電子集成体を包含する閉止空間の境界を定めている。

【0021】

上記した操作は、多数のフレーム及びこれに連係するテープに関して連続して行われるので、フレームは次々に処理される。かくして、上記した1組の超小形電子集成体とカバー層をそれぞれが有する一連のフレーム72が、封入取り付け具に提供される。封入取り付け具は、サイクル動作を行う。動作の各サイクルにおいては、各フレームは、連係する集成体、テープ及びカバー層とともに、封入取り付け具に提供され、封入取り付け具により処理される。各フレームは、封入取り付け具内に配置されるとともに、上部及び底部取り付け具要素20と22は、互いに分離される。フレームの整合孔75は、底部取り付け具要素のピン28及び30と整合され、フレームは、フレームの底面78が底部取り付け具要素を向くように底部取り付け具要素に載置される。かくして、底部カバー層112は、底部取り付け具要素の底部要素24及びガスケット52と係合する。次に、上部取り付け具要素がフレームに配置されるとともに、上部要素面26及び上部要素ガスケット54が上部カバー層110と係合するように位置決めピン30及び28に対して下方に動かされる。クランプ36(図2)は、取り付け具要素を互いの方向へ付勢するように作動される

10

20

30

40

50

。これにより、ガスケット 5 2 及び 5 4 はカバー層と強制的に係合され、かつ、フレームとカバー層は取り付け具要素間に押し込められる。これにより、カバー層とフレームとのシール係合を確保し易くなる。上部取り付け具要素が底部取り付け具要素に向けて下方に動かされると、通路 5 6 の周囲の先端部 O - リング 5 8 は、上部カバー層 1 1 0 と封止係合する。ニードル整合孔 8 2 は、通路 5 6 と整合される。しかしながら、ニードル整合孔 8 2 は、直径が比較的小さいので、フレームは、基端部 O - リング 5 8 が係合する領域に上部カバー層を依然として支持している。空気源 4 2 と、バルブ 4 4 及び 4 6 は、圧縮空気を凹部 3 8 内に向けることにより、浮動プレート即ち底部ダイ支持プレート 4 8 を底部カバー層に対して上方に付勢するように作動される。かくして、浮動プレートはチップ 1 0 0 を上方に付勢し、かつ、順応性のあるパッド 9 8 を圧縮状態にすることにより、テープ 8 6 、端子 8 8 及びカバー層 1 0 0 を、実質上平面状態で、上部要素面 2 6 対して位置させることができる。 10

【 0 0 2 2 】

取り付け具が互いに係合している状態にあるときには、ニードル 6 4 は、退却位置に保持され、先端は 6 6 ' で示す位置に配置される(図 3)。取り付け具が係合され、かつ、カバー層とフレームが取り付け具とガスケットとの間で圧縮状態にされると、真空が、真空装置 6 3 及び 6 5 によりポート 6 2 に印加される。このとき、ポートは、通路 5 6 と連通するとともに、カバー層間のスペースと、上部カバー層の孔 9 1 を介して連通している。このようにして、空気は、カバー層間のスペースからニードルにより形成される孔を介して排出される。この動作により、空気は、多孔質の層、即ち、半導体チップ集成体の個々の順応性のあるパッド 9 8 間のスペースから除去される。この方法の変形態様においては、上部カバー層は、孔 9 1 を形成することなく設けることができる。排気工程に先立ち、ニードルは、前進位置まで動かされる。先端部 6 6 は、先端部 O - リング 5 8 の内側の上部カバー層を透通して孔 9 1 を形成し、その後直ちにニードルは退却され、真空が上記したように印加される。 20

【 0 0 2 3 】

スペース即ち空間が排気されると、ニードルは再び前進位置に動かされ、ニードルの先端 6 6 は、図 3 において実線で示すように位置決めされる。孔 9 1 の直径は、ニードルの外径よりもわずかに小さいので、ニードルは孔 9 1 においてカバー層と締まり嵌めを行う。ディスペンサ 6 7 (図 1) は、液体の封入材をニードルを介してニードルの先端部から押し出すように作動される。流動する封入材は、ニードル整合孔及びゲートチャンネル 8 4 を介して、フレームの孔 8 0 内の、カバー層間のスペースに移動する。封入材は、超小形電子素子間のスペースを満たすとともに、各集成体の多孔質層内のスペースも充填する。種々の封入材を使用することができるが、封入材は、硬化して誘電エラストマまたはゲルを形成するように構成された液体組成物であるのが望ましい。シリコン組成物が、特に好みしい。好みしいシリコン封入材には、ミシガン州、ミッドランドに所在するダウ・コーニング・カンパニー(Dow Corning Company)から D C - 5 7 7 、 D C - 6 8 2 0 及び D C - 7 0 1 0 の表示が付されて販売されている封入材がある。好みしい組成物には、熱への暴露により活性化することができる硬化剤が含まれる。組成物は、硬化されていない状態では、ある程度のチキソトロピを有するのが望ましい。即ち、組成物は、短時間ではかき乱されないように、非ニュートン性の時間依存流動特性を有するのが望ましい。組成物に再度流動性を付与するためには、大きな応力を組成物に加えなければならない。チキソトローブ特性は、シリカのような微細固形充填剤をゲル組成物に添加することにより得ることができる。多くの場合、約 6 8 9 K P a 以上の圧力、典型的には 1 0 3 4 K P a の圧力が、ディスペンサにより封入材に印加される。この圧力は、ニードルを介して伝わり、十分な剪断応力を材料に加えて、チキソトローブ「固化」("set")を壊す。かくして、材料が被着されている間は、材料は、カバー層間のスペースに自由に流れ込むとともに、各超小形電子集成体の中と周囲に自由に流れ込む。次いで、ディスペンサにより印加される圧力が解除され、ニードルは退却位置 6 6 ' に引き込まれる。 40

【 0 0 2 4 】

この時点では、浮動プレート48に印加されるバイアスは解除され、取り付け具要素はクランプを解かれて互いに分離され、フレームは取り付け具から取り出される。フレームが封入取り付け具から取り外されると、カバー層とフレームが封入材を閉じ込める。ニードルにより形成される孔は、理論的には、封入材をリークするための通路を提供する。しかしながら、封入材のチキソトロープ特性により、封入材は孔からの漏れに抗するのに十分な程度まで硬化する。更に、カバー層は、はね戻る傾向があるとともに、ニードルが取り外された後に時間とともにカバー層自体を少なくとも部分的にシールする。封入材の漏れに対する更なる保証が所望される場合には、ニードルにより残された孔を、釘形重合部材(polymeric part)のような使い捨てプラグにより塞ぐことができ、あるいは接着テープ片で覆うことができる。更に別の変形態様においては、ニードルにより残された孔は、孔以外の封入材を硬化させる前に、集束赤外線ランプなどによる強い局部加熱に供して、孔の封入材を硬化させるとともに、孔を一時的に封止することができる。既に封入材処理したフレームが硬化している間に、別のフレームを、封入取り付け具を用いて上記工程により処理する。

【0025】

各フレームは、封入取り付け具から取り外してすぐに硬化炉に入れる。次いで、フレームは硬化炉において封入材を硬化するのに十分な温度、典型的には、約80-150の温度に加熱され、かつ、封入材を硬化させるのに十分な時間硬化炉に保持する。典型的には、各フレームは、約30分乃至120分間硬化炉に入れておかなければならぬ。しかしながら、各フレームは封入取り付け具から取り外して封入取り付け具とは別に硬化されるので、既に封入処理したフレームが硬化されている間に、封入取り付け具を使用して次のフレームを封入材処理することができる。更にまた、フレームは、比較的低い熱質量を有している。従って、封入取り付け具のないフレームは、封入取り付け具全体を加熱するよりも遙かに素早く、硬化炉の温度と平衡にしなければならぬ。封入材は、カバー層とフレームの中に閉じ込められるので、封入取り付け具は、容易にあるいは完全に封入材から解放される。これにより、封入取り付け具の費用のかかる面倒な清掃の必要性を大幅に減らすことができる。

【0026】

各フレームが硬化炉に十分な時間保持されると、フレームは取り出されて、切り出し工程に移される。切り出し工程においては、フレーム、カバー層及びテープは切り離され、これにより個々のユニット120が得られる。多くの場合、各ユニットは、1つのチップとテープの連係領域とを有し、かかる領域の端子は、チップに接続される。しかしながら、チップの特性とテープを介して形成される相互接続とにより、各ユニットは、同じまたは異なるタイプの2つ以上のチップを含むことができる。各ユニットは、パッケージ化された完全な半導体チップを提供する。ユニットは、回路板その他の基板に装着することができ、端子88は基板の接点パッドに結合される。底部カバー層は、チップの後面を露出して熱伝達を一層良好にするように除去することができる。従来のヒートシンクその他の熱伝達装置をチップの後面に取着することができる。あるいは、底部カバー層は、所定の位置に残しておくことができる。上部カバー層は、集成体の上面のはんだマスク層として所定の位置に残しておくことができる。フレームと封入材層の一部は、切り出し処理の際に切り離され、廃棄されるスクラップ片となる。

【0027】

本発明から逸脱することなく、上記した構成に関して数多くの変更と組み合わせを利用することができる。単なる一例として、各フレーム72には、フレームの縁部とフレームの孔80との間でフレームを透通する1つ以上の孔を配設することができる。真空をかかる孔を介して印加することができるとともに、封入材をかかる孔を介して孔80に注入することができる。あるいは、ニードル整合孔82とゲートチャンネル84をなくすことができる。図6に示すように、ニードル64'を、カバー層の孔57を介してカバー層間のスペースに入り込むとともに、2つの隣接する超小形電子集成体間のフレームの孔内においてテープ86'の整合孔69に入り込むように配置することができる。孔67と69は、

10

20

30

40

50

テープとカバー層に予め形成することができ、この場合には、すんどうの(blunt)ニードル 6 4 を使用することができる。カバー層に予備成形孔が設けられる場合には、同様のすんどうニードルを、図 1 ないし 5 の実施の形態において使用することができる。

【 0 0 2 8 】

図 7 に示すように、底部シール層は、切り出し工程の後に超小形電子集成体とともに残留する金属プレート 1 1 2 ' のような熱伝導性のシートまたはプレートを含むことができる。集成体の底面、即ち、チップ 1 0 0 ' の後面 1 0 6 ' は、例えば、シリコーン・シリカ組成物あるいは金属充填工ポキシ(図示せず)のような伝熱性ダイ取着接着剤を使用して、伝熱シール層 1 1 2 ' に結合される。接着剤は、カバー層の被着前は、シール層にまたはチップの表面に被着することができる。更に、各集成体 1 0 4 ' は、チップ 1 0 0 ' を包囲するリング 1 0 1 即ち支持構造体を有している。順応性のあるパッド即ち多孔質層 9 8 ' は、チップと誘電層即ちテープ 8 6 ' との間に配設されるとともに、リングとテープとの間にも配設される。かくして、チップと誘電層との間で封入材により形成される順応性のある層はまた、リングと誘電層との間を延びている。封入後は、切り出し工程は、各チップを、連係するリングとチップ及びリングを覆うテープの部分とともに残すように行われる。テープのこの一層大きい部分が、ファンアウト構造体またはファンイン／ファンアウト構造体と同様に、別の端子用の空間を提供する。リングは、シリコンまたはモリブデンのような比較適合性のある材料あるいは剛性ポリマから形成することができるとともに、電気的に不活性とすることができます。あるいは、リングは、コンデンサ、抵抗あるいは別の半導体素子のような 1 つ以上の電気構成素子を含むことができる。

【 0 0 2 9 】

図 8 に示すように、底部シール層は、個々のチップを収容するポケット 1 1 3 を組み込んだ比較的厚い層 1 1 2 " とすることができます。底部シール層はまた、各超小形電子パッケージと連係する領域間を延びる溝 1 1 5 を含むことができる。この場合における底部シール層は、溝に沿って切り出すことができる。切り出し後は、底部シール層の残りの部分は、テープへ向けてチップの縁部と並んで延びるとともに、保護パッケージの一部として作用するようにチップを包囲している。かかる底部シール層は、誘電ポリマから形成することができる。あるいは、この構成の底部シール層は、金属材料から形成することができ、かかる材料は著しく高い熱伝導性を有するので、シール層の残りの部分は、金属「缶」として、即ち、パッケージと熱スプレッダ(spreeder)の双方として作用することができる。

【 0 0 3 0 】

別の変更態様においては、底部シール層は、フレームと一体的に形成することができる。かくして、底部カバー層は、ダイ取り付け工程の際にチップを所定の位置に保持するのに使用することができる。底部シール層は、超小形電子集成体の完成前の集成体の形成の際に集成体の底面に被着することができる。同様に、集成体が、製造の際に上面からのアクセスを必要としない場合には、上部カバー層またはシール層をシールする他の形態物は、製造における初期の段階において、テープあるいは個々の集成体の上面の境界を定めるその他の要素に被着することができる。

【 0 0 3 1 】

本発明の別の実施に形態に係る方法においては、底部シール層 2 1 2 (図 9) は、フレーム 2 7 2 と一体的に形成されている。更に、テープ 2 8 6 は、注入と封入に使用される孔 2 9 1 を除いて、実質上無孔(inperfurate)となっている。かくして、テープ 2 8 6 自体が、上部シール層全体を構成する。図 9 に示す特定の構成においては、テープ 2 8 6 の上面に形成された端子 2 8 8 は、テープを介してテープの底面(図 9 において下方を向く面)まで延びる金属構造体(図示せず)に電気的に接続されている。次に、これらの構造体は、はんだボール 2 8 2 のような金属導電素子によりチップ 2 8 0 の接点に接続される。はんだボールは、鉛 - 錫はんだから全体が形成されている従来のはんだ素材、あるいは同じ譲受人に譲渡された国際公開 WO 97 / 40958 号に記載されているタイプのコアに被着したはんだのコーティング即ち低融点合金を含むソリッドコアはんだボールとすることができる。本明細書においては、この公報を引用してその説明に代える。テープが取り

10

20

30

40

50

付け具(図示せず)と係合した状態で、チップをテープに結合することができるとともに、底部シール層212とフレーム272との組み合わせを、チップが取着された後にテープに被着することができる。

【0032】

底部シール層212は、チップ280の後面281(テープ286から離れる方向を向く面)を延びるが、このシール層はチップの後面から離隔している。従って、封入材が注入されると、封入材は後面とシール層との間を流れる。封入材が、テープ即ち上部シール層286と、フレーム272と、底部シール層212とにより境界を定められた閉鎖空間に注入された後に、集成体は硬化ステーションに移送され、上記した態様で硬化される。次に、集成体は、底部シール層の溝213に沿ってのこ引きすることにより切り出される。

10

底部シール層がチップの後面から離隔して配置されているこの構成体は、図9に示すような比較的厚い重合底部シール層とともに、あるいは図1ないし5に示す比較的薄い底部シール層とともに使用することができる。この構成体は、チップの後面を覆う封入材の形態をなす別の保護体を提供することが所望される場合に使用することができる。

【0033】

図10に示すように、チップとテープの配置方向は逆にされているので、各チップの後面381は、テープ386の面に接続される。各チップの前面即ち接点担持面383は、テープから離れた方向を向いている。チップの接点は、テープを介して端子388に延びる金属バイア387まで延びるワイヤボンド385のような金属リードによりテープの端子388に接続されている。この構成においては、テープ386は、フレーム372に封止接続されているので、テープは底部シール層全体を形成する。上記した実施の形態においては、底部シール層は、図面において下方を向くように図示されている。しかしながら、「上部」("top")及び「底部」("bottom")という表現は、対向する位置及び方向を示すために便宜上使用されている。通常の重力基準構造に対する特定の配向は重要ではない。かくして、通常の重力基準構造における底部シール層は、底部にあるのではなく、上部にあるようにすることができ、あるいは側方を向いたものとすることができます。上部シール層302は、チップの上面383を延びているが、該面から離隔している。封入の際には、孔391に注入された封入材は、チップの前面を覆うとともに、ワイヤボンド385を包囲する。

20

【0034】

図10に示す特定のチップは、前面に光学活性素子393を有している。本明細書において使用されている「光学活性素子」("optically active element")とは、例えば、光に応答して電気信号を発生するようになっている光検出器あるいは、電気信号に応答して光を発生するようになっているLEDまたはレーザ発光素子のごとき、光と電気信号を相互変換することことができるチップの部分を云う。チップの光学活性素子は、特定の波長帯域内の光を検出しあるいは発生するように配置される。上部シール層302は、この波長帯域にある光を伝送するように配置される。例えば、チップの光学活性素子が、可視波長帯域で動作するように配置される場合には、上部シール層は、可視光に対して透明または半透明のポリマとすることができます。図示の特定の上部シール層は、光学活性素子の帯域の光に対して透明であり、上部シール層に一体的に形成されるレンズの形態をなす屈折素子303を有している。上部シール層は、屈折素子即ちレンズがチップの光学活性素子と整合するようにフレームに取着される。この部材の集成体は、上記した集成体と同じようにして封入、硬化及び切り出しにより処理される。しかしながら、使用される封入材は、上記した波長帯域の光を伝送するようにすべきである。レンズまたは屈折素子は、集成体がチップを互いに分離するように切断された後に、チップとともに残される。

40

【0035】

図11に示すように、上部シール層402は、金属その他の熱伝導性の層とすることができます。また、底部シール層404は、PCT国際公開WO97/39482号に開示されているタイプの犠牲層(sacrificial layer)とすることができます。本明細書においては、この公報を引用してその説明に代える。端子488が、層404の上面即ち内方を向く面

50

、即ち、フレームの開口内を向く層の面に形成されている。これらの端子は、ワイヤボンディングその他の柔軟なリードを利用した処理などによりチップに接続される。封入及び硬化の後に、底部シール層404は、上記した'482号公報に記載のように除去され、端子488を、図12に示すように、得られるパッケージ化された半導体チップユニットの面で露出させる。チップ400の面もまた、図11ないし12の特定の構成においては、露出されている。シール層の内方を向く側に端子を設けるこの処理は、他の配向状態にあるチップと使用することができるとともに、上部層即ち底部シール層に端子を配設するように使用することができる。

【0036】

図13の実施の形態においては、フレームは、中央にくぼみ領域502を有する第1の重合性の部分500を含み、くぼみ領域は該くぼみ領域においてフレーム全体を介して延びる1組のポケット504を有している。1対のチャンネル506が、くぼみ領域502とともに延びるように配設されている。1組の流れ誘導体即ちバッフル508が、くぼみ領域502の面から突出するように配置され、これにより、チャンネル506と連通するギャップ510がバッフル508間で境界を定められている。孔512が、各チャンネルの両端においてフレーム500を透通している。整合孔514と516もまた、フレーム要素を介して延びるように形成されている。金属シール層518が、フレーム要素500の後面、即ち、くぼみ領域502とは反対側のフレーム要素の面に設けられている。図14に明瞭に示すように、金属シール層は、孔504の全てを覆って閉止している。しかしながら、金属シール層は、孔512または整合孔514及び516は閉塞していない。補助フレーム要素520(図16)が、テープ522が補助フレーム要素と封止係合するように、テープ522とともに集成される。上記した多孔質層と同様の多孔質層525が、チップとテープとの間に設けられている。上記した態様では、半導体チップ524が、テープ522に取着され、かつ、テープの端子(図示せず)に電気的に接続されている。次に、チップ524がフレーム要素500の開口504内に位置するように、フレーム要素が互いに組み立てられる。チップの後面が、熱伝導性のダイ取着接着剤などを用いて熱伝導層518に結合される。フレーム要素は、互いに封止係合される。かくして、金属シール層518とテープ即ちシール層522は、チップを収容する閉鎖空間を形成する。フレーム要素は、取り付け具要素526と528との間に係合される。フレーム要素がこのように互いに係合状態にあるときには、閉鎖空間530は、排気され、次いで、孔512を介しての注入により封入材が充填される。図18に示すように、封入材は、チャンネル506に沿って、種々の超小形電子集成体を包囲する領域の中へ進む。封入材は、チャンネルを移動し、バッフル508により誘導される。封入材は、種々の集成体の多孔質層525に浸透する。封入と硬化後に、集成体はライン532(図18)に沿って切断するなどして、切り出しに供され、複数の別体をなすユニットを得ることができる。各ユニットは、金属層518の一部と接触するチップ524を含むとともに、チップを包囲するリングとしてフレーム500の一部を含む。更に別の変形例においては、封入材の注入は、孔512の幾つかを使用して行うことができる。一方、他の孔512は注入の際には真空系に接続された状態に保持することができる。真空系に接続された状態にある孔には、空気を透過させるが封入材の逆流は阻止する多孔質のプラグその他の構造体を設けることができる。

【0037】

上記した各実施の形態においては、フレームは、使い捨てであり、封入及び硬化処理後に個々のユニットを切り出す際に片に切断される。これは、フレームを掃除する必要がなくなるという点で特に有利である。更に、フレームの構成要素は、最終の集成体に含めることができる。しかしながら、更なる変更態様においては、フレームは、金属のような耐久性のある再使用可能な材料から形成することができる。このフレームは使用後に掃除しなければならないが、封入取り付け具自体は、封入材による汚染から守ることができる。この方法においては、フレームは、掃除が容易な比較的単純な形状に形成することができる。更に、フレームを耐高温材料から形成する場合には、付着している封入材を灰に変えるのに十分な高温でフレームを焼くことにより掃除することができる。

10

20

30

40

50

【0038】

上記した方法においては、封入材は、個々の集成体に入り込んで、順応性のある層の一部を形成する。しかしながら、本発明は、封入材が各集成体に外側コーティングまたはカバーを形成するが集成体自体には入り込まないように、封入前にそれぞれシールされる集成体に関して適用することができる。上記した構成についてのこれらの及び他の変更と組み合わせを、特許請求の範囲に記載の本発明から逸脱することなく利用することができるので、好ましい実施例に関する上記説明は、特許請求の範囲に記載の本発明を限定するのではなく例示するものとして理解されるべきである。

【0039】

産業上の利用可能性 本発明は、半導体チップ集成体の製造に利用することができる。 10

【図面の簡単な説明】

【図1】本発明の一の実施例に係る射出取り付け具と構成要素を示す分解図である。

【図2】図1に示す構成要素及び取り付け具の断面図である。

【図3】図2に示す構成要素及び取り付け具の一部を示す部分拡大図である。

【図4】図3の4-4線部分断面図である。

【図5】図1ないし3に示す構成要素及び取り付け具を使用する本発明の一の実施例に係る方法を示すプロック図である。

【図6】本発明の別の実施例に係る方法の一部を示す図3と同様の部分断面図である。

【図7】本発明の更に別の実施例に係る方法における構成要素を示す概略断面図である。

【図8】本発明の更に別の実施例に係る方法における構成要素を示す概略断面図である。 20

【図9】本発明の更に別の実施例に係る方法における構成要素を示す概略断面図である。

【図10】本発明の別の実施例に係る構成要素を示す別の概略断面図である。

【図11】本発明の別の実施例に係る構成要素を示す別の概略断面図である。

【図12】図11の構成要素からつくられた完成集成体を示す概略断面図である。

【図13】本発明の一の実施例に係る部分フレームを示す概略平面図である。

【図14】図13の14-14線断面図である。

【図15】図13の15-15線概略断面図である。

【図16】図13ないし15の部分フレームを別の構成要素とともに示す概略断面図である。

【図17】本発明の方法における後の段階にある構成要素を示す図16と同様の図である。 30

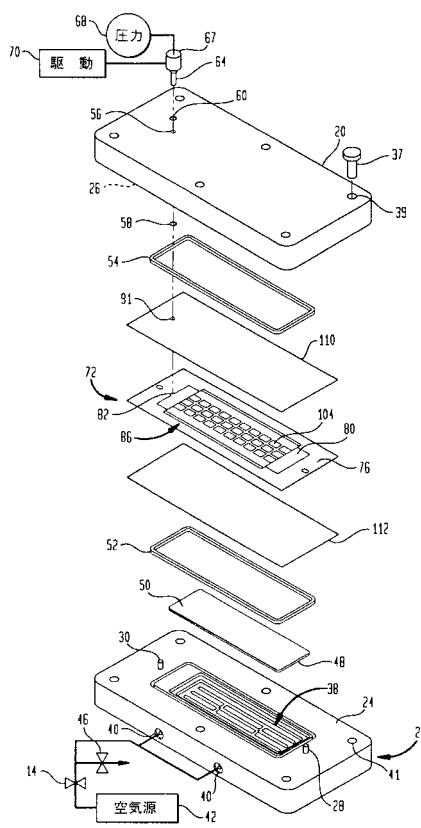
【図18】本発明の方法における更に後の段階にある構成要素を示す図17と同様の図である。

【符号の説明】

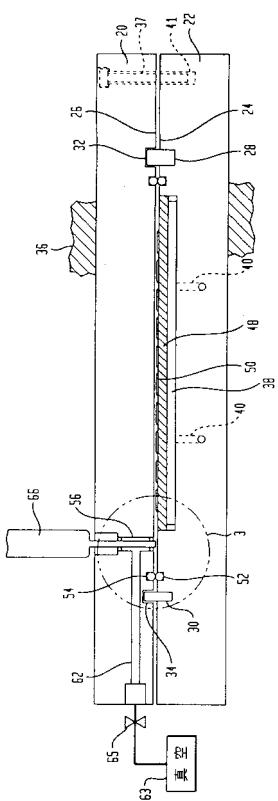
20 上部取り付け具要素 22 下部取り付け具要素 24 底部要素面 26 上部要素面
 28 整合ピン 30 整合ピン 32 整合孔 34 整合孔 36 クランプ 37 ねじ 38
 凹部 39 孔 40 通路 41 孔 42 圧縮空気源 44 空気入口バルブ 46 ブリード
 バルブ 48 浮動プレート 50 上面 52 O-リング 54 ガスケット 56 ニードル
 通路 58 先端部O-リング 60 基部O-リング 62 真空ポート 63 真空源 64
 中空ニードル 64' ニードル 65 制御バルブ 66 先端部 66' 退却位置 67 ディ
 スペンサ 68 圧力源 70 駆動装置 72 フレーム 74 構造体 75 整合孔 76 上
 面 78 底面 82 ニードル整合孔 84 ゲートチャンネル 86 テープ 86' 誘電層
 88 金属端子 90 上面 91 ニードル孔 94 ボンドウインド 96 底面 98 弹性パ
 ッド 98' 順応性パッド 100 半導体チップ 100' チップ 101 リング 102
 接点 104 半導体チップ集成体 104' 超小形電子集成体 106 後面 106' 後
 面 110 上部カバー層 112 底部カバー層 112' 金属プレート 112" 比較的
 厚い層 113 ポケット 212 底部シール層 272 フレーム 280 チップ 281 後
 面 282 はんだボール 286 テープ 288 端子 291 孔 302 上部シール面 3
 03 屈折素子 372 フレーム 381 後面 383 前面即ち接点担持面 385 ワイヤ
 ボンド 386 テープ 388 端子 391 孔 400 チップ 402 上部シール層 40 50

4 底部シール層 4 8 8 端子 5 0 2 くぼみ領域 5 0 4 ポケット 5 0 6 チャンネル 5
0 8 流れ誘導体即ちバッフル 5 1 0 ギャップ 5 1 2 孔 5 1 4 整合孔 5 1 6 整合孔
5 1 8 金属シール層 5 2 0 補助フレーム要素 5 2 2 テープ 5 2 4 半導体チップ 5
2 5 多孔質層 5 2 6 取り付け具要素 5 2 8 取り付け具要素 5 3 0 閉鎖空間

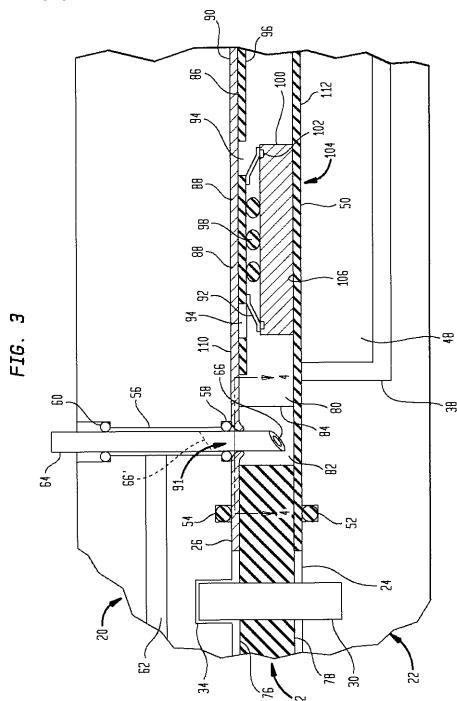
【 四 1 】



【 図 2 】

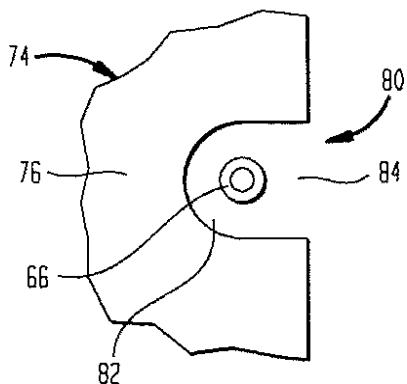


【図3】

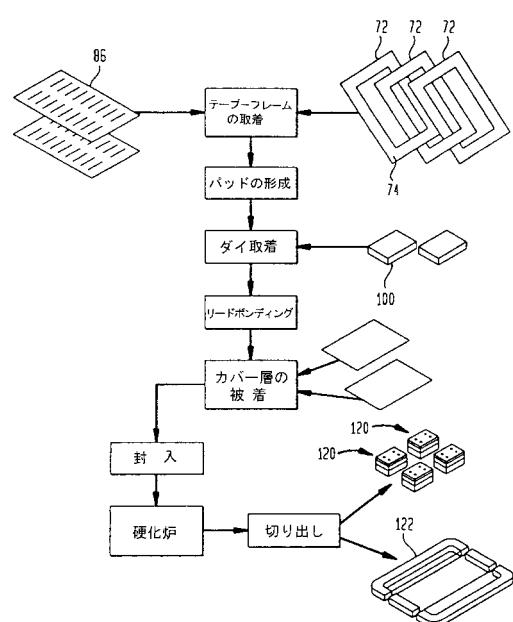


【 図 4 】

FIG. 4

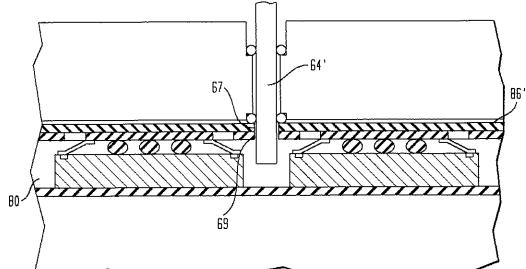


【図5】



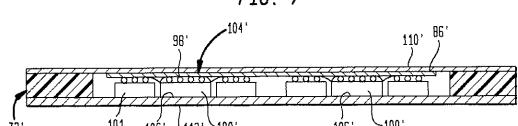
【図6】

FIG. 6



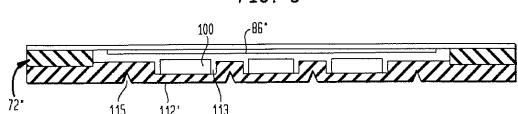
【圖 7】

FIG. 7



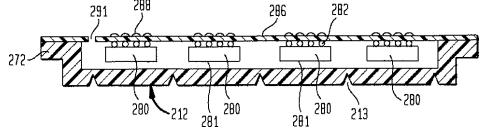
〔 8 〕

FIG. 8

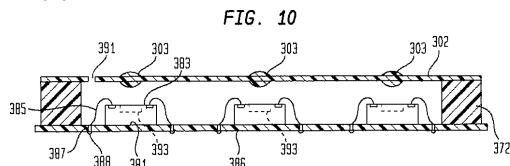


【 図 9 】

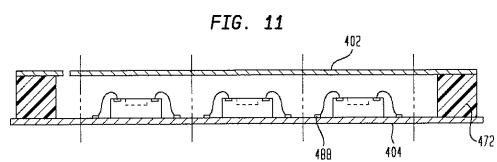
FIG. 9



【図 10】

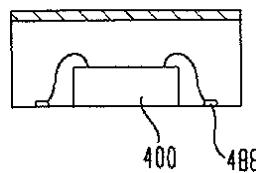


【図 11】

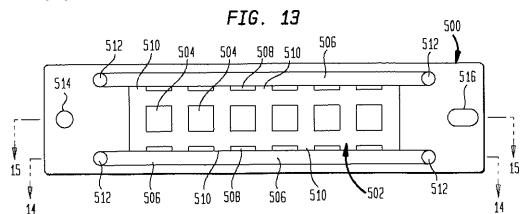


【図 12】

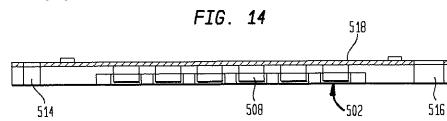
FIG. 12



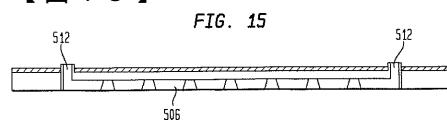
【図 13】



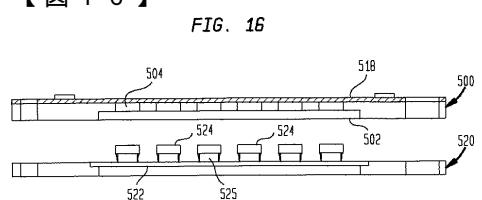
【図 14】



【図 15】

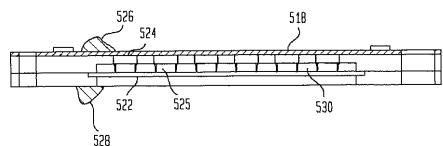


【図 16】



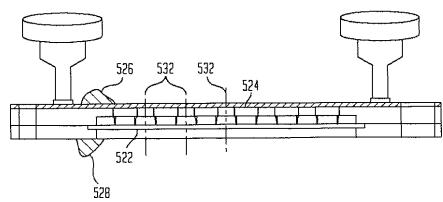
【図 17】

FIG. 17



【図 18】

FIG. 18



フロントページの続き

(74)代理人 100075270

弁理士 小林 泰

(74)代理人 100080137

弁理士 千葉 昭男

(74)代理人 100096013

弁理士 富田 博行

(74)代理人 100106208

弁理士 宮前 徹

(72)発明者 グエン, タン

アメリカ合衆国 95051 カリフォルニア州サンタ・クララ, レイン・アヴェニュー・1769

(72)発明者 ミッチャエル, クレイグ, エス.

アメリカ合衆国 95051 カリフォルニア州サンタ・クララ, ジェニーヴァ・ドライブ・3343

(72)発明者 ディステファノ, トーマス, エイチ.

アメリカ合衆国 95030 カリフォルニア州モンテ・セレノ, グリーンウッド・レイン・1612

9

審査官 坂本 薫昭

(56)参考文献 特開昭62-002592 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/56