



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I635580 B

(45)公告日：中華民國 107 (2018) 年 09 月 11 日

(21)申請案號：105128420

(22)申請日：中華民國 102 (2013) 年 12 月 19 日

(51)Int. Cl. : H01L23/12 (2006.01)

H01L23/28 (2006.01)

(30)優先權：2012/12/20 美國

13/722,189

(71)申請人：英帆薩斯公司 (美國) INVENSAS CORPORATION (US)

美國

(72)發明人：哈巴 貝爾格森 HABA, BELGACEM (US)；莫罕默德 伊黎雅斯 MOHAMMED, ILYAS (US)；卡斯奇 泰倫斯 CASKEY, TERRENCE (US)；寇 芮那朵 CO, REYNALDO (PH)；查 艾里斯 CHAU, ELLIS (US)

(74)代理人：閻啟泰；林景郁

(56)參考文獻：

US 2008/0006942A1

US 2012/0280386A1

審查人員：廖崑男

申請專利範圍項數：20 項 圖式數：21 共 83 頁

(54)名稱

用於具有接合導線至囊封表面的微電子封裝的結構和方法

STRUCTURES AND METHODS FOR MICROELECTRONIC PACKAGING WITH WIRE BONDS TO ENCAPSULATION SURFACE

(57)摘要

一種結構可以包含多個接合元件，該些接合元件具有連結至位在第一表面的一第一部分處的導電元件的基底以及遠離基板的末端表面。一介電質囊封元件可以疊置在該第一部分上並延伸自該第一部分以及填充該些接合元件之間的空間，以便彼此分離該些接合元件。該囊封元件具有一第三表面，該第三表面背向該第一表面。該些接合元件之未被囊封的部分係由未被該第三表面處的囊封元件遮蓋的該些末端表面中的至少多個部分所界定。該囊封元件至少部分界定該第一表面的一第二部分，該第二部分並非該第一部分而且面積的尺寸被設計成用以容納一微電子元件的整個面積。一些導體元件係在該第二部分處並且被配置成用於連接此微電子元件。

A structure may include bond elements having bases joined to conductive elements at a first portion of a first surface and end surfaces remote from the substrate. A dielectric encapsulation element may overlie and extend from the first portion and fill spaces between the bond elements to separate the bond elements from one another. The encapsulation element has a third surface facing away from the first surface. Unencapsulated portions of the bond elements are defined by at least portions of the end surfaces uncovered by the encapsulation element at the third surface. The encapsulation element at least partially defines a second portion of the first surface that is other than the first portion and has an area sized to accommodate an entire area of a microelectronic element. Some conductive elements are at the second portion and configured for connection with such microelectronic element.

指定代表圖：

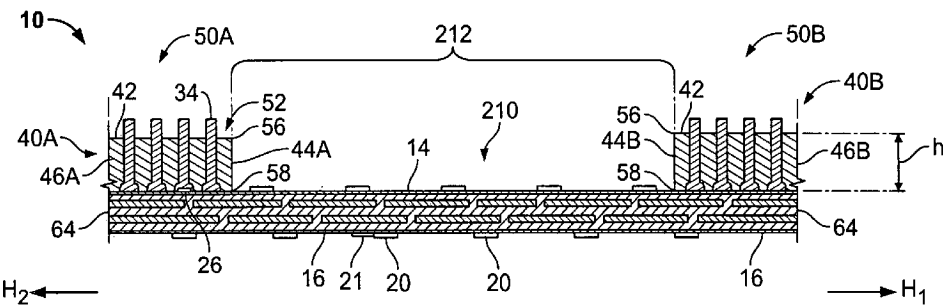


圖3

符號簡單說明：

- 10 . . . 結構
- 14 . . . 第一表面
- 16 . . . 第二表面
- 20 . . . 第二導體元件
- 26 . . . 接觸觸墊
- 34 . . . 末端表面
- 40A . . . 囊封元件
- 40B . . . 囊封元件
- 42 . . . 頂端表面
- 44A . . . 第一邊緣表面
- 44B . . . 第一邊緣表面
- 46A . . . 第二邊緣表面
- 46B . . . 第二邊緣表面
- 50A . . . 表面 14 中的區域
- 50B . . . 表面 14 中的區域
- 52 . . . 未被囊封的部分
- 56 . . . 頂端邊界
- 58 . . . 底部邊界
- 64 . . . 邊緣
- 210 . . . 微電子元件接收區
- 212 . . . 微電子元件接收區的底部部分

外，該結構還可以包含多個接合元件，它們具有連結至位在該第一表面的一第一一部分處的導電元件中之個別導電元件的基底以及遠離該基板與該些基底的多個末端表面，其中，該些接合元件中的每一者係從其基底延伸至其末端表面。進一步言之，該結構可以包含一介電質囊封元件，其疊置在該基板的第一表面的該第一一部分上並延伸自該第一一部分以及填充該些接合元件之間的空間，俾使得該些接合元件藉由該囊封元件彼此分離，該囊封元件具有一第三表面，該第三表面背向該基板的第一表面並且有一從該第三表面處朝該第一表面延伸的邊緣表面，其中，該些接合元件之未被囊封的部分係由未被該第三表面處的囊封元件遮蓋的該些接合元件之末端表面中的至少多個部分所界定，該囊封元件至少部分界定該第一表面的一第二部分，該第二部分並非該第一表面的該第一一部分而且面積的尺寸被設計成用以容納一微電子元件的整個面積，而且該第一表面處的至少一部分該些導體元件係在該第二部分處並且被配置成用於連接此微電子元件。

【0007】 根據另一實施例，本發明的一種製造結構的方法可以包含於一基板上形成一介電質囊封元件，該基板具有第一與第二對面表面以及位在該第一表面處的複數個導電元件，其中，多個接合元件在其基底處被連結至位在該第一表面的一第一一部分處的導電元件中之個別導電元件，而該些接合元件的末端表面則遠離該基板與該些基底，該些接合元件中的每一者係從其基底延伸至其末端表面，其中，該介電質囊封元件被形成疊置在該基板的第一表面的該第一一部分上並延伸自該第一一部分以及填充該些接合元件之間的空間，俾使得該些接合元件藉由該囊封元件彼此分離，該囊封元件具有一第三表面，該第三表面背向該基板的第一表面並且有一從該第 5

三表面處朝該第一表面延伸的邊緣表面，其中，該些接合元件之未被囊封的部分係由未被該第三表面處的囊封元件遮蓋的該些接合元件之末端表面中的至少多個部分所界定，其中，該囊封元件至少部分界定該第一表面的一第二部分，該第二部分並非該第一表面的該第一部分而且面積的尺寸被設計成用以容納一微電子元件的整個面積，而且該第一表面處的至少一部分該些導體元件係在該第二部分處並且被配置成用於連接此微電子元件。

【0008】 根據另一實施例，本發明的一種結構可以包含一主動式晶粒，其具有第一與第二對面表面以及位在該第一表面處的複數個導電元件。此外，該結構還可以包含多個接合元件，它們具有連結至位在該第一表面的一第一部分處的導電元件中之個別導電元件的基底以及遠離該晶粒與該些基底的多個末端表面，該些接合元件中的每一者係從其基底延伸至其末端表面。進一步言之，該結構可以包含一介電質囊封元件，其疊置在該晶粒的第一表面的該第一部分上並延伸自該第一部分以及填充該些接合元件之間的空間，俾使得該些接合元件藉由該囊封元件彼此分離，該囊封元件具有一第三表面，該第三表面背向該晶粒的第一表面並且有一從該第三表面處朝該第一表面延伸的邊緣表面，其中，該些接合元件之未被囊封的部分係由未被該第三表面處的囊封元件遮蓋的該些接合元件之末端表面中的至少多個部分所界定。該囊封元件可以至少部分界定該第一表面的一第二部分，該第二部分並非該第一表面的該第一部分而且面積的尺寸被設計成用以容納一微電子元件的整個面積，而且該第一表面處的至少一部分該些導體元件係在該第二部分處並且被配置成用於連接此微電子元件。

【0009】 根據另一實施例，本發明的一種製造結構的方法可以包含於

在晶圓級所提供的一主動式晶粒上形成一介電質囊封元件。該晶粒可以具有第一與第二對面表面以及位在該第一表面處的複數個導電元件，其中，多個接合元件可以在其基底處被連結至位在該第一表面的一第一部分處的導電元件中之個別導電元件，而該些接合元件的末端表面則遠離該晶粒與該些基底，該些接合元件中的每一者係從其基底延伸至其末端表面，其中，該介電質囊封元件被形成疊置在該晶粒的第一表面的該第一部分上並延伸自該第一部分以及填充該些接合元件之間的空間，俾使得該些接合元件藉由該囊封元件彼此分離，該囊封元件具有一第三表面，該第三表面背向該晶粒的第一表面並且有一從該第三表面處朝該第一表面延伸的邊緣表面，其中，該些接合元件之未被囊封的部分係由未被該第三表面處的囊封元件遮蓋的該些接合元件之末端表面中的至少多個部分所界定，且其中，該囊封元件至少部分界定該第一表面的一第二部分，該第二部分並非該第一表面的該第一部分而且面積的尺寸被設計成用以容納一微電子元件的整個面積，而且該第一表面處的至少一部分該些導體元件係在該第二部分處並且被配置成用於連接此微電子元件。

【圖式簡單說明】

【0010】

圖 1 所示的係根據本揭示內容一實施例之使用在製造結構的方法中的基板的剖面圖。

圖 2 所示的係根據本揭示內容一實施例在製造作業的稍後階段處的基板及相關聯元件的剖面圖。

圖 3 所示的係根據本揭示內容一實施例，使用圖 1 至 2 的基板及相關

聯元件所製成的結構的剖面圖。

圖 4A 所示的係根據本揭示內容一實施例的示範性結構的剖面圖。

圖 4B 所示的係在製造作業的稍後階段處的圖 4A 的結構的剖面圖。

圖 4C 所示的係根據本揭示內容一實施例的另一示範性結構的剖面圖。

圖 4D 所示的係在製造作業的稍後階段處的圖 4C 的結構的剖面圖。

圖 5 所示的係根據本揭示內容一實施例的另一示範性結構的剖面圖。

圖 6 所示的係根據本揭示內容一實施例的另一示範性結構的剖面圖。

圖 7A 所示的係圖 3 的結構的俯視平面圖。

圖 7B 至 7C 所示的係根據本揭示內容的示範性結構的俯視平面圖。

圖 7D 所示的係圖 5 的結構的俯視平面圖。

圖 7E 所示的係根據本揭示內容的示範性結構的俯視平面圖。

圖 8 所示的係根據本揭示內容之包含圖 3 的結構的示範性封裝組件的剖面圖。

圖 9 所示的係根據本揭示內容之包含圖 3 的結構的另一示範性封裝組件的剖面圖。

圖 10A 所示的係根據本揭示內容之包含圖 3 的結構的另一示範性封裝組件的剖面圖。

圖 10B 所示的係根據本揭示內容之包含圖 3 的結構的另一示範性封裝組件的剖面圖。

圖 11 所示的係圖 10A 的封裝組件的仰視平面圖。

圖 12 所示的係根據本揭示內容之包含圖 5 的結構的示範性封裝組件的剖面圖。

圖 13 所示的係根據本揭示內容的一系統的示意圖。

圖 14 所示的係根據本揭示內容一實施例在製造結構的一階段處的主動式晶粒及相關聯元件的剖面圖。

圖 15 所示的係根據本揭示內容一實施例，使用圖 14 的晶粒及相關聯元件製成的結構的剖面圖。

圖 16A 所示的係根據本揭示內容一實施例，包含一主動式晶粒的示範性結構的剖面圖。

圖 16B 所示的係在製造作業的稍後階段處的圖 16A 的結構的剖面圖。

圖 16C 所示的係根據本揭示內容一實施例，包含一主動式晶粒的另一示範性結構的剖面圖。

圖 16D 所示的係在製造作業的稍後階段處的圖 16C 的結構的剖面圖。

圖 17 所示的係根據本揭示內容，包含圖 15 的結構的示範性封裝組件的剖面圖。

圖 18 所示的係根據本揭示內容，包含圖 15 的結構的示範性封裝組件的剖面圖。

圖 19 所示的係根據本揭示內容，包含圖 15 的結構的示範性封裝組件的剖面圖。

圖 20 所示的係根據本揭示內容，包含一結構的示範性封裝組件的剖面圖。

圖 21 所示的係根據本揭示內容，包含一結構的示範性封裝組件的剖面圖。

【實施方式】

【0011】 根據本揭示內容一實施例的一種結構 10(參見圖 3)可以包含一基板 12(參見圖 1)，其具有一第一表面 14 與一第二表面 16。基板 12 通常為一介電元件的形式，實質上為扁平。該介電元件可以為類薄板而且細薄。於特殊的實施例中，該介電元件可以包含由有機介電材料或合成介電材料製成的一或更多層 23，例如，但是並不限於：聚亞醯胺、聚四氟乙烯 (PTFE)、環氧樹脂、環氧樹脂-玻璃、FR-4、BT 樹脂、熱塑性或熱固性塑膠材料。第一表面 14 與第二表面 16 較佳的係實質上彼此平行並且分隔垂直於該些表面 14 與 16 的某個距離而界定基板 12 的厚度。基板 12 的厚度較佳的係在本申請案之大體上可接受的厚度範圍內。於一實施例中，第一表面 14 與第二表面 16 之間的距離介於約 25 與 500 μm 之間。為達此討論之目的，第一表面 14 可被描述為被定位成對面於或是遠離第二表面 16。此描述以及關於本文中所使用之元件的垂直或水平位置的元件相對位置的任何其它描述皆僅係為達解釋性之目的以對應於圖式內的元件的位置，而沒有限制的意義。

【0012】 導電元件 18 位在基板 12 的第一表面 14 處，它們可以包含接點或觸墊、線路或終端。如本揭示內容中的用法，一導電元件「位在」一基板的一表面處的陳述表示當該基板沒有和任何其它元件組裝時，該導電元件可用於接觸一在垂直於該基板之該表面的方向中從該基板外面朝該基板之該表面移動的理論點。因此，位在一基板的一表面處的一終端或是其它導體元件可以凸出於此表面；可以和此表面齊平；或者，可以相對於此表面凹陷於該基板中的一孔洞或凹部中。此外，如本揭示內容中的用法，一導電元件「位在」一電路嵌板、一微電子元件(例如，半導體晶片)、或是

一類似元件的一表面處的陳述表示當該嵌板或是該元件沒有和任何其它元件組裝時，該導電元件可用於接觸一在垂直於該嵌板或元件之該表面的方向從該嵌板或元件外面朝該嵌板或元件之該表面移動的理論點。進一步言之，如本揭示內容中的用法，一線路「沿著」一表面延伸的陳述意謂著該線路靠近該表面延伸並且實質上平行於該表面。

【0013】 被併入當作導體元件 18 的線路 29 可由導體材料被形成為表面 14 處的扁平、細薄、狹長帶體。於某些實施例中，該些線路可以和被併入當作導體元件 18 之具有雷同成分的終端 27 一體成形並且延伸自該些終端 27。此外，被併入當作導體元件 18 之表面 14 上的接觸觸墊 26 可以藉由表面 14 上的線路 29 來互連。

【0014】 充當導體元件 18 的終端、觸墊、或是線路可以藉由眾多已知方法來製作，例如，藉由將該些終端、觸墊、以及線路電鍍在該基板的表面 14 上。於其中一實施例中，該些線路可以被埋置在該基板的表面中，而該些線路的表面實質上齊平於該基板的表面。於其中一實施例中，該些導體元件 18 可以由固態金屬材料構成，例如，銅、金、鎳，或是此申請案可接受的其它材料，其包含銅、金、鎳、或是其組合之中一或更多者的各種合金。

【0015】 至少一部分導體元件 18 可以和位在基板 12 的第二表面 16 處的第二導體元件 20 互連，第二導體元件 20 可以包含雷同於針對導體元件 18 所述的導體觸墊、線路、或是終端。此互連可以利用被形成在基板 12 之中的通孔 22 來完成，通孔 22 有導體金屬襯裡或是填充著導體金屬，該導體金屬可以為和導體元件 18 及 20 相同的材料。基板 12 中的通孔 22 希望被基

板 12 的表面 14 或 16 處的線路或是基板 12 內的線路 19 完全封閉。基板 12 可以包含複數層介電材料層 23，在該些層 23 的相鄰層之間設置著一層線路 19。被併入當作導體元件 18 的接觸墊 25 以及終端 31 可以進一步藉由同樣充當導體元件 18 的表面 16 上的線路 33 來互連。

【0016】 參考圖 2，結構 10 可以進一步包含複數個接合元件 24，它們連結表面 14 的一部分 50 處的至少部分導體元件 18，例如，在其觸墊 26 上。該部分 50 可以包含可以包含表面 14 的一或更多個區域，例如，圖 7A 中所示的部分 50A 與 50B。接合元件 24 在其基底 28 處被連結至觸墊 26 並且可以延伸至一遠離該些個別基底 28 且遠離基板 12 的自由端 30。接合元件 24 的該些末端 30 的特徵為閒置未被佔用(free)，因為它們沒有被電連接至或者被連結至被電連接至表面 14 處之導體元件 18 的微電子元件或者包含結構 10 的微電子組件內的任何其它導體特徵件，該些其它導體特徵件接著係被連接至此微電子元件。換言之，該些自由端 30 可用於電子連接(直接連接或者經由焊球或是本文中討論的其它特徵件來間接連接)至位在包含結構 10 的微電子組件外面的導體特徵件。末端 30 可以藉由一囊封材料(例如，如下面在伴隨圖 3 以及 4A 至 4D 之說明的內文中所討論般的形成一介電質囊封元件)被固定在一預設位置中或者被連結至或被電連接至另一導體特徵件並不意謂著它們未如本文中所述般的「閒置未被佔用」，只要任何此特徵件沒有被電連接至和其基底連結的表面(例如，表面 14 或 16)處之導體元件連結的微電子元件即可。相反地，如本文中所述，當基底 28 直接或間接被電連接至被連接在表面 14 或 16 處之微電子元件，其便非閒置未被佔用。

【0017】 如圖 2 中所示，基底 28 的形狀可以為實質上圓形，從被界

定在基底 28 和末端 30 之間的接合元件 24(其可以為接合導線(wire bond))的邊緣表面 32 處向外延伸。基底 28 的特殊尺寸及形狀可以依照被用來形成接合導線 24 的材料的類型、介於該接合導線 24 和該導體元件 18 之間的連接線之所希望的長度、或是被用來形成接合導線 24 的特殊製程而改變。用於製造接合導線 24 的示範性方法已經在 Otremba 提申的美國專利案第 7,391,121 號中以及在美國專利申請公開案第 2005/0095835 號中說明過，本文以引用的方式將兩案的完整內容併入。於一替代實施例中，該些接合導線 24 中的一部分可以經由導體元件 19 以及基板 12 內的通孔 22 中的導體材料被連結至基板 12 之第二表面 16 處的導體元件 20。

【0018】 接合元件 24 可以由導體材料製成，例如，銅、金、鎳、焊料、鋁、或是類似物。除此之外，接合元件 24 亦可由多種材料之組合製成，例如，以一材料(例如，銅或鋁)為核心，於該核心上塗敷一塗料。該塗料可以為第二導體材料，例如，鋁、鎳、或是類似物。或者，該塗料可以為絕緣材料，例如，絕緣護套(insulating jacket)。於一實施例中，被用來形成接合元件 24 的導線可以有介於約 $15\ \mu\text{m}$ 與 $150\ \mu\text{m}$ 之間的厚度，也就是，在橫越該導線之長度的維度中。

【0019】 於其它實施例中，包含使用到楔形接合的實施例在內，接合導線 24 的厚度可以高達約 $500\ \mu\text{m}$ 。一般來說，一接合導線會利用本技術中已知的特殊設備被形成在一導體元件(例如，導體元件 26，其為一觸墊或類似物)上。一導線區段的前端會被加熱並且壓頂該導線區段所接合的接收表面，通常會形成一被連結至觸墊 26 之表面的球形或類球形基底 28。用以形成該接合導線的導線區段之所希望的長度係從該接合治具處被拉出，該接 5

合治具接著會在該所希望的長度處切斷該接合導線。楔形接合(舉例來說，可被用來形成鋁製的接合導線)係一種該導線之受熱部分被拖曳跨過該接收表面的製程，用以形成一大體上平行於該表面的楔形。該楔形接合導線接著可於必要時向上彎折，並且在切斷之前延伸至該所希望的長度或位置。於一特殊的實施例中，被用來形成一接合導線的導線的剖面可以為圓柱形。除此之外，從該治具處送出用以形成一接合導線或楔形接合導線的導線可以有許多邊形剖面，例如，矩形或梯形。

【0020】 接合導線 24 的自由端 30 具有一末端表面 34。該末端表面 34 可以在由複數條接合導線 24 的個別末端表面 34 所形成的一陣列中形成一接點的至少一部分。

【0021】 參考圖 3，結構 10 可以進一步包含由介電材料所形成的囊封元件 40A 與 40B。於圖 3 的實施例中，該些囊封元件 40 可以被形成在基板 12 之第一表面 14 的部分 50 上方，並且界定一遠離且背向基板 12 的頂端表面 42。元件 40 的材料會填充接合元件 24 之間的空間，俾使得該些接合元件 24 藉由囊封元件 40 的材料而彼此分離。接合元件 24 之未被囊封的部分 52 係由該些接合元件 24 之末端 30 的至少一部份來界定，希望係尤其末端表面 34 來界定，並且舉例來說，不會被表面 42 處的囊封元件 40 遮蓋。

【0022】 於一特殊的實施例中，許多結構的基板被提供為一連續或半連續元件，例如，帶體、捲帶、或是薄板；不過，在圖 1 至 2 中，該些個別基板之間沒有任何可見的邊界。於囊封元件 40 被形成在該些基板上之後，結構 10 接著會沿著分離線 62 被切割(參見圖 2，其並未在該些個別基板之間顯示任何可見的邊界)，用以產生具有圖 3 中所示之配置的個別結構

10，且其中，結構 10 的基板 12 延伸在對面邊緣 64 之間。圖 1 至 2 僅繪製適合製造複數個結構的一基板薄板的一部分(該些結構可於其基板的一已界定部分上方容納一微電子元件)，如下面的詳細說明。

【0023】 參考圖 3，囊封元件 40A 與 40B 可以界定第一邊緣表面 44A 與 44B，分別從相鄰於頂端表面 42 的頂端邊界 56 處向下延伸至相鄰於基板 12 的底部邊界 58 並且被設置在基板 12 之邊緣 64 的內側。進一步參考圖 7A，底部邊界 58 被設置在由該基板之邊緣 64 所包圍的水平區域 66 內。於其中一實施例中，第一邊緣表面 44A 與 44B 分別以正交的方式延伸自元件 40A、40B 的表面 42 以及表面 14，而且表面 42 與 14 彼此平行，因此，邊界 56、58 在結構 10 的厚度方向中會對齊。

【0024】 於另一實施例中，第一邊緣表面 44A 與 44B 中的一或兩者可以在朝向與其對面的另一元件 40A 或 40B 的水平方向中從頂端表面 42 處斜離，相對於該頂端表面 42 的傾斜小於 90 度，因此，在朝向該對面元件 40 的水平方向中，第一邊緣表面 44 的底部邊界 58 和該頂端表面 42 相隔的距離大於該頂端邊界 56，雷同於 2012 年 11 月 12 日提申的美國專利申請案第 13/674,280 號中所述，本文中以引用的方式將其併入。

【0025】 於其中一實施例中，參考圖 7A，該些第一邊緣表面 44 的形狀可被設計成使得沿著該第一邊緣表面 44 從基板 12 處延伸至一恆定垂直距離處的任何筆直線被設置在第一水平方向 H_1 中的恆定位置處。舉例來說，一從該基板處延伸至一恆定垂直距離處的虛線 68(圖 7A)同樣落在一恆定的水平位置處。於某些實施例中，該些第一邊緣表面 44 可以實質上為平面。

【0026】 元件 40A 與 40B 進一步可以包含第二邊緣表面 46A 與 46B， 5

分別從頂端表面 42 向下延伸至基板。表面 46A、46B 雷同於表面 44，可以正交的方式延伸自表面 42 與 14，或者，可以分別在水平方向 H_2 與 H_1 中從頂端表面 42 處斜離。雷同於邊緣表面 44，邊緣表面 46 的形狀可被設計成使得沿著該些表面 46 從基板 12 處延伸至一恆定垂直距離處的任何筆直線分別被設置在水平方向 H_2 與 H_1 中的恆定位置處，雷同於上面針對邊緣表面 44 所述。

【0027】 囊封元件 40 可以有至少約 150 微米的厚度(h)，其係在正交於水平方向 H_2 與 H_1 的方向中背向表面 14 延伸。該些囊封元件 40 亦可以遮蓋區域 50 內沒有被接合元件 24 遮蓋的某些導體元件 18，包含其觸墊 26 在內。

【0028】 囊封元件 40 可以至少部分，且希望實質上，囊封和區域 50 內的導體元件 26 連結的接合導線 24，包含該些接合元件的基底 28 以及邊緣表面 32 的至少一部分。接合導線 24 的一部分可以保持不被囊封元件遮蓋，其亦可稱為未被囊封，從而使得接合導線 24 可用於電連接至位於囊封元件 40 外面的特徵件或元件。於一實施例中，接合導線 24 的末端表面 34 保持不被囊封元件 40 之表面 42 處的囊封元件 40 遮蓋。亦可以採用其它實施例，其中，除了末端表面 34 保持不被囊封層 40 遮蓋之外，邊緣表面 32 的一部分亦不被囊封元件 40 遮蓋；或者，替代方式為，邊緣表面 32 的一部分不被囊封元件 40 遮蓋。換言之，囊封元件 40 可以遮蓋疊置在第一表面 14 之部分 50 上的構件的所有部分；但是，該些接合導線 24 中的一部分除外，例如，至少該些末端表面 34，以及視情況，邊緣表面 32 的一部分，或是兩者的組合。在圖中所示的實施例中，囊封層 40 的表面 42 可以和基板

12 的第一表面 14 分隔某個距離，該距離足以遮蓋末端 30 處之一部分接合元件 24 以外的所有部分。參考圖 3，結構 10 的實施例可以讓接合導線 24 的末端表面 30 不齊平於表面 42，例如，接合導線 24 的末端突出於表面 42 並且終止在和表面 42 相隔某個距離的末端表面 34 處。

【0029】 或者，本揭示內容的一實施例可以包含如圖 4A 中所示的結構 10-1，其包含雷同於上面所述結構 10 的構件。參考圖 4A，結構 10-1 可以包含各有一頂端表面 42 的囊封元件 40A' 與 40B'，該頂端表面 42 實質上為平面並且平行於基板 12 的平面表面 14。元件 40A' 與 40B' 可以囊封接合導線 24' 與 24'' 並且界定未被囊封的部分 52' 與 52''，接合導線 24' 與 24'' 具有分別位在和表面 42 相隔不同距離處的末端表面 34' 與 34''，而未被囊封的部分 52' 與 52'' 則分別包含該些末端表面 34' 與 34'' 以及邊緣表面 32' 與 32'' 的一部分。於某些實施例中，接合元件 24 的末端表面 34 可以為平面，而其一邊緣表面 32 可以為平面並且延伸垂直於該末端表面 34。

【0030】 具有未被囊封部分 52 的接合元件 24 的配置，例如，圖 3 與 4A 中所示，可以藉由允許焊料除了連結至末端表面 34 之外還沿著邊緣表面 32 吸附並且與其連結而用於連接至(例如，藉由圖 4B 中所示的焊球 170 或是類似物)另一導體元件。焊球 170 亦可以從邊緣表面 32 處延伸至表面 42 之未被遮蓋的部分之上。

【0031】 用於被根據本揭示內容之結構的囊封元件 40 囊封的接合元件 24 的其它配置亦可以採用。舉例來說，圖 4C 便顯示一種結構 10-2 的實施例，其具有一被一囊封元件 140A 囊封的接合導線 24-1，其一末端 30-1 s

並非被定位在其基底 28-1 的正上方。也就是，將基板 12 的第一表面 14 視為延伸在兩個橫向方向中，以便實質上界定一平面(參見圖 7A)，延伸穿過該囊封元件 140A 的一接合導線 24-1 的一端 30-1 可以在此些橫向方向中的至少其中一個方向中從基底 28-1 的對應橫向位置處移開。如圖 4C 中所示，接合導線 24-1 可以實質上筆直於其縱軸中，如同在圖 3 與 4A 的實施例中，該縱軸和基板 12 的第一表面 14 形成角度 116。圖 4C 的剖面雖然僅在一垂直於第一表面 14 的第一平面中顯示角度 116；不過，接合導線 24-1 亦可能在垂直於該第一平面及垂直於該第一表面 14 的另一平面中和該第一表面 14 形成角度。此角度可以實質上等於或不同於角度 116。也就是，末端 30-1 相對於基底 28-1 的移位可以在兩個橫向方向中並且可以在每一個此些方向中移位相同或是不同的距離。

【0032】 於一實施例中，被元件 140A 囊封的接合導線 24-1 與 24-2 中的各條接合導線可以在不同的方向中移位並且沿著第一表面 14 且在囊封元件 140A 內移位不同的數額。此排列允許結構 10-2 具有一相較於基板 12 之水平以相異的方式被配置在元件 140A 之表面 142 的水平處的陣列。舉例來說，相較於在基板 12 的第一表面 14，一陣列在表面 142 水平處可以遮蓋一較小或較大的總面積或是具有較小或較大的間距。進一步言之，某些接合導線 24-1 的末端 30-1 可以被定位在基板 12 之上，用以容納不同大小的多個已封裝微電子元件組成的堆疊排列。於另一範例中，接合導線 24-1 可以被配置成使得其中一條接合導線 24-1 的末端 30-1 實質上被定位在另一條接合導線 24-1 的基底 28-1 之上，而該另一條接合導線 24-1 的末端 30-1 則被定位在其它地方。此排列涉及相較於另一表面(例如，表面 14)上的一對應接點

陣列的位置來改變一接點陣列內的接點末端表面 34 的相對位置。於此陣列內，該些接點末端表面的相對位置可以如所希望地相依於由結構 10-2 或是其它必要條件所形成的微電子組件的應用而改變或不同。

【0033】 於如圖 4C 中所示的進一步範例中，被元件 140A 囊封的接合導線 24-1 可以被排列成使得該些基底 28-1 被排列在具有其間距的第一圖樣中。該些接合導線 24-1 可以被配置成使得其未被囊封的部分 52(包含末端表面 30-1 在內)可以某個圖樣被設置在該囊封元件 140A 之表面 142 處的多個位置處，其最小間距大於被附接至區域 50 內的導體觸墊 26 的接合導線 24-1 的個別相鄰基底 28-1 之間的最小間距。據此，表面 142 處相鄰接合導線之間的最小間距可以大於該些接合導線所附接之基板的導體觸墊 26 之間的最小間距。為達此目的，舉例來說，該些接合導線可以如圖 4C 中所示般地形成某個角度或是彎曲，俾使得該些末端 30 在一或更多個橫向方向中和基底 28 產生移位，如上面的討論。於其中一實施例中，導體元件 26 和末端 30 可以被排列在個別的列或行之中，而且其中一列中的末端表面 34 的橫向移位可以大於另一列。為達此目的，舉例來說，該些接合導線 24 會位在和基板 12 的表面 14 不同的角度 116 處。

【0034】 圖 4C 所示的係進一步實施例，其中，接合導線 24-2 的末端 30-2 位在相對於其基底 28-2 之有移位的橫向位置中。於圖 4C 的實施例中，接合導線 24-2 藉由於其中併入一彎曲部 118 來達成此橫向移位。該彎曲部 118 可以在一接合導線形成製程期間的一額外步驟中被形成並且，舉例來說，可以在該導線部分被拉出至所希望的長度時進行。此步驟可以使用可用的導線接合設備來實行，其可以包含使用單台機器。

【0035】 該些彎曲部 118 可在必要時有各式各樣的形狀，以便達成該接合導線 24-2 之末端 30-2 的所希望的位置。舉例來說，如圖 4C 中所示，該些彎曲部 118 可以被形成為各種形狀的 S 彎曲，例如，接合導線 24-2(A) 中所包含的 S 彎曲，或是接合導線 24-2(B) 中較平順的形狀。除此之外，彎曲部 118 可以被定位成比較靠近基底 28-2 而比較遠離末端 30-2；反之亦可。彎曲部 118 亦可以具有螺旋或環圈的形狀；或者，可以為包含在多個方向中彎曲或是由不同形狀或形體所組成的複合形狀。

【0036】 於其中一實施例中，結構 10-2 可以包含多個囊封元件 140，每一者皆於其中囊封一不同類型的接合元件 24。參考圖 4C，元件 140A 可以包含如接合元件 24 的接合導線或導線；而囊封元件 140B 可以包含如接合元件 124 之實質上垂直的導體特徵件，例如，微柱體或杆體。

【0037】 應該瞭解的係，如圖 4C 中所示，一結構可能包含具有各種形狀的多個接合元件的任何組合，從而在其基底和末端之間造成各種相對的橫向移位。該些接合元件 24 中的一部分實質上筆直，末端 30 被定位在它們的個別基底 28 之上，如圖 3 與 4A 中所示；而其它接合元件 24 則包含一彎曲部 118，從而導製末端 30 與基底 28 之間略微相對的橫向移位。進一步言之，某些接合元件 24 包含具有蜿蜒狀的彎曲部 118，其導致末端 30 從相對基底 28 處橫向移位的距離大於末端 30 的距離。

【0038】 於接合元件 24 的此些實施例中，其接合導線可以被配置成在末端 30 處未被囊封元件遮蓋並且沿著其邊緣表面的至少一部分從末端表面 34 處延伸離開。如圖 3 以及 4A、4C 中所示，該些接合元件的自由端雖然未被遮蓋；然而，邊緣表面 32 的一部分卻可以額外或替代地未被該囊封

元件遮蓋。此種配置可藉由電連接至一適當的特徵件而用於接地—包含該結構的微電子組件；或者，可用於機械連接至或電連接至橫向設置於該微電子組件的其它特徵件。

【0039】 除此之外，參考圖 4C，囊封元件 140B 可以囊封接合元件 124，該些接合元件 124 的形式為以表面 14 處的導體元件 26 被連接在其基底 128 處的杆體或微柱體。元件 140B 可以被配置成包含一已被蝕除、鑄造、或是以其它方式形成的區域，用以界定一凹陷表面 144，該凹陷表面 144 被定位成比表面 142 更靠近基板 12。一或更多個微柱體 124-1 可以在該凹陷表面 144 的一區域內不被遮蓋。於圖 4C 中所示的示範性實施例中，微柱體 124-1 的末端表面 134-1 以及一部分的邊緣表面 132-1 可以不被囊封元件 140B 遮蓋，用以形成該接合元件 124-1 的未囊封部分 152。

【0040】 於其中一實施例中，杆體 124-1 的基底 128-1 可以藉由一釘頭凸塊 165 來連結表面 14 上的導體元件 26。該釘頭凸塊基本上係由一或更多個銅質、鎳質、銀質、鉑質、以及金質末端 38 所構成並且在杆體 124-1 由不可濕潤金屬製成時提供一種形成導體互連線的方式。

【0041】 雷同於接合元件 24，參考圖 4D，接合元件 124 的此配置可以藉由允許焊料除了連結至末端表面 134-1 之外還沿著邊緣表面 132-1 吸附並且與其連結而用於連接至(例如，藉由焊球 170 或是類似物)另一導體元件，且其中，該焊料可以沿著表面 144 延伸自邊緣表面 132-1。亦可以採用其它配置藉以讓該接合元件 124 的一部分於凹陷表面 144 中不被囊封元件 140B 遮蓋，其包含該些末端表面實質上齊平於凹陷表面 144 的配置。

【0042】 再次參考圖 4C，結構 10-2 可以包含一微柱體形式的接合元 s

件 124-2，其具有一藉由釘頭凸塊 165 被連結至一導體元件 26 的基底 128-2 以及一末端表面 134-2 和一延伸自該末端表面 134-2 的邊緣表面 132-2，從而界定表面 142 處該接合導線 124-2 之未被囊封的部分 152。於另一實施例中，結構 10-2 可以包含一微柱體形式的接合元件 124-3，其和表面 14 處的導體元件 26 一體成形並且從表面 14 處延伸至一末端表面 134-3。該接合元件 124-3 包含該末端表面 134-3 以及一延伸自該處的邊緣表面 132-3，成為表面 142 處之未被囊封的部分 152。

【0043】 於進一步實施例中，元件 140B 可以被配置成包含一已被蝕除、鑄造、或是以其它方式形成的區域，用以界定一腔部 175，其從表面 142 處延伸至基板的表面 14。腔部 175 可以有任何合宜的形狀，以便允許在可被形成於腔部 175 中的接合元件 124-4 的一末端表面 134-4 處進行電連接，例如，藉由於其中沉積導電材料，其中，接合元件 124-4 具有一末端表面 134-4 作為未被囊封的部分 152。於其中一實施例中，接合元件 124-4 可以被形成在一梯形形狀的腔部 175 中，其具有漸細的側壁。接合元件 124-4 的末端表面 134-4 的剖面可以寬於基底 128-4 和末端表面 134-4 之間的部分的剖面，其中，基底 128-4 以及末端表面 134-4 為平行，而邊緣表面 132-4 則從基底 128-4 朝末端表面 134-4 彼此漸細延伸。

【0044】 參考圖 4D，焊料 170 可以被沉積在腔部 175 中，用以從該末端表面 134-4 處延伸至表面 142 之上，並且沿著表面 142 的多個部分背向腔部 175 延伸。

【0045】 應該瞭解的係，根據本揭示內容，一結構可以包含其它配置使得一接合元件的一部分不被一囊封元件遮蓋，例如，在一末端表面處且

視情況在其邊緣表面處，雷同於本文中針對該囊封元件的表面遠離且背向基板之表面的配置變化例所討論的配置。

【0046】 再次參考圖 3，舉例來說，囊封元件 40 係用以保護區域 50 內的導體元件 18，包含和區域 50 內的觸墊 26 連接的接合元件 24。這可以產生一種更耐用的結構，比較不會因對其進行測試或是在運輸或組裝至其它微電子結構期間遭到破壞。囊封元件 40 可以由一有絕緣特性的介電材料所形成，例如，在美國專利申請公開案第 2010/0232129 號中所述，本文以引用的方式將其完整併入。

【0047】 參考圖 3 與 7A，圖中顯示一種用於由結構 10 的接合元件 24 的末端表面 34 所形成之多個接點組成的陣列的示範性圖樣。此陣列可以被形成在一區域陣列配置中，其變化例能夠利用本文中所述的結構來施行。此陣列可被用來將一包含結構 10 的微電子組件電連接且機械連接至另一微電子結構，例如，連接至一印刷電路板(Printed Circuit Board, PCB)或是連接至其它已封裝的微電子元件。於此種堆疊排列中，接合導線 24 以及導體元件 18 與 20 可藉以攜載多個電子訊號，每一個電子訊號皆有一不同的訊號電位，以便讓不同的訊號被單一堆疊中的不同微電子元件處理。焊料質塊可被用來互連此一堆疊中的微電子組件，例如，藉由將末端表面 34 電子附接且機械附接至一外部構件的導體元件。

【0048】 參考圖 3 與 7A，結構 10 之基板 12 的表面 14 與 16 延伸在水平方向 H_1 與 H_2 中，結構 10 的邊緣 64 延伸在上表面與下表面之間。囊封元件 40A 與 40B 可以界定一預設大小及預設形狀的微電子元件接收區 210，以便容納一微電子元件，例如，單獨一個微電子晶片、一微電子組件、或 s

是一含有至少一晶片的微電子封裝，該微電子元件接收區 210 被設置在元件 40A 與 40B 旁邊並且在其上疊置著該區域 210 之底部部分 212 的表面 14 的一部分處被連接至基板 12。舉例來說，參考圖 7A，該底部部分 212 可以有：一線性維度 R1，其在水平方向 H_1 中從元件 40A 的底部邊界 58 處延伸至元件 40B 的底部邊界 58；以及一線性維度 R2，其在一正交於方向 H_1 的水平方向中延伸在元件 40 的對面末端 205 之間，該些對面末端 205 延伸在平行於水平方向 H_1 的方向中。區域 210 包含一空間，該空間從該底部部分 212 處之表面 14 的外露部分以及該表面 14 處的導體元件 18 向上延伸至和該基板之表面 14 相隔一預設垂直距離處，其高度可以高於、等於、或是低於從表面 14 處垂直測得之該些元件 40 中一或兩者的表面 42 的高度。因此，區域 210 包含一被界定在分別為囊封元件 40A、40B 的表面 44A、44B 之間的空間。區域 210 的預設大小及形狀係以該基板的表面 14 上的囊封元件 40 的大小、形狀、以及定位為基礎，並且規定要被連接至該部分 212 所疊置之一部分基板的一微電子元件本身，或是在一封裝或組件內，的一部分可以被設置在該區域 210 中，而該元件、封裝、或是組件沒有接觸表面 42A 與 42B。

【0049】 用以製造結構 10 之根據本發明的進一步實施例的製程可以使用一事先形成的介電質塊(例如，基本上由介電材料構成的基板)並且使用一模具元件(圖中並未顯示)來形成用以囊封接合元件 24 的囊封元件 40 的介電質塊。於此製程中，和基板 12 之表面 14 處的觸墊 26 連接的接合元件可以在鑄造時出現。於其中一實施例中，形成元件 40 的介電質塊可以被鑄造在接合元件 24 上方，該些接合元件 24 會被連接至基板 12 之表面 14 上的線

路 18。

【0050】 此外，如上面所述且如圖 3 中所示的一事先形成的介電質塊(其充當用以囊封該些接合元件以便界定未被囊封部分的囊封元件並且具有一頂端表面 42 以及邊緣表面 44 與 46)可以利用一黏著劑(例如，可固化的黏著劑或環氧樹脂)被附接至基板 12 的表面 14 的部分 50，其會和另一雷同囊封元件橫向分隔。

【0051】 在該些囊封元件被形成在基板 12 上之前之製造結構 10 的進一步步驟中，作為導體元件 18 的線路和觸墊可以先被圖樣化在表面 14 上。舉例來說，整個表面 14 可以被電鍍、遮罩、並且被選擇性蝕刻，用以形成該些線路。或者，表面 14 可先以一遮罩材料遮蓋，並且接著選擇性曝光於雷射輻射中用以貫穿該遮罩切出溝槽。一晶種層可以先被塗敷在該遮罩上方並且被塗敷於該些溝槽之中，隨即該遮罩會被移除，以便剝離該些溝槽處以外每一個地方的晶種層。該表面接著會曝露於一電鍍槽中，使得金屬僅被沉積在有該晶種存在的溝槽處。亦可以使用在介電質本體上形成金屬特徵件的任何其它技術。

【0052】 於其它實施例中，被用於形成囊封元件 40 的可流動介電材料可以充當黏著劑，將該囊封元件接合至基板 12。

【0053】 參考圖 7B、7C、以及 7E，圖中所示的根據本揭示內容實施例之基板上的囊封元件的替代排列(囊封和該基板連接的接合元件)，其可被用來取得一微電子元件接收區。舉例來說，一或更多個囊封元件 300 可以被形成在一基板 312(例如，雷同於基板 12)的上表面 304 上而在該上表面 304 上具有某種大小、形狀、以及排列(例如，以彼此為基準)，以便界定具有可

容納一微電子元件、封裝、或是組件的大小及形狀的微電子元件接收區 302，雷同於上面針對區域 210 所述者。參考圖 7B，四個囊封元件 300 可以被排列用以界定該區域 302，其疊置在基板 312 的上表面 304 上並且具有一底部部分 306，該底部部分 306 具有水平延伸的維度 R3 與 R4，其中，R4 在該結構的厚度方向中分別對齊在其相向邊緣表面處的元件 300A 與 300B 的上邊界與下邊界；而 R3 則在該結構的厚度方向中分別對齊在其相向邊緣表面處的元件 300C 與 300D 的上邊界與下邊界。參考圖 7C，囊封元件 300 可以為界定一具有矩形底部部分 306 之區域 302 的單一元件，該矩形底部部分 306 的三邊係由該單一元件來界定。參考圖 7E，單一囊封元件 450 可被排列成疊置在基板 456 的上表面 454 上，用以界定一微電子元件接收區 452，該微電子元件接收區 452 具有一疊置在表面 454 的一部分 454A 上的底部部分 456。該元件 450 疊置在表面 454 的一部分 454B 上，而且該部分 454B 完全封閉部分 454A。因此，元件 450 會完全封閉接收區 452，至少在該區域 452 中垂直背向部分 454A 延伸的一部分處。

【0054】 參考圖 5 與 7D，於其中一實施例中，結構 400(其具有雷同於結構 10 之構件的構件)可以包含單一囊封元件 440，或是多個囊封子元件 440A、440B、以及 440C，它們會囊封接合元件 424，以便在背向該基板的子元件 440 的表面 442 處提供由該些接合元件 424 之至少末端表面 434 所界定的未被囊封的部分 452。舉例來說，參考圖 7D，單一元件 440 可以界定複數個微電子接收區 402A、402B，疊置在該基板的上表面 414 上並且分別具有底部部分 406A、406B。或者，子元件 440A、440B、以及 440C(圖 7D 中以元件 440 中沒有斜線的部分的表示)可以彼此平行排列並且分隔(雷同於

圖 3 與 4A 中的元件 40A 與 40B)，用以界定區域 402A 以及 402B。

【0055】 參考圖 6，於其中一實施例中提供一種結構 500，其具有雷同於結構 10 的構造，該結構 500 可以包含基板 12 的表面 14 上的囊封元件 40A、40B，用以界定區域 210。此外，一囊封元件 540 亦可以疊置在表面 16 的一部分 560 上並且囊封被連結至該部分 560 內之觸墊 522 的接合元件 524，同時提供由末端表面 534 以及邊緣表面 532 之一部分所界定的未被囊封的部分 550。於其中一實施例中，囊封元件 540 可以至少部分疊置在其上疊置著部分 212 的表面 14 的一部分上。於某些實施例中，囊封元件 540 可以疊置在表面 16 上，用以界定至少一微電子元件接收區 570，該微電子元件接收區 570 疊置在從該部分 560 處延伸至基板 12 之對面邊緣 64 的表面 16 的一部分 574 上。

【0056】 參考圖 14 與 15，於本揭示內容的另一實施例中提供一種結構 1010，該結構 1010 可以包含一於晶圓級所提供的主動式晶粒 1012，例如，可場程式化閘陣列。晶粒 1012 可以有一主動式表面 1014，其包含電氣電路系統 1016 以及多個接合觸墊 1018。晶粒 1012 通常為 730 微米的矽，而電氣電路系統 1016 則可以由任何合宜的習知技術來提供。或者，晶粒 1012 亦可以為任何其它合宜的材料，例如，舉例來說，砷化鎵，並且可以有任何合宜的厚度。一由介電材料製成的重新分配層 1020 可以沿著表面 1014 延伸。線路 1022 可以被電連接至層 1020 的表面 1017 處的接觸觸墊 1024(表面 1017 遠離表面 1014)並且延伸穿過重新分配層 1020 的基板 1026 抵達表面 1014 處的觸墊 1018。雷同於圖 2 中所示的結構 10，接合元件 24 可在其基底處連結至少一部分觸墊 1024，它們經由線路 1022 連結表面 1014 的一部分 1050 處

的觸墊 1018。於重新分配層 1020 從該結構中被省略的另一實施例中，接合元件 24 的基底 28 可以藉由焊料元件(圖中並未顯示)來連結該部分 1050 處的觸墊 1018。

【0057】 參考圖 15，結構 1010 可以進一步包含囊封元件 1040A 以及 1040B，囊封元件 1040A 以及 1040B 具有雷同於如上面所述之組件 10 中的囊封元件 40 的特點，它們係由一介電材料形成在基板 12 的表面 1014 的部分 1050 上方並且界定一頂端表面 1042，該頂端表面 1042 遠離且背向晶粒 1012。元件 1040 的材料填充該些接合元件 24 之間的空間，而未被囊封的部分 52 則由該些接合元件 24 之末端 30 的至少一部分來界定。此外，囊封元件 1040A 與 1040B 還可以界定第一邊緣表面 1044A 與 1044B，分別相鄰於頂端表面 1042 向下延伸至重新分配層 1020 的表面 1017，或者，倘若層 1020 被省略的話，則延伸至表面 1014，其中，該些表面 1044 被設置在晶粒 1012 的周圍邊緣 1064 的內側。元件 1040A 與 1040B 進一步可以包含第二邊緣表面 1046A 與 1046B，分別從頂端表面 1042 處向下延伸至層 1020 的表面 1017 或是晶粒 1012 的表面 1014，雷同於上面針對延伸至基板 12 的元件 40 的表面 46 所述。該些囊封元件 1040 可以雷同的方式被配置成囊封元件 40' 與 140，如圖 4A 與 4B 中所示，用以囊封接合元件 24 並且露出其未被囊封的部分 52。

【0058】 於某些實施例中，許多結構的晶粒被提供為一連續或半連續元件，例如，帶體、捲帶、或是薄板。於該些囊封元件 1040 被形成在該些晶粒上之後，該些結構 1010 便接著會沿著分離線被切割，用以產生具有圖 15 中所示之配置的個別結構 1010，且其中，結構 1010 的晶粒 1012 延伸在

對面邊緣 1064 之間。

【0059】 或者，本揭示內容的一實施例可以包含一結構 1010-1，如圖 16A 中所示，其包含雷同於上述結構 1010 之構件的構件。參考圖 16A，結構 1010-1 可以包含接合導線 24-1，該些接合導線 24-1 中的一部分可以包含雷同於圖 4C 中所示的彎曲部分或是實質上筆直的部分，接合導線 24-1 會被一囊封元件 1040A 囊封，其個別的末端 30-1 沒有被定位在其基底 28-1 的正上方，俾使得結構 1010-1 可以具有一相較於晶粒 1012 或重新分配層 1020 之水平以相異的方式被配置在元件 1040A 的水平處的陣列，其遠離晶粒 1012。元件 1040A 可以被配置成包含一已被蝕除、鑄造、或是以其它方式形成的區域，用以界定一腔部 1070，其從元件 1040A 的表面 142(其遠離晶粒 1012)處延伸至一凹陷表面 1044，該凹陷表面 1044 比表面 1042 更靠近晶粒 1012。該些接合元件 24-1 可以在凹陷表面 1044 的一區域內的腔部 1070 中不被遮蓋。腔部 1070 可以有任何合宜的形狀，以便允許在被設置於該腔部 1070 中的接合元件 24-1 的末端 30-1 處的未被囊封的部分 52 進行電連接。於其中一實施例中，接合元件 24-1 的未被囊封的部分 52 可以疊置在表面 1044 上，並且介於界定該腔部 1070 的囊封元件 1040A 的漸細側壁 1045 之間，該些漸細側壁 1045 從表面 1042 處延伸至表面 1044。

【0060】 除此之外，囊封元件 1040B 亦可以囊封接合元件 1124，接合元件 1124 的配置雷同於如圖 4C 中所示的接合元件 124，並且在其基底 1128 處連接重新分配層 1020 之表面 1017 處或晶粒 1012 之表面 1014 處的觸墊。於圖 16A 中所示的示範性實施例中，一接合元件 1124 可以不被囊封元件 1040B 遮蓋，用以在該囊封元件 1040B 的一腔部 1070 內形成一未被囊封

的部分 1152，其係由一末端表面 1134 以及該接合元件的邊緣表面 1132 的一部分所界定。於其中一實施例中，一杆體 1124 的基底 1128 可以藉由一釘頭凸塊 1165 來連結表面 1017 或是 1014 處的觸墊。進一步言之，一腔部 1175(其具有雷同於如圖 4C 中所示之腔部 175 的配置)可以被形成在囊封元件 1040B 中並且從表面 1042 處延伸至表面 1017，或者，倘若層 1020 被省略的話，則延伸至表面 1014。一接合元件 1124A(雷同於接合元件 124-2、124-3、或是 124-4)可以從被設置在腔部 1175 內的一末端表面 1130A 處延伸穿過腔部 1175 至其基底，該基底連結晶粒 1012 的一觸墊或是層 1020，其中，接合元件 1124A 的未被囊封的部分 1152A 係由該末端表面 1130A 以及一延伸自該末端表面 1130A 的邊緣表面 1132A 所界定。

【0061】 參考圖 16B，該些接合元件 1124 可以藉由允許填充該些腔部 1070 或是腔部 1175 中未被接合元件 1124 佔據的部分而連接至(例如，藉由焊料元件 1170 或是類似物)另一接合元件，以便分別囊封接合元件 24-1 與 1124 的未被囊封的部分 52 與 1152。於某些實施例中，形成焊料元件 1170 的材料可以被形成在表面 1042 中延伸自該些腔部 1070 與 1175 的部分上。於另一實施例中，遠離晶粒 1012 的焊料元件 1170 的表面 1172 可以在和囊封元件 1040 的平面表面 1042 相同的平面中。

【0062】 於另一實施例中，除了下面的差異之外，結構 1010-2(參見圖 16C)可以具有雷同於結構 1010-1 的構件以及配置。接合元件 24-1 可以被囊封元件 1040A 囊封，俾使得僅有元件 24-1 的末端表面 34-1 界定其未被囊封的部分 52，而且該些末端表面 34-1 齊平於表面 1044。此外，具有未被囊封部分 1152 的接合元件 1124 可以被囊封元件 1040B 囊封，俾使得僅有元件

1124 的末端表面 1134 界定未被囊封的部分 1152，而且該些末端表面 1134 齊平於表面 1044。進一步言之，該些接合元件 1124A 可以被囊封元件 1040B 囊封，俾使得僅有其末端表面 1134A 界定未被囊封的部分 1152A，而且該些末端表面 1134A 齊平於表面 1044。參考圖 16D，且雷同於如參考圖 16C 所述，焊料元件 1170 可以填充該些腔部 1070 或是腔部 1175 中未被接合元件 1124 佔據的部分，以便分別囊封接合元件 24-1 與 1124 的未被囊封的部分 52 與 1152。

【0063】 於某些實施例中，疊置在基板 112 上的囊封元件，例如，在如上述的結構 10 中(參見圖 3 以及 4A 至 4D)，可以被配置成用以囊封接合元件並且露出未被囊封的部分 52，雷同於如圖 16A 至 16D 中所示之結構 1010 的實施例中疊置在晶粒 1012 上的囊封元件。

【0064】 參考圖 15 以及 7E，雷同於上面針對結構 10 所述，囊封元件 1040A 與 1040B 可以界定一預設大小及預設形狀的微電子元件接收區 1210，以便容納一微電子元件，例如，單獨一個微電子晶片、一微電子組件、或是一含有至少一晶片的微電子封裝，該微電子元件接收區被設置在元件 1040A 與 1040B 旁邊並且在其上疊置著該區域 1210 之底部部分 1212 的表面 1014 的一部分處電連接晶粒 1012 的觸墊。舉例來說，參考圖 7E，該些囊封元件 1040A 與 1040B 的形式可以為配置雷同於元件 450 的單一、一體成形的囊封元件 1040，其疊置在完全封閉表面 1014 或 1017 的一區域 1014A 或 1017A 的晶粒 1012 中的一區域上，以便界定區域 1210。區域 1210 可以有雷同於區域 452 的配置並且包含一相鄰於晶粒 1012 的部分 1212，雷同於底部部分 456。區域 1210 的預設大小及形狀係以晶粒 1012 的表面 1014 上方的囊

封元件 1040 的大小、形狀、以及定位為基礎，並且規定要被連接至該部分 1212 所疊置之該晶粒的一部分的一微電子元件本身，或是在一封裝或組件內，的一部分可以被設置在該區域 1210 中，而該元件、封裝、或是組件沒有接觸表面 1042A 與 1042B。

【0065】 參考圖 8，封裝組件 600 可以包含本揭示內容的結構，其被連接至該結構之微電子元件區處的一微電子元件、封裝、或是組件。舉例來說，該封裝組件 600 可以包含如上所述的結構 10，其被連接至一微電子元件 602。該微電子元件或晶片 602 可以包含對面的表面 605、607，並且以基板 12 為基準「面朝下」的配向定位在區域 212 中，表面 605 面向基板 12 的表面 14。表面 605 處的接點 604 可以藉由焊料元件 609 被接合至表面 14 處的導體元件 618。區域 210 的底部部分 212 疊置在該導體元件 618 上。該些接點 604 可以經由電氣電路系統(例如，基板 12 內的線路 19 或是延伸穿過基板 12 的導體通孔 22)電連接終端 31(線路 33 從終端 31 處延伸在基板 12 的表面 16 上)以及元件 40A 與 40B 內的接合元件 24。組件 600 可以藉由電連接被形成在該些終端 31 處的焊料元件 625(例如，焊球)至一外部構件 690(例如，一印刷電路板)的相向表面 692 上的接點(圖中並未顯示，該些接點被排列成對應於結構 10 的終端 31 的圖樣)而被連結至該構件 690。

【0066】 於其中一實施例中，區域 210 可被調適成使得當該微電子元件 602 被接合至基板 12 時，分別面向邊緣表面 44A 與 44B 的微電子元件 602 的對面邊緣表面 613A 與 613B 會與邊緣表面 44A、44B 分隔至少約 200 微米的距離。於某些實施例中，該分隔距離可以讓該介電材料(舉例來說，底層填充材料)被提供在相向的表面 613A 與 44A 之間以及相向的表面 613B 與

44B 之間。於另一實施例中，該分隔距離可以允許將介電材料鑄造在該微電子元件 602 的頂端表面 607(其延伸在表面 613A 與 613B 之間)以及表面 613A 與 613B 上方。

【0067】 一介電質塊或包覆鑄模 626 會被形成在區域 210 的底部部分 212 上方，例如，利用已述用於在上面討論的基板 12 上方形成囊封元件之介電質塊的任何技術。該介電質塊 626 具有一遠離表面 14 的頂端表面 628，其延伸在微電子元件 602 上方並且在水平方向 H_1 與 H_2 中於表面 14 上方遠離元件 602 分別朝向囊封元件 40A 與 40B 的邊緣表面 44A 與 44B。於其中一實施例中，該頂端表面 628 延伸至邊緣表面 44A 與 44B，而邊緣表面 628A 與 628B 則從該處向下延伸至基板 12，分別面向邊緣表面 44A 與 44B 的一部分並且於某些實施例中沿著且接觸邊緣表面 44A 與 44B 的至少一部分。就此來說，介電質塊 626 可以由一第一介電材料製成，而囊封元件 40 可以由不同於該第一介電材料的第二介電材料製成。於某些實施例中，介電質塊 626 可以被提供成使得其頂端表面 628 延伸在一囊封元件 40 的表面 42 的一部分上方。該介電質塊 626 進一步包含一底部表面 630，其在水平方向 H_1 與 H_2 中從該些邊緣表面 628A 與 628B 處背向囊封元件 40A 與 40B 並且沿著表面 14 的外露部分以及表面 14 上的線路 618 延伸。

【0068】 於其中一實施例中，囊封元件 40 的厚度(h)在正交於 H_1 與 H_2 的組件 600 的厚度方向 T 中背向表面 14 向上延伸，並且等於、大於、或是小於該方向 T 中的微電子元件 602 的厚度。於另一實施例中，該些元件 40 中至少其中一者的厚度(h)小於或是等於其中囊封著該微電子元件 602 的介電質塊 626 在方向 T 中的厚度。

【0069】 組件 600 可以連結一疊置在基板 12 的表面 14 上微電子封裝 2200。該微電子封裝 2200 可以包含一基板 2206，該基板 2206 具有一遠離第二表面 2210 的第一表面 2208，其中，該第一表面 2208 面向該些囊封元件 40 的表面 42 以及質塊 626 的表面 628。導體元件 2212 可以沿著表面 2208 與 2210 延伸。此外，一微電子元件 2214 還會被定位在「面朝下」的配向中面向表面 2210，而該微電子元件 2214 的接點(圖中並未顯示)則藉由焊料元件(圖中並未顯示)被接合至表面 2210 上的導體元件 2212。進一步言之，表面 2208 上的導體元件 2212 可以被排列在對應於該些接合元件 24 之未被囊封的部分 52 的圖樣的圖樣中，而焊料元件 2215 可以電連接此些元件 2212 和未被囊封的部分 52。一介電質塊 2220 可被形成在該微電子元件 2214 和表面 2210 的未被遮蓋的部分上方，以便囊封元件 2202 以及基板 2206 的表面 2210，例如，利用已述用於形成介電質塊的任何技術。遠離基板 2206 的質塊 2220 的表面 2222 疊置在該微電子元件 2214 以及表面 2210 中相鄰於該元件 2214 的部分上。就此來說，接合元件 24 可以電互連封裝 2200 的導體元件和組件 600 的導體元件及外部構件 690 的導體元件。

【0070】 於另一實施例中，參考圖 9，封裝組件 600' 可以有和圖 8 中所示的組件 600 雷同的構造；除外的係，接合元件 24 的末端表面 34 齊平於表面 42，晶片 602 藉由導線引線 622 被連結至該基板上的線路 618，以及組件 600' 進一步包含一重新分配層 654。舉例來說，晶片 602 的表面 607 可以藉由一黏著層 611 來附接層 14 之中部分 212 所疊置的部分，而且該些導線引線 622 可以從接點 604 處在表面 607 以及晶片 602 的邊緣表面 613 上方延伸至該些線路 618。進一步言之，層 654 可以由介電材料形成並且沿著

該些囊封元件 40 中至少其中一者的表面 42 的一部分或是沿著質塊 626 的表面 628 的一部分延伸。於其中一實施例中，該重新分配層 654 可以僅疊置在結構 10 的部分 50 上。於一替代實施例中，部分 212 可以疊置在該重新分配層 654 的一部分上。線路 658 可以被電連接至內接觸觸墊 661，該些內接觸觸墊 661 被電連接至接合元件 24 的末端表面 34 並且延伸穿過重新分配層 654 的基板 656 抵達基板 656 的表面 662 處的接觸觸墊 660。另一微電子組件接著可以藉由焊料質塊或是類似物被連接至接觸觸墊 660。該重新分配層 654 實際上充當所謂的扇出層，其可以讓組件 600' 連接至具有不同於部分 50 內的導體元件 26 陣列所允許之配置的陣列。

【0071】 於進一步實施例中，組件 600' 可以連結一微電子封裝，例如，上面所述的封裝 2200(參見圖 8)，其疊置在重新分配層 654 上。封裝 2202 的表面 2208 可以面向層 654 的表面 662，而表面 2208 處的封裝 220 的導體元件 2212 可以被排列在對應於層 654 之表面 662 處的接觸觸墊 660 的圖樣的圖樣中。焊料元件 2215 可以電連接此些元件 2212 和接觸觸墊 660。就此來說，封裝 2200 的導體元件可以經由重新分配層的導體元件及接合元件 24 來電連接組件 600' 的導體元件以及外部構件 690 的導體元件。

【0072】 應該瞭解的係，根據本揭示內容，一微電子元件或是一微電子封裝可以「面朝上」或「面朝下」的方式被鑲嵌並且藉由接合導線、接合球、或是其它已知的連接技術被耦合至一表面，例如，根據本揭示內容的結構的一基板的表面(舉例來說，14、16)或是和包含此結構的封裝組件連結的外部構件的表面(舉例來說，692)。

【0073】 於另一實施例中，參考圖 10A，一封裝組件 700 可以包含一 5

種根據本揭示內容的結構，其連結複數個微電子元件，其中，該些微電子元件中的一部分可以為微電子封裝的一部分。參考圖 10A，組件 700 可以包含如上面所述的結構 10 以及一微電子元件 702，微電子元件 702 的接點 703 面向表面 16 並且被電連接至表面 16 處的導體元件 20 的觸墊 25。一介電質塊 704 被形成在微電子元件 702 和表面 16 上方，並且具有一疊置在該元件 702 和該表面 16 上的表面 706。質塊 704 遮蓋微電子元件 702 及表面 16，雷同於上面針對圖 8 中所示之被形成在元件 602 及表面 14 上方的介電質塊 626 所述。

【0074】 此外，該封裝組件 700 還可以包含一微電子元件 732，其連接表面 14 處的導體元件。雷同於微電子元件 602，微電子元件 732 可以基板 12 的表面 14 為基準「面朝下」的配向定位在區域 710 中，表面 735 面向基板 12 的表面 14。表面 735 處的接點 736 可以藉由焊料元件被接合至表面 14 處的導體元件 738。區域 710 的底部部分 712 疊置在該些導體元件 738 上。該些接點 736 可以經由基板 12 內的電互連線來電連接與接點 736 電連接的其它導體構件或元件以及被囊封在元件 40A 與 40B 內的接合元件 24。

【0075】 此外，一介電材料質塊 748 可以被形成在區域 710 的部分 712 上方，雷同於上面針對包覆鑄模 626 的討論。該介電質塊 748 具有一遠離表面 14 的表面 750，其延伸在微電子元件 732 的上方並且在水平方向 H_1 與 H_2 中於表面 14 上方遠離元件 732 分別朝向囊封元件 40A 與 40B 的邊緣表面 44A 與 44B。於其中一實施例中，該表面 750 可以和該些邊緣表面 44A 與 44B 分隔，而且質塊 748 包含從該處向下延伸至基板 12 的邊緣表面 752A 與 752B，分別面向邊緣表面 44A 與 44B 並且與其分隔。於另一實施例中，

該些邊緣表面 752 中的其中一者(例如,邊緣表面 752A)可以至少部分接觸邊緣表面 44A 的一部分。介電質塊 748 可以由一第一介電材料製成,而囊封元件 40 可以由不同於該第一介電材料的第二介電材料製成。該介電質塊 748 進一步包含一底部表面 754,其在水平方向 H_1 與 H_2 中沿著表面 14 的外露部分以及表面 14 處的線路 738 延伸並且和元件 40A 與 40B 分隔。

【0076】 參考圖 11,其為在表面 14 的方向中所看見的組件 700 的實施例的平面圖,質塊 748(其中囊封著微電子元件 732 而形成被囊封的微電子元件 755)在水平方向 H_1 中延伸小於 $R1$ 的預設長度 $L1$ 並且在正交於水平方向 H_1 與 H_2 且平行表面 14 的方向中延伸小於 $R2$ 的預設長度 $W1$ 。此外,參考圖 10A,質塊 748 在方向 T 中的厚度不大於預設厚度 $H3$,少了焊料元件 794 的預期厚度,預設厚度 $H3$ 為該厚度方向 T 中從表面 14 至一外部構件 790 的相向表面 792 的距離,該些接合元件 24 藉由焊料元件 794 在末端表面 34 處和該外部構件 790 互連。舉例來說,質塊 748 可以在表面 754 處延伸在一具有最大維度 $W1$ 與 $L1$ 的水平區域上方,在厚度方向 T 中具有一預設形狀並且從表面 14 處延伸至表面 750 的厚度最大等於 $H3$,俾使得在元件 40 的表面 42 處的末端表面 34 可以在組件 700 的厚度方向中對齊該外部構件 790 的表面 792 上的觸墊(圖中並未顯示)而且質塊 748 則在區域 710 內,沒有接觸元件 40、構件 790、或是區域 710 內的其它構件。

【0077】 於某些實施例中,如圖 10A 中所示之包含微電子單元 755 的組件 700 亦可以被連接至一被排列在區域 710 內的微電子封裝 800 並且被連接至部分 712 所疊置的導體元件 18 的終端 27。該封裝 800 可以包含一基板 806,該基板 806 具有一遠離第二表面 810 的第一表面 808,其中,該第 5

一表面 808 面向表面 14，而導體元件 812 則沿著表面 808 與 810 延伸。此外，一微電子元件 814 還會被定位在「面朝下」的配向中面向表面 810，而該微電子元件 814 的接點(圖中並未顯示)則藉由焊料元件(圖中並未顯示)被接合至表面 810 上的導體元件 812。進一步言之，表面 808 上的導體元件 812 會藉由焊料元件 815 被電連接至表面 14 處的終端 27。一介電質塊 820 會被形成在該微電子元件 814 和基板 806 的表面 810 的一部分以及延伸在表面 808 與 810 之間的對面邊緣 819 的上方，以便囊封元件 802 以及基板 806 的一部分，例如，利用已述用於形成介電質塊的任何技術。遠離基板 806 的質塊 820 的表面 822 疊置在該微電子元件 814 以及表面 810 中相鄰於該元件 814 的部分上。

【0078】 進一步參考圖 11，封裝 800 具有一預設大小與配置並且被排列在表面 14 上方的預設位置處而於方向 H1 中和微電子單元 755 分隔，並且於方向 H2 中和元件 40B 分隔，以便不會接觸元件 40 以及該單元 755。雷同於單元 755，封裝 800 可以被定位在表面 14 上方，表面 808 處的觸墊(圖中並未顯示)會在厚度方向 T 中對齊表面 14 處之終端 27 中的對應終端而且部分 712 會疊置在該封裝 800 上。封裝 800 在水平方向 H₁ 中延伸小於 R1 的預設長度 L2 並且在正交於水平方向 H₁ 與 H₂ 且平行表面 14 的方向中延伸小於 R2 的預設長度 W2。

【0079】 進一步言之，於某些實施例中，一微電子封裝 800' 可以被排列在區域 710 內並且和該區域 710 內的其它構件分隔。舉例來說，參考圖 10 與 11，封裝 800' (其可以有和封裝 800 相同或是雷同的構造及構件)可以被排列在元件 40B 與封裝 800 之間並且和元件 40B 與封裝 800 分隔，以及

在水平方向 H_1 中延伸小於 R_1 的預設長度 L_3 並且在正交於水平方向 H_1 與 H_2 且平行表面 14 的方向中延伸小於 R_2 的預設長度 W_3 。封裝 800' 的表面 808 面向外部構件 790 的表面 792 且表面 808 上的終端 812 會連接表面 792 上的觸墊(圖中並未顯示)中的對應觸墊。雷同於封裝 800，封裝 800' 在組件 700 之厚度方向中的厚度不大於 H_2 。

【0080】 就此來說，區域 710 中的任何微電子元件(例如，一被囊封的微電子單元，一被連接至部分 712 所疊置之表面 14 處的導體元件的微電子封裝，或是一被連接至外部構件之觸墊的微電子封裝)在組件 700 之厚度方向 T 中的高度允許該些接合元件 24 的末端表面陣列連接該外部構件 790 的導體元件中的對應導體元件。於其中一實施例中，該微電子元件 702 可以為邏輯元件，而且被排列在區域 712 內的微電子元件可以為記憶體。

【0081】 於某些實施例中，區域 710 內的微電子元件及封裝可以延伸在一維度小於 R_1 與 R_2 的水平區域上方，在厚度方向 T 中有一預設的形狀，並且具有一從表面 14 處延伸至表面 792 最大等於 H_2 的厚度，俾使得該些接合元件 24 的末端表面以及封裝 800' 的終端可以在組件 700 的厚度方向中對齊該外部構件 790 的表面 792 上的觸墊(圖中並未顯示)，而且封裝 800 與 800' 以及微電子元件 752 會在區域 712 內，不會相互接觸及接觸囊封元件 40。焊料元件 794 可以電互連該些接合元件 24 及構件 790 的對應接點，並且電互連封裝 800' 的導體元件及構件 790 的對應接點。

【0082】 於另一實施例中，封裝 800' 在方向 T 中的厚度使得表面 822 相鄰於表面 14，且於某些實施例中，至少部分接觸表面 14 或是以一黏著劑被附接至表面 14。

【0083】 於一進一步實施例中，參考圖 10B，一封裝組件 700' 可以有和封裝組件 700(參見圖 10A)雷同的構造，除外的係，一微電子封裝(例如，上面所述的封裝 2200，參見圖 8)疊置在結構 10 的表面 16 上，而非微電子元件 702 及介電質塊 704。封裝 2200 的表面 2208 可以面向基板 12 的表面 16，而且表面 2208 處的封裝 2200 的導體元件 2212 可以被排列在對應於表面 16 處的導體元件 20 的圖樣的圖樣中。焊料元件 2215 可以電連接此些元件 2212 和導體元件 20。就此來說，封裝 2200 的導體元件可以經由基板 12 內或是表面處的導體元件來電連接封裝 800 及 800' 的導體元件、單元 755、以及外部構件 790。

【0084】 於另一實施例中，參考圖 12，一封裝組件 850 可以包含一雷同於結構 400(參見圖 5)的結構 400'，其具有疊置在基板 412 的表面 414 的一部分 450 上的囊封子元件 440A、440B、以及 440C。元件 440A、440B、以及 440C 界定複數個微電子接收區 402A 與 402B，分別具有頂端部分 406A 與 406B。一微電子元件 702 被基板 412 的表面 416 上方的介電質塊 704 囊封，其中，表面 416 和界定該微電子元件接收區的表面 414 對面，雷同於組件 700 之中。一微電子封裝 800 會被排列在區域 402A 之中，被連接至部分 406A 所疊置之表面 404 處的導體元件，雷同於針對圖 10A 的組件 700 所述，並且不會接觸元件 440A 與 440C。此外，一被囊封的微電子單元 755 會被排列在區域 402B 之中，被連接至部分 406B 所疊置之表面 404 處的導體元件，雷同於針對圖 10A 的組件 700 所述，並且不會接觸元件 440A 與 440C。封裝 800 及單元 755 具有一高度在組件 800 的厚度方向中的預設形狀，以和上面針對圖 10A 所述雷同的方式讓接合元件 424 的末端表面可以電連接面向

元件 440 之表面 442 的外部構件的表面上的觸墊中的對應觸墊。

【0085】 於另一實施例中，參考圖 17 與 18，一封裝組件 1600 可以包含本揭示內容的結構 1010(參見圖 15)，其被連接至其微電子元件區 1210 處的一微電子元件、封裝、或是組件。於其中一實施例中，該封裝組件 1600 可以包含被連接至一微電子元件 1602(例如，DRAM)的結構 1010，該微電子元件 1602 具有對面的表面 1605、1607 並且以晶粒 1012 為基準「面朝下」的配向定位在區域 1212 中，表面 1605 面向晶粒 1012 的表面 1014。表面 1605 處的接點 1604 可以藉由焊料元件 1609 被接合至重新分配層 1020 的表面 1017 處的線路 1024'，或者，當層 1020 從結構 1010 中被省略時，則被接合至晶粒 1012 的表面 1014 處的觸墊 1018'。區域 1210 的底部部分 1212 疊置在線路 1024' 和觸墊 1018' 上。該些接點 1604 可以經由線路 1024'、晶粒 1012 的觸墊 1018' 與 1018、以及晶粒 1012 內的電氣電路系統(圖中並未顯示)電連接元件 1040 內的接合元件 24。

【0086】 一介電質塊或包覆鑄模 1626(其具有雷同於介電質塊或包覆鑄模 626 的配置，參見圖 8)可以被形成在區域 1210 的底部部分 1212 的上方。該介電質塊 1626 具有一遠離表面 1014 的表面 1628，其延伸在微電子元件 1602 的上方並且在水平方向 H_1 與 H_2 中於表面 1014 上方遠離元件 1602 分別朝向囊封元件 1040A 與 1040B 的邊緣表面 1044A 與 1044B。於其中一實施例中，該表面 1628 延伸至邊緣表面 1044A 與 1044B，而邊緣表面 1628A 與 1628B 從該處向下延伸至層 1020 或是晶粒 12，分別面向邊緣表面 1044A 與 1044B 的一部分，並且於某些實施例中分別沿著且接觸邊緣表面 1044A 與 1044B 的至少一部分。介電質塊 1626 可以由一第一介電材料製成，而囊封元件 1040 s

可以由不同於質塊 1626 之介電材料的第二介電材料製成。該介電質塊 1626 進一步包含一底部表面 1630，其在水平方向 H_1 與 H_2 中從邊緣表面 1628A 與 1628B 處背向囊封元件 1040A 與 1040B 並且沿著表面 1017 或 1014 的外露部分及分別位於其上的線路 1024' 或觸墊 1018' 延伸。

【0087】 參考圖 18，組件 1600 可以一外部構件(例如，外部構件 790，參見圖 10A)為基準被定位成「面朝下」或是「翻覆組件(flip assembly)」的配向，接合元件 24 的未被囊封的部分 52 面向表面 792 並且藉由焊料元件 794 被電連接至表面 792 上的接點(圖中並未顯示)，該些接點被排列成對應於組件 1600 內的結構 1010 的未被囊封的部分 52 的圖樣。一介電質塊 1726 可以被形成在微電子元件 1602 上方並且從表面 1728(其沿著表面 1628 及囊封元件 1040 的表面 1042 延伸)處延伸至對面表面 1730(其遠離質塊 1626)。表面 1730 可以在方向 H_1 與 H_2 中沿著表面 1728 延伸以便在方向 H_1 與 H_2 中分別對齊，或是延伸超越，邊緣 1046A 與 1046B。質塊 1726 的對面邊緣表面 1735A 與 1735B 可以在一垂直方向中或是在和表面 792 及 1042 形成角度的方向中從表面 792 處分別延伸至表面 1046A 與 1046B。質塊 1726 的介電材料可以填充構件 790 和質塊 1626 及囊封元件 1040 中每一者之間的任何空乏空間，以便囊封接合元件 24 的未被囊封的部分 52、焊料元件 794、以及和組件 1600 對面的表面 792 上的導體元件。就此來說，雷同於如圖 10A 中所示之將組件 700 連接至構件 790，組件 1600 可以被電連接至構件 790 的導體元件，其中，組件 1600 在厚度方向 T 中的高度允許該些接合元件 24 的末端表面陣列連接該外部構件 790 的導體元件中的對應導體元件。此外，該外部構件還可以在一和表面 792 對面且遠離而且焊料元件 796 可與其連結的表面 794 上

包含線路(圖中並未顯示)，以便經由接合元件 24 以及基板 790 上和基板 790 內的導體元件將晶粒 1012 及微電子元件 1602 電連接至又一外部構件(圖中並未顯示)。

【0088】 於某些實施例中，例如，在組件 1600 中(參見圖 18)，質塊 1626、介電質塊 1726、以及囊封元件 1040 可以分別由不同的介電材料形成。於如圖 19 中所示的進一步實施例中，組件 1600 可以連結一外部構件，雷同於如圖 18 中所示，除外的係，一由相同介電材料製成的介電質塊 1800(其具有如上面所述的質塊 1626 及質塊 1726 的配置)會囊封微電子元件 1602、該些接合元件的未被囊封的部分 52、以及表面 792 處的導體元件。然而，質塊 1800 則係由和囊封元件 1040 不同的介電材料所製成。

【0089】 於另一實施例中，參考圖 20，一封裝組件 1800 可以包含結構 1900，其具有以雷同於如圖 7D 中所示般疊置在基板上的囊封元件 450 的配置疊置在晶粒 1012 上的單一囊封元件 1840，用以界定複數個微電子接收區 402。元件 1840 包含部分 1840A、1840B、以及 1840C，它們會界定雷同於如圖 7D 中所示般的微電子接收區 402A 與 402B，它們具有分別疊置在層 1020 的部分 1017A 與 1017B 上的部分 406A 與 406B，層 1020 的部分 1017A 與 1017B 接著會疊置在晶粒 1012 的表面 1014 的部分 1014A 與 1014B 上。雷同於在圖 10A 的組件 700 中，一微電子封裝 800 可以被排列在區域 402A 之中並且被連接至部分 406A 所疊置的表面 1017A 處的導體元件，並且不接觸界定區域 402A 的囊封元件 1840 的相鄰部分 1840A 與 1840C。此外，同樣雷同於如圖 10A 中所示，一微電子封裝 800' 可以被排列在區域 402B 之中，和部分 1840C 與 1840B 分隔並且在表面 792 處被連接至構件 790。封裝 800 s

與 800' 可以有一高度在結構 1900 的厚度方向中的預設形狀，以和上面針對圖 10A 所述雷同的方式讓接合元件 24 的末端表面可以電連接面向遠離晶粒 1012 的元件 1840 之表面 1842 處的該些接合元件 24 的未被囊封的部分 52 的一外部構件的表面上的觸墊中的對應觸墊。

【0090】 於另一實施例中，參考圖 21，一封裝組件 2000 可以包含結構 1900(參見圖 20)，其被連接至微電子元件 2102A 與 2102B，微電子元件 2102A 與 2102B 被排列在區域 402A 與 402B 內並且分別疊置在其部分 406A 與 406B 上。雷同於圖 18 中的微電子元件 1602，微電子元件 2102A 與 2102B 藉由焊料元件 1609 分別連結部分 1017A 與 1017B 處的線路。介電質塊 2026A 與 2026B 被形成疊置在微電子元件 2102A 與 2102B 上而且配置雷同於如圖 18 中所示的質塊 1626，其中，其個別的對面邊緣表面 2028A 與 2028B 面向元件 1840 的相向邊緣表面 1844 的至少一部分，且於某些實施例中接觸元件 1840 的相向邊緣表面 1844 的至少一部分。舉例來說，對面邊緣表面 2028A 中的一部分可以分別接觸相向的邊緣表面 1844A 與 1844C 的一部分，以及對面邊緣表面 2028B 中的一部分可以分別接觸相向的邊緣表面 1844C 與 1844B 的一部分。介電質塊 2026A 與 2026B 可以由相同或不同的介電材料製成，而且質塊 2026 的材料不同於囊封元件 1840 的介電材料。

【0091】 上面討論的組件可以被用來建構各式各樣電子系統。舉例來說，根據本發明進一步實施例的系統 900(參見圖 13)包含一第一封裝組件 902(例如，組件 850)以及一第二封裝組件 904(例如，組件 2000)，並且搭配其它電子構件 908 與 910。於圖示的範例中，構件 908 係一半導體晶片，而構件 910 係一顯示螢幕；但是，亦可以使用任何其它構件。當然，為清楚

圖解起見，圖 13 中雖然僅顯示兩個額外構件；不過，該系統可以包含任何數量的此些構件。封裝組件 902 與 904 以及構件 908 與 910 被鑲嵌至一共同殼體 901(圖中以虛線概略顯示)，並且於必要時彼此電互連用以形成所希望的電路。於圖中所示的示範性系統中，該系統包含一電路嵌板 907，例如，撓性或剛性的印刷電路板；而且該電路嵌板包含許多導體 909(圖 13 中僅顯示其中一個)，用以將該些構件彼此互連。一板外連接器雖然將構件 910 連接至該電路嵌板，不過，這僅為示範性；可以使用任何合宜的結構來進行電連接。舉例來說，殼體 901 被描繪成可用於蜂巢式電話或個人數位助理中之類型的可攜式殼體，而螢幕 910 則裸露在該殼體的表面 14 處。再次地，圖 13 中所示的簡化系統僅為示範性；利用上面討論的封裝可以製造出其它系統，其包含通常被視為固定式結構的系統，例如，桌上型電腦、路由器、以及類似物。

【0092】 具有上面討論特點的前述及其它變化與組合皆可被運用而沒有脫離本發明；所以，較佳實施例的前面說明應該被視為解釋性，而非如申請專利範圍的定義般限制本發明。

【符號說明】

【0093】	
10	結構
10-1	結構
10-2	結構
12	基板
14	第一表面

16	第二表面
18	導體元件
19	線路
20	第二導體元件
22	通孔
23	介電材料層
24	接合導線
24'	接合導線
24''	接合導線
24-1	接合導線
24-2(A)	接合導線
24-2(B)	接合導線
25	接觸觸墊
26	接觸觸墊
27	終端
28	基底
28-1	基底
28-2	基底
29	線路
30	末端
30-1	末端
30-2	末端

31	終端
32	邊緣表面
32'	邊緣表面
32''	邊緣表面
33	線路
34	末端表面
34'	末端表面
34''	末端表面
34-1	末端表面
40A	囊封元件
40A	囊封元件
40B	囊封元件
40B	囊封元件
42	頂端表面
44A	第一邊緣表面
44B	第一邊緣表面
46A	第二邊緣表面
46B	第二邊緣表面
50	表面 14 中的一部分
50A	表面 14 中的區域
50B	表面 14 中的區域
52	未被囊封的部分

52'	未被囊封的部分
52''	未被囊封的部分
56	頂端邊界
58	底部邊界
62	分離線
64	邊緣
66	水平區域
68	虛線
112	基板
116	角度
118	彎曲部
124-1	接合元件
124-2	接合元件
124-3	接合元件
124-4	接合元件
128-1	基底
128-2	基底
128-3	基底
128-4	基底
132-1	邊緣表面
132-2	邊緣表面
132-3	邊緣表面

132-4	邊緣表面
134-1	末端表面
134-2	末端表面
134-3	末端表面
134-4	末端表面
140A	囊封元件
140B	囊封元件
142	表面
144	凹陷表面
152	未被囊封的部分
165	釘頭凸塊
170	焊球
175	腔部
205	末端
210	微電子元件接收區
212	微電子元件接收區的底部部分
300A	囊封元件
300B	囊封元件
300C	囊封元件
300D	囊封元件
302	微電子元件接收區
304	上表面

306	底部部分
312	基板
400	結構
400'	結構
402A	微電子接收區
402B	微電子接收區
404	表面
406A	底部部分
406B	底部部分
412	基板
414	上表面
416	表面
424	接合元件
434	末端表面
440	囊封元件
440A	囊封子元件
440B	囊封子元件
440C	囊封子元件
442	表面
450	囊封元件
452	微電子元件接收區
454	上表面

454A	上表面 454 的一部分
454B	上表面 454 的一部分
456	基板
500	結構
522	觸墊
524	接合元件
532	邊緣表面
534	末端表面
540	囊封元件
550	未被囊封的部分
560	表面 16 的一部分
570	微電子元件接收區
572	底部部分
574	表面 16 的一部分
600	封裝組件
600'	封裝組件
602	微電子元件
604	接點
605	表面
607	表面
609	焊料元件
611	黏著層

613A	邊緣表面
613B	邊緣表面
618	導體元件
622	導線引線
625	焊料元件
626	介電質塊或包覆鑄模
628	頂端表面
628A	邊緣表面
628B	邊緣表面
630	底部表面
654	重新分配層
656	基板
658	線路
660	接觸觸墊
661	內接觸觸墊
662	表面
690	外部構件
692	表面
700	封裝組件
700'	封裝組件
702	微電子元件
703	接點

704	介電質塊
706	表面
710	區域
712	底部部分
732	微電子元件
735	表面
736	接點
738	導體元件
748	介電材料質塊
750	表面
752A	邊緣表面
752B	邊緣表面
754	底部表面
755	被囊封的微電子元件
790	外部構件
792	表面
794	焊料元件(圖 10A & 18)
794	表面(圖 18)
796	焊料元件
800	微電子封裝
800'	微電子封裝
806	基板

808	第一表面
810	第二表面
812	導體元件
814	微電子元件
815	焊料元件
819	邊緣
820	介電質塊
822	表面
850	封裝組件
900	系統
901	殼體
902	第一封裝組件
904	第二封裝組件
907	電路嵌板
908	電子構件
909	導體
910	電子構件
1010	結構
1010-1	結構
1012	主動式晶粒
1014	主動式表面
1014A	表面 1014 的一部分

1014B	表面 1014 的一部分
1016	電氣電路系統
1017	表面
1017A	表面 1017 的一部分
1017B	表面 1017 的一部分
1018	觸墊
1018'	觸墊
1020	重新分配層
1022	線路
1024	觸墊
1024'	線路
1026	基板
1040A	囊封元件
1040B	囊封元件
1042	頂端表面
1044	凹陷表面
1044A	第一邊緣表面
1044B	第一邊緣表面
1045	側壁
1046A	第二邊緣表面
1046B	第二邊緣表面
1050	表面 1014 的一部分

1064	周圍邊緣
1070	腔部
1124	接合元件
1124A	接合元件
1128	基底
1130A	末端表面
1132	邊緣表面
1134	末端表面
1152	未被囊封的部分
1152A	未被囊封的部分
1165	釘頭凸塊
1170	焊料元件
1172	表面
1175	腔部
1210	微電子元件接收區
1212	底部部分
1600	封裝組件
1602	微電子元件
1604	接點
1605	表面
1607	表面
1609	焊料元件

1626	介電質塊或包覆鑄模
1628	表面
1628A	邊緣表面
1628B	邊緣表面
1630	底部表面
1726	介電質塊
1728	表面
1730	表面
1735A	邊緣表面
1735B	邊緣表面
1800	介電質塊
1840A	囊封元件的一部分
1840B	囊封元件的一部分
1840C	囊封元件的一部分
1842	表面
1844A	邊緣表面的一部分
1844B	邊緣表面的一部分
1844C	邊緣表面的一部分
1900	結構
2000	封裝組件
2026A	介電質塊
2026B	介電質塊

2028A	邊緣表面
2028B	邊緣表面
2102A	微電子元件
2102B	微電子元件
2200	微電子封裝
2206	基板
2208	第一表面
2210	第二表面
2212	導體元件
2214	微電子元件
2215	焊料元件
2220	介電質塊
2222	表面

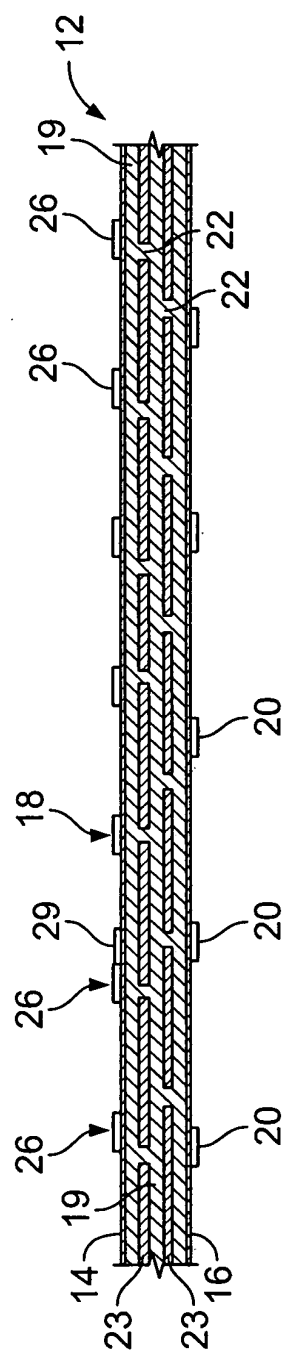


圖1

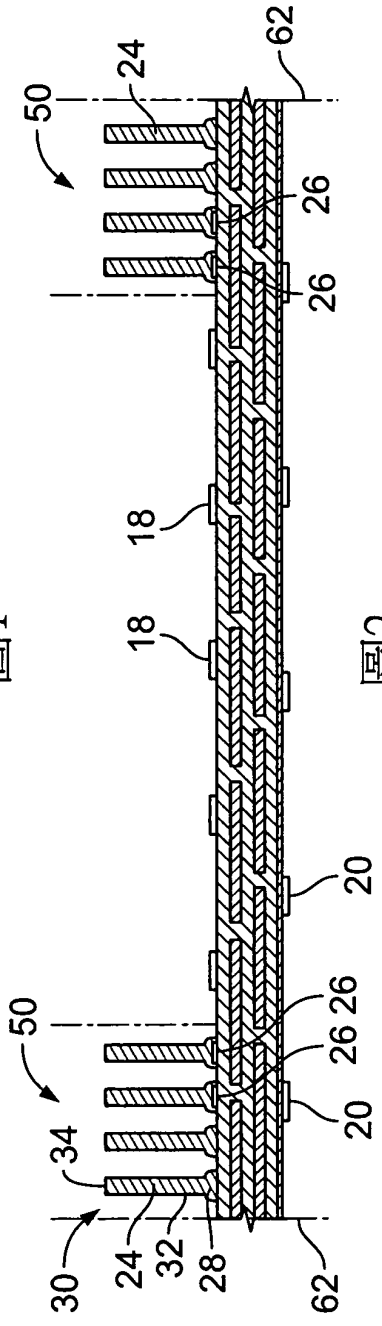


圖2

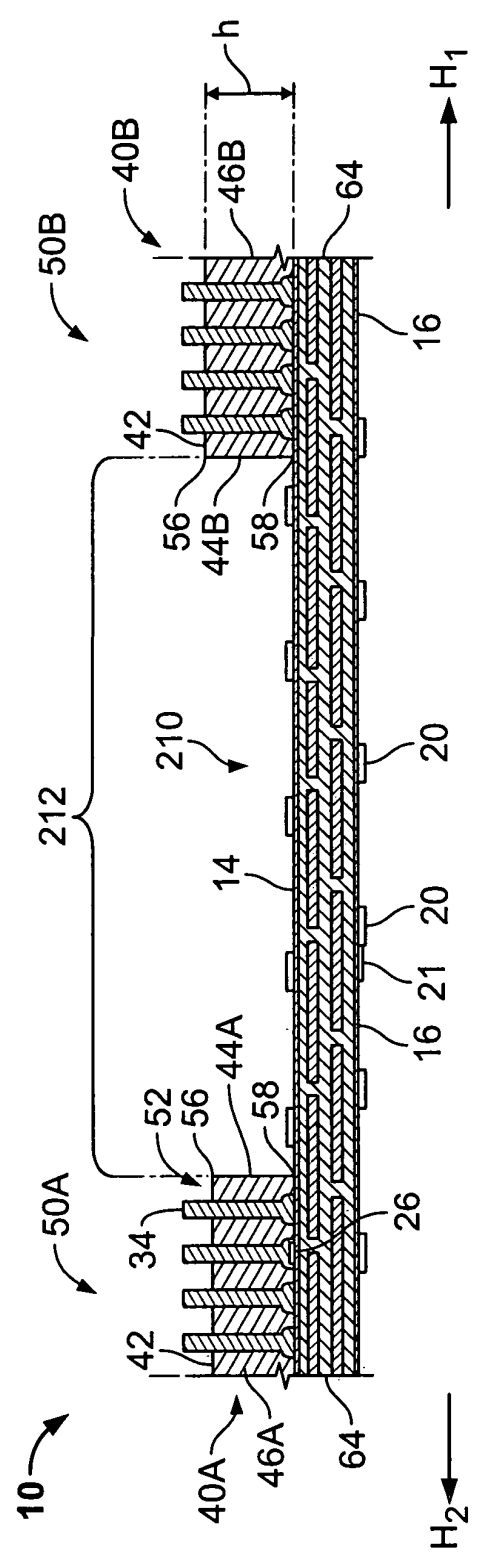


圖3

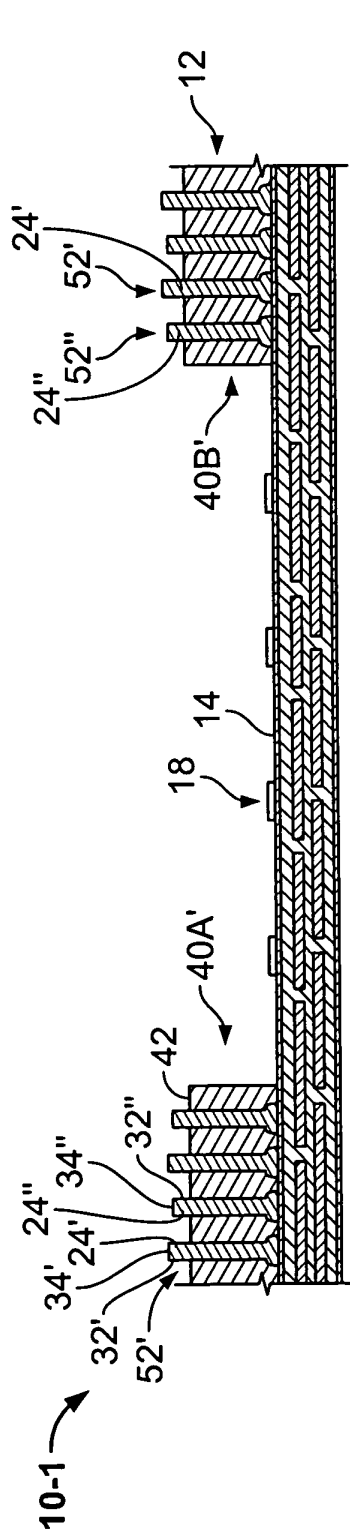


圖4A

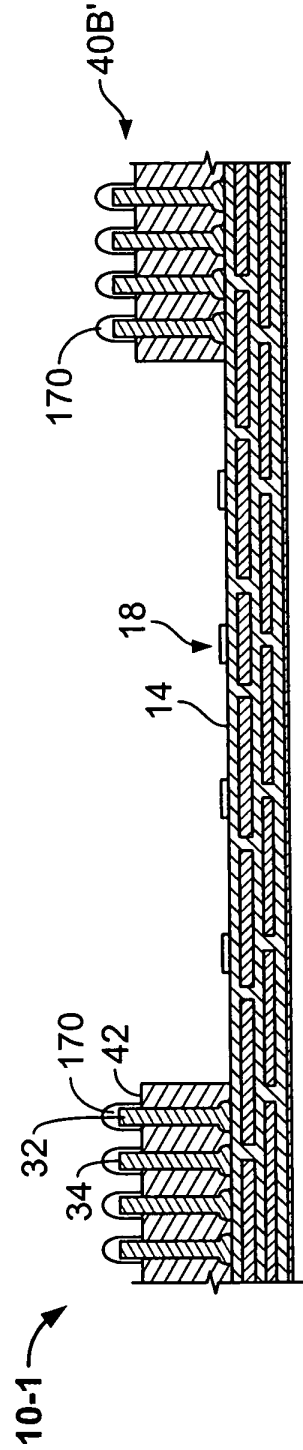


圖4B

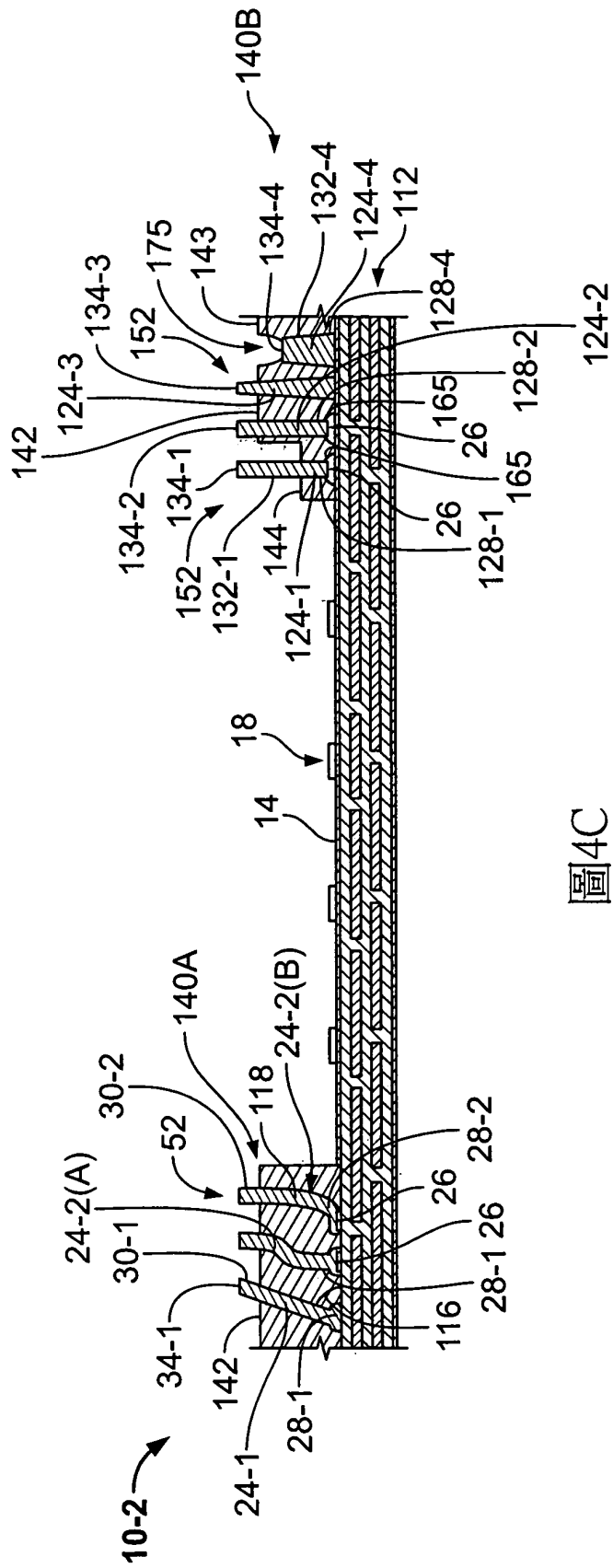


圖4C

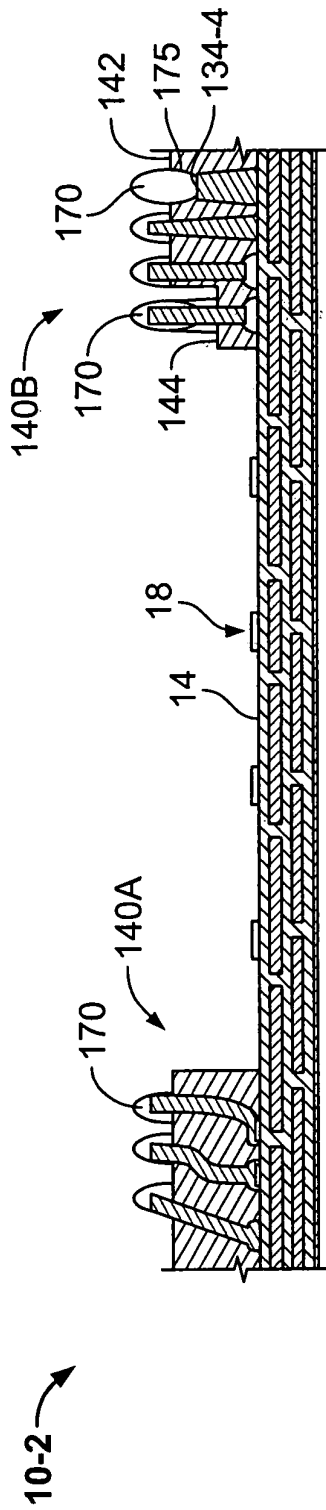


圖4D

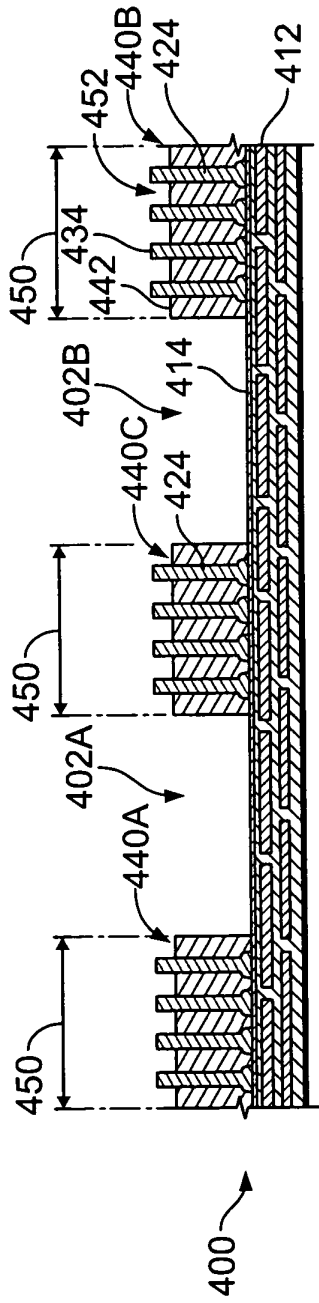


圖5

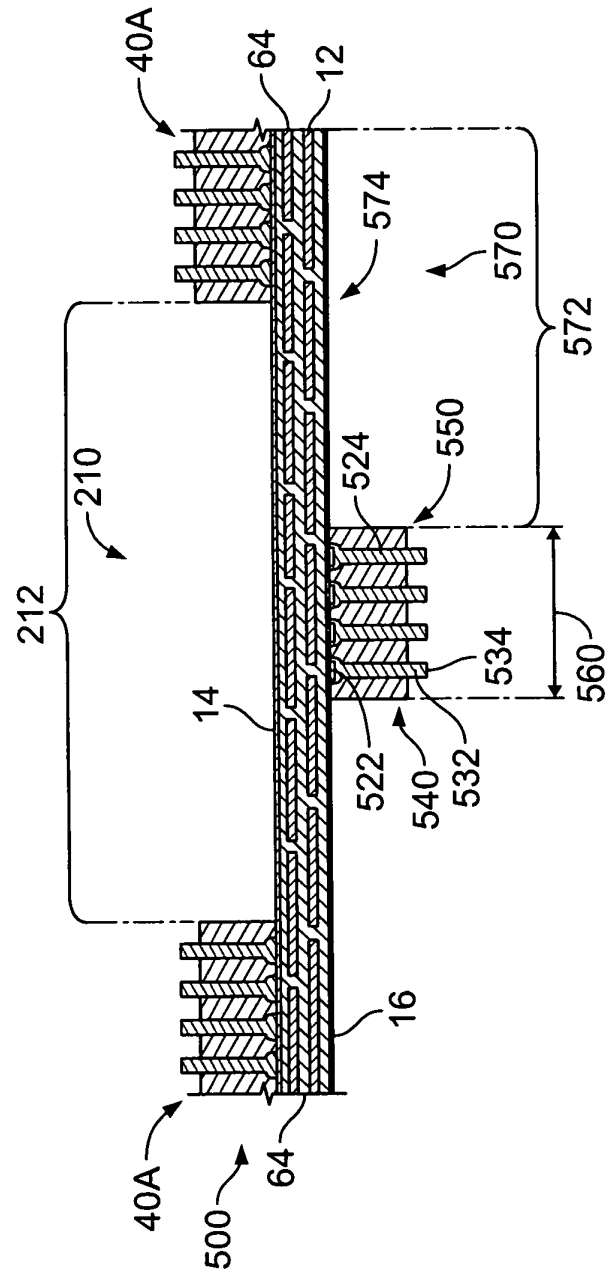


圖6

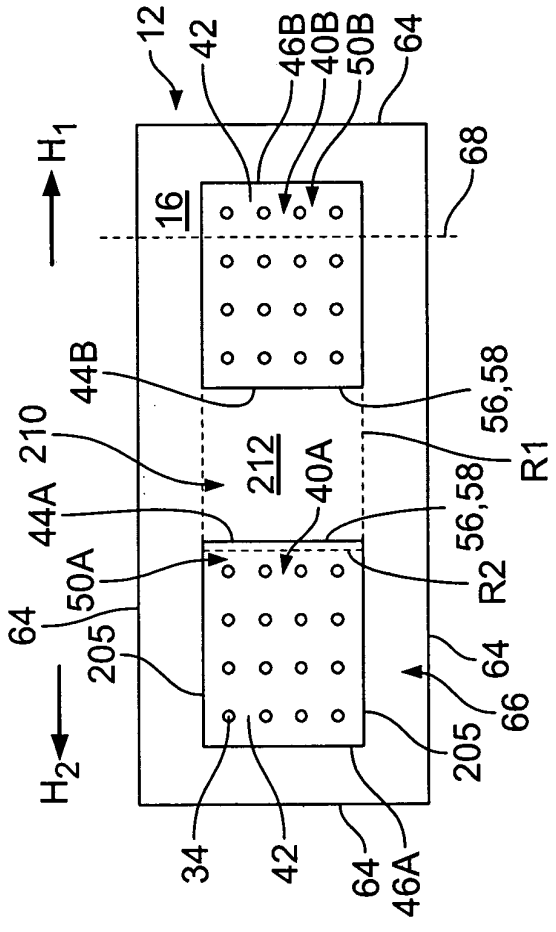


圖7A

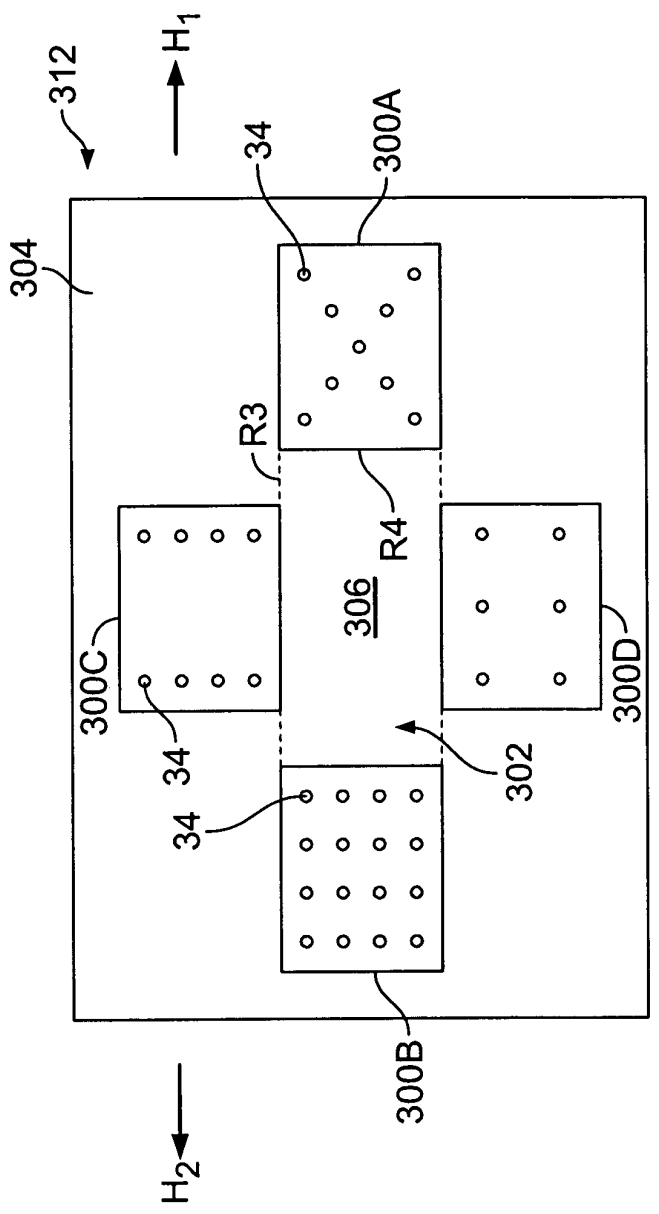


圖7B

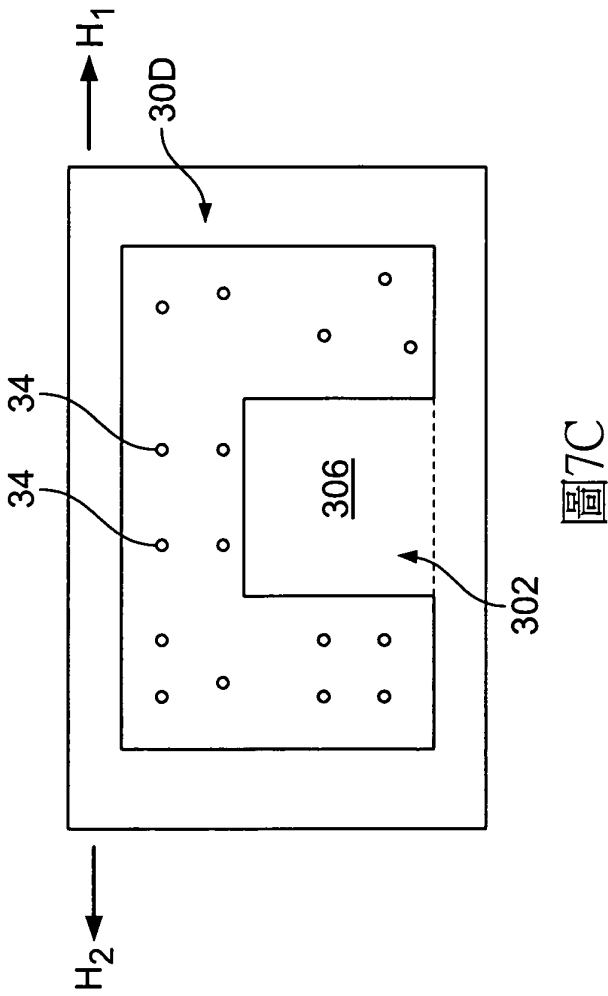


圖7C

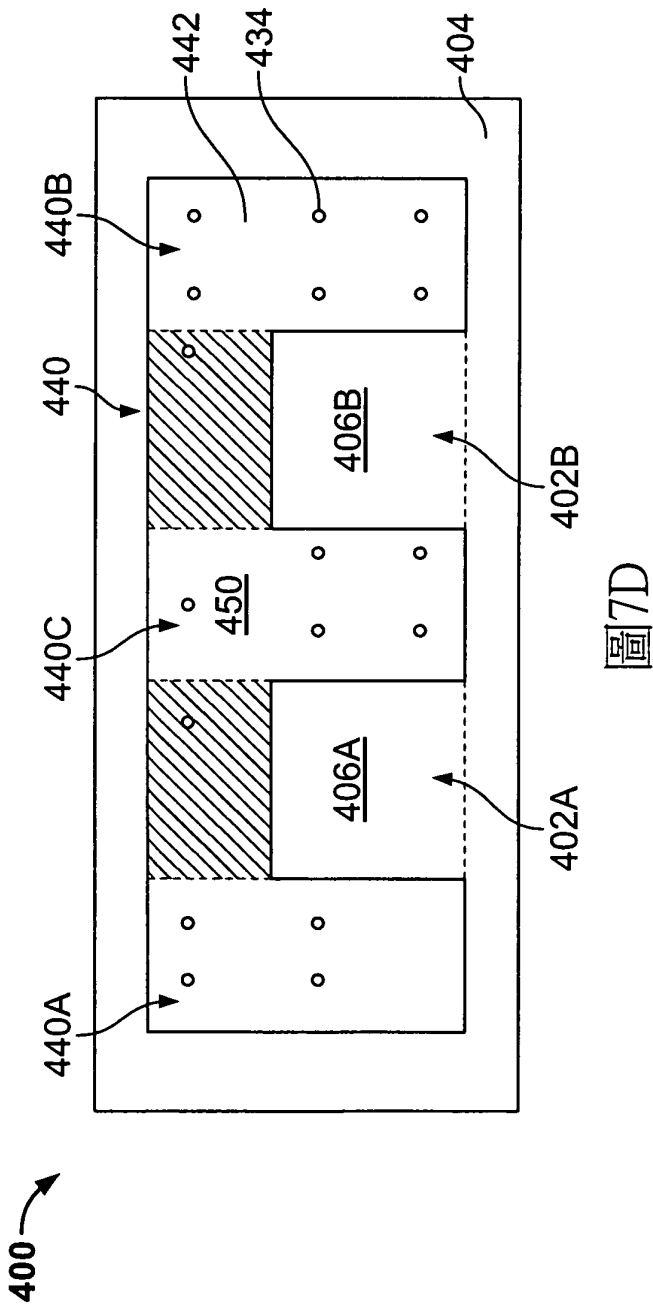


圖7D

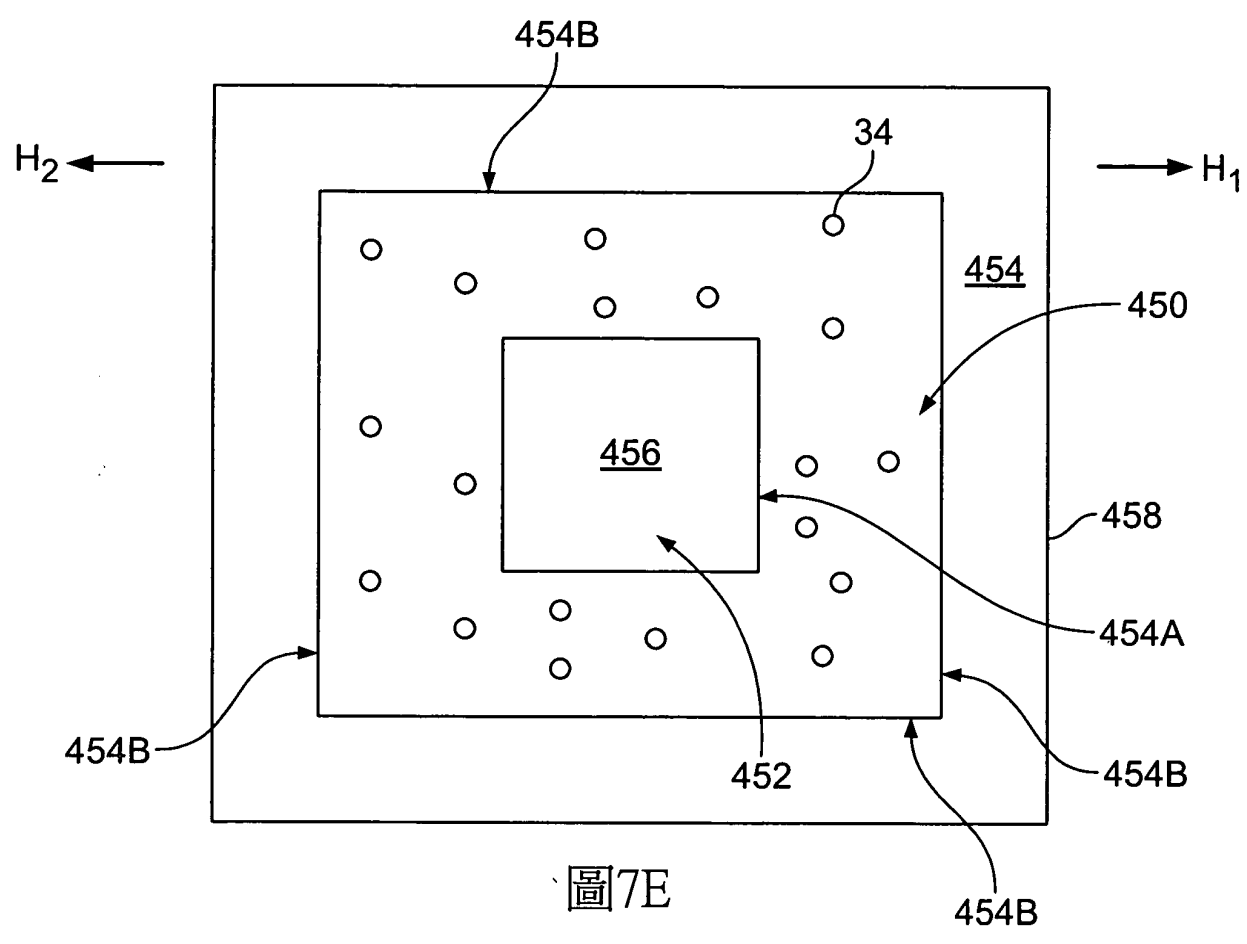


圖7E

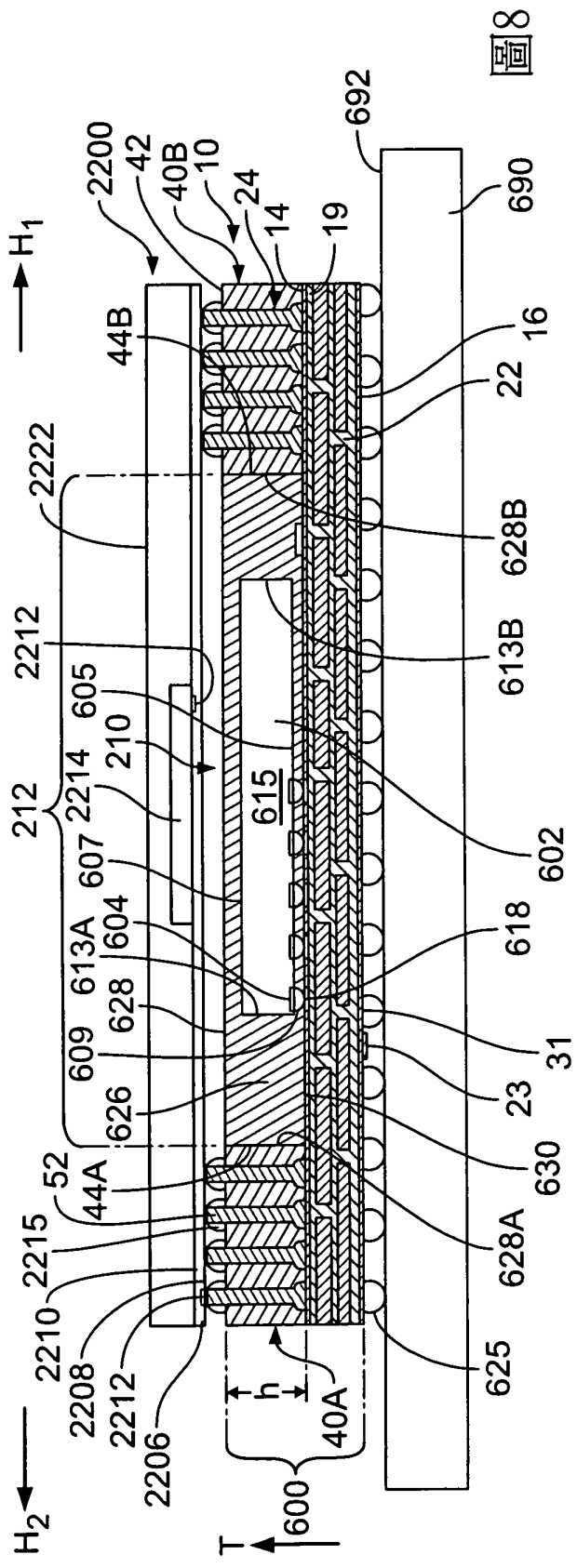


圖8

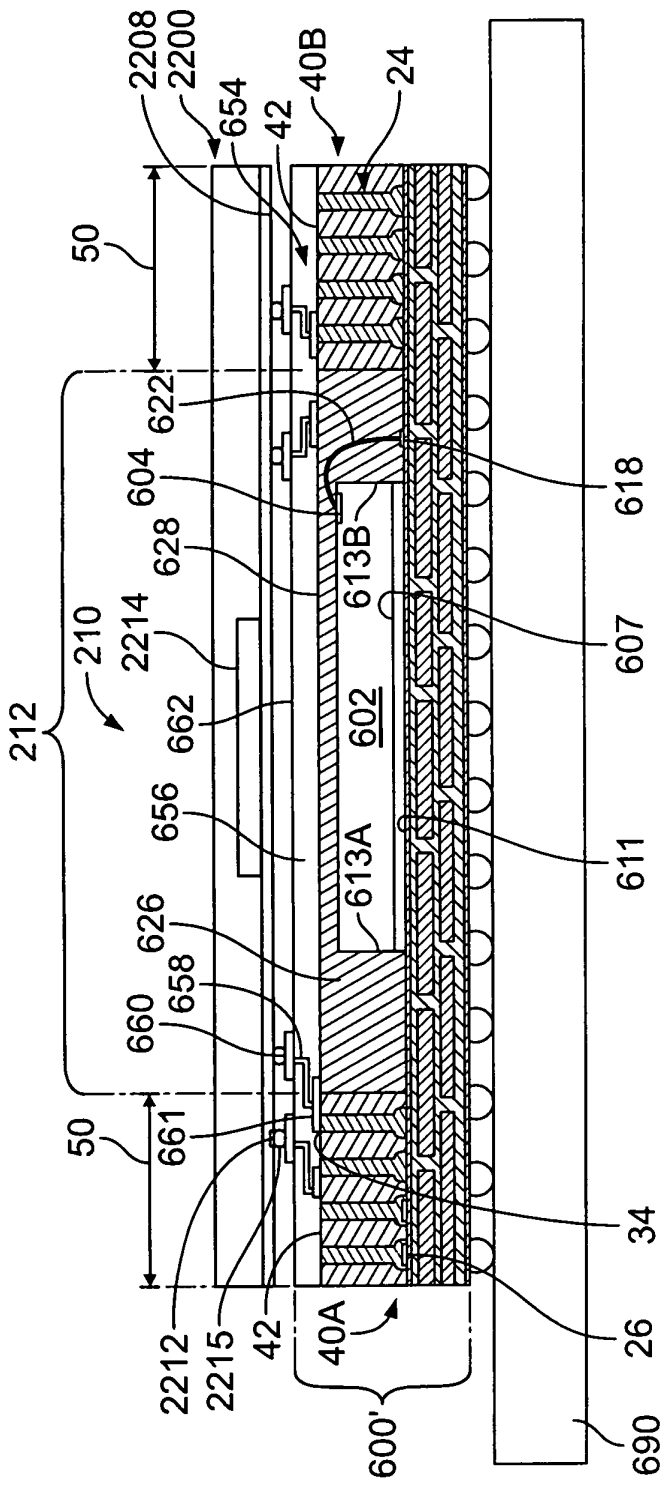


圖9

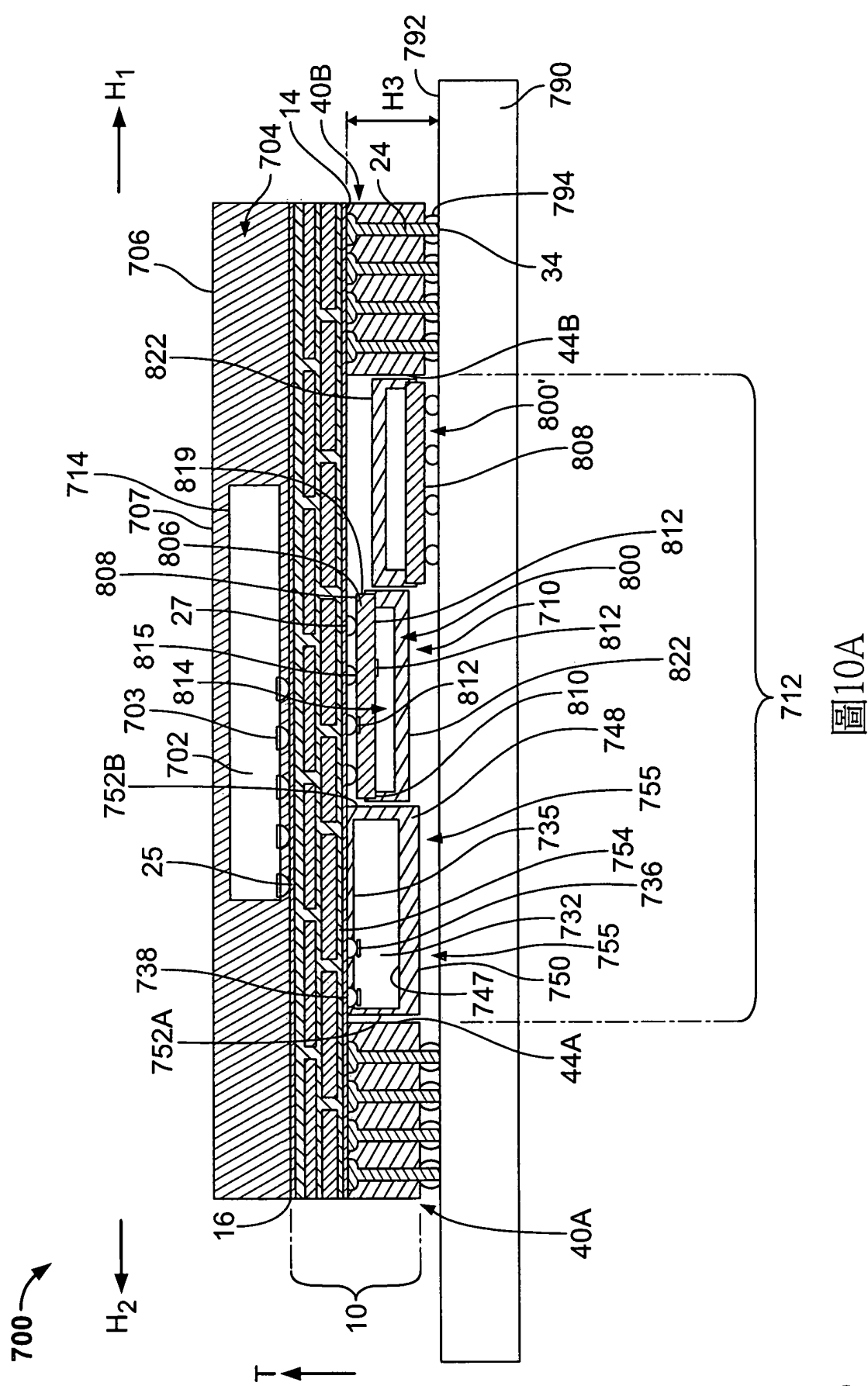


圖10A

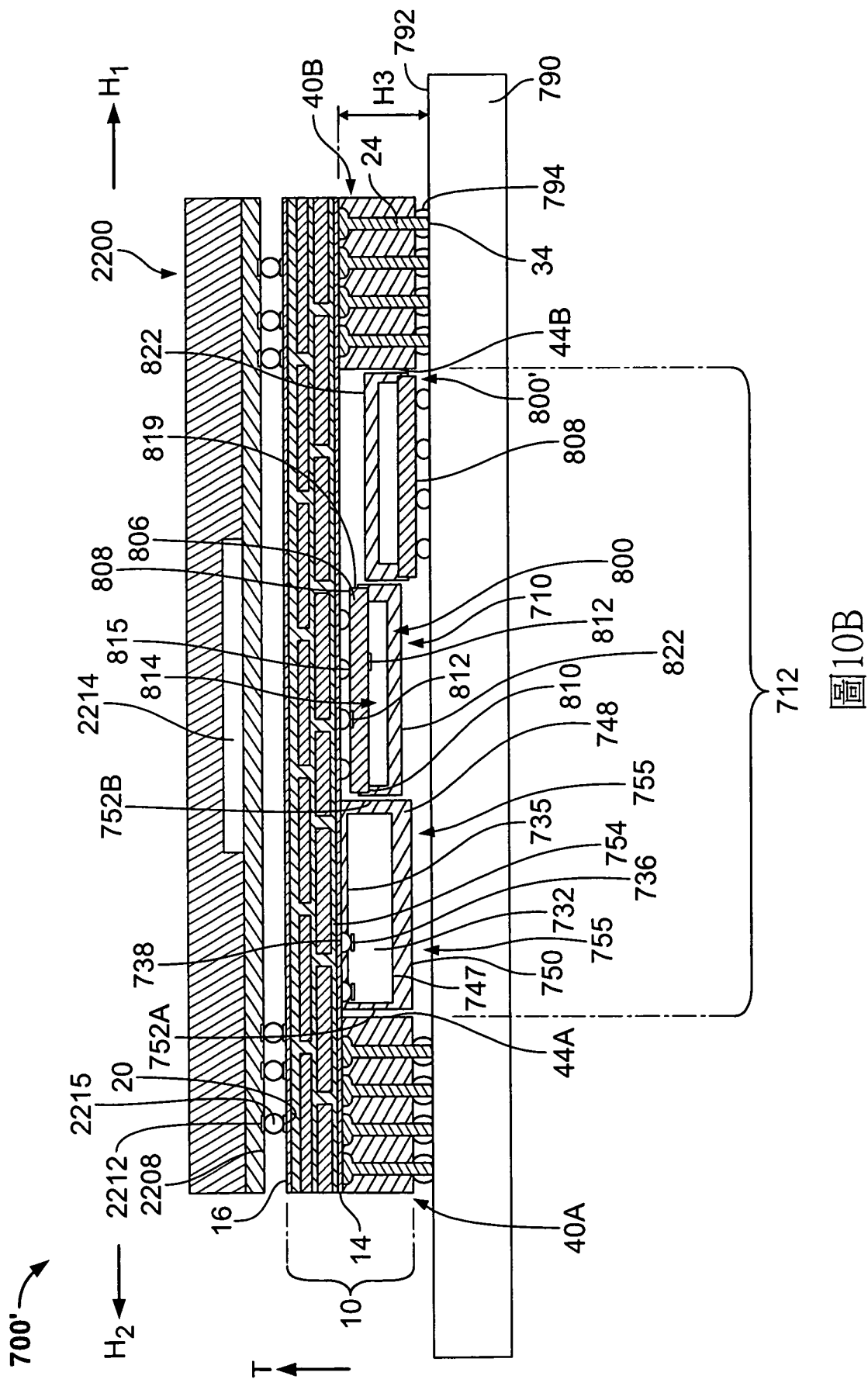


圖10B

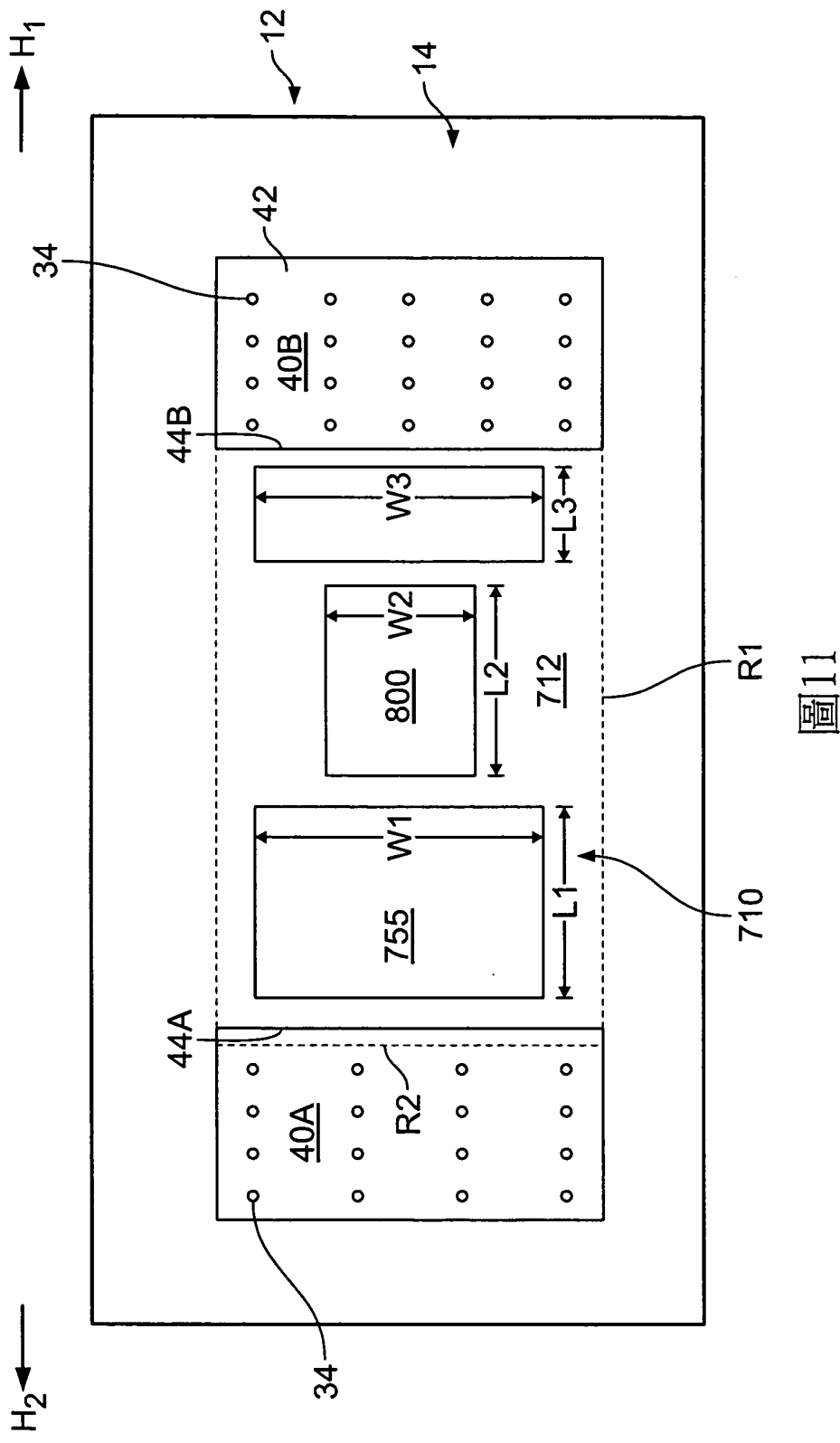


圖11

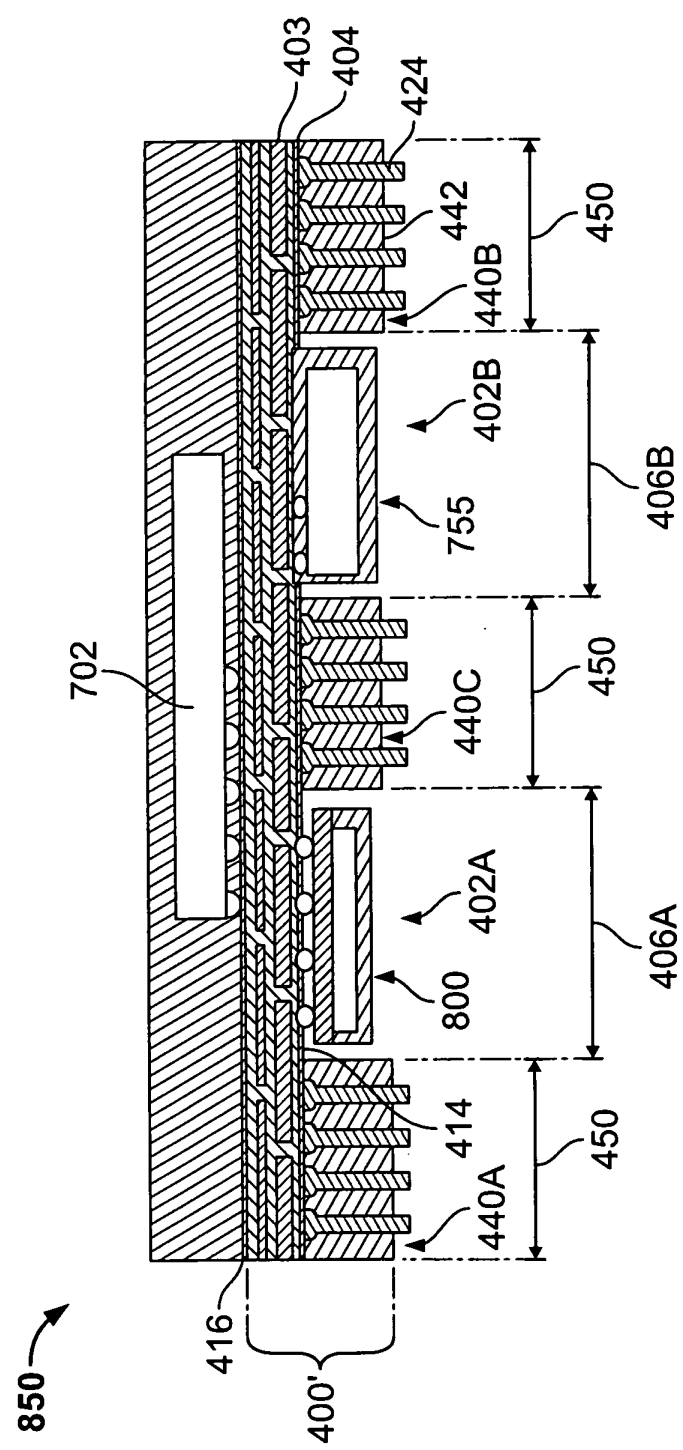


圖12

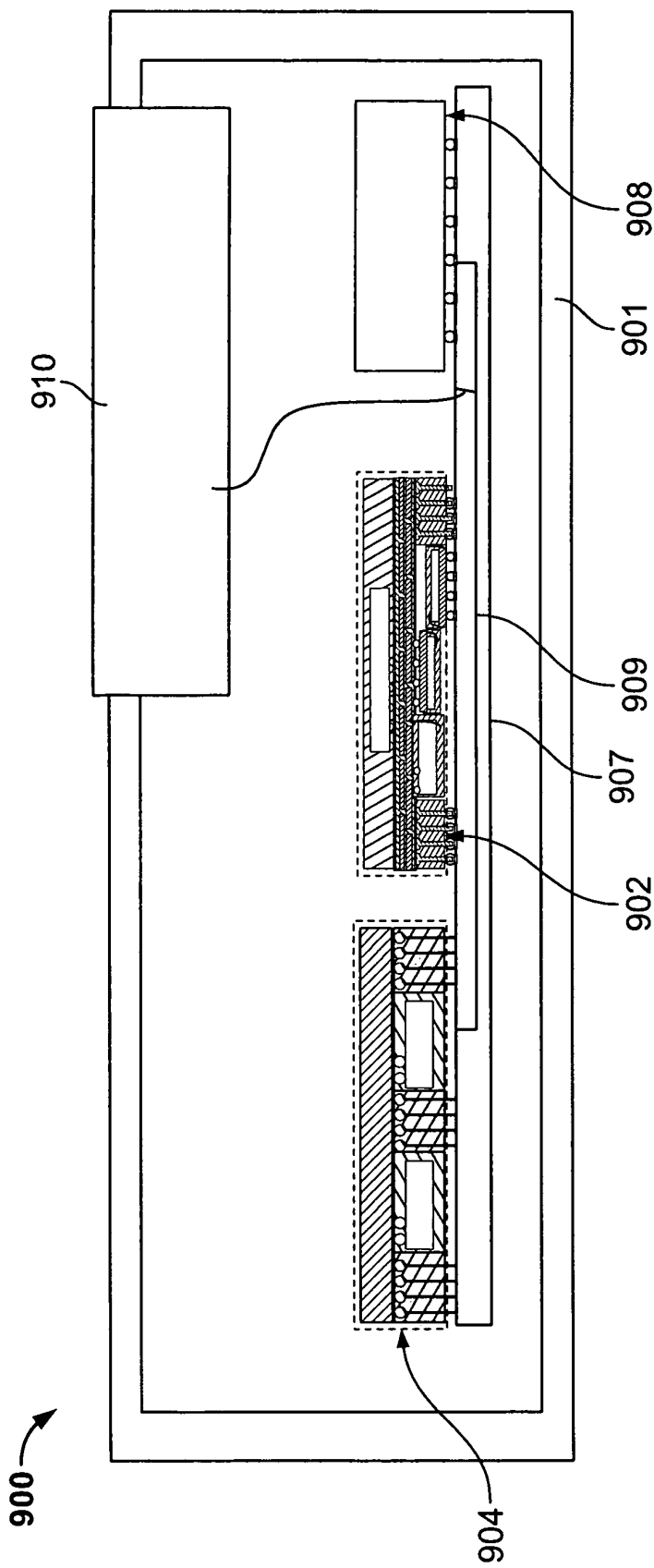
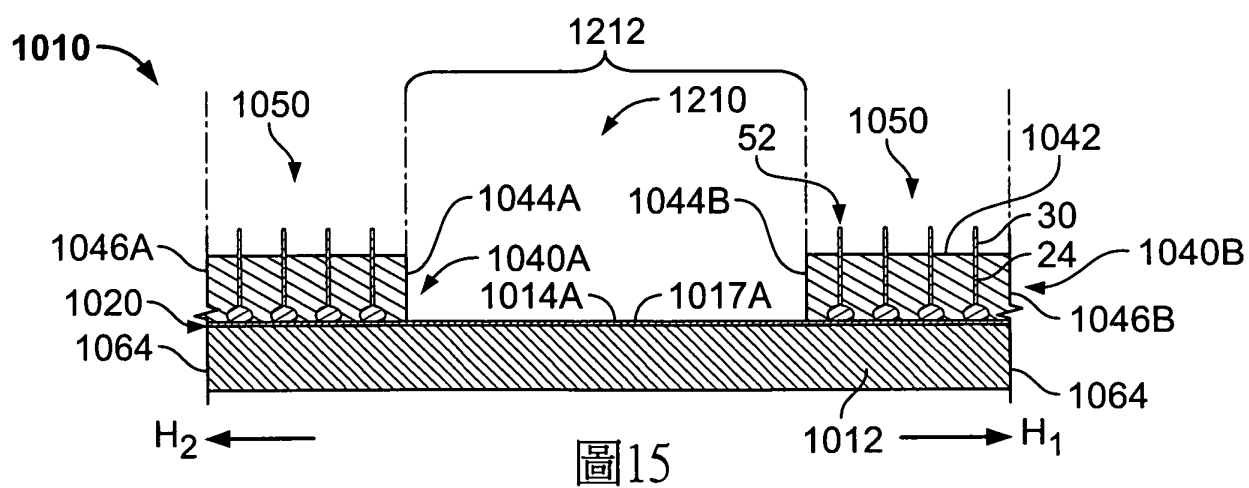
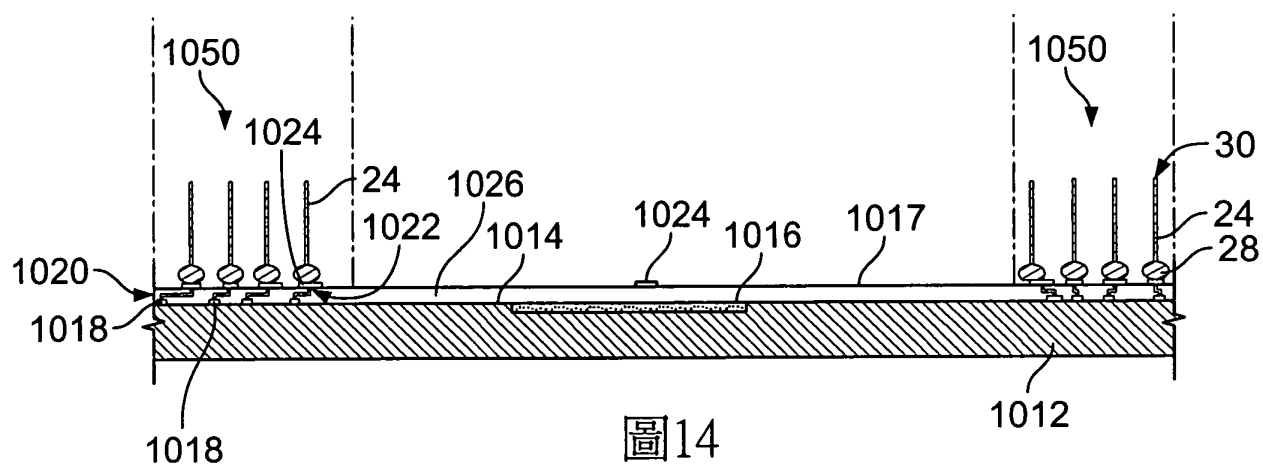
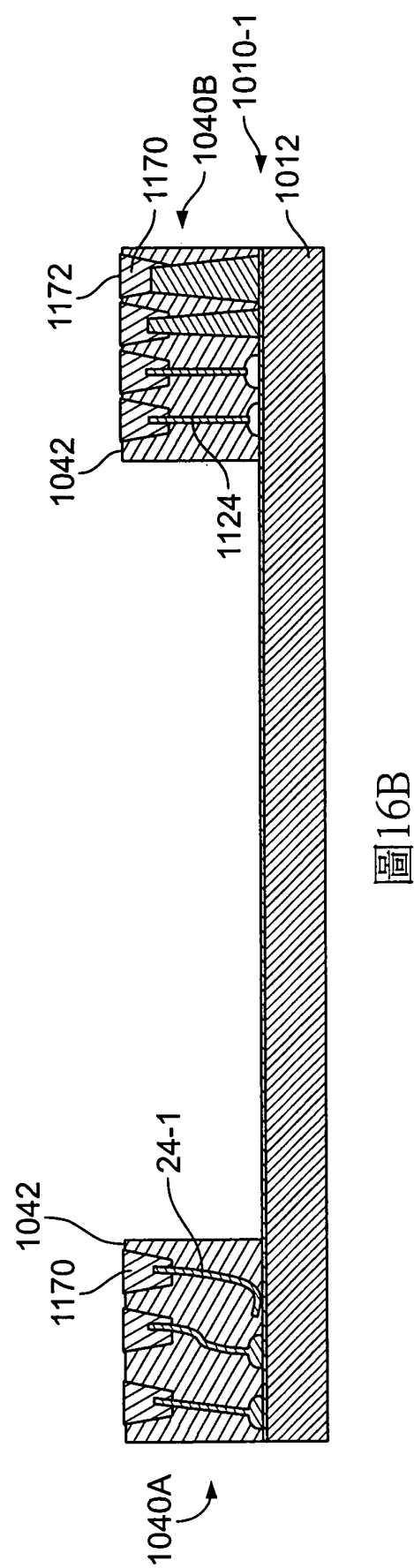
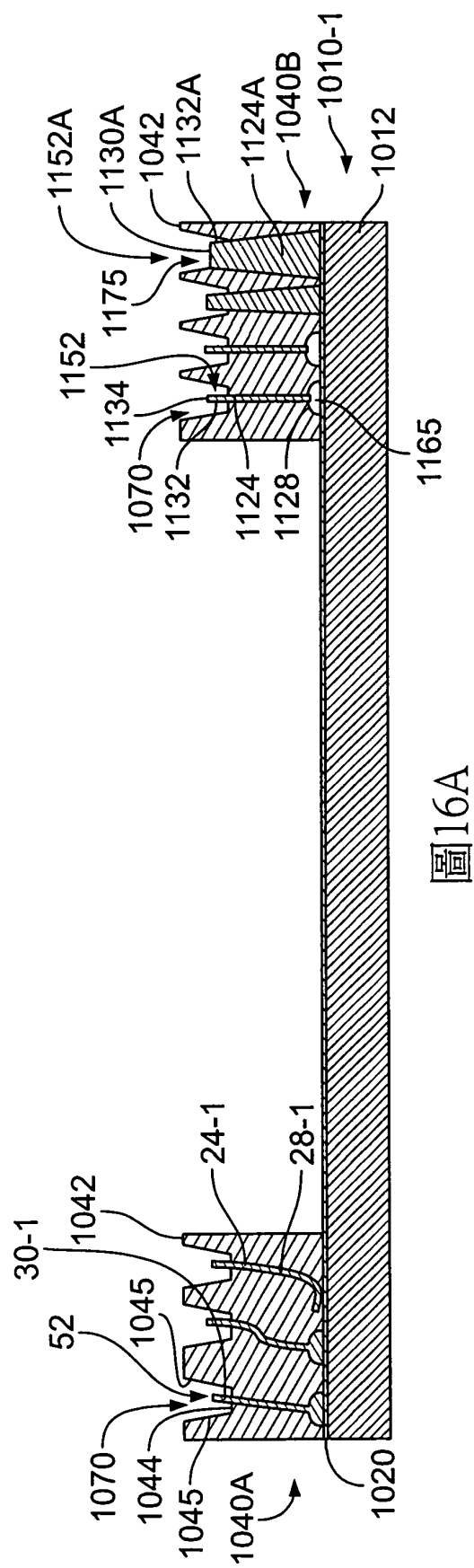


圖13





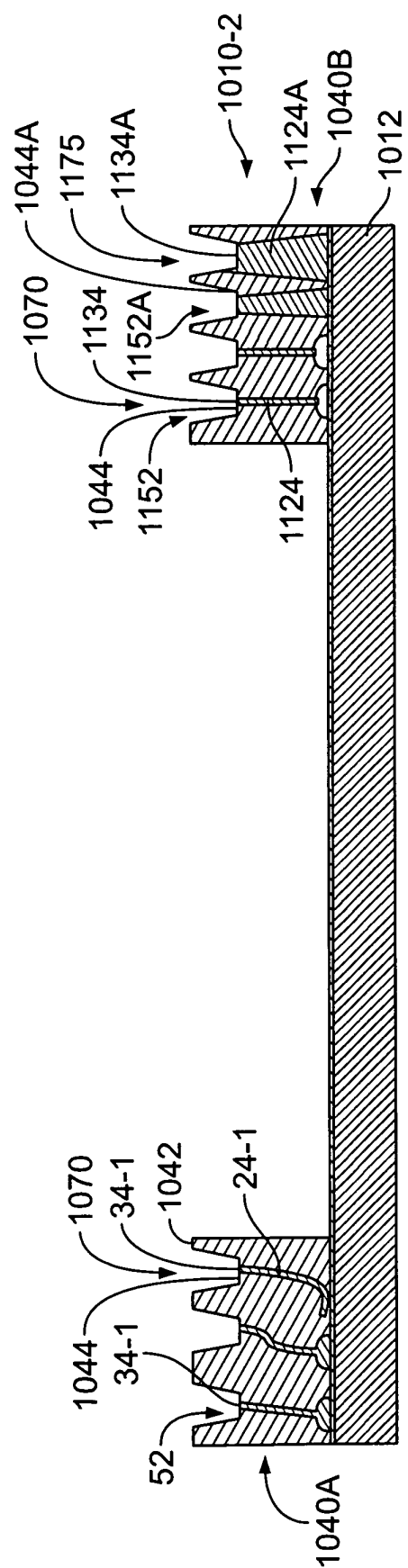


圖16C

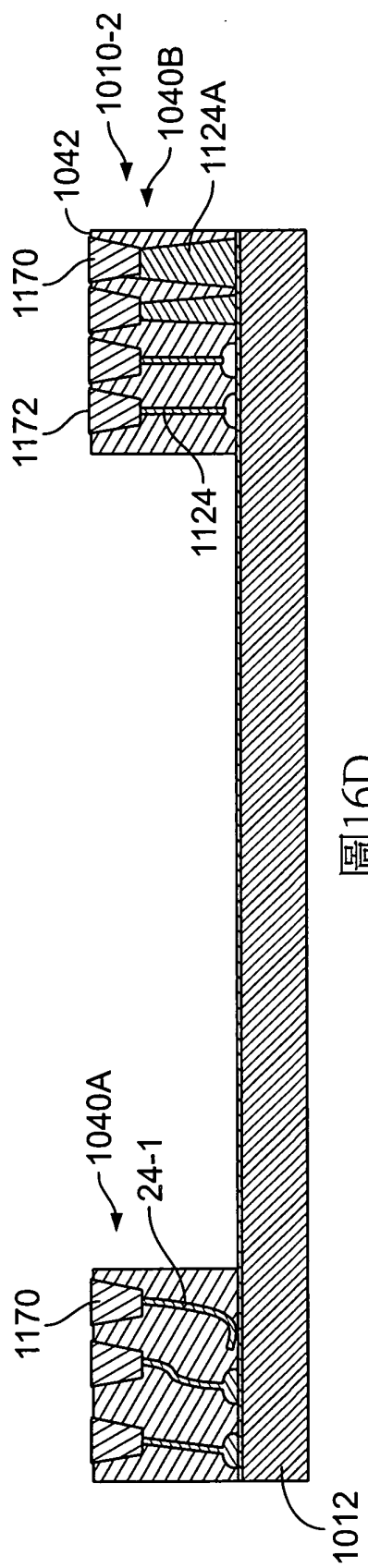
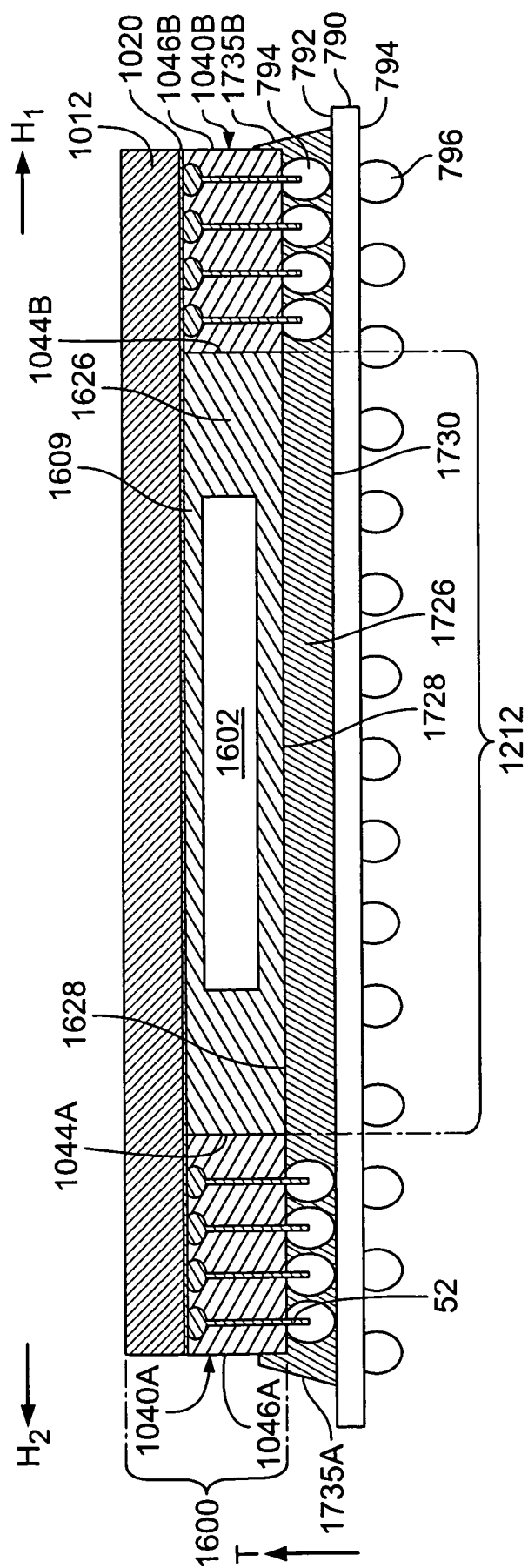
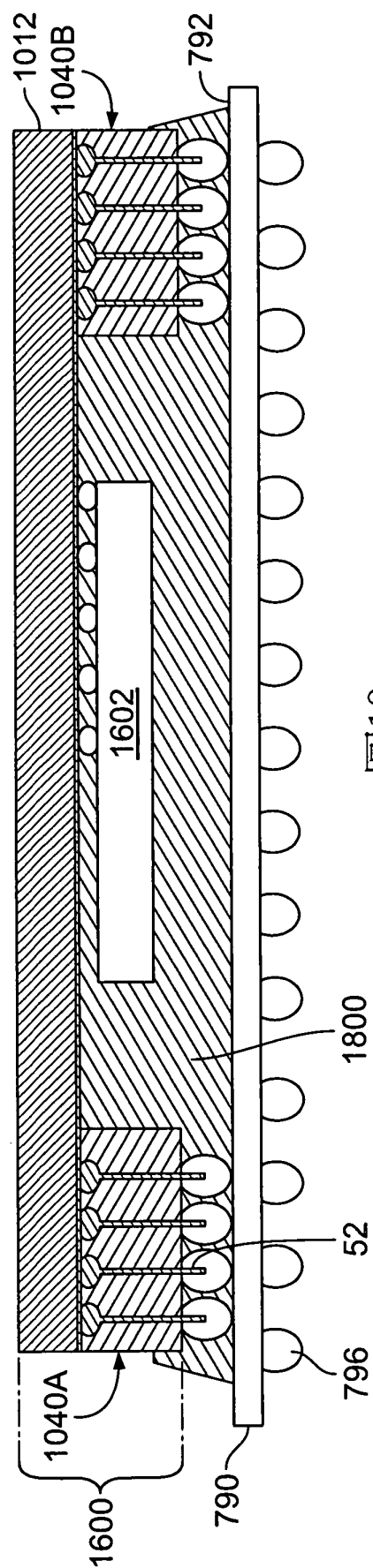


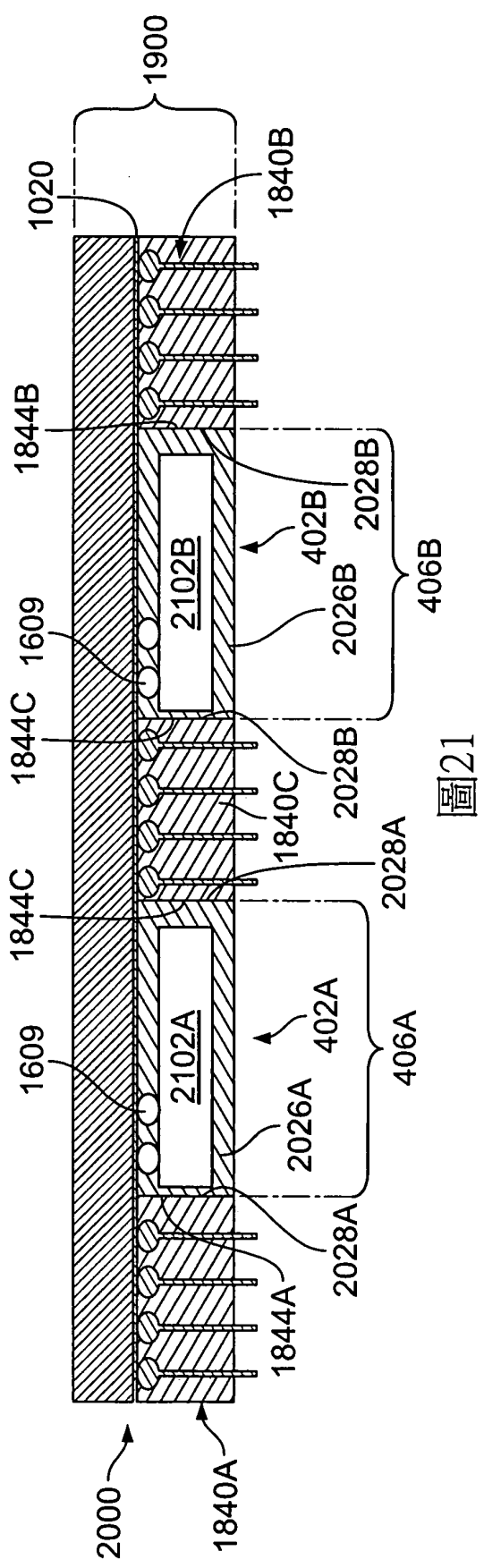
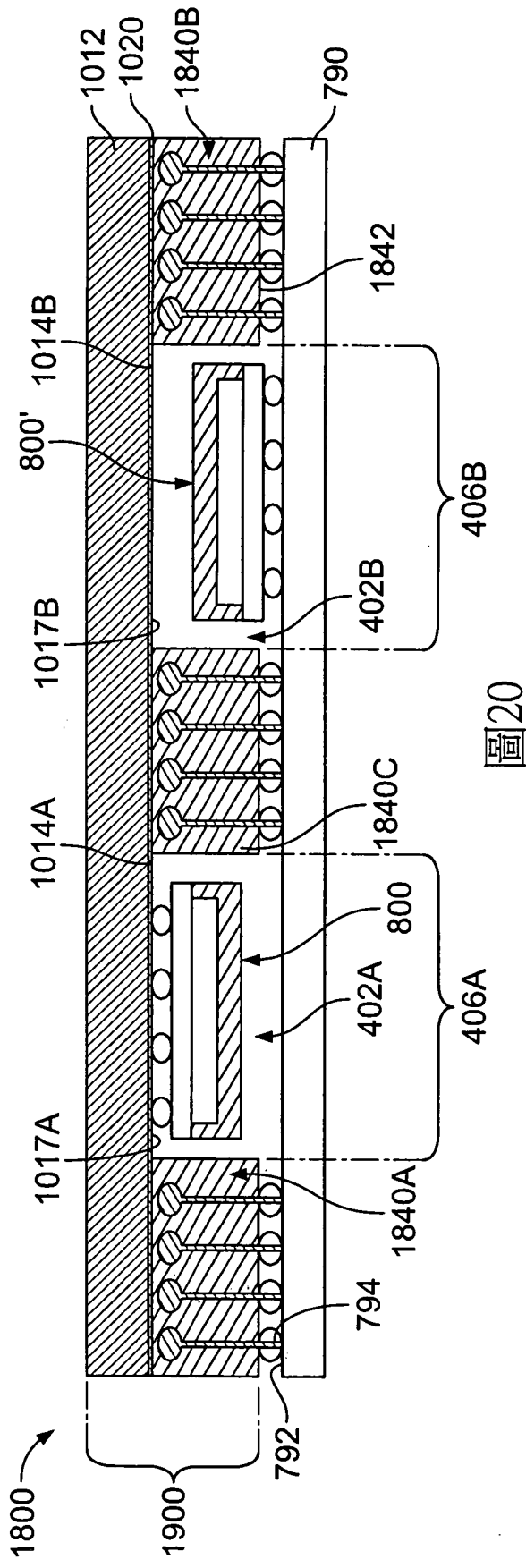
圖16D



18 回



19回



【代表圖】

【本案指定代表圖】：第（ 3 ）圖。

【本代表圖之符號簡單說明】：

10	結構
14	第一表面
16	第二表面
20	第二導體元件
26	接觸觸墊
34	末端表面
40A	囊封元件
40B	囊封元件
42	頂端表面
44A	第一邊緣表面
44B	第一邊緣表面
46A	第二邊緣表面
46B	第二邊緣表面
50A	表面 14 中的區域
50B	表面 14 中的區域
52	未被囊封的部分
56	頂端邊界
58	底部邊界
64	邊緣
210	微電子元件接收區

212 微電子元件接收區的底部部分

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

用於具有接合導線至囊封表面的微電子封裝的結構和方法

STRUCTURES AND METHODS FOR MICROELECTRONIC PACKAGING
WITH WIRE BONDS TO ENCAPSULATION SURFACE

【技術領域】

【0001】 本發明關於用於微電子封裝的結構。

【先前技術】

【0002】 微電子元件(例如，半導體晶片)通常具備保護該微電子元件並且促成其連接至一較大型電路之其它元件的元件。舉例來說，一半導體晶片通常被提供為一具有對面之前表面與後表面的小型、扁平元件並且在前表面處有接點。該些接點會被電連接至集成形成在該晶片內的許多電子電路元件。此晶片最常被提供在一具有微型電路嵌板的封裝中，該微型電路嵌板稱為基板。該晶片通常被鑲嵌至該基板，該前表面或後表面疊置在該基板的一表面上，而且該基板通常在該基板的一表面處有多個終端。該些終端被電連接至該晶片的接點。該封裝通常還包含特定的遮蓋形狀，疊置該晶片於該晶片之和該基板對面之側。該遮蓋係用以保護該晶片，且於某些情況中用以保護該晶片與該基板之導體元件之間的連接線。此經封裝的晶片可以藉由將該基板之終端連接至一較大型電路嵌板(例如，電路板)上的導體元件(例如，接觸觸墊)而被鑲嵌至該電路嵌板。

【0003】 於特定的封裝中，該晶片被鑲嵌為使其前表面或後表面疊置在該基板的一上表面上，而終端則被提供在對面的下表面上。一介電材料

的質塊會疊置在該晶片上，且最典型的係，疊置在該晶片與該基板之導體元件之間的連接線上。該介電質質塊可藉由在該晶片周圍鑄造一可流動的介電合成物而形成，俾便該介電合成物遮蓋該晶片以及該基板之頂端表面的全部或一部分。此封裝通常稱為「包覆鑄造(overmolded)」封裝，而該介電質的質塊則稱為「包覆鑄模(overmold)」。包覆鑄造封裝的製造費用節省，且因此被廣泛使用。

【0004】 於某些應用中會希望彼此置頂堆疊多個晶片封裝，俾便複數個晶片可被提供在該較大型電路嵌板之表面上的相同空間中。另外，可能還希望有大量的輸入/輸出互連線通往該些晶片。特定的包覆鑄造封裝將堆疊接點併入在被該晶片遮蓋的區域外面的基板的頂端表面處，且通常係在被該包覆鑄模遮蓋的區域外面。此些封裝可以互連元件(例如，焊球、細長杆體、焊線、或是其它導體連接線)被堆疊在另一封裝的頂端，該些互連元件延伸在較低封裝的堆疊接點以及該堆疊中旁邊的較高封裝的終端之間。於此排列中，該堆疊中的所有封裝係被電連接至該堆疊底部之封裝上的終端。此外，因為該堆疊中較高封裝的基板座落在旁邊較低封裝中的介電包覆鑄模之上，所以，在該較高封裝的終端和該較低封裝的堆疊接點之間的垂直方向中會有明顯的間隙。該些互連元件必須橋接此間隙。

【0005】 雖然本技術中已經有人投入龐大的心力於開發可堆疊的封裝以及具有頂端表面鑲嵌觸墊的其它封裝；但是，仍需要進一步的改良。

【發明內容】

【0006】 根據其中一實施例，本發明的一種結構可以包含一基板，其具有第一與第二對面表面以及位在該第一表面處的複數個導電元件。此

I635580

發明摘要

※ 申請案號：105128420(由102147077分割)

※ 申請日：102/12/19

※IPC 分類：H01L 23/12 (2006.01)

H01L 23/28 (2006.01)

【發明名稱】(中文/英文)

用於具有接合導線至囊封表面的微電子封裝的結構和方法

STRUCTURES AND METHODS FOR MICROELECTRONIC PACKAGING

WITH WIRE BONDS TO ENCAPSULATION SURFACE

【中文】

一種結構可以包含多個接合元件，該些接合元件具有連結至位在第一表面的一第一部分處的導電元件的基底以及遠離基板的末端表面。一介電質囊封元件可以疊置在該第一部分上並延伸自該第一部分以及填充該些接合元件之間的空間，以便彼此分離該些接合元件。該囊封元件具有一第三表面，該第三表面背向該第一表面。該些接合元件之未被囊封的部分係由未被該第三表面處的囊封元件遮蓋的該些末端表面中的至少多個部分所界定。該囊封元件至少部分界定該第一表面的一第二部分，該第二部分並非該第一部分而且面積的尺寸被設計成用以容納一微電子元件的整個面積。一些導體元件係在該第二部分處並且被配置成用於連接此微電子元件。

【英文】

A structure may include bond elements having bases joined to conductive elements at a first portion of a first surface and end surfaces remote from the substrate. A dielectric encapsulation element may overlie and extend from the first

portion and fill spaces between the bond elements to separate the bond elements from one another. The encapsulation element has a third surface facing away from the first surface. Unencapsulated portions of the bond elements are defined by at least portions of the end surfaces uncovered by the encapsulation element at the third surface. The encapsulation element at least partially defines a second portion of the first surface that is other than the first portion and has an area sized to accommodate an entire area of a microelectronic element. Some conductive elements are at the second portion and configured for connection with such microelectronic element.

申請專利範圍

1. 一種結構，其包括：

基板，其具有相反面向的第一表面與第二表面以及位在該第一表面處的複數個導電元件；

接合導線，其具有連結至位在該第一表面的第一部分處的該導電元件中之個別導電元件的基底以及遠離該基板與該基底的末端表面，該接合導線中的每一者包括從其基底延伸至其末端表面的圓柱形的軸，每一個基底是比該圓柱形的軸還寬的個別接合導線的一部分並且具有除了該圓柱形的軸以外的形狀；以及

介電質囊封元件，其疊置在該基板的該第一表面的該第一部分上並延伸自該第一部分以及使得該接合導線彼此分離，該囊封元件具有第三表面，該第三表面背向該基板的該第一表面並且有從該第三表面處朝該第一表面延伸的邊緣表面，其中，該接合導線之未被囊封的部分係由未被該第三表面處的該囊封元件遮蓋的該接合導線的該末端表面中的至少多個部分所界定；

其中，該囊封元件至少部分界定該第一表面的第二部分，該第二部分並非該第一表面的該第一部分而且面積的尺寸被設計成用以容納微電子元件，而且該第一表面處的該導電元件的至少一些係在該第二部分處並且被配置成用於連接該微電子元件。

2. 根據申請專利範圍第 1 項的結構，其中，延伸在該第三表面上的至少一個該接合導線的一部分是與該第三表面非平行。

3. 根據申請專利範圍第 1 項的結構，進一步包括：

焊料，其在該接合導線中至少其中一者的該基底或該末端表面中至少其中一者處。

4. 根據申請專利範圍第 3 項的結構，其中，該至少其中一個接合導線的該末端表面處的該焊料係在該第三表面處。

5. 根據申請專利範圍第 3 項的結構，其中，該焊料從該至少其中一個接合導線的該末端表面處延伸穿過該囊封元件的一部分，朝向該第三表面。

6. 根據申請專利範圍第 1 項的結構，其中，該接合導線中至少其中一者之相鄰於其末端表面的至少一部分是與該第三表面非平行。

7. 根據申請專利範圍第 1 項的結構，其中，該基板包括含有電互連的主動式半導體晶粒。

8. 根據申請專利範圍第 1 項的結構，其中，該接合導線中至少其中一者包含被連結至其末端表面的釘頭凸塊。

9. 根據申請專利範圍第 1 項的結構，其中，該接合導線中至少其中一者沿著其基底和其未被囊封的部分之間的實質上筆直的直線延伸，且其中，該實質上筆直的直線和該基板的該第一表面形成小於 90° 的角度。

10. 根據申請專利範圍第 1 項的結構，其中，該接合導線中至少其中一者包含介於其基底和末端表面之間的實質上彎曲的部分。

11. 一種製造結構的方法，其包括：

於基板上形成接合導線，該基板具有相反面向的第一表面與第二表面以及位在該第一表面處的複數個導電元件，且其中，該接合導線在其基底處被連結至位在該第一表面的第一部分處的該導電元件中之個別導電元件，而該接合導線的末端表面則遠離該基板與該基底，該接合導線中的每

一者係從其基底延伸至其末端表面；且

接著形成介電質囊封元件以疊置在該基板的該第一表面的該第一部分上並延伸自該第一部分以及使得該接合導線彼此分離，該囊封元件具有第三表面，該第三表面背向該基板的該第一表面並且有從該第三表面處朝該第一表面延伸的邊緣表面，其中，該接合導線之未被囊封的部分係由未被該第三表面處的該囊封元件遮蓋的該接合導線的該末端表面中的至少多個部分所界定，

其中，該囊封元件至少部分界定該第一表面的第二部分，該第二部分並非該第一表面的該第一部分而且面積的尺寸被設計成用以容納微電子元件，而且該第一表面處的該導電元件的至少一些係在該第二部分處並且被配置成用於連接該微電子元件。

12. 根據申請專利範圍第 11 項的方法，其中，延伸在該第三表面上的至少一個該接合導線的一部分是與該第三表面非平行。

13. 根據申請專利範圍第 11 項的方法，其中，該接合導線中的至少一者在該囊封元件被形成於該基板上之前在其基底處被連結至導電元件中的其中一個導電元件。

14. 根據申請專利範圍第 11 項的方法，其中，該接合導線中的至少一者在該囊封元件被形成於該基板上之前在其基底處被焊接至導電元件中的其中一個導電元件。

15. 根據申請專利範圍第 14 項的方法，其中，焊料從該至少其中一個接合導線的該末端表面處延伸穿過該囊封元件的一部分，朝向該第三表面。

16. 根據申請專利範圍第 11 項的方法，其中，該接合導線中至少其中

一者之相鄰於其末端表面的至少一部分是與該第三表面非平行。

17. 根據申請專利範圍第 11 項的方法，其中，該基板包括含有電互連的主動式半導體晶粒。

18. 根據申請專利範圍第 11 項的方法，其中，該接合導線中至少其中一者包含被連結至其末端表面的釘頭凸塊。

19. 根據申請專利範圍第 11 項的方法，其中，該接合導線中至少其中一者沿著其基底和其未被囊封的部分之間的實質上筆直的直線延伸，且其中，該實質上筆直的直線和該基板的該第一表面形成小於 90° 的角度。

20. 根據申請專利範圍第 11 項的方法，其中，該接合導線中至少其中一者包含介於其基底和末端表面之間的實質上彎曲的部分。