

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3589246号

(P3589246)

(45) 発行日 平成16年11月17日(2004.11.17)

(24) 登録日 平成16年8月27日(2004.8.27)

(51) Int.Cl.⁷

F I

H04N 1/21

H04N 1/21

H04N 1/19

H04N 1/04 103Z

請求項の数 13 (全 21 頁)

(21) 出願番号	特願平4-337698	(73) 特許権者	000006747
(22) 出願日	平成4年12月18日(1992.12.18)		株式会社リコー
(65) 公開番号	特開平6-189098		東京都大田区中馬込1丁目3番6号
(43) 公開日	平成6年7月8日(1994.7.8)	(74) 代理人	100072604
審査請求日	平成11年11月26日(1999.11.26)		弁理士 有我 軍一郎
		(72) 発明者	久野 恭輔
			東京都大田区中馬込1丁目3番6号 株式
			会社リコー内
		審査官	松永 稔
		(56) 参考文献	特開平1-282960(JP,A)
		(58) 調査した分野(Int.Cl. ⁷ , DB名)	
			H04N 1/21
			H04N 1/19

(54) 【発明の名称】 画像読取装置

(57) 【特許請求の範囲】

【請求項1】

読み取った画データに対する圧縮処理までをローカルバスにて行う画像読取装置において、読み取った画データを光電変換する撮像装置と、該撮像装置にて光電変換された画データに対して画像処理を行うスキャナ装置と、該スキャナ装置にて処理された後の画データを一時蓄積するためのバッファ装置と、該バッファ装置に蓄積された画データを圧縮するための圧縮装置と、前記スキャナ装置の制御を行うスキャナ制御手段とを備え、前記撮像装置、前記スキャナ装置、前記バッファ装置、前記圧縮装置、および前記スキャナ制御手段を前記ローカルバスに接続させ、前記スキャナ装置に対する制御情報を前記バッファ装置の一部のエリアにテーブルデータとして共存させ、前記テーブルデータとして共存させた制御情報を前記スキャナ制御手段が前記バッファ装置から前記スキャナ装置にハードウェア転送して前記スキャナ装置の次ラインの読み取り制御を行うことを特徴とする画像読取装置。

【請求項2】

同一アドレスのアクセス以外は、同時アクセスが可能なデュアルポート機能を有する前記バッファ装置と、前記スキャナ装置及び前記バッファ装置間をハードウェア転送する第1のデータ転送装置と、前記バッファ装置及び圧縮装置間をハードウェア転送する第2のデータ転送装置と、前記第1のデータ転送装置が前記スキャナ装置から前記バッファ装置へ1ラインの画データを転送した後の帰線期間に、前記バッファ装置に蓄積された前記スキャナ装置に対する次ラインの制御情報を、前記第1のデータ転送装置により前記スキャナ

10

20

装置にハードウェア転送して前記スキヤナの制御を行う前記スキヤナ制御手段とを有することを特徴とする請求項 1 記載の画像読取装置。

【請求項 3】

システム制御装置よりセットされるテーブルデータを一時蓄積するテーブルセットレジスタと、前記撮像装置より入力された画データの画像処理を行った後の画データと前記テーブルセットレジスタの出力データとを出力データとして選択するセクタ回路を搭載する前記スキヤナ装置と、前記 CPU による前記スキヤナ装置へのテーブルデータのセットにより、前記第 1 のデータ転送装置を用いてハードウェア転送によるテーブルデータのダウンロードを行うダウンロード制御手段とを有することを特徴とする請求項 2 記載の画像読取装置。

10

【請求項 4】

前記撮像装置より入力された画データの画像処理を行った後の画データの出力、前記テーブルセットレジスタのデータ出力及び読み取りラインの有効／無効情報のテーブルデータ入力の切り換えを行うセクタ装置と、入力した読み取りラインの有効／無効情報をビット列に変換する S/P 変換回路を搭載する前記スキヤナ装置と、前記バッファ装置にスキヤナモータのスローアップ／ダウンに対する読み取りラインの有効／無効情報をテーブルデータとして持たせることにより、帰線期間中にライン単位若しくは複数ライン単位に前記第 1 のデータ転送装置による制御情報をハードウェア転送し、前記スキヤナモータのスローアップ／ダウン時の読み取り制御を行う読み取り制御手段とを有することを特徴とする請求項 3 記載の画像読取装置。

20

【請求項 5】

前記スキヤナモータのスローアップ／ダウン時の各ラインの有効／無効情報数に対応したプログラムを行う転送要求制御回路を搭載する前記スキヤナ装置と、前記転送要求制御回路にプログラムされた転送数のみ各ラインの有効／無効情報を、前記バッファ装置から前記スキヤナ装置へハードウェア転送する転送手段とを有することを特徴とする請求項 4 記載の画像読取装置。

【請求項 6】

スローアップ時のテーブルデータの最後に常時読み取り有効、又はスローダウン時のテーブルデータの最後に常時読み取り無効のデータを有し、この最後のデータによる制御を繰り返し行わせることにより定速時／停止時の制御までを行う制御手段とを有することを特徴とする請求項 5 記載の画像読取装置。

30

【請求項 7】

前記撮像装置より入力された画データの補正処理を行った後の画データの出力、前記テーブルセットレジスタのデータ出力、読み取りラインの有効／無効情報のテーブルデータの入力及びハーフトンスレッシュ値のマトリクスのテーブルデータの入力の切り換えを行う前記セクタ装置と、入力したハーフトンスレッシュ値のデータをラッチするラッチ回路を搭載する前記スキヤナ装置と、前記バッファ装置に前記スキヤナ装置に対するハーフトンスレッシュ値のマトリクスをテーブルデータとして持たせることにより、ハーフトーン読み取り時、各ラインの有効／無効情報に従いこのテーブルデータを前記第 1 のデータ転送装置によりハードウェア転送し、前記ハーフトンスレッシュ値の更新を行うスレッシュ値更新手段とを有することを特徴とする請求項 6 記載の画像読取装置。

40

【請求項 8】

読み取った画データに対する圧縮処理までをローカルバスにて行う画像読取装置において、読み取った画データを光電変換する撮像装置と、該撮像装置にて光電変換された画データに対して画像処理を行うスキヤナ装置と、該スキヤナ装置にて処理された後の画データの一時蓄積及び前記スキヤナ装置の制御情報をテーブルデータとして蓄積するためのバッファ装置と、該バッファ装置に蓄積された画データを圧縮するための圧縮装置と、前記スキヤナ装置と前記バッファ装置内の画情報蓄積エリア間、前記スキヤナ装置と前記バッファ装置内のテーブルデータ間、前記バッファ装置及び前記圧縮装置間の各ハードウェア転送を切り換えつつ時分割に処理を行うデータ転送装置と、前記スキヤナ装置の制御を行う

50

スキャナ制御手段とを備え、前記撮像装置、前記スキャナ装置、前記バッファ装置、前記圧縮装置、前記データ転送装置、および前記スキャナ制御手段をローカルバスに接続させ、前記スキャナ制御手段で前記バッファ装置に蓄積された前記スキャナ装置に対する次ラインの制御情報を前記スキャナ装置にハードウェア転送して前記スキャナ装置の制御を行うことを特徴とする画像読取装置。

【請求項 9】

システム制御装置よりセットされるテーブルデータを一時蓄積するテーブルセットレジスタと、前記撮像装置より入力された画データの画像処理を行った後の画データと前記テーブルセットレジスタの出力データとを出力データとして選択するセクタ回路を搭載する前記スキャナ装置と、前記CPUによる前記スキャナ装置へのテーブルデータのセットにより、前記データ転送装置を用いてハードウェア転送によるテーブルデータのダウンロードを行うダウンロード制御手段とを有することを特徴とする請求項 8 記載の画像読取装置。

10

【請求項 10】

前記撮像装置より入力された画データの画像処理を行った後の画データの出力、前記テーブルセットレジスタのデータ出力及び読み取りラインの有効／無効情報のテーブルデータの入力の切り換えを行うセクタ装置と、入力した読み取りラインの有効／無効情報をビット列に変換するS/P変換回路を搭載する前記スキャナ装置と、前記バッファ装置にスキャナモータのスローアップ／ダウンに対する読み取りラインの有効／無効情報をテーブルデータとして持たせることにより、ライン単位若しくは複数ライン単位に前記データ転送装置による制御情報をハードウェア転送し、前記スキャナモータのスローアップ／ダウン時の読み取り制御を行う読み取り制御手段とを有することを特徴とする請求項 9 記載の画像読取装置。

20

【請求項 11】

前記スキャナモータのスローアップ／ダウン時の各ラインの有効／無効情報数に対応したプログラムを行う転送要求制御回路を搭載する前記スキャナ装置と、前記転送要求制御回路にプログラムされた転送数のみ各ラインの有効／無効情報を、前記バッファ装置から前記スキャナ装置へハードウェア転送する転送手段とを有することを特徴とする請求項 10 記載の画像読取装置。

【請求項 12】

スローアップ時のテーブルデータの最後に常時読み取り有効、又はスローダウン時のテーブルデータの最後に常時読み取り無効のデータを有し、この最後のデータによる制御を繰り返し行わせることにより、定速時／停止時の制御まで行う制御手段を有することを特徴とする請求項 11 記載の画像読取装置。

30

【請求項 13】

前記撮像装置より入力された画データの補正処理を行った後の画データの出力、前記テーブルセットレジスタのデータ出力、読み取りラインの有効／無効情報のテーブルデータの入力及びハーフトンスレッシュ値のマトリクスのテーブルデータの入力の切り換えを行う前記セクタ装置と、入力したハーフトンスレッシュ値のデータをラッチするラッチ回路を搭載する前記スキャナ装置と、前記バッファ装置に前記スキャナ装置に対するハーフトンスレッシュ値のマトリクスをテーブルデータとして持たせることにより、ハーフトンスレッシュ読み取り時、各ラインの有効／無効情報に従い前記テーブルデータを前記データ転送装置によりハードウェア転送し、前記ハーフトンスレッシュ値の更新を行うスレッシュ値更新手段とを有することを特徴とする請求項 12 記載の画像読取装置。

40

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、画像読取装置に係り、詳しくは、画像データ読取機能を有する情報処理装置等に応用することができ、特に、読み取り処理の高速化及び制御情報を蓄積する蓄積装置の有効活用を実現することができる画像読取装置に関する。

50

【 0 0 0 2 】

【従来の技術】

従来の画像読取装置では、原稿の種類に拘らず高速読み取りを行う場合、読み取り速度の高速化に伴うシステム負荷軽減のための1手段として、スキャナ部にて読み取ったデータを一時蓄積するためのバッファ装置をスキャナ部の後段に用意し、システム部の負荷に合わせてデータ転送をコントロールすることにより、速度緩和を行うとともに読み取り動作の間欠処理を行っていた。

【 0 0 0 3 】

【発明が解決しようとする問題点】

しかしながら、上記したような従来の画像読取装置では、スキャナ部にて読み取ったデータを一時蓄積するためのバッファ装置をスキャナ部の後段に用意し、システム部の負荷に合わせてデータ転送をコントロールしていたため、CPUの制御もライン単位の制御となってしまう、CPUの負荷も過大なものになってしまうという問題を残していた。今後更に読み取り速度の高速化が進むにつれ、スキャナ部に対する制御間隔も狭まり、CPUへの負荷が更に重くなり、スキャナ制御用のCPUを持たせるか、シーケンスを持ったハードウェアが必要となってくる。

【 0 0 0 4 】

そこで、本発明は、スキャナ装置に対するライン単位のソフトウェア制御をハードウェアに移管することにより、読み取り処理の高速化及び制御情報を蓄積する蓄積装置の有効活用を実現することができる画像読取装置を提供することを目的としている。

【 0 0 0 5 】

【課題を解決するための手段】

請求項1記載の発明は、読み取った画データに対する圧縮処理までをローカルバスにて行う画像読取装置において、読み取った画データを光電変換する撮像装置と、該撮像装置にて光電変換された画データに対して画像処理を行うスキャナ装置と、該スキャナ装置にて処理された後の画データを一時蓄積するためのバッファ装置と、該バッファ装置に蓄積された画データを圧縮するための圧縮装置と、前記スキャナ装置の制御を行うスキャナ制御手段とを備え、前記撮像装置、前記スキャナ装置、前記バッファ装置、前記圧縮装置、および前記スキャナ制御手段を前記ローカルバスに接続させ、前記スキャナ装置に対する制御情報を前記バッファ装置の一部のエリアにテーブルデータとして共存させ、前記テーブルデータとして共存させた制御情報を前記スキャナ制御手段が前記バッファ装置から前記スキャナ装置にハードウェア転送して前記スキャナ装置の次ラインの読み取り制御を行うことを特徴とするものである。

【 0 0 0 6 】

請求項2記載の発明は、上記請求項1記載の発明において、同一アドレスのアクセス以外は、同時アクセスが可能なデュアルポート機能を有する前記バッファ装置と、前記スキャナ装置及び前記バッファ装置間をハードウェア転送する第1のデータ転送装置と、前記バッファ装置及び圧縮装置間をハードウェア転送する第2のデータ転送装置と、前記第1のデータ転送装置が前記スキャナ装置から前記バッファ装置へ1ラインの画データを転送した後の帰線期間に、前記バッファ装置に蓄積された前記スキャナ装置に対する次ラインの制御情報を、前記第1のデータ転送装置により前記スキャナ装置にハードウェア転送して前記スキャナ装置の制御を行う前記スキャナ制御手段とを有することを特徴とするものである。

【 0 0 0 7 】

請求項3記載の発明は、上記請求項2記載の発明において、システム制御装置よりセットされるテーブルデータを一時蓄積するテーブルセットレジスタと、前記撮像装置より入力された画データの画像処理を行った後の画データと前記テーブルセットレジスタの出力データとを出力データとして選択するセレクト回路を搭載する前記スキャナ装置と、前記CPUによる前記スキャナ装置へのテーブルデータのセットにより、前記第1のデータ転送装置を用いてハードウェア転送によるテーブルデータのダウンロードを行うダウンロード

10

20

30

40

50

制御手段とを有することを特徴とするものである。

【0008】

請求項4記載の発明は、上記請求項3記載の発明において、前記撮像装置より入力された画データの画像処理を行った後の画データの出力、前記テーブルセットレジスタのデータ出力及び読み取りラインの有効／無効情報のテーブルデータ入力の切り換えを行うセクタ装置と、入力した読み取りラインの有効／無効情報をビット列に変換するS／P変換回路を搭載する前記スキャナ装置と、前記バッファ装置にスキャナモータのスローアップ／ダウンに対する読み取りラインの有効／無効情報をテーブルデータとして持たせることにより、帰線期間中にライン単位若しくは複数ライン単位に前記第1のデータ転送装置による制御情報をハードウェア転送し、前記スキャナモータのスローアップ／ダウン時の読み取り制御を行う読み取り制御手段とを有することを特徴とするものである。

10

【0009】

請求項5記載の発明は、上記請求項4記載の発明において、前記スキャナモータのスローアップ／ダウン時の各ラインの有効／無効情報数に対応したプログラムを行う転送要求制御回路を搭載する前記スキャナ装置と、前記転送要求制御回路にプログラムされた転送数のみ各ラインの有効／無効情報を、前記バッファ装置から前記スキャナ装置へハードウェア転送する転送手段とを有することを特徴とするものである。

【0010】

請求項6記載の発明は、上記請求項5記載の発明において、スローアップ時のテーブルデータの最後に常時読み取り有効、又はスローダウン時のテーブルデータの最後に常時読み取り無効のデータを有し、この最後のデータによる制御を繰り返し行わせることにより定速時／停止時の制御までを行う制御手段を有することを特徴とするものである。

20

【0011】

請求項7記載の発明は、上記請求項6記載の発明において、前記撮像装置より入力された画データの補正処理を行った後の画データの出力、前記テーブルセットレジスタのデータ出力、読み取りラインの有効／無効情報のテーブルデータの入力及びハーフトンスレッシュ値のマトリクスのテーブルデータの入力の切り換えを行う前記セクタ装置と、入力したハーフトンスレッシュ値のデータをラッチするラッチ回路を搭載する前記スキャナ装置と、前記バッファ装置に前記スキャナ装置に対するハーフトンスレッシュ値のマトリクスをテーブルデータとして持たせることにより、ハーフトーン読み取り時、各ラインの有効／無効情報に従いこのテーブルデータを前記第1のデータ転送装置によりハードウェア転送し、前記ハーフトンスレッシュ値の更新を行うスレッシュ値更新手段とを有することを特徴とするものである。

30

【0012】

請求項8記載の発明は、読み取った画データに対する圧縮処理までをローカルバスにて行う画像読取装置において、読み取った画データを光電変換する撮像装置と、該撮像装置にて光電変換された画データに対して画像処理を行うスキャナ装置と、該スキャナ装置にて処理された後の画データの一時蓄積及び前記スキャナ装置の制御情報をテーブルデータとして蓄積するためのバッファ装置と、該バッファ装置に蓄積された画データを圧縮するための圧縮装置と、前記スキャナ装置と前記バッファ装置内の画情報蓄積エリア間、前記スキャナ装置と前記バッファ装置内のテーブルデータ間、前記バッファ装置及び前記圧縮装置間の各ハードウェア転送を切り換えつつ時分割に処理を行うデータ転送装置と、前記スキャナ装置の制御を行うスキャナ制御手段とを備え、前記撮像装置、前記スキャナ装置、前記バッファ装置、前記圧縮装置、前記データ転送装置、および前記スキャナ制御手段をローカルバスに接続させ、前記スキャナ制御手段で前記バッファ装置に蓄積された前記スキャナ装置に対する次ラインの制御情報を前記スキャナ装置にハードウェア転送して前記スキャナ装置の制御を行うことを特徴とするものである。

40

【0013】

請求項9記載の発明は、上記請求項8記載の発明において、システム制御装置よりセットされるテーブルデータを一時蓄積するテーブルセットレジスタと、前記撮像装置より入力

50

された画データの画像処理を行った後の画データと前記テーブルセットレジスタの出力データとを出力データとして選択するセクタ回路を搭載する前記スキャナ装置と、前記CPUによる前記スキャナ装置へのテーブルデータのセットにより、前記データ転送装置を用いてハードウェア転送によるテーブルデータのダウンロードを行うダウンロード制御手段とを有するものである。

【0014】

請求項10記載の発明は、上記請求項9記載の発明において、前記撮像装置より入力された画データの画像処理を行った後の画データの出力、前記テーブルセットレジスタのデータ出力及び読み取りラインの有効/無効情報のテーブルデータの入力の切り換えを行うセクタ装置と、入力した読み取りラインの有効/無効情報をビット列に変換するS/P変換回路を搭載する前記スキャナ装置と、前記バッファ装置にスキャナモータのスローアップ/ダウンに対する読み取りラインの有効/無効情報をテーブルデータとして持たせることにより、ライン単位若しくは複数ライン単位に前記データ転送装置による制御情報をハードウェア転送し、前記スキャナモータのスローアップ/ダウン時の読み取り制御を行う読み取り制御手段とを有するものである。

10

【0015】

請求項11記載の発明は、上記請求項10記載の発明において、前記スキャナモータのスローアップ/ダウン時の各ラインの有効/無効情報数に対応したプログラムを行う転送要求制御回路を搭載する前記スキャナ装置と、前記転送要求制御回路にプログラムされた転送数のみ各ラインの有効/無効情報を、前記バッファ装置から前記スキャナ装置へハードウェア転送する転送手段とを有することを特徴とするものである。

20

【0016】

請求項12記載の発明は、上記請求項11記載の発明において、スローアップ時のテーブルデータの最後に常時読み取り有効、又はスローダウン時のテーブルデータの最後に常時読み取り無効のデータを有し、この最後のデータによる制御を繰り返し行わせることにより、定速時/停止時の制御まで行う制御手段を有するものである。

【0017】

請求項13記載の発明は、上記請求項12記載の発明において、前記撮像装置より入力された画データの補正処理を行った後の画データの出力、前記テーブルセットレジスタのデータ出力、読み取りラインの有効/無効情報のテーブルデータの入力及びハーフトンスレッシュ値のマトリクスのテーブルデータの入力の切り換えを行う前記セクタ装置と、入力したハーフトンスレッシュ値のデータをラッチするラッチ回路を搭載する前記スキャナ装置と、前記バッファ装置に前記スキャナ装置に対するハーフトンスレッシュ値のマトリクスをテーブルデータとして持たせることにより、ハーフトーン読み取り時、各ラインの有効/無効情報に従い前記テーブルデータを前記データ転送装置によりハードウェア転送し、前記ハーフトンスレッシュ値の更新を行うスレッシュ値更新手段とを有することを特徴とするものである。

30

【0018】

【作用】

請求項1記載の発明では、撮像装置にて光電変換された画データに対してスキャナ装置で画像処理を行い、該スキャナ装置にて処理された後の画データをバッファ装置で一時蓄積し、該バッファ装置に蓄積された画データを圧縮装置で圧縮し、該スキャナ装置に対する制御情報を該バッファ装置の一部のエリアにテーブルデータとして共存させ、該テーブルデータに基づいてスキャナ制御を行うように構成している。このため、スキャナ装置に対する制御情報を画データの一時蓄積用バッファ装置に共存させることができるので、バッファ装置の有効活用を図ることができる。

40

【0019】

請求項2記載の発明では、同一アドレスのアクセス以外は同時アクセスが可能なデュアルポート機能を有するスキャナ装置及びバッファ装置間を第1のデータ転送装置でハードウェア転送し、該バッファ装置及び圧縮装置間を第2のデータ転送装置でハードウェア転送

50

し、該第１のデータ転送装置による該スキャナ装置及び該バッファ装置間の１ラインの画データを転送終了した後の帰線期間に該バッファ装置に蓄積された該スキャナ装置に対する制御情報を該スキャナ装置及び該バッファ装置間の該第１のデータ転送装置によるハードウェア転送にて次ラインの制御情報を転送してスキャナ制御を行うように構成している。このため、スキャナ装置に対する制御情報をハードウェア転送により行うことができるので、スキャナ制御を高速化することができるとともに、ソフトウェア制御負荷を軽減することができる。

【００２０】

請求項３記載の発明では、ＣＰＵよりセットされるテーブルデータをテーブルセットレジスタに一時蓄積し、撮像装置より入力された画データの画像処理を行った後の画データ及び該テーブルセットレジスタの出力データとを出力データとして選択するセクタ回路を搭載するスキャナ装置（ＣＰＵによる）へのテーブルデータのセットにより、該スキャナ装置及びバッファ装置間のデータ転送装置を用いてハードウェア転送によるテーブルデータのダウンロードを行うように構成している。このため、バッファ装置に対するＣＰＵアクセスとハードウェア転送時の各信号線を切り換えるためのセクタ装置を削除することができる。

10

【００２１】

請求項４記載の発明では、撮像装置により入力された画データの画像処理を行った後の画データの出力、テーブルセットレジスタのデータ出力及び読み取りラインの有効／無効情報のテーブルデータ入力の切り換えをセクタ装置で行い、入力した読み取りラインの有効／無効情報をビット列に変換するＳ／Ｐ変換回路を搭載するスキャナ装置にて処理された後の画データを一時蓄積するためのバッファ装置にスキャナモータのスローアップ／ダウンに対する読み取りラインの有効／無効情報をテーブルデータとして持たせることにより、帰線期間中にライン単位若しくは複数ライン単位に該スキャナ装置及び該バッファ装置間のデータ転送装置による制御情報をハードウェア転送し、該スキャナモータのスローアップ／ダウン時の読み取り制御を行うように構成している。このため、スローアップ／ダウン時の読み取りラインの有効／無効に関する情報をハードウェア転送により行うことができるので、スローアップ／ダウン時のスキャナ制御を高速化することができるとともに、ソフトウェア制御負荷を軽減することができる。

20

【００２２】

請求項５記載の発明では、スキャナモータのスローアップ／ダウン時の各ラインの有効／無効情報数に対応したプログラムを行う転送要求制御回路を搭載するスキャナ装置を用い、該転送要求制御回路にプログラムされた転送数のみ各ラインの有効／無効情報をバッファ装置から該スキャナ装置へのハードウェア転送を行うように構成している。このため、ソフトウェアによる有効ライン数をセットすることができるので、読み取り速度に合わせたスローアップ／ダウン制御を行うことができる。

30

【００２３】

請求項６記載の発明では、スローアップ時のテーブルデータの最後に常時読み取り有効、又はスローダウン時のテーブルデータの最後に常時読み取り無効のデータを有し、この最後のデータによる制御を繰り返し行わせることにより定速時／停止時の制御までを行うように構成している。このため、定速時／停止時の制御をハードウェア転送による制御とすることができるので、ソフトウェアによる制御をページ単位の制御とすることができ、スキャナ制御を高速化することができるとともに、ソフトウェア制御負荷を軽減することができる。

40

【００２４】

請求項７記載の発明では、撮像装置より入力された画データの補正処理を行った後の画データの出力、テーブルセットレジスタのデータ出力、読み取りラインの有効／無効情報のテーブルデータの入力及びハーフトンスレッシュ値のマトリクスのテーブルデータの入力の切り換えをセクタ装置で行い、入力したハーフトンスレッシュ値のデータをラッチするラッチ回路を搭載するスキャナ装置にて処理された後の画データを一時蓄積するた

50

めのバッファ装置に該スキャナ装置に対するハーフトンスレッシュ値のマトリクスをテーブルデータとして持たせることにより、ハーフトーン読み取り時、各ラインの有効/無効情報に従いこのテーブルデータをデータ転送装置によりハードウェア転送し、スレッシュ値の更新を行うように構成している。このため、ハーフトーン時のスレッシュ値のマトリクスデータの更新をハードウェア転送による制御とすることができるので、ハーフトーン時のスキャナ制御を高速化するとともに、ソフトウェア制御負荷を軽減することができる。

【0025】

請求項8記載の発明では、撮像装置にて光電変換された画データに対して画像処理をスキャナ装置で行い、該スキャナ装置にて処理された後の画データの一時蓄積及び該スキャナ装置の制御情報をテーブルデータとしてバッファ装置に蓄積し、該バッファ装置に蓄積された画データを圧縮装置で圧縮し、該スキャナ装置及び該バッファ装置内の画情報蓄積エリア間、該スキャナ装置及び該バッファ装置内のテーブルデータ間、該バッファ装置及び該圧縮装置間の各ハードウェア転送を切り換えつつ時分割に処理をデータ転送装置で行い、該スキャナ装置に対する次ラインの制御情報をハードウェア転送してスキャナ制御を行うように構成している。このため、スキャナ装置に対する制御情報をハードウェア転送により行うことができるので、スキャナ制御を高速化するとともに、ソフトウェア制御負荷を軽減することができる。

【0026】

請求項9記載の発明では、CPUよりセットされるテーブルデータをテーブルセットレジスタに一時蓄積し、撮像装置より入力された画データの画像処理を行った後の画データ及び該テーブルセットレジスタの出力データとを出力データとして選択するセクタ回路を搭載するスキャナ装置(CPUによる)へのテーブルデータのセットにより、該スキャナ装置及び該バッファ装置間のデータ転送装置を用いてハードウェア転送によるテーブルデータのダウンロードを行うように構成している。このため、バッファ装置に対するCPUアクセスとハードウェア転送時の各信号線を切り換えるためのセクタ装置を削除することができる。

【0027】

請求項10記載の発明では、撮像装置より入力された画データの画像処理を行った後の画データの出力、テーブルセットレジスタのデータ出力及び読み取りラインの有効/無効情報のテーブルデータの入力の切り換えをセクタ装置で行い、入力した読み取りラインの有効/無効情報をビット列に変換するS/P変換回路を搭載するスキャナ装置にて処理された後の画データを一時蓄積するためのバッファ装置にスキャナモータのスローアップ/ダウンに対する読み取りラインの有効/無効情報をテーブルデータとして持たせることにより、ライン単位若しくは複数ライン単位に該スキャナ装置及び該バッファ装置間のデータ転送装置による制御情報をハードウェア転送し、該スキャナモータのスローアップ/ダウン時の読み取り制御を行うように構成している。このため、スローアップ/ダウン時の読み取りラインの有効/無効に関する情報をハードウェア転送により行うことができるので、スローアップ/ダウン時のスキャナ制御を高速化するとともに、ソフトウェア制御負荷を軽減することができる。

【0028】

請求項11記載の発明では、スキャナモータのスローアップ/ダウン時の各ラインの有効/無効情報数に対応したプログラムを行う転送要求制御回路を搭載するスキャナ装置を用い、該転送要求制御回路にプログラムされた転送数のみ各ラインの有効/無効情報をバッファ装置から該スキャナ装置へのハードウェア転送を行うように構成している。このため、ソフトウェアによる有効ライン数をセットすることができるので、読み取り速度に合わせたスローアップ/ダウン制御を行うことができる。

【0029】

請求項12記載の発明では、スローアップ時のテーブルデータの最後に常時読み取り有効、又はスローダウン時のテーブルデータの最後に常時読み取り無効のデータを有し、この

10

20

30

40

50

最後のデータによる制御を繰り返し行わせることにより、定速時/停止時の制御まで行うように構成している。このため、定速時/停止時の制御をハードウェア転送による制御とすることができるので、ソフトウェアによる制御をページ単位の制御とすることができ、スキャナ制御を高速化することができるとともに、ソフトウェア制御負荷を軽減することができる。

【0030】

請求項13記載の発明では、撮像装置より入力された画データの補正処理を行った後の画データの出力、テーブルセットレジスタのデータ出力、読み取りラインの有効/無効情報のテーブルデータの入力及びハーフトンスレッシュ値のマトリクスのテーブルデータの10
入力を切り換えをセレクト装置で行い、入力したハーフトンスレッシュ値のデータをラッチするラッチ回路を搭載するスキャナ装置にて処理された後の画データを一時蓄積するためのバッファ装置に該スキャナ装置に対するハーフトンスレッシュ値のマトリクスをテーブルデータとして持たせることにより、ハーフトーン読み取り時、各ラインの有効/無効情報に従い該テーブルデータをデータ転送装置によりハードウェア転送し、スレッシュ値の更新を行うように構成している。このため、ハーフトーン時のスレッシュ値のマトリクスデータの更新をハードウェア転送による制御とすることができるので、ハーフトーン時のスキャナ制御を高速化することができるとともに、ソフトウェア制御負荷を軽減することができる。

【0031】

【実施例】

図1は本発明の請求項1, 2の一実施例に則した画像読取装置の構成を示すブロック図である。図示例は読み取った画データに対する圧縮処理までをローカルバスにて行う画像読取装置に適用する場合である。図1において、1はCCDやアモルファスシリコン等の光電変換素子からなる撮像装置であり、2は光電変換された画像データをデジタルデータに変換して画像処理を行うスキャナ装置であり、3はスキャナ装置2にて処理された後の画データの一時蓄積及びスキャナ制御用の制御データを記憶し、同一アドレスのアクセス以外は同時アクセスが可能なデュアルポート(Dual Port)機能を有するバッファ装置であり、4はスキャナ装置2で処理された後の画データを圧縮する圧縮装置であり、5はスキャナ装置2及びバッファ装置3間のデータ転送を行うデータ転送装置であり、6はバッファ装置3及び圧縮装置4間のデータ転送を行うデータ転送装置であり、7はCP20
Uを含むシステム制御装置である。

【0032】

以下、本実施例における動作を説明する。

まず、画データの読み取りは、1ライン毎に撮像装置1にて読み取り、スキャナ装置2にてデジタルデータに変換され画像処理等を行った後、データ転送装置5に対して転送要求(REQ)を出す。次いで、データ転送装置5はこの転送要求によりスキャナ装置2よりバッファ装置3に画データの転送を行い、バッファ装置3にて画データの一時蓄積を行う。ここで1ラインの読み取り終了後の帰線期間にデータ転送装置5によりバッファ装置3内の次ラインの制御情報をスキャナ装置2に転送し、この制御情報を基に次ラインの読み取りを行う。又、バッファ装置3に蓄積された画データはデータ転送装置6により圧縮装置4に転送されて圧縮される。40

【0033】

このように、本実施例では、撮像装置1にて光電変換された画データに対して画像処理等を行うスキャナ装置2にて処理された後の画データを一時蓄積するためのバッファ装置3を用い、このバッファ装置3に蓄積された画データを圧縮装置4で圧縮し、スキャナ装置2に対する制御情報をバッファ装置3の一部のエリアにテーブルデータとして共存させ、このテーブルデータに基づいてスキャナ制御を行うように構成している。このため、スキャナ装置2に対する制御情報を画データの一時蓄積用バッファ装置3に共存させることができるので、バッファ装置3の有効活用を図ることができる。

【0034】

10

20

30

40

50

また、本実施例では、同一アドレスのアクセス以外は同時アクセスが可能なデュアルポート機能を有するバッファ装置 3 を用い、スキャナ装置 2 及びバッファ装置 3 間をデータ転送装置 5 でハードウェア転送し、バッファ装置 3 及び圧縮装置 4 間をデータ転送装置 6 でハードウェア転送し、データ転送装置 5 によるスキャナ装置 2 及びバッファ装置 3 間の 1 ラインの画データの転送終了後の帰線期間にバッファ装置 3 に蓄積されたスキャナ装置 2 に対する制御情報をスキャナ装置 2 及びバッファ装置 3 間のデータ転送装置 5 によるハードウェア転送にて次ラインの制御情報を転送してスキャナ制御を行うように構成している。このため、スキャナ装置 2 に対する制御情報をハードウェア転送により行うことができるので、スキャナ制御を高速化することができるとともに、ソフトウェア制御負荷を軽減することができる。

10

【 0 0 3 5 】

次に、図 2 は本発明の請求項 3 の一実施例に則したスキャナ装置の構成を示すブロック図である。本実施例では図 1 に示す構成のスキャナ装置 2 に後述の如く機能を付加したものであり、構成自体は変わらないので、図 2 に示すスキャナ装置 2 について説明する。図 2 において、図 1 と同一符号は同一又は相当部分を示し、10 は撮像装置 1 より入力された画信号を基準レベルにクランプする直流再生回路であり、11 は直流再生回路 10 でクランプされた画信号を量子化する A / D 変換回路であり、12 は A / D 変換回路 11 で量子化された画データの各種補正等の画像処理を行う補正回路であり、13 は白黒の 2 値化を行う 2 値化処理回路であり、14 は 2 値化処理回路 13 で 2 値化された画データをパラレルデータに変換しデータの読み取り要求を生成する S / P 変換回路であり、15 は C P U よりセットされるテーブルデータを一時蓄積しデータの読み取り要求を生成するテーブルセットレジスタであり、16 は S / P 変換回路 14 での S / P 変換後の画データとテーブルセットレジスタ 15 の各出力を選択するセクタ回路であり、17 はスキャナ装置 2 に対するモードをセットし内部信号を生成するモードセットレジスタであり、18 は撮像装置 1 から出力する画信号のシフトクロック及びスキャナ装置 2 の内部同期信号を生成するタイミングジェネレータであり、19 はテーブルセットレジスタ 15 からの読み取り要求と S / P 変換回路 14 から読み取り要求を O R 処理するゲート (G a t e) 回路である。

20

【 0 0 3 6 】

以下、本実施例における動作を説明する。

まず、C P U よりモードセットレジスタ 17 にテーブルセットモードがセットされた場合は、セクタ回路 16 はスキャナ装置 2 の出力をテーブルセットレジスタ 15 の出力に切り換える。次に、データ転送装置 5 にバッファ装置 3 内のテーブルデータ蓄積エリアの先頭アドレスと転送数をセットし、イネーブル状態にする。そして、C P U よりテーブルセットレジスタ 15 にスキャナ装置 2 の制御情報がセットされた場合は、テーブルセットレジスタ 15 よりデータ転送装置 5 に対してデータ転送要求を出力し、このデータ転送要求によりデータ転送装置 5 はスキャナ装置 2 よりバッファ装置 3 に対して制御情報の転送を行い、この動作を繰り返してテーブルデータのダウンロードを行う。

30

【 0 0 3 7 】

このように本実施例では、C P U よりセットされるテーブルデータをテーブルセットレジスタ 15 に一時蓄積し、撮像装置 1 より入力された画データの画像処理を行った後の画データ及びテーブルセットレジスタ 15 の出力データとを出力データとして選択するセクタ回路 16 を搭載するスキャナ装置 2 (C P U による) へのテーブルデータのセットにより、スキャナ装置 2 及びバッファ装置 3 間のデータ転送装置 5 を用いてハードウェア転送によるテーブルデータのダウンロードを行うように構成している。このため、バッファ装置 3 に対する C P U アクセスとハードウェア転送時の各信号線を切り換えるためのセクタ装置を削除することができる。

40

【 0 0 3 8 】

次に、図 3 は本発明の請求項 4 の一実施例に則したスキャナ装置の構成を示すブロック図である。本実施例では図 2 のスキャナ装置 2 に後述の如く機能を付加したものであり、図 2 のスキャナ装置構成に一部追加となっているので、その追加部分について具体的に説明

50

をする。図 3 において、図 1, 2 と同一符号は同一又は相当部分を示し、20 はスキャナモータのスローアップ/ダウン用のテーブルデータを蓄積し P/S 変換を行う P/S 変換回路である。

【0039】

以下、本実施例における動作を説明する。

まず、タイミングジェネレータ 18 により 1 ラインの画データの転送が終了した時点でデータ転送装置 5 にスキャナモータのスローアップ/ダウン用のデータテーブルの転送要求を出力し、この転送要求によりデータ転送装置 5 はバッファ装置 3 よりスキャナ装置 2 内の P/S 変換回路 20 にテーブルデータの転送を行う。一例として一回の転送で 8 ライン分のラインの有効/無効情報を転送する場合を仮定すると、P/S 変換回路 20 に蓄積された 8 ライン分の情報は、1 ライン分の画データを転送終了した後、タイミングジェネレータ 18 より出力されるシフトクロックよりシフトアウトされ、キャリアの有無により次ラインを有効データとするか無効データとするかを判断する。そして、P/S 変換回路 20 に蓄積された 8 ライン分の情報が全てシフトアウトした後、再度、タイミングジェネレータ 18 によりデータ転送装置 5 に対してテーブルデータの転送要求を出力し、次の 8 ライン分の情報を転送した後、この動作を必要ライン数分繰り返してスローアップ/ダウン処理を行う。ここで、図 4 に各スローアップ/ダウン時のラインの有効/無効制御テーブルを用いたスローアップ/ダウン時の読み取り制御を示す。

【0040】

このように、本実施例では、撮像装置 1 により入力された画データの画像処理を行った後の画像データの出力、テーブルセットレジスタ 15 のデータ出力及び読み取りラインの有効/無効情報のテーブルデータ入力の切り換えをセレクタ回路 16 で行い、入力した読み取りラインの有効/無効情報をビット列に変換する S/P 変換回路 14 を搭載するスキャナ装置 2 にて処理された後の画データを一時蓄積するためのバッファ装置 3 にスキャナモータのスローアップ/ダウンに対する読み取りラインの有効/無効情報をテーブルデータとして持たせることにより、帰線期間中にライン単位若しくは複数ライン単位にスキャナ装置 2 及びバッファ装置 3 間のデータ転送装置 5 による制御情報をハードウェア転送し、スキャナモータのスローアップ/ダウン時の読み取り制御を行うように構成している。このため、スローアップ/ダウン時の読み取りラインの有効/無効に関する情報をハードウェア転送により行うことができるので、スローアップ/ダウン時のスキャナ制御を高速化

することができるとともに、ソフトウェア制御負荷を軽減することができる。
次に、図 5 は本発明の請求項 5 の一実施例に則したスキャナ装置の構成を示すブロック図である。本実施例では、図 3 のスキャナ装置 2 構成に後述の如く機能を付加したものであり、図 3 のスキャナ装置構成に一部追加となっているので、その追加部分について具体的に説明する。図 5 において、図 1 ~ 3 と同一符号は同一又は相当部分を示し、21 はスキャナモータのスローアップ/ダウン用のテーブルデータ転送要求数を任意に設定する転送要求制御回路である。

【0041】

以下、本実施例における動作を説明する。本実施例の基本的な動作は図 3 の実施例と同じであるため、スキャナ装置 2 に新たに追加となった転送要求制御回路 21 に係わる動作についてのみ具体的に説明する。

転送要求制御回路 21 のスローアップ/ダウン用のテーブルデータ転送数をカウントするカウンタは必要に応じて何ビットでも構わないが、ここではスローアップ/ダウン用のカウンタを各々 4 ビットとする。又、一回のテーブルデータの転送を 1 バイトとし、全ビットに各ラインの情報が入っているものとする。なお、1 バイトの転送で 8 ライン分の制御情報の転送とする。ここで CPU より転送要求制御回路 21 にセットされる各転送数をスローアップ/ダウンとも 3 バイトとすると、図 4 の如くスローアップ/ダウン制御となる。そして、8 ライン分のライン制御が終了した後のデータ転送要求数を転送要求制御回路 21 にてカウントし 3 バイトの転送が終了し、最後の 1 バイトに対するライン制御が終了した時点で転送要求をインヒビットして転送要求を終了する。

10

20

30

40

50

【 0 0 4 2 】

このように、本実施例では、スキャナモータのスローアップ/ダウン時の各ラインの有効/無効情報数に対応したプログラムを行う転送要求制御回路 2 1 を搭載するスキャナ装置 2 を用い、転送要求制御回路 2 1 にプログラムされた転送数のみ各ラインの有効/無効情報をバッファ装置 3 からスキャナ装置 2 へのハードウェア転送を行うように構成している。このため、ソフトウェアによる有効ライン数をセットすることができるので、読み取り速度に合わせてスローアップ/ダウン制御を行うことができる。

【 0 0 4 3 】

次に、請求項 6 の発明の構成は図 5 の請求項 5 の実施例と同じであるが、テーブルデータと P / S 変換回路 2 0 の制御手段が異なる。テーブルデータにおいては、読み取り開始/終了時のライン制御データテーブルの最後にスローアップの場合は常時有効データ、スローダウン時は、常时无効データとする。又、P / S 変換回路 2 0 は、転送要求制御回路 2 1 が転送要求をインヒビットした時点で P / S 変換のシフトを止め、最後のキャリデータを繰り返し用いてのライン制御や転送要求制御回路 2 1 が転送要求をインヒビットした時点で P / S 変換回路 2 0 に残っている 1 バイトの制御データをローテイトシフトしキャリを繰り返し用いてのライン制御等の制御手段を有する。ここで一回のテーブルデータの転送を図 3 の請求項 4 の実施例説明と同様 1 バイトとして全ビットに各ラインの情報が入っているものとする。CPU より転送要求制御回路 2 1 にセットするカウント値をスローアップ/ダウンライン数に必要なバイト数 + 1 バイト（ここでは 3 バイトとし最後の 1 バイトをスローアップ時は全ビット有効、スローダウン時は全ビット無効とする）とすることにより、P / S 変換回路 2 0 の制御手段を後者とする、図 4 のライン制御の如くスローアップ/ダウン時の各ラインを制御した後、最後の 1 バイトを用いて定速状態/停止状態を常時有効ライン/無効ラインとして読み取り制御を行う。

【 0 0 4 4 】

このように、本実施例では、スローアップ時のテーブルデータの最後に常時読み取り有効、又はスローダウン時のテーブルデータの最後に常時読み取り無効のデータを有し、この最後のデータによる制御を繰り返し行わせることにより定速時/停止時の制御までを行うように構成している。このため、定速時/停止時の制御をハードウェア転送による制御とすることができるので、ソフトウェアによる制御をページ単位の制御とすることができ、スキャナ制御を高速化することができるとともに、ソフトウェア制御負荷を軽減することができる。

【 0 0 4 5 】

次に、図 6 は本発明の請求項 7 の一実施例に則したスキャナ装置の構成を示すブロック図である。本実施例では、図 5 の実施例のスキャナ装置 2 構成に後述の如く機能が付加されたものであり、その追加部分について具体的に説明する。図 6 において、図 5 と同一符号は同一又は相当部分を示し、2 2 ~ 2 4 は各々ハーフトーン処理回路、セクタ回路、ラッチ回路であり、ソフトウェアの介在無しに有効ライン時のみハーフトーン時のスレッシュ値を更新することができる。

【 0 0 4 6 】

以下、本実施例における動作を説明する。

本実施例の基本的な動作は上記請求項 6 の実施例と同じであるため、追加となったハーフトーン時のスレッシュ値の更新について具体的に説明する。上記請求項 6 の実施例にて各々のラインが有効か無効かを前ラインの帰線期間に判断することができるため、ハーフトーン時はこの情報を基に次ラインが有効ラインであれば P / S 変換回路 2 0 よりデータ転送装置 5 に対してデータ転送要求を出力し、データ転送装置 5 にてバッファ装置 3 内のハーフトーンスレッシュ値のテーブルデータをスキャナ装置 2 内のラッチ回路 2 4 に転送を行う。そして、スキャナ装置 2 はこのスレッシュ値を用いて次ラインのハーフトーン処理を行う。

【 0 0 4 7 】

このように本実施例では、撮像装置 1 より入力された画データの補正処理を行った後の画

10

20

30

40

50

データの出力、テーブルセットレジスタ15のデータ出力、読み取りラインの有効/無効情報のテーブルデータの入力及びハーフトンスレッシュ値のマトリクスのテーブルデータの入力の切り換えをセレクト装置で行い、入力したハーフトンスレッシュ値のデータをラッチするラッチ回路24を搭載するスキャナ装置2にて処理された後の画データを一時蓄積するためのバッファ装置3にスキャナ装置2に対するハーフトンスレッシュ値のマトリクスをテーブルデータとして持たせることにより、ハーフトーン読み取り時、各ラインの有効/無効情報に従いこのテーブルデータをデータ転送装置5によりハードウェア転送し、スレッシュ値の更新を行うように構成している。このため、ハーフトーン時のスレッシュ値のマトリクスデータの更新をハードウェア転送による制御とすることができるので、ハーフトーン時のスキャナ制御を高速化することができるとともに、ソフトウェア制御負荷を軽減することができる。

10

【0048】

次に、図7は本発明の請求項8の一実施例に則した画像読取装置の構成を示すブロック図である。図示例は読み取った画データに対する圧縮処理までをローカルバスにて行う画像読取装置に適用する場合である。図7において、101はCCDやアモルファスシリコン等の光電変換素子からなる撮像装置であり、102は光電変換された画像データをデジタルデータに変換して画像処理を行うスキャナ装置であり、103はスキャナ装置102にて処理された後の画データの一時蓄積及びスキャナ制御用の制御データを記憶するバッファ装置であり、104はスキャナ装置102で処理された後の画データを圧縮する圧縮装置であり、105はスキャナ装置102及びバッファ装置103内の画情報蓄積エリア間、スキャナ装置102及びバッファ装置103内のテーブルデータ間、バッファ装置103及び圧縮装置104間の各ハードウェア転送を切り換えながら時分割に処理を行うデータ転送装置であり、106はCPUを含むシステム制御装置である。

20

【0049】

以下、本実施例における動作を説明する。

まず、画データの読み取りは、1ライン毎に撮像装置101にて読み取り、スキャナ装置102にてデジタルデータに変換され画像処理等を行った後、データ転送装置105に対して転送要求(REQ)を出す。データ転送装置105は、この転送要求によりスキャナ装置102よりバッファ装置103に画データの転送を行い、バッファ装置103にて画データの一時蓄積を行う。ここで1ラインの読み取り中若しくは読み取り終了後の帰線期間にデータ転送装置105によりバッファ装置103内の次ラインの制御情報をスキャナ装置102に転送し、この制御情報を基に次ラインの読み取り制御を行う。又、バッファ装置103に蓄積された画データは、データ転送装置105による時分割処理にて他の転送と平行して圧縮装置104に転送されて圧縮される。

30

【0050】

このように、本実施例では、撮像装置101にて光電変換された画データに対して画像処理を行うスキャナ装置102にて処理された後の画データの一時蓄積及びスキャナ装置102の制御情報をテーブルデータとしてバッファ装置103に蓄積し、バッファ装置103に蓄積された画データを圧縮装置104で圧縮し、スキャナ装置102及びバッファ装置103内の画情報蓄積エリア間、スキャナ装置102及びバッファ装置103内のテーブルデータ間、バッファ装置103及び圧縮装置104間の各ハードウェア転送を切り換えつつ時分割に処理をデータ転送装置105で行い、スキャナ装置102に対する次ラインの制御情報をハードウェア転送してスキャナ制御を行うように構成している。このため、スキャナ装置102に対する制御情報をハードウェア転送により行うことができるので、スキャナ制御を高速化することができるとともに、ソフトウェア制御負荷を軽減することができる。

40

【0051】

次に、図8は本発明の請求項9の一実施例に則したスキャナ装置の構成を示すブロック図である。本実施例では図7に示すスキャナ装置2構成に機能を付加したものであり、構成

50

自体は変わらないので、この図 8 に示すスキャナ装置 2 について説明する。図 8 において、図 7 と同一符号は同一又は相当部分を示し、110 は撮像装置 101 より入力された画信号を基準レベルにクランプする直流再生回路であり、111 は直流再生回路 110 でクランプされた画信号を量子化する A/D 変換回路であり、112 は A/D 変換回路 111 で量子化された画データの各種補正等の画像処理を行う補正回路であり、113 は白黒の 2 値化を行う 2 値化処理回路であり、114 は 2 値化処理回路 113 で 2 値化された画データをパラレルデータに変換してデータの読み取り要求を生成する S/P 変換回路であり、115 は CPU よりセットされるテーブルデータを一時蓄積しデータの読み取り要求を生成するテーブルセットレジスタであり、116 は S/P 変換回路 114 での S/P 変換後の画データとテーブルセットレジスタ 115 の各出力を選択するセクタ回路であり、117 はスキャナ装置 102 に対するモードをセットして内部信号を生成するモードセットレジスタであり、118 は撮像装置 101 から出力する画信号のシフトクロック及びスキャナ装置 102 の内部同期信号を生成するタイミングジェネレータであり、119 はテーブルセットレジスタ 115 からの読み取り要求と S/P 変換回路 114 からの読み取り要求を OR 処理するゲート (Gate) 回路である。

10

【0052】

以下、本実施例における動作を説明する。

まず、CPU よりモードセットレジスタ 117 にテーブルセットモードがセットされた場合は、セクタ回路 116 はスキャナ装置 102 の出力をテーブルセットレジスタ 115 の出力に切り換える。次に、データ転送装置 105 にバッファ装置 103 内のテーブルデータ蓄積エリアの先頭アドレスと転送数をセットし、イネーブル状態にする。次いで、CPU よりテーブルセットレジスタ 115 にスキャナ装置 102 の制御情報がセットされた場合は、テーブルセットレジスタ 115 よりデータ転送装置 105 に対してデータ転送要求を出力し、このデータ転送要求によりデータ転送装置 105 はスキャナ装置 102 よりバッファ装置 103 に対して制御情報の転送を行い、この動作を繰り返してテーブルデータのダウンロードを行う。

20

【0053】

このように、本実施例では、CPU よりセットされるテーブルデータをテーブルセットレジスタ 115 に一時蓄積し、撮像装置 101 より入力された画データの画像処理を行った後の画データ及びテーブルセットレジスタ 115 の出力データとを出力データとして選択するセクタ回路 116 を搭載するスキャナ装置 102 (CPU による) へのテーブルデータのセットにより、スキャナ装置 102 及びバッファ装置 103 間のデータ転送装置 105 を用いてハードウェア転送によるテーブルデータのダウンロードを行うように構成している。このため、バッファ装置 103 に対する CPU アクセスとハードウェア転送時の各信号線を切り換えるためのセクタ装置を削除することができる。

30

【0054】

次に、図 9 は本発明の請求項 10 の一実施例に則したスキャナ装置の構成を示すブロック図である。本実施例では後述の如く機能を付加したものであり、スキャナ装置 102 構成が一部追加となっているので、その追加部分について具体的に説明する。図 9 において、図 8 と同一符号は同一又は相当部分を示し、120 はスキャナモータのスローアップ/ダウン用のテーブルデータを蓄積して P/S 変換を行う P/S 変換回路である。

40

【0055】

以下、本実施例における動作を説明する。

タイミングジェネレータ 118 により 1 ラインの画データの転送中、又は終了した時点でデータ転送装置 105 にスキャナモータのスローアップ/ダウン用のテーブルデータの転送要求を出力し、この転送要求によりデータ転送装置 105 はバッファ装置 103 よりスキャナ装置 102 内の P/S 変換回路 120 にテーブルデータの転送を行う。一例として一回の転送で 8 ライン分のラインの有効/無効情報を転送する場合を仮定すると、P/S 変換回路 120 に蓄積された 8 ライン分の情報は、1 ライン分の画データ

50

の転送中、又は終了後、タイミングジェネレータ 118 より出力されるシフトクロックによりシフトアウトされ、キャリアの有無により次ラインを有効データとするか、無効データとするか判断される。次いで、P/S変換回路 120 に蓄積された 8 ライン分の情報が全てシフトアウトした後、再度、タイミングジェネレータ 118 によりデータ転送装置 105 に対してテーブルデータの転送要求を出力し、次の 8 ライン分の情報を転送する。そして、この動作を必要ライン数分繰り返してスローアップ/ダウン処理を行う。ここで、図 10 に各スローアップ/ダウン時のラインの有効/無効制御テーブルを用いたスローアップ/ダウン時の読み取り制御を示す。

【0056】

このように、本実施例では、撮像装置 101 により入力された画データの画像処理を行った後の画データの出力、テーブルセットレジスタ 115 のデータ出力及び読み取りラインの有効/無効情報のテーブルデータの入力の切り換えをセレクタ回路で行い、入力した読み取りラインの有効/無効情報をビット列に変換する S/P 変換回路 114 を搭載するスキャナ装置 102 にて処理された後の画データを一時蓄積するためのバッファ装置 103 にスキャナモータのスローアップ/ダウンに対する読み取りラインの有効/無効情報をテーブルデータとして持たせることにより、ライン単位若しくは複数ライン単位にスキャナ装置 102 及びバッファ装置 103 間のデータ転送装置 105 による制御情報のハードウェア転送を行ない、スキャナモータのスローアップ/ダウン時の読み取り制御を行うように構成している。このため、スローアップ/ダウン時の読み取りラインの有効/無効に関する情報をハードウェア転送により行うことができるので、スローアップ/ダウン時のスキャナ制御を高速化することができるとともに、ソフトウェア制御負荷を軽減することができる。

【0057】

次に、図 11 は本発明の請求項 11 の一実施例に則したスキャナ装置の構成を示すブロック図である。本実施例では、図 9 の実施例（請求項 10）のスキャナ装置 102 構成に後述の如く機能を付加したものであり、そのスキャナ装置 102 の追加部分について具体的に説明する。図 11 において、図 10 と同一符号は同一又は相当部分を示し、121 はスキャナモータのスローアップ/ダウン用のテーブルデータ転送要求数を任意に設定する転送要求制御回路である。

【0058】

以下、本実施例における動作を説明する。本実施例の基本的な動作は図 9 の実施例（請求項 10）と同じであるため、追加となった転送要求制御回路 121 に係わる動作についてのみ具体的に説明する。

転送要求制御回路 121 のスローアップ/ダウン用のテーブルデータ転送数をカウントするカウンタは必要に応じて何ビットでも構わないが、ここではスローアップ/ダウン用のカウンタを各々 4 ビットとする。又、一回のテーブルデータの転送を 1 バイトとし、全ビットに各ラインの情報が入っているものとする。なお、1 バイトの転送で 8 ライン分の制御情報の転送とする。ここで、CPU より転送要求制御回路 121 にセットされる各転送数をスローアップ/ダウン共 3 バイトとすると、図 10 のようなスローアップ/ダウン制御となる。そして、8 ライン分のライン制御が終了した後のデータ転送要求数を転送要求制御回路 121 にてカウントし、3 バイトの転送が終了し最後の 1 バイトに対するライン制御が終了した時点で転送要求をインヒビットして転送要求を終了する。

【0059】

このように、本実施例では、スキャナモータのスローアップ/ダウン時の各ラインの有効/無効情報数に対応したプログラムを行う転送要求制御回路 121 を搭載するスキャナ装置 102 を用い、転送要求制御回路 121 にプログラムされた転送数のみ各ラインの有効/無効情報をバッファ装置 103 からスキャナ装置 102 へのハードウェア転送を行うように構成している。このため、ソフトウェアによる有効ライン数をセットすることができるので、読み取り速度に合わせたスローアップ/ダウンを制御することができる。

10

20

30

40

50

【 0 0 6 0 】

次に、請求項 1 2 の発明の構成は図 1 1 の請求項 1 1 の実施例と同じであるが、テーブルデータと P / S 変換回路 1 2 0 の制御手段が異なる。テーブルデータにおいては、読み取り開始 / 終了時のライン制御データテーブルの最後にスローアップの場合は常時有効データ、スローダウン時、常時無効データとする。又、P / S 変換回路 1 2 0 は、転送要求制御回路 1 2 1 が転送要求をインヒビットした時点で P / S 変換のシフトを止め、最後のキャリーデータを繰り返し用いてのライン制御や転送要求制御回路 1 2 1 が転送要求をインヒビットした時点で P / S 変換回路 1 2 0 に残っている 1 バイトの制御データをローテイトシフトしキャリーを繰り返し用いてのライン制御等の制御手段を有する。ここで一回のテーブルデータの転送を図 9 の実施例（請求項 1 0）の説明と同様 1 バイトとして全ビットに各ラインの情報は入っているものとする。そして、C P U より転送要求制御回路 1 2 1 にセットするカウント値をスローアップ / ダウンライン数に必要なバイト数 + 1 バイト（ここでは 3 バイトとし最後の 1 バイトをスローアップ時は全ビット有効、スローダウン時は全ビット無効とする）とすることにより、P / S 変換回路 1 2 0 の制御手段を後者とすると、図 1 0 の如くスローアップ / ダウン時の各ラインを制御した後、最後の 1 バイトを用いて定速状態 / 停止状態を常時有効ライン / 無効ラインとして読み取り制御を行う。

10

【 0 0 6 1 】

このように、本実施例では、スローアップ時のテーブルデータの最後に常時読み取り有効、又はスローダウン時のテーブルデータの最後に常時読み取り無効のデータを有し、この最後のデータによる制御を繰り返し行わせることにより、定速時 / 停止時の制御まで行うように構成している。このため、定速時 / 停止時の制御をハードウェア転送による制御とすることができるので、ソフトウェアによる制御をページ単位の制御とすることができ、スキャナ制御を高速化することができるとともに、ソフトウェア制御負荷を軽減することができる。

20

【 0 0 6 2 】

次に、図 1 2 は本発明の請求項 1 3 の一実施例に則したスキャナ装置を示すブロック図である。本実施例では、図 1 1 の実施例（請求項 1 1）のスキャナ装置 1 0 2 構成に後述の如く機能を付加したものであり、その追加部分について具体的に説明する。図 1 2 において、図 1 1 と同一符号は同一又は相当部分を示し、1 2 2 ~ 1 2 4 は各々ハーフトーン処理回路、セレクト回路、ラッチ回路である。

30

【 0 0 6 3 】

以下、本実施例における動作を説明する。本実施例の基本的な動作は上記請求項 1 2 の実施例と同じであるため、追加となったハーフトーン時のスレッシュ値の更新について具体的に説明する。

上記請求項 1 2 にて各々のラインが有効か無効かを前ラインの帰線期間に判断することができるため、ハーフトーン時はこの情報を基に次ラインが有効であれば P / S 変換回路 1 2 0 よりデータ転送装置 1 0 5 に対してデータ転送要求を出力し、データ転送装置 1 0 5 にてバッファ装置 1 0 3 内のハーフトーンスレッシュ値のテーブルデータをスキャナ装置 1 0 2 内のラッチ回路 1 2 4 に転送を行う。そして、スキャナ装置 1 0 2 はこのスレッシュ値を用いて次ラインのハーフトーン処理を行う。

40

【 0 0 6 4 】

このように、本実施例では、撮像装置 1 0 1 より入力された画データの補正処理を行った後の画データの出力、テーブルセットレジスタ 1 1 5 のデータ出力、読み取りラインの有効 / 無効情報のテーブルデータの入力及びハーフトーンスレッシュ値のマトリクスのテーブルデータの入力を切り換えをセレクト回路で行い、入力したハーフトーンスレッシュ値のデータをラッチするラッチ回路 1 2 4 を搭載するスキャナ装置 1 0 2 にて処理された後の画データを一時蓄積するためのバッファ装置 1 0 3 にスキャナ装置 1 0 2 に対するハーフトーンスレッシュ値のマトリクスをテーブルデータとして持たせることにより、ハーフトーン読み取り時、各ラインの有効 / 無効情報に従い該テーブルデータをデ

50

ータ転送装置 105 によりハードウェア転送し、スレッシュ値の更新を行うように構成している。このため、ハーフトーン時のスレッシュ値のマトリクスデータの更新をハードウェア転送による制御とすることができるので、ハーフトーン時のスキャナ制御を高速化することができるとともに、ソフトウェア制御負荷を軽減することができる。

【0065】

【発明の効果】

本発明によれば、スキャナ装置に対するライン単位のソフトウェア制御をハードウェアに移管することにより、読み取り処理の高速化及び制御情報を蓄積する蓄積装置の有効活用を実現することができるという効果がある。

【図面の簡単な説明】

10

【図1】本発明の請求項1, 2の一実施例に則した画像読取装置の構成を示すブロック図である。

【図2】本発明の請求項3の一実施例に則したスキャナ装置の構成を示すブロック図である。

【図3】本発明の請求項4の一実施例に則したスキャナ装置の構成を示すブロック図である。

【図4】本発明の請求項4の一実施例に則した各スローアップ/ダウン時のラインの有効/無効制御テーブルを用いたスローアップ/ダウン時の読み取り制御を示す図である。

【図5】本発明の請求項5の一実施例に則したスキャナ装置の構成を示すブロック図である。

20

【図6】本発明の請求項7の一実施例に則したスキャナ装置の構成を示すブロック図である。

【図7】本発明の請求項8の一実施例に則した画像読取装置の構成を示すブロック図である。

【図8】本発明の請求項9の一実施例に則したスキャナ装置の構成を示すブロック図である。

【図9】本発明の請求項10の一実施例に則したスキャナ装置の構成を示すブロック図である。

【図10】本発明の請求項10の一実施例に則した各スローアップ/ダウン時のラインの有効/無効制御テーブルを用いたスローアップ/ダウン時の読み取り制御を示す図である

30

【図11】本発明の請求項11の一実施例に則したスキャナ装置の構成を示すブロック図である。

【図12】本発明の請求項13の一実施例に則したスキャナ装置の構成を示すブロック図である。

【符号の説明】

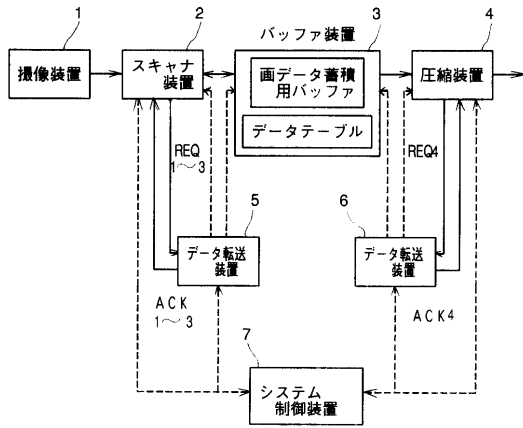
- 1 撮像装置
- 2 スキャナ装置
- 3 バッファ装置
- 4 圧縮装置
- 5、6 データ転送装置
- 7 システム制御装置
- 10 直流再生回路
- 11 A/D変換回路
- 12 補正回路
- 13 2値化処理回路
- 14 S/P変換回路
- 15 テーブルセットレジスタ
- 16 セレクタ回路
- 17 モードセットレジスタ

40

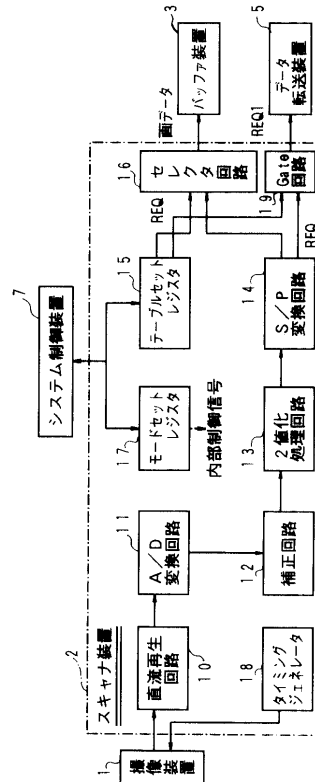
50

1 8	タイミングジェネレータ	
1 9	ゲート回路	
2 0	P / S 変換回路	
2 1	転送要求制御回路	
2 2	ハーフトーン処理回路	
2 3	セレクト回路	
2 4	ラッチ回路	
1 0 1	撮像装置	
1 0 2	スキャナ装置	
1 0 3	バッファ装置	10
1 0 4	圧縮装置	
1 0 5	データ転送装置	
1 0 6	システム制御装置	
1 1 0	直流再生回路	
1 1 1	A / D 変換回路	
1 1 2	補正回路	
1 1 3	2 値処理回路	
1 1 4	S / P 変換回路	
1 1 5	テーブルセットレジスタ	
1 1 6	セレクト回路	20
1 1 7	モードセットレジスタ	
1 1 8	タイミングジェネレータ	
1 1 9	ゲート回路	
1 2 0	P / S 変換回路	
1 2 1	転送要求制御回路	
1 2 2	ハーフトーン処理回路	
1 2 3	セレクト回路	
1 2 4	ラッチ回路	

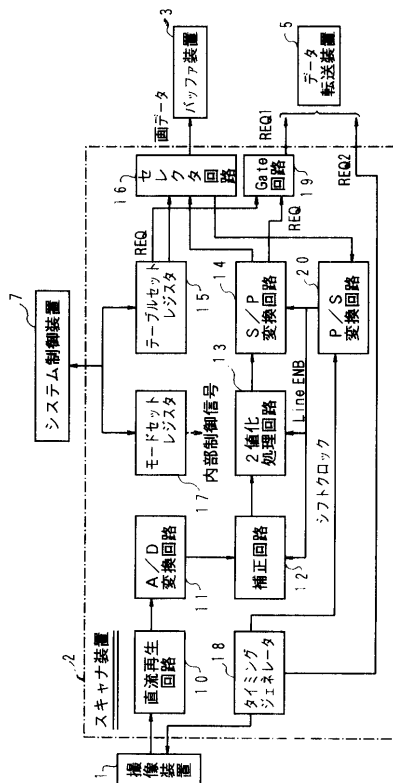
【図 1】



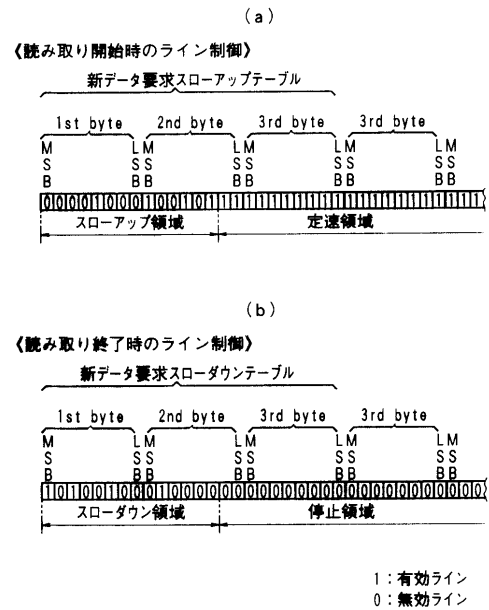
【図 2】



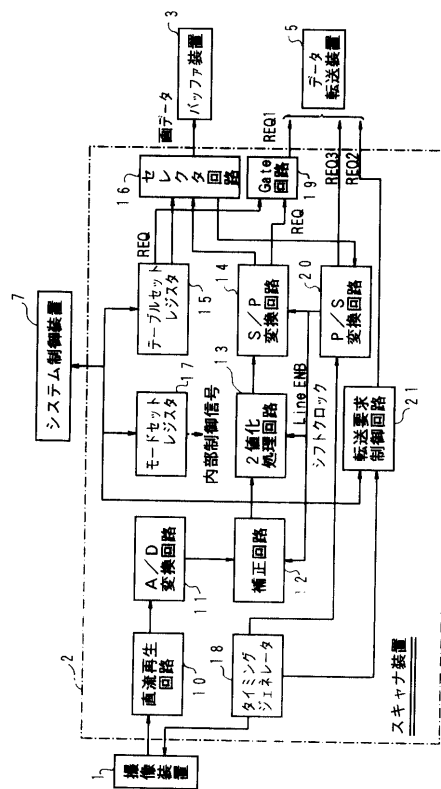
【図 3】



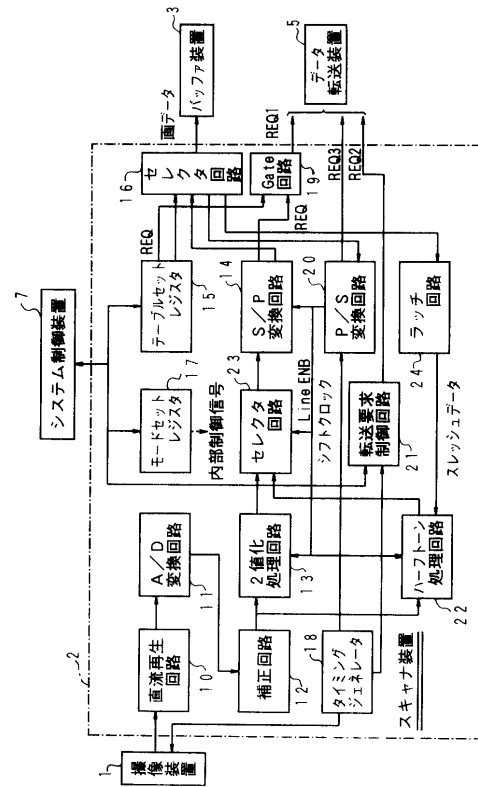
【図 4】



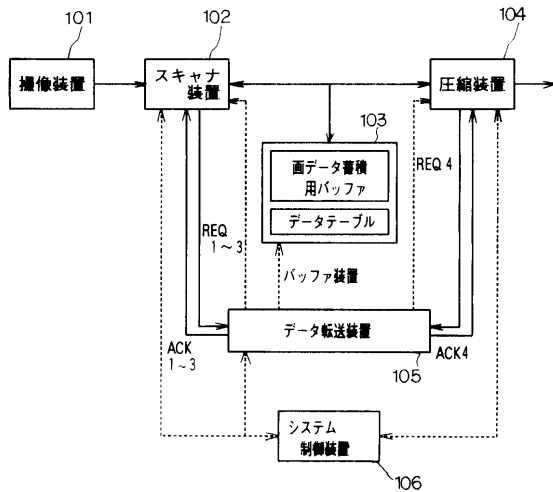
【図5】



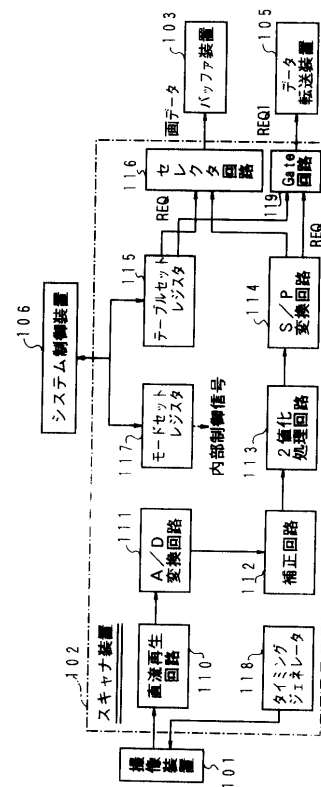
【図6】



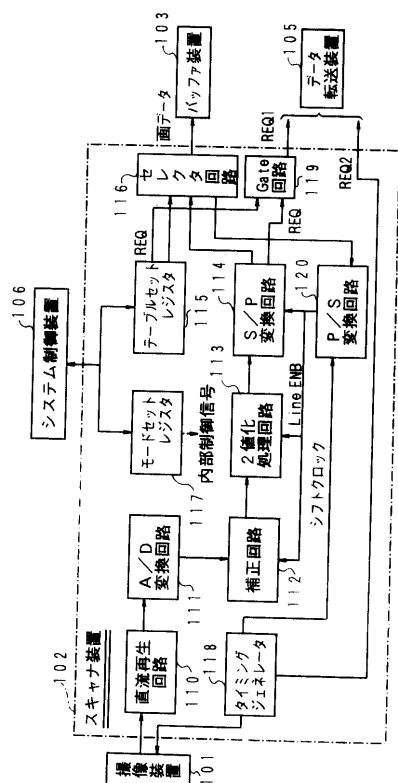
【図7】



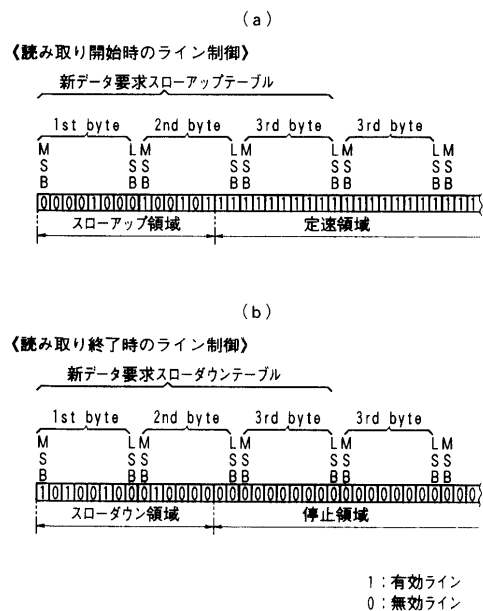
【図8】



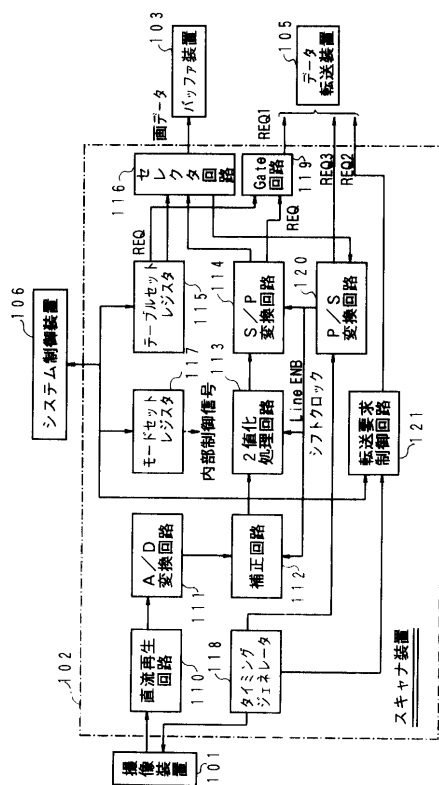
【 図 9 】



【 図 1 0 】



【 図 1 1 】



【 図 1 2 】

