

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第4522056号  
(P4522056)

(45) 発行日 平成22年8月11日(2010.8.11)

(24) 登録日 平成22年6月4日(2010.6.4)

(51) Int.Cl.

HO4B 3/20 (2006.01)

F 1

HO4B 3/20

請求項の数 4 (全 10 頁)

(21) 出願番号 特願2003-163514 (P2003-163514)  
 (22) 出願日 平成15年6月9日 (2003.6.9)  
 (65) 公開番号 特開2004-32751 (P2004-32751A)  
 (43) 公開日 平成16年1月29日 (2004.1.29)  
 審査請求日 平成18年6月8日 (2006.6.8)  
 (31) 優先権主張番号 10/176833  
 (32) 優先日 平成14年6月21日 (2002.6.21)  
 (33) 優先権主張国 米国(US)

(73) 特許権者 503003854  
 ヒューレット・パッカード デベロップメント カンパニー エル.ピー.  
 アメリカ合衆国 テキサス州 77070  
 ヒューストン コンパック センタードライブ ウエスト 11445  
 (74) 代理人 100087642  
 弁理士 古谷 聰  
 (74) 代理人 100076680  
 弁理士 溝部 孝彦  
 (74) 代理人 100121061  
 弁理士 西山 清春

最終頁に続く

(54) 【発明の名称】整合のとれた応答を生じる4ドロップ・バス

## (57) 【特許請求の範囲】

## 【請求項1】

4ドロップ・バスにおいて、

第1の特性インピーダンスを有し、第1の端部及び第2の端部を備える中央伝送線路と、

前記第1の特性インピーダンスの約2倍の特性インピーダンスを有し、前記第1の端部に接続された対をなす第1及び第2の伝送線路であって、前記第1、第2の伝送線路は、それぞれ、第1、第2の終端インピーダンスによって終端されることからなる、対をなす第1及び第2の伝送線路と、

前記第1の特性インピーダンスの約2倍の特性インピーダンスを有し、前記第2の端部に接続された対をなす第3及び第4の伝送線路であって、前記第3、第4の伝送線路は、それぞれ、第3、第4の終端インピーダンスによって終端されることからなる、対をなす第3及び第4の伝送線路と、

を備え、

前記第1乃至第4の終端インピーダンスは、前記第1の特性インピーダンスの約2倍であり、

前記第1の伝送線路は、一方の端部において前記第1の端部に接続され、他方の端部において前記第1の終端インピーダンスの第1の端部に接続され、

前記第2の伝送線路は、一方の端部において前記第1の端部と接続され、他方の端部において前記第2の終端インピーダンスの第1の端部に接続され、

10

20

前記第3の伝送線路は、一方の端部において前記第2の端部と接続され、他方の端部において前記第3の終端インピーダンスの第1の端部に接続され、

前記第4の伝送線路は、一方の端部において前記第2の端部と接続され、他方の端部において前記第4の終端インピーダンスの第1の端部に接続され、

前記第1乃至第4の終端インピーダンスのうちの任意の1つの終端インピーダンスの第2の端部にドライバを接続して信号を供給し、前記第1乃至第4の伝送線路のうちの1つ以上の伝送線路の前記他方の端部に受信機を接続して該信号を受信することができるよう構成された、4ドロップ・バス。

【請求項2】

4ドロップ・バスであって、

10

第2の端部において第1のインピーダンス値を有する第1のインピーダンスによって終端され、第1の端部において第2の伝送線路及び第3の伝送線路に接続された第1の伝送線路であって、前記第2の端部に前記第1のインピーダンスの一方の端部が接続されており、該第1のインピーダンスの他方の端部にドライバを接続することによって信号を供給することができる、第1の伝送線路と、

第1の端部において前記第1の伝送線路の前記第1の端部に接続され、第2の端部において、ほぼ前記第1のインピーダンス値に等しいインピーダンス値を有する第2のインピーダンスによって終端される、前記第2の伝送線路と、

第1の端部において前記第1の伝送線路の前記第1の端部に接続され、第2の端部において第4の伝送線路及び第5の伝送線路に接続される、前記第3の伝送線路と、

20

第1の端部において前記第3の伝送線路の前記第2の端部に接続され、第2の端部において、ほぼ前記第1のインピーダンス値に等しいインピーダンス値を有する第3のインピーダンスによって終端される、前記第4の伝送線路と、

第1の端部において前記第3の伝送線路の前記第2の端部に接続され、第2の端部において、ほぼ前記第1のインピーダンス値に等しいインピーダンス値を有する第4のインピーダンスによって終端される、前記第5の伝送線路を備え、

前記第1、第2、第4、及び第5の伝送線路が、前記第1のインピーダンス値にほぼ等しい特性インピーダンスを有し、前記第3の伝送線路が、前記第1のインピーダンス値のほぼ半分の特性インピーダンスを有し、

30

前記第1、第2、第4、第5の伝送線路のうちの1つ以上の伝送線路の前記第2の端部に受信機を接続することによって前記信号を受信することができるよう構成された、4ドロップ・バス。

【請求項3】

前記第2、第4、及び第5の伝送線路のそれぞれの前記第2の端部に受信機が接続された請求項2に記載の4ドロップ・バスを用いて、それら3つの受信機に信号を伝搬する方法であって、

前記ドライバによって前記第1のインピーダンスを介して信号を伝搬するステップと、前記第1の伝送線路の前記第1の端部から、前記第2の伝送線路の前記第1の端部、及び、前記第3の伝送線路の前記第1の端部に前記信号を伝搬するステップと、

40

前記第2の伝送線路の前記第2の端部において前記信号を吸収するステップと、前記第3の伝送線路の前記第2の端部から、前記第4の伝送線路の前記第1の端部、及び、前記第5の伝送線路の前記第1の端部に前記信号を伝搬するステップと、

前記第4の伝送線路の前記第2の端部において前記信号を吸収するステップと、前記第5の伝送線路の前記第2の端部において前記信号を吸収するステップと、

前記第2、第4、及び第5の伝送線路のそれぞれの前記第2の端部に接続された前記受信機において電圧を検出するステップ

を含む、方法。

【請求項4】

4つの装置に接続するためのバスであって、該バスは、4つの終端インピーダンスを有

50

し、

前記 4 つの終端インピーダンスの各々の一方の端部が 4 つの伝送線路の各々の第 1 の端部に接続され、前記 4 つの伝送線路のうちの第 1 の 2 つの伝送線路の第 2 の端部は、中央伝送線路の第 1 の端部において該中央伝送線路に接続され、前記 4 つの伝送線路のうちの第 2 の 2 つの伝送線路の第 2 の端部は、前記中央伝送線路の第 2 の端部において該中央伝送線路に接続され、

前記 4 つの終端インピーダンス及び前記 4 つの伝送線路の特性インピーダンスは、第 1 の特性インピーダンス値にほぼ等しく、前記中央伝送線路は、前記 4 つの伝送線路の前記第 1 の特性インピーダンス値のほぼ半分の値である中央特性インピーダンスを有し、

10

前記 4 つの終端インピーダンスのうちの任意の 1 つの終端インピーダンスの前記一方の端部とは異なる他方の端部にドライバを接続して信号を供給し、前記 4 つの伝送線路のうちの 1 つ以上の伝送線路の前記第 1 の端部に受信機を接続して該信号を受信することができるよう構成されたバス。

【発明の詳細な説明】

【0001】

関連出願のクロス・リファレンス

本出願の譲受人によって所有されている関連する同時係属の米国特許出願が 2002 年 6 月 21 日に米国特許商標庁に提出されている。この関連出願の出願番号は第 10 / 177042 号であり、「SIX - DROP BUS WITH MATCHED RESPONSE」と題する。

20

【0002】

【発明の属する技術分野】

本発明は、一般に、データ通信に関するものであり、特に、4 つの送信元 / 受信機間における双方向通信のための伝送線路構造に関するものである。

【0003】

【従来の技術】

ディジタル・データが集積回路間で伝送されるような多くの通信システムでは、ドライバは、受信機に電気波形を送信する。これを実施するには、信号は、一連の伝送線路を伝搬しなければならない。反射を最小限に抑えるため、これらの伝送線路は、その特性インピーダンス ( $Z_0$ ) が、ドライバのインピーダンス、受信機のインピーダンス、または、その両方と同じになるように構成される場合が多い。高速接続の場合、ドライバ、受信機、及び、伝送線路は、全て、同じインピーダンスであることが望ましい。これは、伝送線路またはその端部において反射の生じないシステムを構成するのに役立つ。1 つのドライバが 1 つの受信機に接続される最も単純なケースの場合、ドライバと受信機と伝送線路とを整合させることは、極めて単純である。

30

【0004】

あいにく、ドライバが、伝送線路によつていくつかの受信機（または集積回路）に信号を送る場合には、反射のないシステムの構成はより困難になる。これらのシステム（またはバス）は、一般に、マルチ・ドロップ・バス（multi-drop bus。または分岐バス）と呼ばれる。

40

【0005】

マルチドロップ・バスは、一般に、伝送線路の各枝路または各受信機におけるインピーダンス不整合のために多重反射を生じることになる。これらの多重反射が複雑に結合し、その結果、システム全体の設計が困難で複雑なものになる場合がある。これらの多重反射に対処しなければならない設計では、多くの異なる特性インピーダンスを有する伝送線路セグメントを必要とする場合が多い。これによって、システムの設計及びレイアウトがさらに複雑化する。

【0006】

【発明が解決しようとする課題】

50

従って、データ通信システムにおいて、より簡単な構成で反射の問題に対処可能な伝送線路構造が必要とされている。

#### 【0007】

##### 【課題を解決するための手段】

4ドロップ・バス (four-drop bus。または4分岐バス) は、各ドライバまたは受信機 (レシーバ) が  $Z_0$  の特性インピーダンスで終端される。各ドライバまたは受信機は、特性インピーダンスが  $Z_0$  の伝送線路のセグメントに接続される。これらのセグメントのうちの2つは、第1のポイントで接続される。これらのセグメントのうちの他の2つは、第2のポイントで接続される。第1と第2のポイントは、特性インピーダンスが  $Z_0 / 2$  の中央伝送線路によって接続される。

10

#### 【0008】

##### 【発明の実施の形態】

図1において、伝送線路101は、特性インピーダンスが  $Z_0$  の  $1 / 2$  である。これは、 $Z_0 / 2$  と書くこともできる。 $Z_0$  は、製造能力、空間 (場所)、コスト、または、ドライバ・インピーダンスまたは終端インピーダンスのような他のインピーダンスとの類似性といったさまざまな制約条件に適合するように、トレース幅、トレース間隔、基板層の厚さ等といったさまざまな基板設計パラメータを調整することによって、基板またはシステムの設計者がかなり自由に選択することが可能な任意の特性インピーダンス値である。同様に、インピーダンスが  $Z_0 / 2$  の伝送線路の形成は、トレース幅、トレース間隔、基板層の厚さ等といったさまざまな基板設計パラメータを調整することによって実施可能である。 $Z_0 / 2$  の伝送線路を形成するもう1つの方法は、特性インピーダンスが  $Z_0$  の2つの伝送線路を並列に接続することである。伝送線路101は、一方の端部にインターフェイスノード130があり、他方の端部にインターフェイス・ノード131がある。伝送線路101は、中央伝送線路と呼ぶこともできる。

20

#### 【0009】

インターフェイス・ノード130において、伝送線路101には、伝送線路102と伝送線路103が接続されている。伝送線路102と伝送線路103は、両方とも、特性インピーダンスが  $Z_0$  である。伝送線路102のもう一方の端部であるノード150は、終端インピーダンス110及び受信機120に接続されている。伝送線路103のもう一方の端部であるノード151は、終端インピーダンス111及び受信機121に接続されている。終端インピーダンス110及び111のもう一方の端部は、図示のように、それぞれ、ドライバ140及び141に接続されている。

30

#### 【0010】

インターフェイス・ノード131において、伝送線路101には、伝送線路104と伝送線路105が接続されている。伝送線路104と伝送線路105は、両方とも、特性インピーダンスが  $Z_0$  である。伝送線路104のもう一方の端部である、ノード152は、終端インピーダンス112及び受信機122に接続されている。伝送線路105のもう一方の端部である、ノード153は、終端インピーダンス113及び受信機123に接続されている。終端インピーダンス112及び113のもう一方の端部は、図示のように、それぞれ、ドライバ142及び143に接続されている。

40

#### 【0011】

代替的には、ドライバ140、141、142、143は、任意の組み合わせにおいて、電源電圧または終端供給電圧のような低インピーダンス電圧源に置き換えることが可能である。また、ドライバ140、141、142、143は、必ず低インピーダンス電圧を駆動するように制御することもできるし、あるいは、それら自体、インピーダンス制御ドライバ (controlled impedance driver。または被制御インピーダンスドライバ) とすることも可能である。ドライバ140、141、142、143がインピーダンス制御ドライバである場合、終端インピーダンス110、111、112、113は、不要になる場合がある。

#### 【0012】

50

伝送線路 101、102、103、104、及び 105 は互いに異なるものとすることができ、任意の長さを有し、または任意の遅延を生じるようにすることが可能である。ドライバ 140、141、142、143 が、十分に低いインピーダンスを有するものと仮定すると、終端インピーダンス 110、111、112、113 は、特性インピーダンス  $Z_0$  と整合するように選択するのが望ましい。ドライバ 140、141、142、143 がインピーダンス制御ドライバであれば、これらのドライバの被制御インピーダンス（または制御可能なインピーダンス）は、特性インピーダンス  $Z_0$  と整合するように選択するのが望ましいであろう。

#### 【0013】

図 1 に示す 4 ドロップ・バスを使用すると、どのドライバ 140、141、142、143 が駆動し、どの受信機 120、121、122、123 が受信しているのかに関係なく、同じ反射が生じることになる。例えば、ドライバ 140 が、ゼロから  $V_{in}$  へと低インピーダンスのステップ電圧を駆動し、全ての終端抵抗器のインピーダンスが  $Z_0$  であり、ドライバ 141、142、143 が、終端電源に対して低インピーダンス状態にある場合、ノード 150 の電圧は、ゼロから  $V_{in}/2$  へのステップ電圧である。このステップ波形は、インターフェイス・ノード 130 に達するまで、伝送線路 102 を伝搬する。インターフェイス・ノード 130 において、伝送線路 102 が受ける負荷は、伝送線路 103 と並列をなす伝送線路 101 の特性インピーダンスと等価である。この等価インピーダンスは、 $Z_0/3$  である。この等価負荷に関する反射係数を計算すると、次のようになる。

#### 【数 1】

$$\Gamma = \frac{\frac{1}{3}Z_0 - Z_0}{\frac{1}{3}Z_0 + Z_0} = -\frac{1}{2}$$

#### 【0014】

従って、 $-V_{in}/4$  のステップ電圧が、伝送線路 102 から反射されて、ノード 150 に向かって戻され、 $V_{in}/4$  のステップ電圧が、伝送線路 103 及び 101 に沿って伝送される。伝送線路 102 に通って戻される反射波は、整合のとれた終端インピーダンス 110 によって吸収されるので、この反射波がノード 150 で反射されることはない。従って、ノード 150 は、最終電圧が  $V_{in}/4$  になる。同様に、伝送線路 103 を通って伝搬する  $V_{in}/4$  の波は、整合のとれた終端インピーダンス 111 によって吸収されるので、この波がノード 151 で反射されることはない。従って、ノード 151 の最終電圧は  $V_{in}/4$  になる。

#### 【0015】

伝送線路 101 を通って伝搬する  $V_{in}/4$  波は、最終的にインターフェイス・ノード 131 に達する。インターフェイス・ノード 131 において、伝送線路 101 が受ける負荷は、伝送線路 105 と並列をなす伝送線路 104 の特性インピーダンスと等価である。この等価インピーダンスは、 $Z_0/2$  である。この等価負荷に関する反射係数を計算すると、次のようにになる。

#### 【数 2】

$$\Gamma = \frac{\frac{1}{2}Z_0 - \frac{1}{2}Z_0}{\frac{1}{2}Z_0 + \frac{1}{2}Z_0} = 0$$

#### 【0016】

従って、インターフェイス・ノード 131 では、反射は発生せず、 $V_{in}/4$  のステップ波は、伝送線路 104 及び 105 を通って伝搬する。伝送線路 104 及び 105 を通って伝搬する  $V_{in}/4$  波は、それぞれ、整合のとれた終端インピーダンス 112 及び 113

10

20

30

40

50

によって吸収されるので、これらの波がノード 152 または 153 で反射されることはない。従って、ノード 152 及び 153 は、両方とも最終電圧が  $V_{in}/4$  になる。

【0017】

各ノードにおける電圧が、 $V_{in}$  の全振幅電圧ではない場合でも、各受信機ノードの電圧は同じであり、受信機において反射は観測されないという点に留意されたい。これによって、システム設計及びバス・タイミングの複雑さが低減する。この動作試験は、ドライバ 140、141、142、及び 143 の任意のものからの入力波形を駆動することによって実行可能であり、ノード 150、151、152、または 153 のそれぞれにおいて最終電圧が  $V_{in}/4$  という結果が得られることになる点にも留意されたい。

【0018】

最後に、設計上の制約または製造プロセスの問題のため、伝送線路 101、102、103、104、及び、105 の特性インピーダンスと、終端インピーダンス 110、111、112、及び、113 は、厳密に指定された  $Z_0$  または  $Z_0/2$  の値にはならない場合もあるという点に留意されたい。しかし、これらのインピーダンスは、ほぼそれらの指定値であれば十分のはずである。±10% の範囲であれば、大部分のバス設計要件を満たすのに十分なほど近似しており、さらに、大部分の用途に対して、十分に少ない反射、及び、 $V_{in}/4$  に十分に近い最終電圧を生じるはずである。

【0019】

以下においては、本発明の種々の構成要件の組み合わせからなる例示的な実施態様を示す。

1. 4 ドロップ・バスにおいて、

第 1 の特性インピーダンスを有し、第 1 の端部 (130) 及び第 2 の端部 (131) を備える中央伝送線路 (101) と、

前記第 1 の特性インピーダンスの約 2 倍の特性インピーダンスを有し、前記第 1 の端部 (130) に接続された第 1 の対をなす伝送線路 (102、103) であって、それぞれが、前記第 1 の特性インピーダンスの約 2 倍の終端インピーダンス (110、111) によって終端されることからなる、第 1 の対をなす伝送線路と、

前記第 1 の特性インピーダンスの約 2 倍の特性インピーダンスを有し、前記第 2 の端部 (131) に接続された第 2 の対をなす伝送線路 (104、105) であって、それぞれが、前記第 1 の特性インピーダンスの約 2 倍の終端インピーダンス (112、113) によって終端されることからなる、第 2 の対をなす伝送線路

を備える、4 ドロップ・バス。

2. 少なくとも 1 つの終端インピーダンス (110、111、112、113) がドライバ (140、141、142、143) に接続される、上項 1 に記載の 4 ドロップ・バス。

3. 少なくとも 1 つの終端インピーダンス (110、111、112、113) が制御インピーダンス・ドライバ (被制御インピーダンスドライバ) である、上項 1 に記載の 4 ドロップ・バス。

4. 少なくとも 1 つの終端インピーダンスが低インピーダンス供給電圧に接続される、上項 1 に記載の 4 ドロップ・バス。

5. 前記中央伝送線路 (101) に、並列に接続された 2 つの伝送線路が含まれる、上項 1 に記載の 4 ドロップ・バス。

6. 4 ドロップ・バスであって、

第 1 の端部 (150) において第 1 のインピーダンス値を有する第 1 のインピーダンス (110) によって駆動され、第 2 の端部 (130) において第 2 の伝送線路 (103) 及び第 3 の伝送線路 (101) に接続される、第 1 の伝送線路 (102) と、

第 1 の端部 (130) において前記第 1 の伝送線路 (102) に接続され、第 2 の端部 (151) において、ほぼ前記第 1 のインピーダンス値に等しい第 2 のインピーダンス (111) によって終端される、前記第 2 の伝送線路 (103) と、

第 1 の端部 (130) において前記第 1 の伝送線路 (102) に接続され、第 2 の端部 (152) に接続される、前記第 2 の伝送線路 (103) と、

10

20

30

40

50

131)において第4の伝送線路(104)及び第5の伝送線路(105)に接続される、前記第3の伝送線路(101)と、

第1の端部(131)において前記第3の伝送線路(101)に接続され、第2の端部(152)において、ほぼ前記第1のインピーダンス値に等しい第3のインピーダンス(112)によって終端される、前記第4の伝送線路(104)と、

第1の端部(131)において前記第3の伝送線路(101)に接続され、第2の端部(153)において、ほぼ前記第1のインピーダンス値に等しい第4のインピーダンス(113)によって終端される、前記第5の伝送線路(105)を備え、

前記第1、第2、第4、及び第5の伝送線路(102、103、104、105)が、前記第1のインピーダンス値にほぼ等しい特性インピーダンスを有し、前記第3の伝送線路(101)が、前記第1のインピーダンス値のほぼ半分の特性インピーダンスを有することからなる、4ドロップ・バス。 10

7. 前記第2、第4、及び第5の伝送線路(103、104、105)の少なくとも1つが、それぞれ、ドライバに接続された前記第2、第3、及び第4のインピーダンス(111、112、113)によって終端される、上項6に記載の4ドロップ・バス。

8. 前記第2、第4、及び第5の伝送線路(103、104、105)の少なくとも1つが、制御インピーダンス・ドライバ(被制御インピーダンス・ドライバ)によって終端される、上項6に記載の4ドロップ・バス。

9. 前記第2、第4、及び第5の伝送線路(103、104、105)の少なくとも1つが、それぞれ、低インピーダンス供給電圧に接続された前記第2、第3、及び、第4のインピーダンスによって終端される、上項6に記載の4ドロップ・バス。 20

10. 3つの受信機に信号を伝搬する方法であって、

ある特性インピーダンスを有する第1の伝送線路(102)の第1の端部(150)に、第1の特性インピーダンスにほぼ等しい駆動インピーダンス(110)を介して、信号を伝搬するステップと、

前記第1の伝送線路(102)の第2の端部(130)から、前記特性インピーダンスにほぼ等しいインピーダンスを有する第2の伝送線路(103)の第1の端部(130)、及び、前記特性インピーダンスの約半分のインピーダンスを有する中央伝送線路(101)の第1の端部(130)に前記信号を伝搬するステップと、

前記特性インピーダンスにほぼ等しいインピーダンス(111)を有する前記第2の伝送線路(103)の第2の端部(151)において、前記信号を吸収するステップと、 30

前記中央伝送線路(101)の第2の端部(131)から、前記特性インピーダンスにほぼ等しいインピーダンスを有する第3の伝送線路(104)の第1の端部(131)、及び、前記特性インピーダンスにほぼ等しいインピーダンスを有する第4の伝送線路(105)の第1の端部(131)に前記信号を伝搬するステップと、

前記特性インピーダンスにほぼ等しいインピーダンス(112)を有する前記第3の伝送線路(104)の第2の端部(152)において、前記信号を吸収するステップと、

前記特性インピーダンスにほぼ等しいインピーダンス(113)を有する前記第4の伝送線路(105)の第2の端部(153)において前記信号を吸収するステップと、

前記第2、第3、及び第4の伝送線路の前記第2の端部(151～153)において電圧を検出するステップ 40

を含む、方法。

11. 3つの受信機に信号を伝搬する方法であって、

第1の特性インピーダンスを有する第1の伝送線路(102)の第1の端部(150)に、第1の特性インピーダンスにほぼ等しい駆動インピーダンス(110)を介して、信号を伝搬するステップと、

前記第1の伝送線路(102)の第2の端部(130)から、前記第1の特性インピーダンスにほぼ等しいインピーダンスを有する第2の伝送線路(103)の第1の端部(130)、及び、前記第1の特性インピーダンスの約半分のインピーダンスを有する中央伝送線路(101)の第1の端部(130)に前記信号を伝搬するステップと、 50

前記第1の特性インピーダンスにほぼ等しいインピーダンス(111)を有する前記第2の伝送線路(103)の第2の端部(151)において、前記信号を吸収するステップと、

前記中央伝送線路(101)の第2の端部(131)から、前記第1の特性インピーダンスにほぼ等しいインピーダンスを有する第3の伝送線路(104)の第1の端部(131)、及び、前記第1の特性インピーダンスにほぼ等しいインピーダンスを有する第4の伝送線路(105)の第1の端部(131)に前記信号を伝搬するステップと、

前記第1の特性インピーダンスにほぼ等しいインピーダンス(112)を有する前記第3の伝送線路(104)の第2の端部(152)において、前記信号を吸収するステップと、

前記第1の特性インピーダンスにほぼ等しいインピーダンス(113)を有する前記第4の伝送線路(105)の第2の端部(153)において前記信号を吸収するステップと、前記第2、第3、及び第4の伝送線路の前記第2の端部(151～153)において電圧を検出するステップ

を含む、方法。

【0020】

本発明の4ドロップバスは、 $Z_0$ の特性インピーダンスで終端された、それぞれのドライバ(140-143)またはレシーバ(120-123)を備える。それぞれのドライバまたはレシーバは、特性インピーダンスが $Z_0$ の伝送ライン(102,103,104,105)のセグメントに接続される。

これらのセグメントのうちの2つ(102,103)は、第1のポイント(130)に接続される。他の2つのセグメント(104,105)は、第2のポイント(131)に接続される。第1及び第2のポイントは、 $Z_0/2$ の特性インピーダンスを有する中央の伝送ライン(101)に接続される。

【0021】

【発明の効果】

本発明によれば、より簡単な構成で反射の問題を低減または除去可能なデータ通信システムの伝送線路が提供される。

【図面の簡単な説明】

【図1】整合のとれた応答を生じる4ドロップ・バスを例示した図である。

【符号の説明】

101 中央の伝送経路

30

102 第1の伝送経路

103 第2の伝送経路

104 第4の伝送経路

105 第5の伝送経路

110、111、112、113 終端インピーダンス

130、131 ノード(端部)

140、141、142、143 ドライバ

150、151、152、153 ノード(端部)

前記中央伝送線路(101)の第2の端部(131)から、前記第1の特性インピーダンスにほぼ等しいインピーダンスを有する第3の伝送線路(104)の第1の端部(131)、及び、前記第1の特性インピーダンスにほぼ等しいインピーダンスを有する第4の伝送線路(105)の第1の端部(131)に前記信号を伝搬するステップと、前記第1の特性インピーダンスにほぼ等しいインピーダンス(112)を有する前記第3の伝送線路(104)の第2の端部(152)において、前記信号を吸収するステップと、前記第1の特性インピーダンスにほぼ等しいインピーダンス(113)を有する前記第4の伝送線路(105)の第2の端部(153)において前記信号を吸収するステップと、前記第2、第3、及び第4の伝送線路の前記第2の端部(151～153)において電圧を検出するステップ

を含む、方法。

【0020】

本発明の4ドロップバスは、 $Z_0$ の特性インピーダンスで終端された、それぞれのドライバ(140-143)またはレシーバ(120-123)を備える。それぞれのドライバまたはレシーバは、特性インピーダンスが $Z_0$ の伝送ライン(102,103,104,105)のセグメントに接続される。

これらのセグメントのうちの2つ(102,103)は、第1のポイント(130)に接続される。他の2つのセグメント(104,105)は、第2のポイント(131)に接続される。第1及び第2のポイントは、 $Z_0/2$ の特性インピーダンスを有する中央の伝送ライン(101)に接続される。

【0021】

【発明の効果】

本発明によれば、より簡単な構成で反射の問題を低減または除去可能なデータ通信システムの伝送線路が提供される。

【図面の簡単な説明】

【図1】整合のとれた応答を生じる4ドロップ・バスを例示した図である。

【符号の説明】

101 中央の伝送経路

30

102 第1の伝送経路

103 第2の伝送経路

104 第4の伝送経路

105 第5の伝送経路

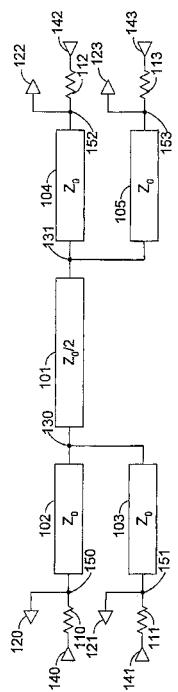
110、111、112、113 終端インピーダンス

130、131 ノード(端部)

140、141、142、143 ドライバ

150、151、152、153 ノード(端部)

【図1】



---

フロントページの続き

(72)発明者 カール・ジョセフ・ボイス

アメリカ合衆国コロラド州80525, フォートコリンズ, ストーンヘンジ・ドライブ・1419

(72)発明者 デイビッド・ダブリュー・クイント

アメリカ合衆国コロラド州80526, フォートコリンズ, ハイ・プレインズ・コート・2722

(72)発明者 ティモシー・エル・ミカルカ

アメリカ合衆国コロラド州80525, フォートコリンズ, ソマリー・レーン・1000

審査官 前田 典之

(56)参考文献 特表2004-518370(JP, A)

特開2001-333115(JP, A)

特開2004-135185(JP, A)

(58)調査した分野(Int.Cl., DB名)

H04B 3/20