

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁵
H04N 5/68

(11) 공개번호 특 1992-0001950
(43) 공개일자 1992년01월30일

(21) 출원번호	특 1991-0009413
(22) 출원일자	1991년06월07일
(30) 우선권주장	20594A/90 1990년06월08일 이탈리아(IT)
(71) 출원인	엔. 브이. 필립스 글로아이람펜 파브리켄 프레데릭 얀 스미트 네델란드왕국 아인트호펜 그로네보드 세베그 1
(72) 발명자	지오반니 로노스 이탈리아공화국 코모 22100 비아 메사치오 10 카를로 네그레티 이탈리아공화국 밀라노 20133 비아 갈릴리 4
(74) 대리인	김청세, 김영, 장성구

심사청구 : 없음

(54) 고해상도 모니터의 칼라 화상관에 대한 지자계의 수평성분을 보상하기 위한 회로

요약

내용 없음

대표도

도 1

명세서

[발명의 명칭]

고해상도 모니터의 칼라 화상관에 대한 지자계의 수평성분을 보상하기 위한 회로

[도면의 간단한 설명]

제1도는 본 발명에 따른 회로도.

제5도는 본 발명에 따른 보상회로를 갖는 화상관의 실시예를 도시한 도면.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

화상 표시장치의 칼라 화상관에 대한 지자계의 수평성분을 보상하기 위한 회로로서, 수평자계를 검출하는 프로브(6)와 ; 동일한 방향과 강도를 가지나, 테스트하에서 상기 지계와는 반대표시를 갖는 상기 수평자계보상의 각 축방향 및 횡방향 성분을 발생하기 위해 상기 프로브(6)에 의해 구동되는 제1 및 제2회로 수단(15,17)을 포함하는 것을 특징으로 하는 회로.

청구항 2

제1항에 있어서, 상기 제1회로수단(15)이, 전기적으로 직렬로 연결되며, 두단부에서 상기 화상관(60)의 축과는 동일 중심상에 정렬되어 자계 보상의 상기 축방향 성분을 발생하는 한쌍의 보상코일(15)을 포함하는 것을 특징으로 하는 회로.

청구항 3

제1항에 있어서, 상기 제2회로수단(17)이, 전기적으로 병렬로 연결되고 상기 화상관(60)에 적용된 내부 자계 스크린(64)에 관련되어 테스트하에서 상기 자계 보상의 상기 횡방향 성분을 발생하는 한쌍의 소자화 코일(17)을 포함하는 것을 특징으로 하는 회로.

청구항 4

제3항에 있어서, 상기 회로가, 상기 소자와 코일(17)을 포함하여 발진기 (48,49,17,50,51,52)로 형성되

며, 연속전압 재충전 가능 전원(53,55)이 공급되는 소자회로(20)를 위해 상기 프로브(6)의 상기 출력을 제어임펄스로 변환하는데 적당한 신호 검출수단(18)을 포함하는 것을 특징으로 하는 회로.

청구항 5

제1항에 있어서, 상기 프로브가 자계종속인 적어도 하나의 저항을 가지며 한쌍을 H-VO특성을 갖는 브릿지회로(1,2,3,4)를 포함하는 것을 특징으로 하는 회로.

청구항 6

제5항에 있어서, 상기 프로브가 상기 브릿지를 하나 또는 다른 특성으로 작동하도록 하는 반전코일을 포함하는 것을 특징으로 하는 회로.

청구항 7

제항6에 있어서, 상기 브릿지가 수평동기 펄스에 관련된 임펄스에 의해 하나 및 다른 특성으로 교변적으로 동작하는 것을 특징으로 하는 회로.

청구항 8

제3항에 있어서, 상기 신호처리유니트가 상기 프로브로 부터의 상기 신호를 수신하기 위한 입력과 신호스위칭 유니트(9)의 입력에 결합된 출력을 가진 전치 증폭기(8)를 포함하며, 상기 스위칭 유니트는 제2입력으로 기준전압(V_{ref})을 수신하고 출력이 차동증폭기(12)의 입력에 결합되는 것을 특징으로 하는 회로.

청구항 9

제8항에 있어서, 상기 신호스위칭 유니트가 상기 차동증폭기의 비반전(13) 및 반전입력(14)에 전달되는 신호를 선택하는 두쌍의 스위치(45,47 및 44,46)를 포함하는 것을 특징으로 하는 회로.

청구항 10

제9항에 있어서, 상기 신호처리유니트가 수직동기 신호를 수신하는 입력, 상기 두쌍의 스위치의 개폐를 교변적으로 제어하는 제1출력과, 구동회로(11)를 통해 상기 브릿지를 하나 및 다른 특성으로 작동하도록 반전코일(5)에 정극성 및 부극성 임펄스를 교변적으로 전송하는 제2출력을 가진 제어유니트를 포함하는 것을 특징으로 하는 회로.

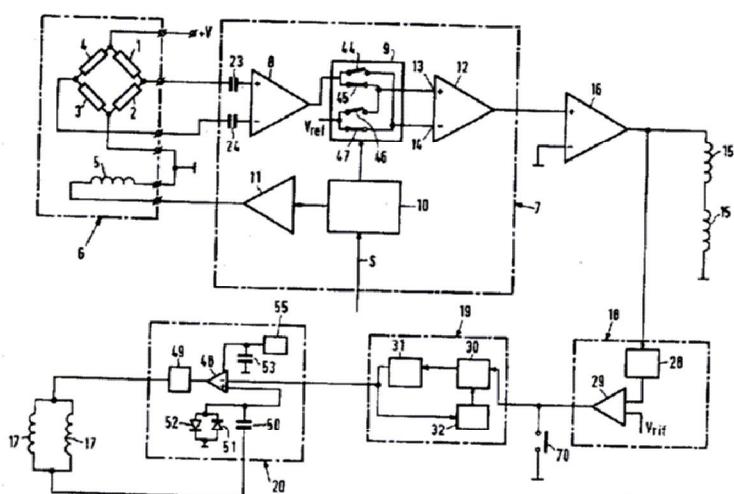
청구항 11

제4항에 있어서, 상기 회로가 상기 제어 임펄스를 기억하는 제어유니트(19), 상기 소자화 회로(20)를 작동시키는 시간을 제어하는 제1타이머(31)와 소자회로를 비작동시키는 시간을 제어하는 제2타이머(32)를 포함하는 것을 특징으로 하는 회로.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면1



도면5

