

五、發明說明 (4)

藝分頁方法 10 之簡化方塊圖。如以上所述，所有特殊功能及暫存器變數 12 均予以標記在 RAM 之第一頁。然而，由於特殊功能暫存器 12 必須為始終可存取，特殊功能暫存器 12 予以標記至每一組(亦即 Bank 1-7)。這由於所標記之每一位置佔用一通用 RAM 位置，而浪費寶貴之 RAM 空間。

請參照圖 2，示一有強制首頁架構之微控制器 20。微控制器 20 使用一隨機存取記憶體(random access memory, 簡稱 RAM) 22 供儲存資料。RAM 22 之大小係依據微控制器 20 之特定用途。如自圖 2 可看出，RAM 22 之整個位址範圍予以線性化。使位址範圍線性化，便除去與先前技藝之分組頁位元關聯之種種問題。

然而，微控制器 20 之很多操作碼指令通常在位址空間受到限制。在本發明之較佳實施例，微控制器 20 為一 8-位元 PIC 微控制器。因此，微控制器 20 之很多操作碼指令被限制至一 8-位元位址。為此原因，線性位址範圍被斷成許多頁。如果微控制器 20 為一 8-位元微控制器，RAM 22 便分成許多 256 位元組頁。

第一頁 24(亦即首頁)係予使用供儲存特殊功能暫存器 12 (圖 1)及通用暫存 14(圖 1)。如以上所述，此等暫存器 12 及 14 需為始終可存取。因為如果調用一中斷，並且使用者想要使用中斷服務常式，使用者必須處理儲存在第一頁 24 之特殊功能及通用暫存器 12 及 14，而需要如此。在本發明之較佳實施例，第一頁 24 被斷成二 128K 位元組區段。第一 128K 區段儲存特殊功能暫存器，同時第二 128K 區段儲

六、申請專利範圍

1. 一種供微控制器之分頁方法，該微控制器使用資料隨機存取記憶體，以允許始終監視在該隨機存取記憶體目前所選定之位址，包含步驟為在該微控制器之每一操作碼指令專用一位元，其在設定時，在儲存特殊及通用暫存器之隨機存取記憶體之一區段強制發生資料存取，並且不修改在微控制器所執行之操作碼指令儲存之目前選定之位址。
2. 根據申請專利範圍第 1 項之供微控制器之分頁方法，另包含下列步驟：
使該隨機存取記憶體之整個位址範圍線性化；以及
將該隨機存取記憶體之第一位址區段專用於特殊及通用暫存器。
3. 根據申請專利範圍第 2 項之供微控制器之分頁方法，其中使該隨機存取記憶體之整個位址範圍線性化之步驟，另包含將該隨機存取記憶體之線性化位址範圍分成許多頁之步驟。
4. 根據申請專利範圍第 3 項之供微控制器之分頁方法，其中將該隨機存取記憶體之線性化位址範圍分成許多頁之步驟，另包含將該隨機存取記憶體之線性化位址範圍分成許多頁，其中許多頁大小各為 256 之步驟。
5. 根據申請專利範圍第 2 項之供微控制器之分頁方法，其中在該微控制器之每一操作碼指令專用一位元之步驟，另包含僅在該微控制器之數字處理操作碼指令專用一位

六、申請專利範圍

元之步驟。

6. 根據申請專利範圍第 5 項之供微控制器之分頁方法，其中僅在該微控制器之數字處理操作碼指令專用一位元之步驟另包含自該微控制器之指令解碼圖除去非數字處理操作碼指令，以允許將該專用位元僅加在微控制器之數字處理操作碼指令，而不增加微控制器之指令解碼圖之大小。
7. 一種供微控制器之分頁方法，該微控制器使用資料隨機存取記憶體，以允許始終監視在該隨機存取記憶體目前所選定之位址，包含下列步驟：
使該隨機存取記憶體之整個位址範圍線性化；
將該隨機存取記憶體之線性化位址範圍分成許多頁；
專用該隨機存取記憶體之第一頁於特殊及通用暫存器；
以及
在該微控制器之每一操作碼指令專用一位元，其在設定時，強制在該隨機存取記憶體儲存特殊及通用暫存器之一區段發生資料存取，而不影響該微控制器之目前操作，並且不修改在微控制器所執行操作碼指令所儲存目前選定之位址。
8. 根據申請專利範圍第 7 項之供微控制器之分頁方法，其中將該隨機存取記憶體之線性化位址範圍分成許多頁之步驟，另包含將該隨機存取記憶體之線性化位址範圍分成許多頁，其中許多頁大小各為 256 之步驟。

六、申請專利範圍

9. 根據申請專利範圍第 7 項之供微控制器之分頁方法，其中在該微控制器之每一操作碼指令專用一位元之步驟，另包含僅在該微控制器之數字處理操作碼指令專用一位元之步驟。
10. 根據申請專利範圍第 9 項之供微控制器之分頁方法，其中僅在該微控制器之數字處理操作碼指令專用一位元之步驟另包含自一指令解碼圖除去非數字處理操作碼指令，以允許將該專用位元僅加在微控制器之數字處理操作碼指令，而不增加微控制器之指令解碼圖之大小。
11. 一種具有強制首頁架構之微控制器，包含下列組合：
隨機存取記憶體，有一整個線性化位址範圍，其中該隨機存取記憶體予以分成許多頁，該隨機存取記憶體將第一頁專用於特殊及通用暫存器；以及
一專用位元，在該微控制器之每一操作碼指令，其在設定時，在隨機存取記憶體儲存特殊及通用暫存器之第一頁強制發生資料存取，同時不影響該微控制器之目前操作，並且不修改在該微控制器所執行操作碼指令所儲存目前選定之位址。
12. 根據申請專利範圍第 11 項之具有強制首頁架構之微控制器，其中該隨機存取記憶體之許多頁大小各為 256。
13. 根據申請專利範圍第 11 項之具有強制首頁架構之微控制器，其中將該專用位元僅置於該微控制器之數字處理操作碼指令。

98 年 4 月 24 日 修正
補充

2
2

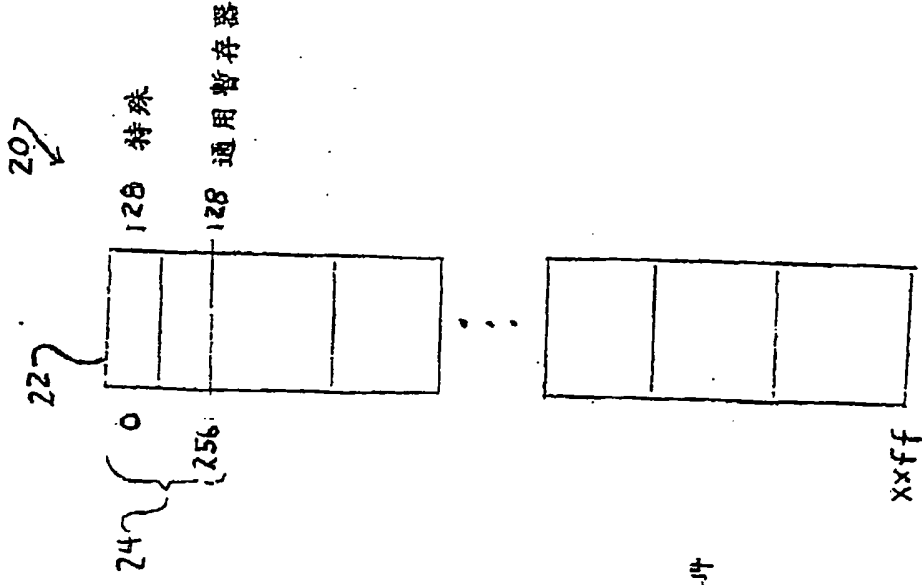


圖 2

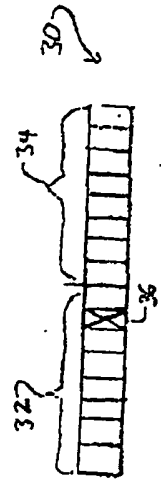


圖 3

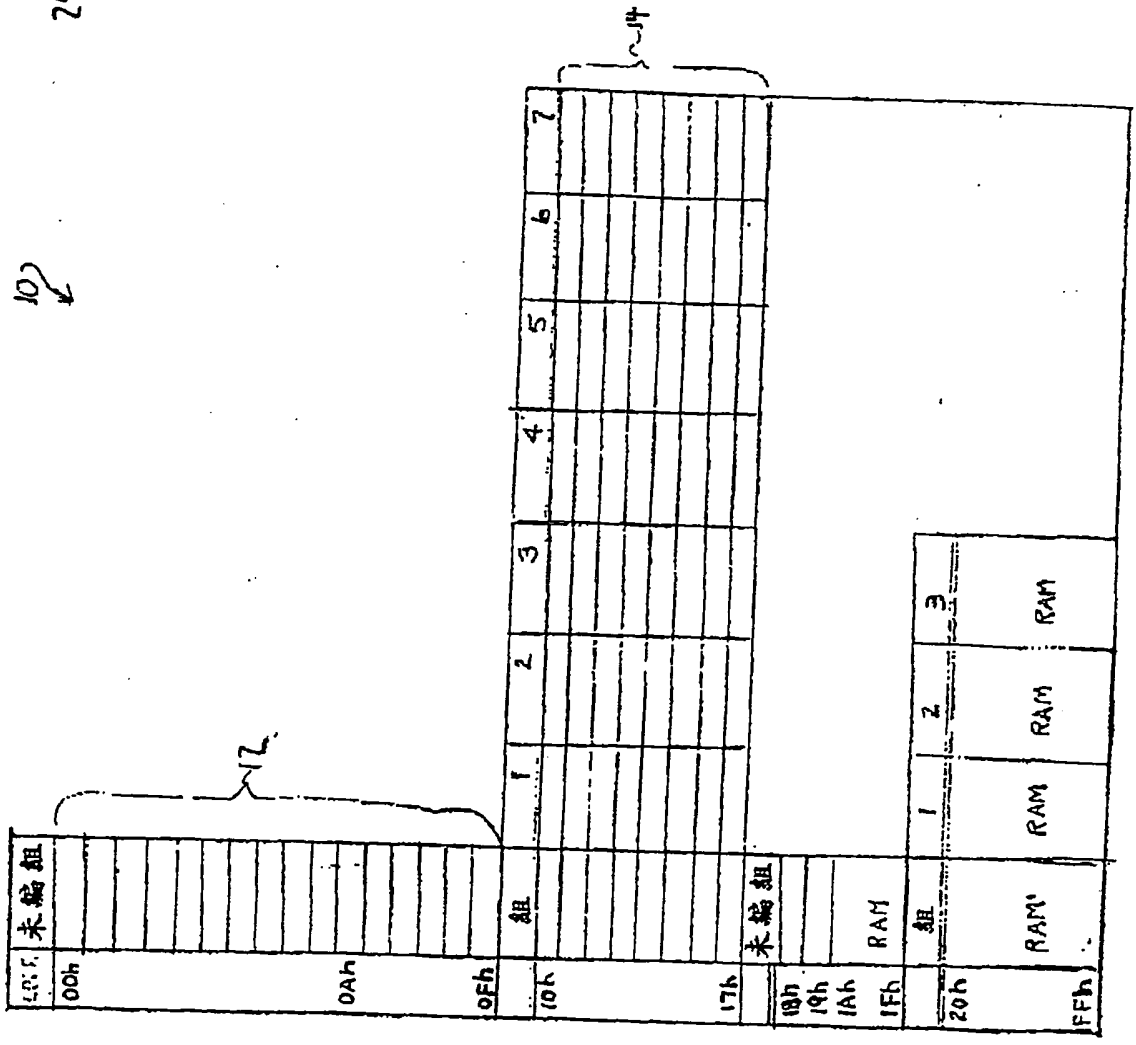


圖 1

(先前技藝)