

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5034134号
(P5034134)

(45) 発行日 平成24年9月26日(2012.9.26)

(24) 登録日 平成24年7月13日(2012.7.13)

(51) Int.Cl.

HO1J 9/44 (2006.01)

F 1

HO1J 9/44

A

請求項の数 8 (全 9 頁)

(21) 出願番号 特願2000-258663 (P2000-258663)
 (22) 出願日 平成12年8月29日 (2000.8.29)
 (65) 公開番号 特開2002-75206 (P2002-75206A)
 (43) 公開日 平成14年3月15日 (2002.3.15)
 審査請求日 平成19年7月31日 (2007.7.31)

(73) 特許権者 000005821
 パナソニック株式会社
 大阪府門真市大字門真1006番地
 (74) 代理人 100109667
 弁理士 内藤 浩樹
 (74) 代理人 100109151
 弁理士 永野 大介
 (74) 代理人 100120156
 弁理士 藤井 兼太郎
 (72) 発明者 長谷川 和之
 大阪府門真市大字門真1006番地 松下
 電器産業株式会社内
 (72) 発明者 杉本 和彦
 大阪府門真市大字門真1006番地 松下
 電器産業株式会社内

最終頁に続く

(54) 【発明の名称】画像表示装置の製造方法および製造装置

(57) 【特許請求の範囲】

【請求項 1】

放電電極間の放電により画像を表示する画像表示装置をエージング処理するエージング工程を有する画像表示装置の製造方法において、
 前記エージング工程では、矩形波の駆動波形を印加し、
 前記駆動波形は、第1の矩形波と第2の矩形波とを含む複数の矩形波とで構成され、
 前記第1の矩形波と前記第2の矩形波とは電圧値が異なり、
 前記駆動波形では、前記第1の矩形波と前記第2の矩形波とを一定周期毎に繰り返して印加することを特徴とする画像表示装置の製造方法。

【請求項 2】

前記第1の矩形波の電圧値は前記画像表示装置の全面点灯電圧を超える電圧値Vtであり、前記第2の矩形波の電圧値は前記電圧値Vtよりも低い電圧値Vsであることを特徴とする請求項1記載の画像表示装置の製造方法。

【請求項 3】

前記一定周期がT0であり、前記一定周期において前記第1の矩形波を印加する時間がTtであり、前記第2の矩形波を印加する時間がTsであり、

$$T_0 = T_t + T_s$$

を満たし、T0は15msec ~ 20msecであることを特徴とする請求項2記載の画像表示装置の製造方法。

【請求項 4】

10

20

前記一定周期において前記第1の矩形波は1パルス分であることを特徴とする請求項2記載の画像表示装置の製造方法。

【請求項5】

放電電極間の放電により画像を表示する画像表示装置をエージング処理するエージング工程を有する画像表示装置の製造方法において、
前記エージング工程では異なる複数の電圧値を印加し、
前記異なる複数の電圧値には、前記画像表示装置の全面点灯電圧を超える電圧値Vtと、
前記電圧値Vtよりも低い電圧値Vsを含み、
前記電圧値Vtを印加する周波数と前記電圧値Vsを印加する周波数が異なることを特徴とする画像表示装置の製造方法。 10

【請求項6】

前記異なる電圧値それぞれの設定時期を、前記画像表示装置の輝度値に基づいて決定することを特徴とする請求項5記載の画像表示装置の製造方法。

【請求項7】

前記画像表示装置の輝度分布を10%以下となった時に前記電圧値を変化させることを特徴とする請求項6記載の画像表示装置の製造方法。

【請求項8】

前記1~7記載の画像表示装置の製造方法を実施する機構を有した画像表示装置の製造装置。 20

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、放電電極間のプラズマ放電により画像を表示する画像表示装置、例えばプラズマディスプレイパネル(以下、PDPとする)の製造方法に関し、特にエージング処理に関するもので、エージング処理時の電力を削減し、PDPを製造する方法を提供する。 20

【0002】

【従来の技術】

本発明は放電電極間のプラズマ放電により画像を表示する画像表示装置全般に用いるものであるが、以下、PDPを例に挙げて述べる。

【0003】

従来のPDPは、図5に示すような構成のものが一般的である。 30

【0004】

このPDPは、前面パネル100と背面パネル200とからなる。前面パネル100は、前面ガラス基板101上に走査電極102a、維持電極102bが交互にストライプ状に形成され、さらにそれが誘電体ガラス層103及び酸化マグネシウム(MgO)からなる保護層104により覆われて形成されたものである。 40

【0005】

背面パネル200は、背面ガラス基板201上に、ストライプ状にアドレス電極202が形成され、これを覆うように電極保護層203が形成され、更にアドレス電極202を挟むように電極保護層203上にストライプ状に隔壁204が形成され、更に隔壁204間に蛍光体層205が設けられて形成されたものである。そして、このような前面パネル100と背面パネル200とが貼り合わせられ、隔壁204で仕切られた空間210に放電ガスを封入することで放電空間が形成される。前記蛍光体層はカラー表示のために通常赤、緑、青の3色の蛍光体層が順に配置されている。 40

【0006】

そして、放電空間210内には例えばネオン及びキセノンを混合してなる放電ガスが通常、 $0.67 \times 10^5 \text{ Pa}$ 程度の圧力で封入されている。

【0007】

このようにPDPの従来の作成は、表面基板・背面基板それぞれ作成後、アセンブリ工程として、貼り合わせ・封着、排気・ガス封入・封止がおこなわれPDPが形成される。 50

しかしこのアセンブリ直後の状態で、PDPに画像を表示させるためには、非常に高電圧が必要である。これは、保護膜・蛍光体表面に不純物ガスが吸着しているためと考えられている。このためアセンブリ工程後、この吸着している不純物ガスを除去し、PDPの放電特性を安定化させるために、ある一定の時間全放電領域を放電させるエージング処理をおこなわれる。

【0008】

エージング処理は、以上のようにして作製したPDPに図3に示すようにアドレス駆動部220、走査電極駆動部230、維持電極駆動部240を接続して、アドレス電極202は全て同電位にし、走査電極102a、維持電極102bに所定の周期で交互に電圧を印加することにより行う。このとき印加する駆動波形は従来のエージング処理では、図4に示したように連続した矩形波の駆動波形であり、当該矩形波の電圧値は処理期間常に一様である。

【0009】

【発明が解決しようとする課題】

ところで、この従来のエージング処理では、目的とする放電電圧の安定までには約30時間程度という長時間の放電時間が必要であり、かつPDPの全面を表示させるため高電圧・高電流値を必要としていた。そのため、このエージング処理時の電力が膨大になり、PDPの製造時のランニングコスト増加の問題となっていた。こういった問題点はPDPの大画面化、大量生産化が進むにつれてより一層大きな問題となることは明白である。

【0010】

本発明は上記問題を鑑みてなされたものであって、エージング処理時の電力および発熱を削減した手法を提供することを目的としてなされたものである。

【0011】

【課題を解決するための手段】

上記課題に対して本願発明の製造方法は、放電電極間のプラズマ放電により画像を表示する画像表示装置をエージング処理する工程にて、前記エージング処理のための電圧値をエージング処理時間によって変化させることを特徴とするエージング処理を施す工程を有する。また、前記エージング処理にて、前記画像表示装置の全面点灯電圧を超える電圧を印加し、所定の時間後に一点消灯電圧を超える電圧に変化させても良い。また前記電圧値は前記エージング処理を施す工程開始後、20～30分後に低下させて良く、さらに前記電圧値を変化させる際に、前記電圧の印加する周波数を増加させても良い。そして前記電圧値は前記エージング処理を施す工程開始後、ある一定周期時間毎に低下させても良い。またエージング処理時の前記画像表示装置の輝度値を均一にするように、前記電圧値を変化させても良く、さらにこの場合、前記画像表示装置の輝度値の分布が10%以下となるように、前記電圧値を変化させても良い。また、前記画像表示装置は、走査電極および維持電極を有したPDPであって、前記エージング処理にて、前記走査電極および前記維持電極に所定の周期で交互に電圧を印加することにより行っても良い。本願発明の製造装置は放電電極間のプラズマ放電により画像を表示する画像表示装置にエージング処理を施す装置において、エージング処理時の前記画像表示装置の輝度値を測定する手段と、前記輝度値から前記エージング処理の放電のための電圧値を変化させる手段を具備した製造装置である。

【0012】

【発明の実施の形態】

まず、PDPのエージング処理時の点灯・消灯状態について説明する。点灯時は、走査電極側、維持電極側の電圧値を0Vから徐々に上昇させていくと、まず、PDP面内のある画像表示セル（以下、単にセルとする）が点灯する（以下、このときの電圧値を一点点灯電圧 V_f1 とする）。さらに印加電圧を上昇させていくと、点灯セルが増え、ついにはPDP全面が点灯することになる（以下、このときの電圧値を全面点灯電圧 V_fn とする）。

【0013】

10

20

30

40

50

一方で消灯時は、全面点灯の状態から徐々に印加電圧を減少させていくと、PDP全体の点灯状態が均一でなくなりムラが生じてくる。そしてPDP面内のあるセル一点が不当になる（以下、このときの電圧値を一点消灯電圧 V_{e1} とする）。さらに印加電圧を減少させていくと、不灯セルが増え、ついにはPDP全面が消灯することになる（以下、このときの電圧値を全面消灯電圧 V_{en} とする）。

【0014】

ここで、上記四種類の電圧値の大小関係について述べる。一般的に放電に必要な電圧値に対して、放電が終了する電圧値は低くなるため、

$$V_f1 > V_{e1}$$

$$V_fn > V_{en}$$

となる。

【0015】

従来のエージング手法では設定電圧値を上記 V_fn よりも数十V高い値にて設定していた。これはエージング点灯時のPDP全面のムラ、およびエージング効率を考慮したためのものである。しかし、この高い設定電圧値のために、従来ではエージング処理において多大な電力消費が必要であった。そこで本発明ではこの設定電圧を、ある一定時間後、あるいはある一定周期によって、低下させることで、エージング処理時の電力を削減することを行った。この低下させる電圧値 V_s は、

$$V_f1 > V_s > V_{e1}$$

を満たす電圧値とした。これにより、発明者らの実施においては電力値でおよそ30%の低減に成功した（実施の形態1の発明の場合）。また、この発明による付随効果として、エージング処理時のPDPの表面温度の上昇が抑えられるため、PDPの基板割れ不良の確率を減少させることができる。さらには印加電圧の低下により誘電体破壊不良の確率についても減少させることができる。

【0016】

(実施の形態1)

次に、図1に本発明の実施の形態1でのエージング処理時の駆動波形について示す。

【0017】

従来では、図4に示すようにエージング処理時の印加電圧値を常に一定にしていた。本発明では、点灯時のみ全面点灯電圧 V_fn を超える電圧値（ V_t とする）を印加し、しばらく後、一点消灯電圧 V_{e1} を超える電圧値（上述した V_s に相当する）に変更する。このとき回路は従来の仕様を流用し、ある一定時間後に手動によって変更する方法でも可能である。

【0018】

電圧 V_t から電圧 V_s へ変更する時間は、電圧 V_t によって点灯させている際に、PDP面内に輝度ムラがなくなった時点で変更するものとする。また、この設定電圧 V_s は徐々に印加電圧を低下させていき、PDP面内に輝度ムラが生じない最低電圧とする。これは、PDP面内に輝度ムラが生じたことで、PDP面内にエージング処理進行状態にムラが生じることを懸念した理由からである。

【0019】

この方法について、電圧低下によるエージング効率の低下が懸念されるが、発明者らはこのことについて、電圧値に対する放電特性安定までに要する時間について調査することによって、印加電圧値がエージング効率に何ら影響を及ぼさないことを確認した（ここで、エージング効率とは放電電圧値の安定・輝度変化の飽和するまでの時間とし、エージング効率が良いとはこの時間が短い状態のことを示す）。さらに、本発明のエージング処理によるPDPでは、従来技術のエージング処理によるPDPと比較して、誤放電等が非常に少なくなるという結果が得られた。

【0020】

また、従来技術のPDPのエージング処理では20～30分後にほぼ輝度のムラがなくなることから高電圧期間 T_t はこの時間であることが望ましい。また、低電圧期間 T_s で

は、印加パルスの幅を短くさせる、すなわち印加電圧の周波数を上げることによって、放電回数を増加させ、エージング効率を上げることができる。これは印加電圧を低くしてあるためであり、従来技術のエージング処理方法と同等の電力値で、放電回数を増加させ、エージング効率を上げるとともに、印加電圧の低下により誘電体破壊不良の確率についても減少させることができる。

【0021】

(実施の形態2)

図2に本発明の実施の形態2でのエージング時の駆動波形について示す。実施の形態2では、同図に示すように、電圧値Vtとなる第1の矩形波と電圧値Vsとなる第2の矩形波とを有した駆動波形であって、ある一定周期毎に電圧値Vtの第1の矩形波と電圧値Vsの第2の矩形波とを繰り返す。これは、ある一定周期に電圧値Vtに戻すことで、表示の輝度ムラを実施の形態1よりも除去するためである。上記一定周期時間をT0、電圧値Vtである第1の矩形波に保つ時間をTt、電圧値Vsである第2の矩形波に保つ時間をTsとした場合、

$$T_0 = T_t + T_s$$

であり、Ttの時間は非常に短い方が、電力削減に対しては有効であり、図2に示すように第1の矩形波は1パルスであることがもっとも望ましい。発明者らの検討によりT0は15~20 msec(ms)であるときが良好であった。また、このときのVsの値は一点消灯電圧Ve1よりも低い値であってもかまわない。これは印加電圧Vtでの放電によってプライミング電子がセル放電空間内に放出され、そのセルでの放電開始電圧が低下し、Ve1よりも低い電圧であってもエージング放電は完全に生じる。また、ここでは周期T0に関してエージング処理期間中一定としたが、不規則に変化しても何ら問題はない。

【0022】

(実施の形態3)

次に、他の実施の形態例を以下に示す。エージング処理の設定電圧は、エージング放電のパネル輝度のムラが発生しない最低電圧値にておこなうことで、現行通りのエージング効果が得られ、電力を抑えられることがわかった。すなわちエージング処理中のパネルの輝度をモニターし、その測定値から輝度ムラの度合いを判断し、その都度の最適電圧値に設定する手法が有効である。この様な手法の装置例として図6に示す。この装置には現行のエージング装置にエージング処理中の輝度を測定するための測定装置、およびその輝度値によって電圧値を決定する制御部を接続する形になる。測定装置としてはスポット型の輝度測定装置を面内に複数個配置する場合、あるいはエージングする表示装置と同数以上の画素を持つCCD型の撮像装置を配置する場合などが考えられる。またエージング時の輝度ムラの度合いが通常画像の輝度ムラに反映されることから、この輝度分布の度合いは10%以下に抑えることが望ましい。これは、エージング時の輝度分布が10%以上であった場合、映像表示においてもこの輝度分布値は踏襲され、視認でも充分に識別できる値となるからである。

【0023】

この様な手法の装置例として図6に示す。この装置には現行のエージング装置にエージング処理中の輝度を測定するための測定装置、およびその輝度値によって電圧値を決定する制御部を接続する形になる。測定装置としてはスポット型の輝度測定装置を面内に複数個配置する場合、あるいはエージング処理をする表示装置と同数以上の画素を持つCCD型の撮像装置を配置する場合などが考えられる。またエージング処理時の輝度ムラの度合いが通常画像の輝度ムラに反映されることから、この輝度分布の度合いは10%以下に抑えることが望ましい。これは、エージング処理時の輝度分布が10%以上であった場合、映像表示においてもこの輝度分布が残留し、視認でも充分に差異として識別できる値となるからである。

【0024】

【発明の効果】

以上説明したように、本発明では、PDPの発光特性を安定させるためのエージング処

10

20

30

40

50

理を施す工程において、印加電圧値を時間によって変化させることを特徴としている。特に、この印加電圧を低下させることを特徴とし、これにより、PDP 製造工程エージング処理時の電力を削減した製造方法を提供している。

【図面の簡単な説明】

【図 1】 本発明の実施の形態 1 のエージング処理における駆動波形を示すタイムチャート

【図 2】 本発明の実施の形態 2 のエージング処理における駆動波形を示すタイムチャート

【図 3】 エージング処理時のプラズマディスプレイパネルと駆動回路との接続状態を示すブロック図

10

【図 4】 従来のエージング処理における駆動波形を示すタイムチャート

【図 5】 従来のプラズマディスプレイパネルを示す部分斜視図

【図 6】 本発明の実施の形態 3 のエージング装置の模式図

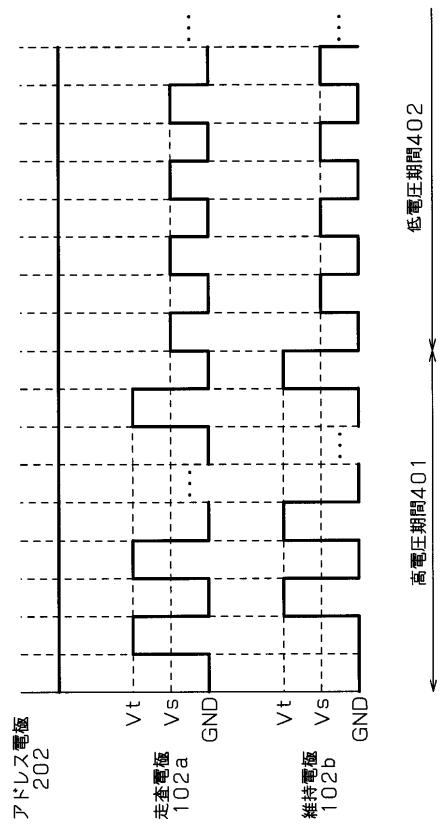
【符号の説明】

1 0 0	前面パネル
2 0 0	背面パネル
1 0 1	前面ガラス基板
1 0 2 a	走査電極
1 0 2 b	維持電極
1 0 3	誘電体ガラス層
1 0 4	MgO 保護層
2 0 1	背面ガラス基板
2 0 2	アドレス電極
2 0 3	電極保護層
2 0 4	隔壁
2 0 5	蛍光体層
2 1 0	放電空間
2 2 0	アドレス駆動部
2 3 0	走査電極駆動部
2 4 0	維持電極駆動部
3 0 1	輝度測定部
3 0 2	電圧制御部
4 0 1	高電圧期間
4 0 2	低電圧期間
4 0 3	一周期期間

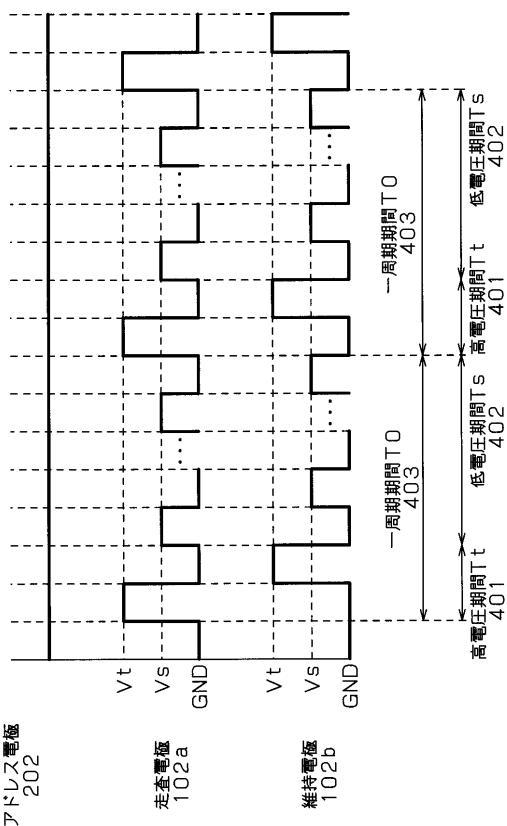
20

30

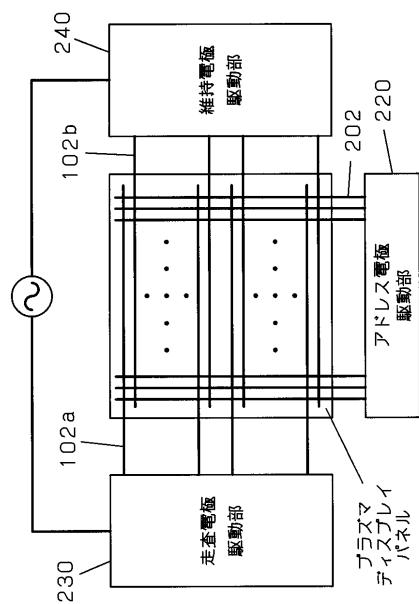
【図1】



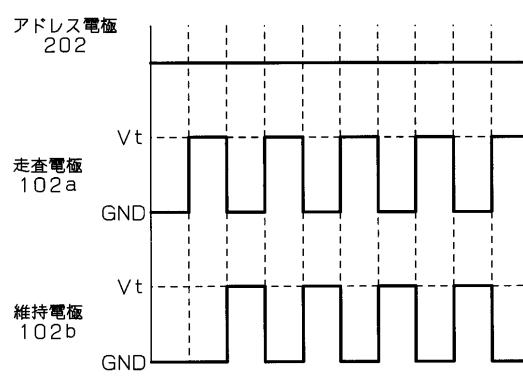
【図2】



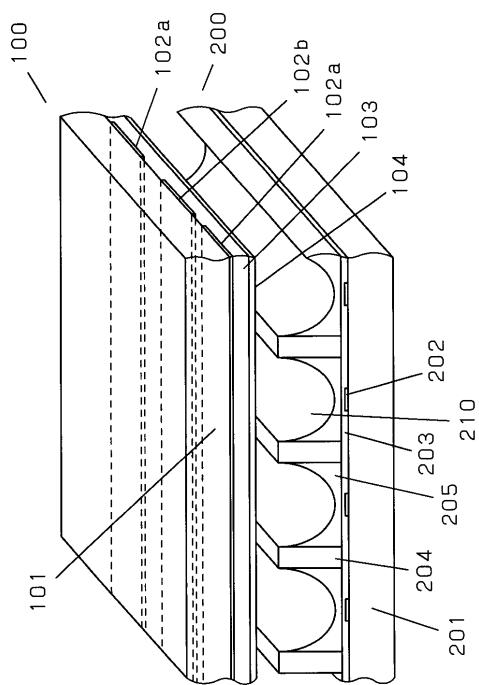
【図3】



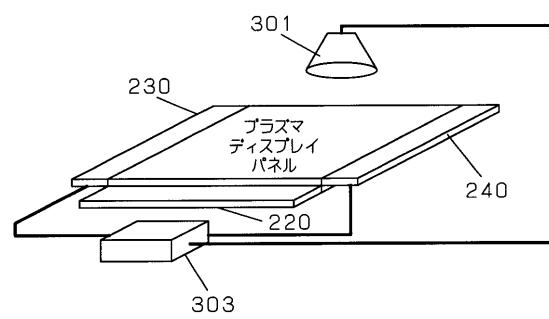
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 安井 秀明
大阪府門真市大字門真1006番地 松下電器産業株式会社内

審査官 森 竜介

(56)参考文献 特開平10-171414(JP,A)
特開平11-175022(JP,A)
特開平07-226162(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01J 9/44
H01J 9/02
H01J 11/00-11/04
H01J 17/00-17/49