



(12) 实用新型专利

(10) 授权公告号 CN 204408384 U

(45) 授权公告日 2015. 06. 17

(21) 申请号 201520148664. 2

(22) 申请日 2015. 03. 16

(73) 专利权人 北京九洲科瑞科技有限公司

地址 100080 北京市海淀区苏州街 18 号长
远天地大厦 A2 座 20 层

(72) 发明人 朱康

(51) Int. Cl.

H04L 12/931(2013. 01)

H04L 12/04(2006. 01)

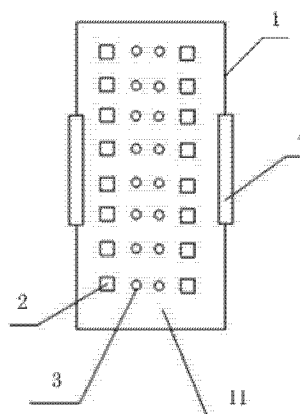
权利要求书2页 说明书5页 附图2页

(54) 实用新型名称

多功能交换机

(57) 摘要

本实用新型提供一种多功能交换机,包括箱体以及设置在箱体中上面板上的网口与指示灯,网口与指示灯的数量相同,在箱体的左右两侧还各设置有一个理线装置;在箱体中还设有报文处理部分,由电路板以及固化在电路板上的模块组构成,模块组包括 CPU 管理模块、FPGA 功能模块、交换模块、报文存储模块和 PHY 模块;在箱体中还设有稳压电路部分,包括输入滤波电路、稳压电路、射极跟随器电路及输出滤波电路。本实用新型易于观察故障网口,能迅速准确地判断出故障网口,可从源头存储报文,有助于在分析问题逐级查找报文传输中出现的相关异常情况,并且还可以为各功能模块提供稳定的直流电压供电。



1. 一种多功能交换机,包括箱体(1)以及设置在所述箱体(1)中上面板(11)上的网口(2)与指示灯(3),其特征在于,所述网口(2)与所述指示灯(3)的数量相同,在所述箱体(1)的左右两侧还各设置有一个理线装置(4);

在所述箱体(1)中还设有报文处理部分,由电路板以及固化在所述电路板上的模块组构成,所述模块组包括CPU管理模块(5)、FPGA功能模块(6)、交换模块(7)、报文存储模块(8)和PHY模块(9);所述CPU管理模块(5)分别与所述FPGA功能模块(6)和所述交换模块(7)相连接,所述FPGA功能模块(6)分别与所述交换模块(7)、所述报文存储模块(8)和所述PHY模块(9)相连接;

在所述箱体(1)中还设有稳压电路(11)部分,包括输入滤波电路(10)、稳压电路(11)、射极跟随器电路(13)及输出滤波电路(12),所述输入滤波电路(10)、稳压电路(11)、射极跟随器电路(13)、输出滤波电路(12)依次电连接。

2. 根据权利要求1所述的多功能交换机,其特征在于,所述理线装置(4)位于箱体(1)的上面板(11)上,两个所述理线装置(4)各通过一个固定机构分别固定在上面板(11)的左右两侧,所述固定机构为一个横板。

3. 根据权利要求2所述的多功能交换机,其特征在于,所述网口(2)与所述指示灯(3)的数量均设置为两排,两排所述指示灯(3)位于两排所述网口(2)之间。

4. 根据权利要求1所述的多功能交换机,其特征在于,所述FPGA功能模块(6)主要包括晶振、复位电路、电源电路、程序下载电路、存储器扩展部分;所述FPGA功能模块(6)与所述PHY模块(9)之间通过MII接口连接,与所述交换模块(7)之间的连接也通过MII接口与所述交换模块(7)内部的各个端口的MAC相连接,FPGA功能模块(6)为了实现存储功能需外接报文存储模块(8)。

5. 根据权利要求1所述的多功能交换机,其特征在于,所述文存储模块采用1T的固态硬盘来保证足够的存储空间,所述FPGA功能模块(6)与所述报文存储模块(8)之间的接口采用SATA接口。

6. 根据权利要求1所述的多功能交换机,其特征在于,所述PHY模块(9)与所述FPGA功能模块(6)通过MII接口相连接,用于向外提供SFP/RJ45接口,便于光纤和双绞线的连接。

7. 根据权利要求1所述的多功能交换机,其特征在于,所述输入滤波电路(10)由第一电容C1和第二电容C2并联组成,其中第一电容C1为极性电容,用于滤除输入电压的低频纹波,第二电容C2为非极性电容,用于滤除输入电压的高频杂讯。

8. 根据权利要求1所述的多功能交换机,其特征在于,所述稳压电路(11)是由第一电阻R1、第一稳压管D1及第三电容C3组成的RCD稳压电路(11),所述第一电阻R1为所述第一稳压管D1的限流电阻,用于限制流过所述第一稳压管D1电流,保护所述第一稳压管D1的正常工作,所述第三电容C3与所述第一稳压管D1并联,用于滤除高频杂讯、调整所述第一稳压管D1的稳压值得到所需的恒定输出电压。

9. 根据权利要求8所述的多功能交换机,其特征在于,所述射极跟随器电路(13)是由三极管Q1组成的NPN型三极管射极跟随器。

10. 根据权利要求1、7、8或9所述的多功能交换机,其特征在于,所述输出滤波电路(12)由第四电容C4和第五电容C5组成,所述第四电容C4为极性电容,用于减小输出电压

的纹波峰峰值,所述第五电容 C5 为非极性电容,用于滤除输出电压的高频杂讯,抑制高频噪声。

多功能交换机

技术领域

[0001] 本实用新型涉及一种交换机,尤其是一种多功能交换机。

背景技术

[0002] 交换机是一种用于电信号转发的网络设备,交换机的结构包括箱体、设置在箱体内的主板、安装在主板上的网口、以及显示网口即时状态的指示灯,箱体由上、下、左、右、前、后 6 个面板构成。

[0003] 由于交换机的网口数量较多,在观察到某个网口的指示灯不亮时,并不能立即分辨出哪个是故障网口,需要先数清楚右侧是哪一个指示灯,再根据位置对应输出左侧故障的网口,判断时间较长,并且交换机一般安装在弱电井内,光线较暗,甚至需要借助手电等光源进行查看和判断,更加不方便。

[0004] 随着数字化变电站技术的日趋成熟,网采网跳方式在现行的数字化变电站中广泛使用。作为数字化变电站网络的骨干单元,交换机在数字化变电站中的重要地位日益凸显。数字化变电站中大量的网络报文替代了原先常规站中的二次电缆传输站内的电压电流以及相关信号,这种方式使得一旦站内出现某种故障时对于事故的原因难以溯源。虽然说现在数字化变电站中广泛应用了网络报文分析装置对数字化变电站内的相关报文进行分析和事故追忆,网络报文分析装置通常从交换机的某一端口获取相应的报文。受限于这种报文获取方式,网络分析装置只能对这些交换机提供的报文进行分析存储,然而一旦发生站内设备发出的报文经过交换机出现丢失时,网络分析装置将无法捕获到相关报文进行分析追忆。由交换机传输过程中因某些异常造成的延时传输这种异常网络分析装置也无法捕获分析。交换机报文转发过程中进出报文的差异性和时延的不确定性将成为网络报文分析装置不可攻克的一个难点,尤其是交换机的传输时延分析在网络报文分析装置层面实现较为困难。

发明内容

[0005] 针对上述问题中存在的不足之处,本实用新型提供一种易于观察故障网口,能迅速准确地判断出故障网口,可从源头存储报文,有助于在分析问题逐级查找报文传输中出现的相关异常情况,并且还可以为各功能模块提供稳定的直流电压供电的多功能交换机。

[0006] 为实现上述目的,本实用新型提供一种多功能交换机,包括箱体(1)以及设置在所述箱体(1)中上面板(11)上的网口(2)与指示灯(3),所述网口(2)与所述指示灯(3)的数量相同,在所述箱体(1)的左右两侧还各设置有一个理线装置(4);

[0007] 在所述箱体(1)中还设有报文处理部分,由电路板以及固化在所述电路板上的模块组构成,所述模块组包括 CPU 管理模块(5)、FPGA 功能模块(6)、交换模块(7)、报文存储模块(8)和 PHY 模块(9);所述 CPU 管理模块(5)分别与所述 FPGA 功能模块(6)和所述交换模块(7)相连接,所述 FPGA 功能模块(6)分别与所述交换模块(7)、所述报文存储模块

(8) 和所述 PHY 模块 (9) 相连接；

[0008] 在所述箱体 (1) 中还设有稳压电路 (11) 部分, 包括输入滤波电路 (10)、稳压电路 (11)、射极跟随器电路 (13) 及输出滤波电路 (12), 所述输入滤波电路 (10)、稳压电路 (11)、射极跟随器电路 (13)、输出滤波电路 (12) 依次电连接。

[0009] 上述的多功能交换机, 其中, 所述理线装置 (4) 位于箱体 (1) 的上面板 (11) 上, 两个所述理线装置 (4) 各通过一个固定机构分别固定在上面板 (11) 的左右两侧, 所述固定机构为一个横板。

[0010] 上述的多功能交换机, 其中, 所述网口 (2) 与所述指示灯 (3) 的数量均设置为两排, 两排所述指示灯 (3) 位于两排所述网口 (2) 之间。

[0011] 上述的多功能交换机, 其中, 所述 FPGA 功能模块 (6) 主要包括晶振、复位电路、电源电路、程序下载电路、存储器扩展部分; 所述 FPGA 功能模块 (6) 与所述 PHY 模块 (9) 之间通过 MII 接口连接, 与所述交换模块 (7) 之间的连接也通过 MII 接口与所述交换模块 (7) 内部的各个端口的 MAC 相连接, FPGA 功能模块 (6) 为了实现存储功能需外接报文存储模块 (8)。

[0012] 上述的多功能交换机, 其中, 所述文存储模块采用 1T 的固态硬盘来保证足够的存储空间, 所述 FPGA 功能模块 (6) 与所述报文存储模块 (8) 之间的接口采用 SATA 接口。

[0013] 上述的多功能交换机, 其中, 所述 PHY 模块 (9) 与所述 FPGA 功能模块 (6) 通过 MII 接口相连接, 用于向外提供 SFP/RJ45 接口, 便于光纤和双绞线的连接。

[0014] 上述的多功能交换机, 其中, 所述输入滤波电路 (10) 由第一电容 C1 和第二电容 C2 并联组成, 其中第一电容 C1 为极性电容, 用于滤除输入电压的低频纹波, 第二电容 C2 为非极性电容, 用于滤除输入电压的高频杂讯。

[0015] 上述的多功能交换机, 其中, 所述稳压电路 (11) 是由第一电阻 R1、第一稳压管 D1 及第三电容 C3 组成的 RCD 稳压电路 (11), 所述第一电阻 R1 为所述第一稳压管 D1 的限流电阻, 用于限制流过所述第一稳压管 D1 电流, 保护所述第一稳压管 D1 的正常工作, 所述第三电容 C3 与所述第一稳压管 D1 并联, 用于滤除高频杂讯、调整所述第一稳压管 D1 的稳压值得到所需的恒定输出电压。

[0016] 上述的多功能交换机, 其中, 所述射极跟随器电路 (13) 是由三极管 Q1 组成的 NPN 型三极管射极跟随器。

[0017] 上述的多功能交换机, 其中, 所述输出滤波电路 (12) 由第四电容 C4 和第五电容 C5 组成, 所述第四电容 C4 为极性电容, 用于减小输出电压的纹波峰峰值, 所述第五电容 C5 为非极性电容, 用于滤除输出电压的高频杂讯, 抑制高频噪声。

[0018] 与现有技术相比, 本实用新型具有以下优点:

[0019] 本实用新型将网口和指示灯混合安装, 将指示灯紧邻网口设置, 当指示灯不亮时, 可以立即判断出故障网口, 不需要根据位置数编号就能判断出故障网口, 非常方便;

[0020] 本实用新型将两排网口设置在两边, 指示灯设置在中间, 在箱体两侧还设置有理线装置, 便于网线从两侧绕出, 防止网线全部从一侧绕出遮挡指示灯;

[0021] 通过报文处理部分可从源头存储报文, 有助于在分析问题时逐级查找报文传输中出现的相关异常情况, 使得网采网跳模式下报文传输这一过程有了确切的分析依据。由于采用高性能的 FPGA 对报文进行管理分析, 不会造成由于报文存储而带来交换过程时延的

明显增大,确保了交换机存储转发时延的可靠性。同时通过对交换机存储和转发报文的对比分析我们可以获知交换机的数据帧丢失情况和交换机的存储转发时延,对于分析交换机的相关性能指标具有一定的参考意义;

[0022] 本实用新型所使用的稳压电路部分由于其各电路结构简单,并且成本低、可靠性强、体积小,在交换机的供电系统中可以为各功能模块提供稳定的直流电压供电。

附图说明

[0023] 图 1 为本实用新型的俯视图;

[0024] 图 2 为本实用新型中报文处理部分的结构框图;

[0025] 图 3 为图 2 中 FPGA 功能模块外围结构框图;

[0026] 图 4 为本实用新型中稳压电路的示意图;

[0027] 图 5 为稳压电路的电路图。

[0028] 主要附图标记说明如下:

[0029] 1-箱体;11-上面板;2-网口;3-指示灯;4-理线装置;5-CPU 管理模块;6-FPGA 功能模块;7-交换模块;8-报文存储模块;9-PHY 模块;10-输入滤波电路;11-稳压电路;12-射极跟随器电路;13-输出滤波电路

具体实施方式

[0030] 如图 1 所示,本实用新型包括箱体 1、两排网口 2、两排指示灯 3。

[0031] 其中,两排网口 2 与两排指示灯 3 均设置在箱体 1 的上面板 11 上,其中,两排网口 2 位于两排指示灯 3 之间,每排指示灯 3 中的数量与每排网口 2 中的数量相同。即,自左向右为第一排网口 2、第一排网口 2 的指示灯 3、第二排网口 2 的指示灯 3、第二排网口 2 的顺序排列。当指示灯 3 不亮时,根据指示灯 3 的位置可以立即判断出是第一排网口 2 还是第二排网口 2 出故障。如果是第一排,该指示灯 3 左边的网口 2 即为故障网口,如果是第二排,该指示灯 3 右边的网口 2 即为故障网口,不需要根据位置数编号就能判断出故障网口 2,非常方便。

[0032] 箱体 1 左右两侧还各设置有一个理线装置 4,采用左侧的理线装置 4 对上面板 11 左侧网口 2 即第一排网口 2 的网线进行理线,采用右侧的理线装置 4 对上面板 11 右侧网口 2 即第二排网口 2 的网线进行理线,网线从左右两侧绕出,防止遮挡指示灯。

[0033] 两个理线装置 4 各通过一个固定机构分别固定在上面板 11 的左右两侧,其中,固定机构为一个横板。

[0034] 如图 2 与图 3 所示,在箱体中还设有报文处理部分,由电路板以及固化在所述电路板上的模块组构成,模块组包括 CPU 管理模块 5、FPGA 功能模块 6、交换模块 7、报文存储模块 8 和 PHY 模块 9;其中:CPU 管理模块 5 分别与 FPGA 功能模块 6 和交换模块 7 相连接,FPGA 功能模块 6 分别与交换模块 7、报文存储模块 8 和 PHY 模块 9 相连接。

[0035] CPU 管理模块 5 为以微处理器为核心的控制器模块,用于对交换模块 7 和 FPGA 功能模块 6 进行相关配置,并进行交换机相关网络协议的处理。

[0036] FPGA 功能模块 6 为一可编程门阵列芯片构成的逻辑电路,用于对 PHY 模块 9 接收到的报文进行相关处理,在报文收发时对报文进行相关分析,并实现报文的拷贝定向存储

到报文存储模块 8 以及报文向交换模块 7 的传递。

[0037] FPGA 功能模块 6 的外围结构主要包括晶振、复位电路、电源电路、程序下载电路、存储器扩展等部分。FPGA 功能模块 6 与 PHY 模块 9 之间通过 MII 接口连接,与交换模块 7 之间的连接亦通过 MII 接口与交换模块 7 内部的各个端口的 MAC 相连接,FPGA 功能模块 6 为了实现存储功能需外接报文存储模块 8。

[0038] 交换模块 7 为交换机的核心元件交换芯片,通过串行外设 SPI 接口与 CPU 管理模块 5 连接,用于对从 FPGA 功能模块 6 接收到的报文进行存储转发。

[0039] 报文存储模块 8 为外接的存储设备,用于存储相关的报文信息。

[0040] 报文存储模块 8 采用 1T 的固态硬盘来保证足够的存储空间,FPGA 功能模块 6 与报文存储模块 8 之间的接口采用 SATA 接口。

[0041] PHY 模块 9 为物理层接口芯片,用于为 FPGA 功能模块 6 提供以太网端口的接入通道。

[0042] PHY 模块 9 与 FPGA 功能模块 6 通过 MII 接口相连接,用于向外提供 SFP/RJ45 接口,便于光纤和双绞线的连接;PHY 模块 9 的对外接口将接收到的相关报文通过 MII 接口传递给 FPGA 功能模块 6。

[0043] FPGA 功能模块 6 与 PHY 模块 9 之间通过 MII 数据接口进行连接和数据交换;当报文从 PHY 模块 9 传递到 FPGA 功能模块 6 时,FPGA 功能模块 6 通过监听和分析 MII 接口上的信号,在报文接收时刻获取该时刻的时间戳,将时间戳的获取点定位于数据链路层和物理层之间,在接收到采样数据包的第一个比特时就打上时间戳,这样可以消除协议栈的延时和抖动,获取的时间戳最为精确。在获取报文接收时间戳的同时,FPGA 功能模块 6 将接收到的报文进行“拷贝”,其中的一份报文由 FPGA 功能模块 6 进行报文解析,判断报文的类型即 MMS/GOOSE/SV,根据报文类型的不同将这些报文存储到报文存储模块 8 之中预先划分好的不同的报文存储空间之内,与报文同时存储的还有报文的接收时间戳信息,FPGA 功能模块 6 复制的另一份报文通过 FPGA 功能模块 6 与交换模块 7 之间的 MII 接口传递给与之相连的交换模块 7 中的 MAC,然后交换模块 7 按照本身的存储转发规则进行有序的存储转发。

[0044] 当报文经过存储按照转发规则从某一端口转发出去时,FPGA 功能模块 6 监听与之相连的该端口的 MII 接口上的信号,在报文从交换模块 7 发送出去的 时刻产生该报文的发送时间戳,与报文接收时的处理方式相同,FPGA 功能模块 6 将报文拷贝一份用于和报文发送时间戳一同存储到相应报文的存储区域,另一份报文则由 FPGA 功能模块 6 传递给与之相连接的 PHY 模块 9,从而实现报文的传输。

[0045] 交换机报文的存储实现了按类存储,端口接收和发送的报文分区域存储,在不同的存储区域中又根据报文类型的不同实现不同类型报文的分类存储,这种存储方式极大地为后期存储报文的分析提供便利。例如我们能够通过对比同一帧报文接收时间戳和发送时间戳来得知该报文在交换机内部的存储转发时延。

[0046] 如图 4 与图 5 所示,在箱体中还设有稳压电路部分,包括输入滤波电路 10、稳压电路 11、射极跟随器电路 12 及输出滤波电路 13,其中,输入滤波电路 10、稳压电路 11、射极跟随器电路 12、输出滤波电路 13 依次电连接。

[0047] 可以但不限于,输入滤波电路 10 由第一电容 C1 和第二电容 C2 并联组成,其中第一电容 C1 为极性电容,用于滤除输入电压的低频纹波,第二电容 C2 为非极性电容,用于滤

除输入电压的高频杂讯。

[0048] 可以但不限于,第一电容 C1 为电解电容。

[0049] 可以但不限于,第二电容 C2 为瓷片电容。

[0050] 可以但不限于,稳压电路 11 是由第一电阻 R1、第一稳压管 D1 及第三电容 C3 组成的 RCD 稳压电路,第一电阻 R1 为第一稳压管 D1 的限流电阻,用于限制流过第一稳压管 D1 电流,保护第一稳压管 D1 的正常工作,第三电容 C3 与第一稳压管 D1 并联,用于滤除高频杂讯、调整第一稳压管 D1 的稳压值得到所需的恒定输出电压。

[0051] 可以但不限于,射极跟随器电路 12 是由三极管 Q1 组成的 NPN 型三极管射极跟随器,以太网交换机稳压电路恒定输出电压值等于第一稳压管 D1 的稳压值与三极管 Q1 基极 - 发射极的导通压降之和。

[0052] 可以但不限于,输出滤波电路 13 由第四电容 C4 和第五电容 C5 组成,其中,第四电容 C4 为极性电容,用于减小输出电压的纹波峰峰值,第五电容 C5 为非极性电容,用于滤除输出电压的高频杂讯,抑制高频噪声。

[0053] 可以但不限于,第四电容 C4 为电解电容。

[0054] 可以但不限于,第五电容 C5 为瓷片电容。

[0055] 由上可见,由于各电路结构简单,并且成本低、可靠性强、体积小,在以太网交换机的供电系统中可以为各功能模块提供稳定的直流电压供电,确保了以太网交换机集成化、小型化的趋势。

[0056] 以上仅为本实用新型的较佳实施例,对发明而言仅仅是说明性的,而非限制性的。本专业技术人员理解,在发明权利要求所限定的精神和范围内可对其进行许多改变,修改,甚至等效,但都将落入本实用新型的保护范围内。

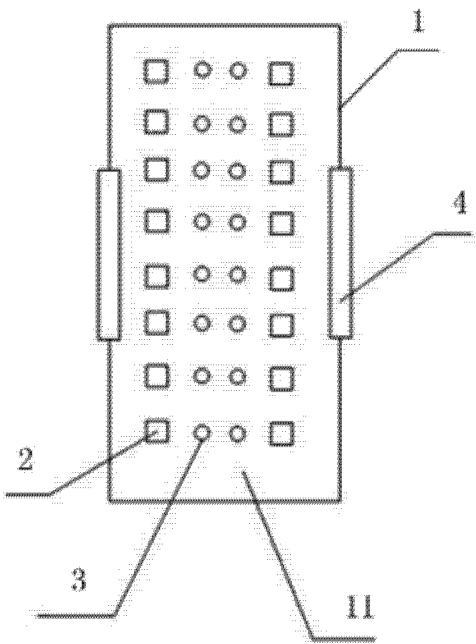


图 1

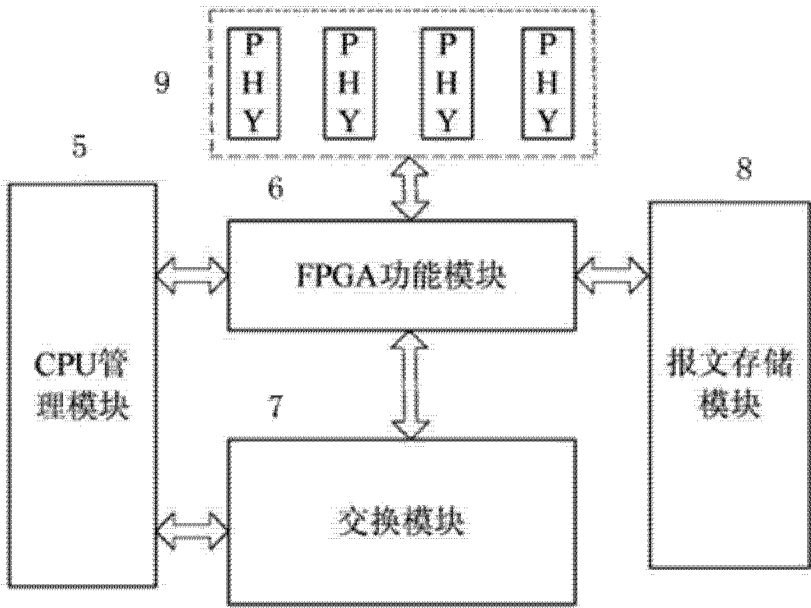


图 2

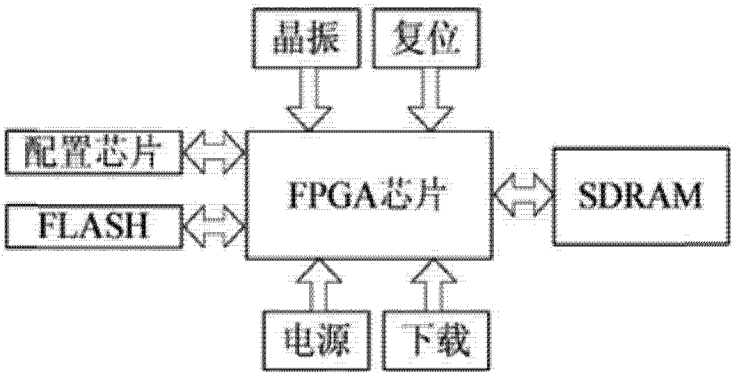


图 3

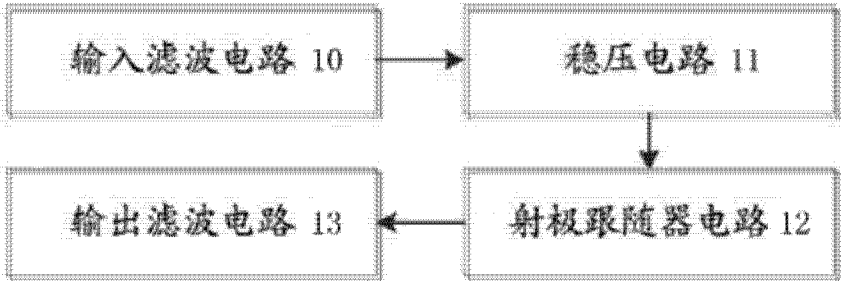


图 4

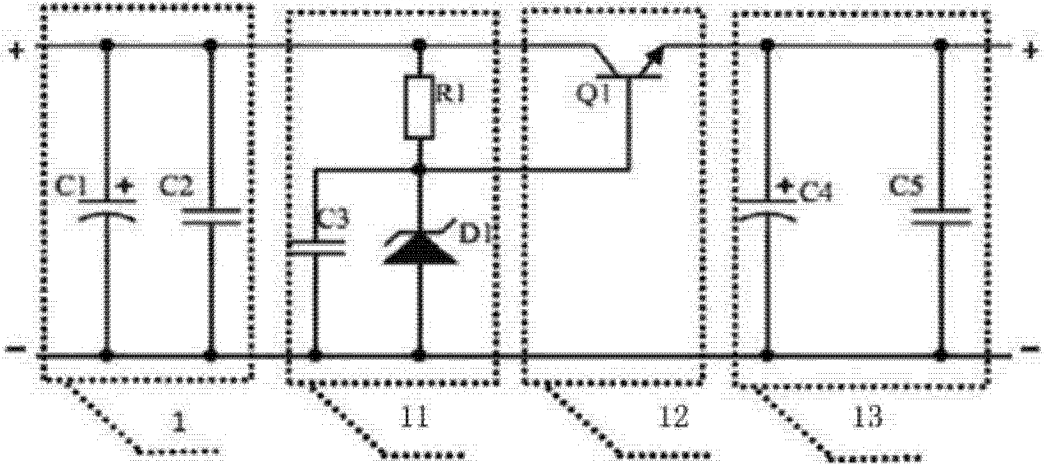


图 5