(19) Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 103 58 046 A1** 2005.07.07

(12) # Offenlegungsschrift

(21) Aktenzeichen: **103 58 046.8**
(22) Anmeldetag: **05.12.2003**
(43) Offenlegungstag: **07.07.2005**

(51) Int Cl.[7]: **H01L 29/732**
H01L 21/331

(71) Anmelder:
IHP GmbH - Innovations for High Performance Microelectronics/Institut für innovative Mikroelektronik, 15236 Frankfurt, DE

(74) Vertreter:
Eisenführ, Speiser & Partner, 10178 Berlin

(72) Erfinder:
Rücker, Holger, Dr., 15526 Bad Saarow, DE;
Heinemann, Bernd, 15234 Frankfurt, DE

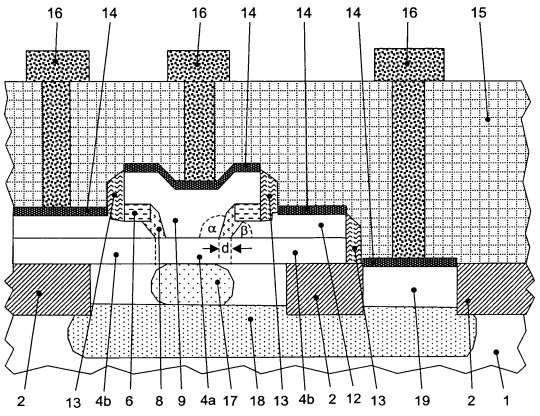
(56) Für die Beurteilung der Patentfähigkeit in Betracht gezogene Druckschriften:
US2003/01 89 239 A1
US 64 92 238 B1
EP 11 28 422 A1
EP 09 49 665 A2

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gemäß § 44 PatG ist gestellt.

(54) Bezeichnung: **Bipolartransistor mit erhöhtem Basisanschlussgebiet und Verfahren zu seiner Herstellung**

(57) Zusammenfassung: Die erfindungsgemäße Halbleitervorrichtung betrifft einen Bipolartransistor mit
- einer Basis mit einer epitaxialen Basisschicht (4) und einem erhöhten Basisanschlussgebiet (12), das in zur Substratoberfläche paralleler, lateraler Richtung den mit einem Abstandshalter aus Isolatormaterial (8) umgebenen Emitter (9) umschließt und in einer senkrecht zur Substratoberfläche weisenden Höhenrichtung die Erstreckung der epitaxialen Basisschicht (4) erhöht,
- einem Emitter (9), der in Höhenrichtung an den inneren Basisabschnitt (4) angrenzt,
wobei die laterale Erstreckung (d) des Abstandshalters (8), ausgehend von seiner Grenzfläche, zur epitaxialen Basisschicht (4) mit zunehmender Höhe über der epitaxialen Basisschicht (4) zunimmt.



Beschreibung

[0001] Die Erfindung bezieht sich auf einen Bipolartransistor gemäß dem Oberbegriff des Anspruchs 1 sowie ein Verfahren zu seiner Herstellung.

[0002] Bipolartransistoren werden in vielfältiger Weise in integrierten analogen und digitalen elektronischen Schaltungen eingesetzt. Insbesondere werden Bipolartransistoren wegen ihrer kurzen Schaltzeiten für Hochgeschwindigkeitsanwendungen genutzt. Die Leistungsfähigkeit von Bipolartransistoren im Hochgeschwindigkeitsbereich konnte durch eine vertikale und laterale Skalierung der Transistordimensionen und durch die Einführung epitaxial hergestellter Basisschichten erheblich gesteigert werden.

[0003] Dazu hat insbesondere die Entwicklung von Heterobipolartransistoren beigetragen. Bei Heterobipolartransistoren bestehen die Emitter- und Basisschicht aus unterschiedlichen Halbleitermaterialien, wobei der Emitter eine größere Bandlücke besitzt als die Basis. Ein Beispiel dafür sind SiGe-Heterobipolartransistoren, bei denen der Emitter aus Silizium (Si) besteht und die Basis eine Silizium-Germanium-Legierung (SiGe) enthält.

[0004] Die Hochfrequenzeigenschaften moderner Bipolartransistoren werden bei zunehmender Skalierung durch die Widerstände von Basis, Emitter und Kollektor sowie durch parasitäre Basis-Emitter- und Basis-Kollektor-Kapazitäten limitiert. Insbesondere kann durch eine Reduktion des Basiswiderstandes die Grenzfrequenz der Leistungsverstärkung gesteigert werden. Diese Grenzfrequenz wird als f_{max} bezeichnet. Darüber hinaus führt eine Reduktion des Basiswiderstandes zu einer Verbesserung der Rauscheigenschaften des Transistors.

Stand der Technik

[0005] Der konventionelle Weg zur Reduzierung des Basiswiderstandes ist eine Ionenimplantation in die extrinsische Basisregion, die nachfolgend auch als äußerer Basisabschnitt oder äußeres Basisgebiet bezeichnet wird (englisch: extrinsic Base region). Derartig hergestellte Transistoren haben den Nachteil, dass bei der Ionenimplantation entstehende Implantationsschäden zu einer verstärkten Diffusion der Dotieratome führen und dadurch letztlich die Leistungsfähigkeit der Transistoren begrenzen. **Fig.** 1 zeigt die extrinsische und die intrinsische Basisregion in einer Draufsicht auf einen Bipolartransistor. Ein alternatives Konzept zur Reduzierung des Basiswiderstandes unter Vermeidung von Implantationsschäden ist die Verstärkung der Basisschicht durch eine zusätzliche Halbleiterschicht im äußeren Basisabschnitt. Nach dem bekanntem Stand der Technik gibt es zwei alternative Zugänge zur Realisierung derartiger verstärkter Basisanschlussschichten:

(1) Herstellungsverfahren, die auf selektiver Epitaxie des inneren Basisschichtabschnitts beruhen. Der innere Basisschichtabschnitt, nachfolgend auch intrinsische Basisschicht oder Basisregion oder Basisgebiet genannt, bildet den Bereich der Basis, der im lateralen Bereich des Emittertensters unter diesem angeordnet ist. Herstellungsverfahren mit selektiver Epitaxie nutzen üblicherweise eine vor der Abscheidung des inneren Basisabschnitts hergestellte Poly-Siliziumschicht als Basisanschluss. Ein derartiger Transistor wurde von Yamazaki in US 5,523,606 beschrieben. Mittels selektiver Epitaxie wird eine Basisschicht auf freigelegte Teile der Substratoberfläche und in Hohlräume abgeschieden, die durch die Substratoberfläche und Überhänge der als Basisanschluss dienenden Poly-Siliziumschicht gebildet werden. Ein wesentlicher Nachteil dieser Konstruktion ist die schlechte Prozesskontrolle für die selektive Abscheidung unterhalb der überhängenden Poly-Siliziumschicht. Darüber hinaus führt die Abscheidung der intrinsischen Basis unterhalb der überhängenden Basisanschlussschicht zu einer Vergrößerung der Fläche des Basis-Kollektor-Übergangs, wodurch die Basis-Kollektor-Kapazität erhöht wird. Diese konstruktiven Einschränkungen führen letztendlich zu einer Limitierung der Hochfrequenzparameter.

(2) Ahlgren et al., US 6,492,238, haben die Herstellung einer erhöhten Basisanschlussregion mittels Chemisch-Mechnischer-Politur (CMP) beschrieben. Der entsprechende Transistoraufbau ist in **Fig.** 2 skizziert. Entsprechend US 6,492,238 hergestellte Transistoren besitzen eine epitaxiale Basisschicht **101** und einen erhöhten äußeren Basisabschnitt **102**. Der Emitter **103** ist von dem erhöhten äußeren Basisabschnitt **102** durch die Isolationsschicht **106** sowie durch eine innere Abstandschicht (Spacer) **104** und eine äußere Abstandschicht **105** getrennt. Ein Nachteil dieser Konstruktion besteht darin, dass die durch den Doppelspacer **104**/**105** gebildete Isolation zwischen Emitter und erhöhtem äußerem Basisabschnitt an der Grenze epitaxialen Basisschicht **101** ihre größte Breite besitzt. Diese Konstruktion erweist sich als nachteilig bei der gemeinsamen Minimierung von Basiswiderstand und Basis-Emitter-Kapazität und bewirkt damit Einschränkungen der Hochfrequenzparameter. Weiterhin ist die Wahl der Dicke der Isolationsschicht **106** durch die Toleranzen der bekannten CMP-Verfahren eingeschränkt. Eine zu große Dicke der Isolationsschicht **106** kann zu erhöhten Emitterwiderständen führen. Weiterhin wird durch die zweifache Anwendung von CMP-Verfahren entsprechend US 6,492,238 die Komplexität des Herstellungsprozesses wesentlich erhöht.

Aufgabenstellung

[0006] Gegenüber dem bekannten Stand der Technik stellt sich das technische Problem, einen Bipolartransistor mit geringem Basiswiderstand anzugeben, der mit geringem Aufwand herstellbar ist und bei dem Basis und Emitter im Hinblick auf eine gute Hochfrequenztauglichkeit des Bipolartransistors verbessert werden.

[0007] Dieses Problem wird durch einen Bipolartransistor nach Anspruch 1 sowie ein Verfahren nach Anspruch 25 gelöst.

[0008] Die Erfindung beruht auf der Erkenntnis, dass es gelingt, den Basiswiderstand zu verringern, wenn die Abstandsschicht zwischen Emitter und dem äußeren Basisabschnitt in ihrer lateralen Erstreckung (Breite) an der Grenze zum inneren Basisabschnitt schmal ausgebildet wird. Die Erfindung schließt zugleich die Erkenntnis ein, dass andererseits eine zu geringe mittlere Breite der Abstandsschicht nachteilige Auswirkungen auf die Basis-Emitter-Kapazität hat. Ein Nachteil der beschriebenen vorbekannten Konstruktionen besteht demnach insbesondere darin, dass die Isolation zwischen Emitter und äußerer Basisschicht an der Grenze zur inneren Basisschicht ihre größte Breite besitzt. Dies bedingt im Licht der vorliegenden Erfindung einen unnötig erhöhten Basiswiderstand.

[0009] Die Grundidee der Erfindung ist es, die laterale Erstreckung des Abstandshalters (engl. Spacer) zwischen Emitter und äußerem Basisabschnitt an seiner Grenzfläche zum inneren Basisabschnitt möglichst gering zu halten und mit zunehmender Höhe über dem inneren Basisabschnitt wachsen zu lassen.

[0010] Gemäß einem ersten Aspekt der Erfindung wird das technische Problem daher gelöst durch einen Bipolartransistor auf einem Substrat, umfassend eine Basis mit einem inneren Basisabschnitt und einem äußeren Basisabschnitt, der an den inneren Basisabschnitt in zur Substratoberfläche paralleler, lateraler Richtung angrenzt und in einer senkrecht zur Substratoberfläche weisenden Höhenrichtung eine größere Erstreckung hat als der innere Basisabschnitt, einen Emitter, der in Höhenrichtung an den inneren Basisabschnitt angrenzt und der vom äußeren Basisabschnitt lateral durch einen Abstandshalter aus Isolatormaterial getrennt ist.

[0011] Bei dem erfindungsgemäßen Bipolartransistor nimmt die laterale Erstreckung des Abstandshalters zwischen dem Emitter und dem äußerem Basisabschnitt ausgehend von seiner Grenzfläche zum inneren Basisabschnitt mit zunehmender Höhe über dem inneren Basisabschnitt zu. Auf diese Weise wird zum einen bewirkt, dass der Basiswiderstand des Bipolartransistors einen möglichst geringen Wert annimmt. Denn durch die minimale laterale Erstreckung des Abstandshalters an der seiner unteren Grenzfläche, also der Grenzfläche zum inneren Basisabschnitt wird die laterale Erstreckung des durch eine geringere Dotierung und einen höheren Schichtwiderstand gekennzeichneten inneren Basisabschnitts minimiert und ein geringer Basiswiderstand des Transistors realisiert. Andererseits bewirkt die in Höhenrichtung zunehmende laterale Erstreckung des Abstandshalters, dass die parasitäre Kapazität zwischen dem Emitter und dem erhöhten äußeren Basisabschnitt möglichst gering ist.

[0012] Mit der erfindungsgemäßen Lösung wird ein Kompromiss zwischen der Minimierung des Basiswiderstandes und der Minimierung der parasitären Basis-Emitter-Kapazität geschaffen, der im Ergebnis im Vergleich mit vorbekannten Lösungen zu einer Verbesserung der Hochfrequenzeigenschaften des erfindungsgemäßen Bipolartransistors führt.

[0013] Nachfolgend werden Ausführungsbeispiele des erfindungsgemäßen Bipolartransistors beschrieben.

[0014] Die minimale laterale Erstreckung des Abstandshalters beträgt an der Grenzfläche zum inneren Basisabschnitt vorzugsweise zwischen 5 und 80 nm. Weiter bevorzugt ist das Intervall zwischen 10 und 60 nm. Besonders bevorzugt ist das Intervall zwischen 15 und 50 nm. Die minimale laterale Erstreckung sollte im Sinne eines Kompromisses zwischen Basiswiderstand und Basis-Emitter-Kapazität nicht zu gering gewählt werden.

[0015] Die Zunahme der lateralen Erstreckung des Abstandshalters kann stufenweise oder kontinuierlich erfolgen. Bei einem bevorzugten Ausführungsbeispiel stößt eine von Emitter und Abstandshalter gebildete erste Grenzfläche unter einem ersten stumpfen Winkel (α) auf eine von Emitter und innerem Basisabschnitt gebildete zweite Grenzfläche. Der stumpfe Winkel α beträgt vorzugsweise zwischen 100° und 135°. Die Zunahme der lateralen Erstreckung des Abstandshalters mit wachsender Höhe über dem inneren Basisabschnitt wird vorzugsweise so realisiert, dass eine von Abstandshalter und äußerem Basisabschnitt gebildete dritte Grenzfläche auf die zweite Grenzfläche unter einem zweiten stumpfen Winkel stößt, der größer ist als der erste stumpfe Winkel.

[0016] Um eine Zunahme der lateralen Erstreckung des Abstandshalters zu bewirken, muss der zweite stumpfe Winkel eine Betrag haben, der größer ist als der des ersten stumpfen Winkels. Vorzugsweise beträgt der zweite stumpfe Winkel unter Beachtung dieser Randbedingung 180°-β, wobei β zwischen 40° und 75° beträgt.

[0017] Bevorzugt ist der innere Basisabschnitt einkristallin ausgebildet. Auf diese Weise werden besonders gute Hochfrequenzparameter erzielt.

[0018] In einem weiteren Ausführungsbeispiel kann der laterale Abstandshalter in Höhenrichtung einen oder mehrere weitere Schichtabschnitte aufweisen, deren Grenzfläche mit dem Emitter einen stumpfen Winkel aufweisen, der größer als α ist. Weiterhin kann der Abstandshalter aus einem Stapel mehrerer Schichtabschnitte bestehen, deren laterale Erstreckung mit zunehmender Höheüber dem inneren Basisabschnitt zunimmt.

[0019] Die Ausbildung eines erhöhten äußeren Baisisabschnitts ist prozesstechnisch besonders einfach mit einer Konstruktion zu bewerkstelligen bei der die Basis eine erste Basisschicht und eine zweite, auf der ersten aufliegende Basisschicht enthält, wobei die zweite Basisschicht im lateralen Bereich des inneren Basisabschnitts zur Bildung eines Emitterfensters zumindest teilweise geöffnet ist.

[0020] Vorzugsweise hat die zweite Basisschicht oder haben beide Basisschichten im äußeren Basisabschnitt zur Reduzierung des Basiswiderstands eine im Vergleich zum inneren Basisabschnitt erhöhte Dotierstoffkonzentration, wobei die höhere Dotierstoffkonzentration auf einen Höhenabschnitt oberhalb eines Maximums der Dotierstoffkonzentration im inneren Basisabschnitt beschränkt ist. Die Beschränkung der Hochdotierung auf den Bereich oberhalb des Maximums der Dotierung des inneren Basisabschnitts dient der Vermeidung erhöhter Basis-Kollektor-Kapazitäten. Die Dotierstoffkonzentration in der zweiten Basisschicht kann oberhalb von $1 \times 10^{19} cm^{-3}$ liegen und ist vorzugsweise vom gleichen Leitungstyp wie die der epitaxialen ersten Basisschicht. Besonders bevorzugt ist eine Dotierstoffkonzentration der zweiten Basisschicht zwischen $2 \times 10^{19} cm^{-3}$ und $2 \times 10^{20} cm^{-3}$.

[0021] Ein besonders geringer Basiswiderstand wird bei einem Bipolartransistor erzielt, bei dem der äußere Basisabschnitt den inneren Basisabschnitt lateral umgibt an mehreren oder allen vier Seiten umgibt.

[0022] Um eine Diffusion des Dotierstoffes aus der hochdotierten erhöhten Basisschicht in benachbarte Abschnitte des Transistors und damit eine Ausdehnung des Basisgebiets zu verhindern, sind der innere Basisabschnitt oder der äußere Basisabschnitt oder beide Basisabschnitte zusätzlich mit Kohlenstoff dotiert. Die Kohlenstoffkonzentration beträgt vorzugsweise zwischen $5 \times 10^{18} cm^{-3}$ und $5 \times 10^{20} cm^{-3}$. Besonders bevorzugt ist eine Kohlenstoffkonzentration zwischen $1 \times 10^{19} cm^{-3}$ bis $1 \times 10^{20} cm^{-3}$.

[0023] In einem weiteren Ausführungsbeispiel besteht die zweite Basisschicht ganz oder teilweise aus einer Silizium-Germanium-Legierung. Dadurch wird eine weitere Reduzierung des Basiswiderstandes durch eine weitere Erhöhung der Dotierung möglich.

[0024] Zur Erzielung eines besonders geringen Emitterwiderstands weist dieser ein T-förmiges Querschnittsprofil auf. Dabei liegt der T-Balken oberhalb des äußeren Basisabschnitts. Der dem T-Balken entsprechende Abschnitt des Emitters ist in einem bevorzugten Ausführungsbeispiel durch einen zweiten Abstandshalter aus Isolatormaterial vom darunter liegenden äußeren Basisabschnitt getrennt. Die lateralen Enden des dem T-Balken entsprechenden Abschnitts des Emitters können durch einen dritten Abstandshalter aus Isolatormaterial von dem lateral unterhalb angrenzenden äußeren Basisabschnitt getrennt werden. Beide Maßnahmen dienen der Verringerung der Basis-Emitter-Kapazität.

[0025] Die Wahl des Isolatormaterials zur Verwendung in den Isolatorregionen zwischen Emitter äußerem Basisabschnitt ist grundsätzlich frei. Vorzugsweise wird das prozesstechnisch sehr gut beherrschbare Siliziumdioxid SiO_2 verwendet. Aber grundsätzlich ist zur weiteren Optimierung auch eine Verwendung anderer Isolatormaterialien denkbar. Zur Erzielung einer möglichst geringen Basis-Emitter-Kapazität ist die Verwendung eines Isolatormaterials mit geringerer Dielektrizitätszahl ∈ als Siliziumdioxid denkbar. Eine solche Maßnahme würde es erlauben, die laterale Erstreckung des Abstandshalters an der Grenzfläche zum inneren Basisabschnitt zu verringern, ohne dass die Basis-Emitter-Kapazität über den Wert hinausginge, der sich bei einer Verwendung von SiO_2 einstellen würde.

[0026] Gemäß einem zweiten Aspekt der Erfindung wird ein Verfahren zur Herstellung eines Bipolartransistors bereitgestellt. Das Verfahren kann im Rahmen eines Bipolar- oder eines BiCMOS-Prozesses eingesetzt werden und weist die folgenden Schritte auf:

– Abscheiden eines Schichtstapels auf einer epitaxialen Basisschicht, der mindestens eine später zu entfernende Hilfschicht und eine erste Isolatorschicht (**6**) enthält,
– Öffnung des Emitterfensters durch abschnittsweises Entfernen des Schichtstapels,
– Abscheiden einer zweiten Isolatorschicht und
– Strukturieren der zweiten Isolatorschicht, derart, dass am Rand des Emitterfensters ein Abstandshalter aus Isolatormaterial entsteht, dessen laterale Erstreckung (d) ausgehend von seiner Grenzfläche zur epitaxialen Basisschicht mit zunehmender Höhe über der epitaxialen Basisschicht zunimmt.

[0027] Die Vorteile des erfindungsgemäßen Verfahrens ergeben sich unmittelbar aus der obigen Darstellung der Vorteile des erfindungsgemäßen Bipolar-

transistors. Nachfolgend werden Ausführungsbeispiele des erfindungsgemäßen Verfahrens beschrieben.

[0028] Darüber hinaus ist ein Vorteil des erfindungsgemäßen Verfahrens, dass es ein zum Emitterfenster selbstjustierendes Abscheiden eines erhöhten Basisanschlussgebiet ermöglicht.

[0029] In einem Ausführungsbeispiel des Verfahrens folgen demgemäß die nachfolgend genannten Schritte:

– Abscheiden einer Emitterschicht, Ausbildung eines Emitters durch laterale Strukturierung der Emitterschicht sowie Ausbildung von Spacern aus Isolatormaterial an den Seitenflächen des Emitters,

– Freilegen der Halbleiteroberfläche der Basisschicht in den lateralen Bereichen des äußeren Basisabschnitts und Abscheiden einer erhöhten Basisanschlussschicht auf diesen Gebieten.

[0030] Ein weiteres bevorzugtes Ausführungsbeispiel weist die folgenden Schritte bis zum Schritt des Ausbildens des Emitterfensters auf:

– Bereitstellung eines präparierten Substrates, auf dem mindestens ein aktives Bipolartransistorgebiet und optional zusätzlich mindestens ein aktives CMOS-Gebiet definiert ist,

– Abscheiden einer Hilfsschicht auf dem präparieren Substrat und Öffnen eines Fensters in der Hilfsschicht über dem aktiven Bipolartransistorgebiet,

– Abscheiden einer epitaxialen Basisschicht, in die eine Basisdotierung in-situ eingebracht wird.

[0031] Gemäß einem dritten Aspekt der Erfindung wird ein alternatives Verfahren zur Herstellung des Bipolartransistors der Erfindung angegeben, mit den Schritten:

– Bereitstellung eines präparierten Substrates, auf dem aktive Bipolargebiete und optional zusätzlich aktive CMOS-Gebiete definiert sind,

– Abscheiden einer Hilfsschicht auf dem präparieren Substrat und Öffnen von Fenstern in dieser Hilfsschicht in den aktiven Bipolargebieten,

– Abscheiden einer epitaxialen Basisschicht,

– Abscheiden einer Isolatorschicht auf der epitaxialen Basisschicht und Ausbilden eines Emitterfensters durch abschnittsweises Entfernen der Isolatorschicht,

– Abscheiden einer Emitterschicht und laterale Strukturierung des Emitters,

– Ausbildung von Abstandshaltenr aus Isolatormaterial an den Seitenflächen des Emitters

– selektiv epitaktisches Abscheiden einer erhöhten Basisanschlussschicht auf den freigelegten Gebieten der epitaxialen Basisschicht unter Ausbildung einer Facette, die unter einem stumpfen Winkel (180°-β) auf die Oberfläche der epitaxialen Basisschicht stößt,

– Ausbilden eines Abstandshalters aus Isolatormaterial, der die Facette bedeckt.

[0032] Nachfolgend werden Ausführungsformen beschrieben, deren zusätzliche Merkmaleim Zusammenhang mit beiden alternativen Herstellungsverfahren nach dem zweiten oder dritten Aspekt der Erfindung Verwendung finden können.

[0033] Ein Ausführungsbeispiel hat die folgenden Schritte:

– Entfernen der epitaxialen Basisschicht, der erhöhten Basisanschlussschicht und der Hilfsschicht von Kollektoranschlussgebieten der Bipolartransistoren und gegebenenfalls von den CMOS-Gebieten.

– Gegebenfalls Implantation der Source- , Drain- und Gategebiete der MOS-Transistoren und Ausheilung der Implantationsschäden sowie gemeinsamer Metallisierungsprozess für die Bipolar- und CMOS-Gebiete.

[0034] Vorzugsweise wird die epitaxiale Basisschicht mit Hilfe eines differentiellen Epitaxieverfahrens hergestellt, derart, dass auf dem aktiven Bipolargebiet eine einkristalline Schicht und auf Isolationsgebieten ein polykristalline Schicht entsteht.

[0035] Die zweite Basisschicht wird in einem weiteren Ausführungsbeispiel mit Hilfe eines selektiven Epitaxieverfahrens selektiv auf freigelegten Gebieten der ersten Basisschicht abgeschieden. Die zweite Basisschicht wird in den an den Abstandshalter angrenzenden Gebieten vorzugsweise einkristallin abgeschieden.

Ausführungsbeispiel

[0036] Weitere Merkmale und Vorteile der Erfindung ergeben sich aus der nachfolgenden Beschreibung der Erfindung unter Bezugnahme auf die Figuren:

[0037] Fig. 1 zeigt die äußere und innere Basisregion eines Bipolartransistors gemäß dem Stand der Technik in der Draufsicht.

[0038] Fig. 2 zeigt eine Querschnittsansicht eines Bipolartransistors mit erhöhter Basisanschlussschicht nach bekanntem Stand der Technik.

[0039] Fig. 3 zeigt eine Querschnittsansicht eines erfindungsgemäßen Bipolartransistors mit erhöhter Basisanschlussschicht.

[0040] Fig. 4 zeigt eine Querschnittsansicht des Bipolartransistors der Fig. 3 in einer ersten Herstellungsphase nach der Abscheidung der inneren Basisschicht und der anschließenden Abscheidung einer dielektrischen Doppelschicht.

[0041] Fig. 5 zeigt eine Querschnittsansicht des Bipolartransistors der Fig. 3 in einer zweiten Herstellungsphase nach der Öffnung des Emitterfensters und der Abscheidung einer weiteren dielektrischen Schicht.

[0042] Fig. 6 zeigt eine Querschnittsansicht des Bipolartransistors der Fig. 3 in einer dritten Herstellungsphase nach der Abscheidung des Emitters.

[0043] Fig. 7 zeigt eine Querschnittsansicht des Bipolartransistors der Fig. 3 in einer vierten Herstellungsphase nach der Strukturierung des Emitters und der Ausbildung von Spacern.

[0044] Fig. 8 zeigt eine Querschnittsansicht des Bipolartransistors der Fig. 3 in einer fünften Herstellungsphase nach dem selektiven Wachsen der erhöhten Basisanschlussschicht.

[0045] Fig. 9 zeigt eine Querschnittsansicht des Bipolartransistors der Fig. 3 in einer sechsten Herstellungsphase nach der Strukturierung der Basisschicht.

[0046] Fig. 10 zeigt eine Querschnittsansicht eines Bipolartransistors, der nach einem alternativen erfindungsgemäßen Verfahren hergestellt wird, in einer ersten Herstellungsphase nach der Abscheidung der Emitterschicht und einer zusätzlichen Isolatorschicht oberhalb der Emitterschicht.

[0047] Fig. 11 zeigt eine Querschnittsansicht des Bipolartransistors der Fig. 10 in einer zweiten Herstellungsphase nach der selektiven Abscheidung der erhöhten Basisanschlussschichtschicht.

[0048] Nachfolgend werden drei Ausführungsbeispiele näher beschrieben. Beispiel 1 ist ein Bipolartransistor. Beispiel 2 ist ein Verfahren zu Herstellung eines solchen Bipolartransistors. Beispiel 3 ist ein alternatives Herstellungsverfahren.

Beispiel 1:

[0049] Fig. 3 zeigt in einer Querschnittsansicht die Struktur eines Ausführungsbeispiels des Bipolartransistors der Erfindung. In diesem Beispiel ist ein npn-Transistor mit epitaktischer Basis auf einem hochohmigen, p-leitenden Si-Substrat **1** gefertigt. Die wesentlichen Merkmale der beschriebenen Anordnung können auch auf andere Substratdotierungen und auf pnp-Transistoren übertragen werden.

[0050] Der npn-Transistor umfasst einen n-leitenden Emitter **9**, eine p-leitende Basis **4** und einen n-leitenden Kollektor **17**. Der Kollektor ist über ein n-leitendes Gebiet **18** und ein n-leitendes Kollektoranschlussgebiet **19** zum Kontakt geführt. Oberhalb des Kollektorgebietes ist eine erste, epitakxiale Basisschicht **4** angeordnet, die eine p-Dotierung enthält. Insbesondere kann die epitaxiale Basisschicht eine SiGe-Schicht einschließen. Beispielsweise kann die epitaxiale Basisschicht eine Schichtfolge Si/SiGe/Si umfassen. Zusätzlich kann die epitaxiale Basisschicht mit Kohlenstoff dotiert sein. Die epitaxiale Basisschicht kann besonders vorteilhaft durch differentielle Epitaxie hergestellt werden. Dabei wächst die Schicht auf aktiven Gebieten des Substrates einkristallin und auf Isolationsgebieten **2** polykristallin.

[0051] Die erste Basisschicht **4** weist einen inneren Basisabschnitt **4a** auf. Die lateralen Grenzen des innere Basisabschnitts **4a** sind durch gestrichelte Linien gekennzeichnet, die zugleich die lateralen Grenzen eines um die laterale Erstreckung des Abstandshalters **8** verbreiterten Emitterfensters andeuten.

[0052] Oberhalb der epitaxialen Basisschicht ist der Emitter **9** angeordnet. Der Emitter **9** besteht aus n^+-dotiertem Si, welches einkristallin oder polykristallin sein kann.

[0053] Der Emitter wird lateral von einer zweiten Basisschicht **12**, hier auch als erhöhte Basisanschlussschicht bezeichnet, umgeben, die durch Gebiete **6**, **8**, **13** aus Isolatormaterial von dem Emitter getrennt ist. Die erhöhte Basisanschlussschicht **12** kann beispielsweise durch selektive Epitaxie hergestellt werden, bei der das Schichtwachstum auf die freigelegte Si-Oberfläche der epitaxialen Basisschicht **4** beschränkt ist. Emitter, Basis und Kollektor sind durch Silizidschichten **14** und Metallkontakte **16** angeschlossen, die durch Isolatorgebiete **15** separiert sind.

[0054] Die erhöhte Basisanschlussschicht **12** besteht vorzugsweise aus Silizium, aus SiGe, oder aus einem Schichtstapel aus Si und SiGe. Die erhöhte Basisanschlussschicht **12** ist oberhalb des einkristallinen Bereiches der epitaxialen Basisschicht **4** ebenfalls einkristallin. Die außerhalb der lateralen Grenzen des inneren Basisabschnitts **4a** liegenden Abschnitte der ersten, epitaxialen Basisschicht **4** und der zweiten Basisschicht (erhöhten Basisanschlussschicht) **12** bilden eine äußeren Basisabschnitt **4b**. Es versteht sich, dass die Schichtstruktur grundsätzlich für die Definition von innerem und äußerem Basisabschnitt keine Rolle spielt. Der äußere Basisabschnitt kann auch aus nur einer oder einer Vielzahl von Schichten bestehen. Wesentlich ist im vorliegenden Zusammenhang, dass der äußere Basisabschnitt in Höhenrichtung eine größere Erstreckung hat, kurz gesagt, dicker ist als der innere Basisabschnitt.

[0055] Die Dotierung der erhöhten Basisanschlussschicht **12** ist vom gleichen Leitungstyp wie die der epitaxialen Basisschicht. Die Dotierung kann beispielsweise in-situ während des selektiven Schicht-

wachstums eingebracht werden. In dem npn-Transistor des vorliegenden Ausführungsbeispiels ist die erhöhte Basisanschlussschicht mit Bor in einer Konzentration oberhalb $1 \times 10^{19}cm^{-3}$, vorzugsweise in einem Konzentrationsbereich von $2 \times 10^{19}cm^{-3}$ bis $2 \times 10^{20}cm^{-3}$ dotiert.

[0056] Bei der in-situ Dotierung kann es sich auch um eine inhomogene Dotierung handeln, die ein oder mehrere Dotierungsmaxima aufweist.

[0057] Die p-Dotierung der erhöhten Basisanschlussschicht kann durch Ionenimplantation erhöht sein. Die Energie der implantierten Ionen wird dabei so gewählt, dass ihre Eindringtiefe auf den Bereich oberhalb des Maximums der Dotierung der epitaxialen Basisschicht **4** beschränkt ist, um eine Erhöhung der Basis-Kollektor-Kapazität zu vermeiden.

[0058] Die erhöhte Basisanschlussschicht kann zusätzlich mit Kohlenstoff dotiert sein. Die Kohlenstoffdotierung dient dazu, die Ausdiffusion anderer Dotierstoffe, insbesondere von Bor, aus der erhöhten Basisanschlussschicht in den darunter liegenden inneren Basisabschnitt zu kontrollieren und den Einfluss möglicher Implantationsschäden auf die Diffusion von Dotierstoffen zu unterdrücken.

[0059] Die Kohlenstoffdotierung kann beispielsweise in-situ während des Wachstums der erhöhten Basisanschlussschicht eingebracht werden. Sie kann sich über die gesamte Dicke der erhöhten erstrecken oder auf Teile davon beschränkt Basisanschlussschicht sein. Die Kohlenstoffkonzentration hat einen Wert zwischen $5 \times 10^{18}cm^{-3}$ und $5 \times 10^{20}cm^{-3}$, vorzugsweise zwischen $1 \times 10^{19}cm^{-3}$ und $1 \times 10^{20}cm^{-3}$.

[0060] Emitter und erhöhte Basisanschlussschicht **12** sind durch ein Isolatorgebiet voneinander getrennt, das in dem Ausführungsbeispiel aus einem isolierenden Spacer **8**, dem verbliebenen Teil einer isolierenden Zwischenschicht **6** und einem weiteren isolierendem Spacer **13** besteht. Die Isolationsgebiete **6**, **8** und **13** bestehen aus Siliziumdioxid. Um den Basiswiderstand des Bipolartransistors zu verringern, ist die laterale Erstreckung d der Isolationsschicht **8** an der Grenze zum inneren Basisabschnitt der epitaxialen Basisschicht **4** möglichst gering. Die laterale Erstreckung d des Spacers wird nachfolgend auch als seine Dicke bezeichnet. An der Grenze zur ersten Basisschicht **4** hat der Spacer **8** eine Dicke von 5nm bis 80nm, vorzugsweise von 15nm bis 50nm.

[0061] Der Winkel β, der von der Außenkante des Spacers **8** und von der Oberfläche der Basisschicht **4** gebildet wird, ist kleiner als 90°. Vorzugsweise hat der Winkel β einen Werte zwischen 40° und 75°. Der Öffnungswinkel α der Seitenflächen des Emitters ist größer als 90° und hat vorzugsweise eine Wert zwischen 100° und 135°. Die dadurch erreichte Zunahme der Emitterbreite nach oben hin führt zu einem reduzierten Emitterwiderstand. Dadurch wird eine optimale Verteilung des Basisstroms bei minimaler Basis-Emitter-Kapazität erreicht.

Beispiel 2:

[0062] Ein erstes Verfahren zur Herstellung eines Bipolartransistors mit erhöhtem Basisanschlussgebiet wird nun in Bezug auf Fig. 4 bis Fig. 9 erläutert. In den nachfolgenden Figuren werden gleiche Strukturelemente durch gleiche Nummern bezeichnet.

[0063] Insbesondere ermöglicht das erfindungsgemäße Verfahren die Herstellung von Hochgeschwindigkeits-Bipolartransistoren in integrierten Bipolar- und BiCMOS-Prozessen.

[0064] In dem Ausführungsbeispiel handelt es sich um ein Verfahren zur Herstellung von npn-Bipolartransistoren auf einem p-leitenden Substrat **1**. Auf dem Substrat **1** sind aktive Gebiete und Isolationsgebiete **2** strukturiert. Im Bereich des Kollektors des Transistors wurden beispielsweise durch maskierte Ionenimplantation n-leitende Gebiete **18**, **19** erzeugt.

[0065] In den CMOS-Gebieten werden n- und p-leitende Wannen hergestellt und Gates aus Poly-Silizium strukturiert und mit seitlichen Spacern versehen.

[0066] Auf den wie beschrieben strukturierten Si-Scheiben wird eine Hilfsschicht **3** abgeschieden. Bei dieser Hilfsschicht kann es sich insbesondere um einen Schichtstapel verschiedener Materialien, insbesondere aus Siliziumdioxid und Siliziumnitrid, handeln. Die Hilfsschicht **3** wird mit Hilfe einer Lackmaske über den aktiven Gebieten des Bipolartransistors geöffnet (Abb. 4).

[0067] Auf den geöffneten aktiven Gebieten des Bipolartransistors wird die Basisschicht **4** einkristallin gewachsen. Die epitaktische Basisschicht **4** kann insbesondere eine SiGe-Schicht und eine Dotierung mit Kohlenstoff enthalten. Die p-Dotierung der intrinsischen Basis wird während des Schichtwachstums insitu eingebracht. Für die Abscheidung der Basisschicht **4** kann insbesondere ein differentielles Epitaxieverfahren genutzt werden, bei dem auf den freigelegten Isolationsgebieten **2** und auf der Hilfsschicht **3** eine polykristalline Schicht wächst.

[0068] Auf der Basisschicht werden eine weitere Hilfsschicht **5**, die aus einer Doppelschicht aus Siliziumdioxid und Siliziumnitrid bestehen kann, und eine Isolatorschicht **6** abgeschieden (Abb. 4). Die Hilfsschicht **5** besteht beispielsweise aus einer Siliziumdioxidschicht mit einer Dicke von 5nm bis 30 nm und aus einer Siliziumnitridschicht mit einer Dicke von 40nm bis 150nm. Bei der Isolatorschicht **6** handelt es

sich beispielsweise um eine Siliziumdioxidschicht mit einer Dicke von 50nm bis 150nm.

[0069] Mit Hilfe einer Lackmaske wird in den Isolatorschichten **5**, **6** ein Fenster geöffnet, das die aktive Emitterfläche definiert. Dieses Fenster wird auch als Emitterfenster bezeichnet. Die Strukturierung der Isolatorschicht **6** erfolgt durch reaktives Ionenätzen (Reactive Ion Etching, RIE). Anschließend wird die Lackmaske entfernt und die Hilfsschicht **5** geöffnet, beispielsweise durch ein isotropes Nassätzverfahren. Das Nassätzverfahren ätzt selektiv die Schicht **5** aus Siliziumnitrid, nicht aber die Schicht **6**, die aus Siliziumdioxid besteht. Durch das isotrope Ätzen wird die in Abb. 5 gezeigte Aufweitung der Öffnung der Hilfsschicht **5** nach oben hin realisiert.

[0070] In einer Ausgestaltung der Erfindung wird die zur Öffnung des Emitterfensters verwendete Lackmaske genutzt, um eine zusätzliche Kollektordotierung **17** selbstjustiert zum Emitterfenster zu implantieren.

[0071] In einem weiteren Schritt wird eine Isolatorschicht **7** abgeschieden, die vorzugsweise aus Siliziumdioxid besteht und eine Dicke von 30nm bis 150nm hat (Fig. 5). Diese Isolatorschicht wird mittels eines anisotropen RIE-Prozesses zurückgeätzt, wobei innerhalb des geöffneten Emitterfensters Spacer **8** geformt werden (Fig. 6).

[0072] In einem weiteren Schritt wird der Emitter **9** abgeschieden. Der Emitter besteht vorzugsweise aus Silizium, das in-situ mit einer n^+-Dotierung versehen wird. Im Bereich des Emitterfensters kann der Emitter einkristallin oder polykristallin sein. Oberhalb der Emitterschicht wird eine weitere Isolatorschicht **10** abgeschieden, die vorzugsweise aus Siliziumdioxid oder einem Schichtstapel aus Siliziumdioxid und Siliziumnitrid besteht (Fig. 6).

[0073] Die Emitterschicht **9** sowie die Isolatorschichten **10** und **6** werden in einem weiteren Schritt über eine Lackmaske strukturiert (Fig. 7). Anschließend werden an den Seitenflächen des Emitters Spacer **13** hergestellt, die beispielsweise aus Siliziumdioxid bestehen. Bei der Strukturierung der Emitterschicht und bei der anschließenden Spacerätzung kann die Hilfsschicht **5** als Stoppschicht genutzt werden.

[0074] Anschließend wird die Hilfsschicht **5** entfernt. Dafür wird beispielsweise ein selektiver Nassätzprozess benutzt, der die aus Siliziumnitrid bestehende Hilfsschicht **5** entfernt aber nicht die aus Siliziumdioxid gebildete Umhüllung **6**, **8**, **10**, **11** des Emitters.

[0075] Auf der freigelegten Oberfläche der Basisschicht **4** wird mittels selektiver Epitaxie die erhöhte Basisanschlussschicht **12** abgeschieden (Fig. 8). Insbesondere erfolgt die selektive Abscheidung auch unter den überhängenden Gebieten des Emitters nicht aber auf den Isolatorschichten **6**, **8**, **10**, **11**, die den Emitter umhüllen. Dadurch wird eine Selbstjustierung der erhöhten Basisanschlussschicht **12** zum Emitter **9** realisiert, wobei der Abstand beider Schichten durch die Form des Spacers **8** definiert wird.

[0076] In einem weiteren Schritt werden die Basisschichten **4** und **12** mit Hilfe einer weiteren Lackmaske von den Kollektoranschlussgebieten und von den CMOS-Gebieten vollständig entfernt. Dafür kann ein RIE-Prozess genutzt werden, der auf der Hilfsschicht **3** stoppt. Anschließend wird die Hilfsschicht **3** entfernt. Die CMOS-Gebiete befinden sich damit wieder in dem gleichen Zustand wie vor der Abscheidung der Hilfsschicht **3**.

[0077] In einem BiCMOS-Prozess erfolgt in den folgenden Prozessschritten die Dotierung der Source-Drain-Gebiete der MOS-Transistoren entsprechend dem bekannten Stand der Technik.

[0078] In einer Ausgestaltung des erfindungsgemäßen Verfahrens wurden die Isolatorschicht **10** und die Spacer **11** durch nasschemische Prozessschritte von dem Emitter entfernt. In dieser Ausgestaltung können an den Seitenflächen der Emitter- und der Basisschicht weiter Spacer **13** hergestellt werden (Fig. 9).

[0079] In einem weiteren Schritt werden die freigelegten Halbleiteroberflächen der Basis-, Emitter- und Kollektorgebiete der Bipolartransistoren gemeinsam mit den Source, Drain- und Gategebieten der MOS-Transistoren siliziert (**14** in Abb. 3). Bipolar- und MOS-Transistoren werden anschließend in einem gemeinsamen Metallisierungsprozess entsprechend dem bekannten Stand der Technik kontaktiert.

Beispiel 3:

[0080] Ein zweites Verfahren zur Herstellung eines Bipolartransistors mit erhöhtem Basisanschlussgebiet unterscheidet sich von dem in Beispiel 2 beschriebenen Verfahren im wesentlichen dadurch, dass die erhöhte Basisanschlussschicht nicht selbstjustiert zu dem Emitterfenster abgeschieden wird. Dieses Verfahren wird nun in Bezug auf Fig. 10 und Fig. 11 erläutert.

[0081] Bis zur Abscheidung der Basisschicht **4** ist das Verfahren identisch zu dem in Beispiel 2 beschriebenen Verfahren. Anschließend wird auf der Basisschicht **4** eine Isolatorschicht **20** abgeschieden. Diese Isolatorschicht besteht vorzugsweise aus Siliziumdioxid und hat vorzugsweise eine Dicke zwischen 40nm und 150nm.

[0082] In der Isolatorschicht **20** wird über eine Lackmaske ein Emitterfenster strukturiert. In einem weite-

ren Schritt wird der Emitter **9** abgeschieden. Der Emitter besteht vorzugsweise aus Silizium, das in-situ mit einer n^+-Dotierung versehen wird. Im Bereich des Emitterfensters kann der Emitter einkristallin oder polykristallin sein. Oberhalb der Emitterschicht wird in einer Ausgestaltung der Erfindung eine Isolatorschicht **21** abgeschieden die vorzugsweise aus Siliziumdioxid besteht (Fig. 10).

[0083] Die Emitterschicht **9** sowie die Isolatorschicht **10** werden in einem weiteren Schritt über eine Lackmaske strukturiert. Anschließend werden an den Seitenflächen des Emitters Spacer **22** hergestellt, die vorzugsweise aus Siliziumnitrid oder aus Siliziumdioxid bestehen. Um einen minimalen Basiswiderstand des Transistors zu realisieren, muss die Dicke dieses Spacers minimiert werden. Die Dicke des Spacers beträgt erfindungsgemäß 5nm bis 50nm, vorzugsweise 5nm bis 20nm.

[0084] Die Oberfläche der Basisschicht **4** wird in den Bereichen außerhalb des Emitters durch Nassätzen freigelegt. Auf der freigelegten Oberfläche der Basisschicht **4** wird mittels selektiver Epitaxie die erhöhte Basisanschlussschicht **23** abgeschieden (Fig. 11). Dafür kann insbesondere ein selektives Epitaxieverfahren eingesetzt werden, welches an der Begrenzung der freigelegten Silizium-Oberfläche zur Ausbildung einer Facette mit einem spitzen Winkel β führt (Fig. 11).

[0085] Die beschriebene Facette der ertöhten Basisanschlussschicht **23** wird in einem der folgenden Prozessschritte ganz der teilweise durch einen weiteren Abstandshalter aus Isolatormaterial bedeckt (nicht dargestellt). Dadurch wird zwischen Emitter und erhöhter Basisanschlussschicht eine Gestaltung des Isolationsgebietes realisiert, bei der die laterale Erstreckung (d) des Abstandshalters ausgehend von seiner Grenzfläche zum inneren Basisabschnitt mit zunehmender Höhe über dem inneren Basisabschnitt zunimmt.

[0086] Nach der Abscheidung der erhöhten Basisanschlussschicht wird das Verfahren wie in Beispiel 2 beschrieben fortgesetzt. Insbesondere kann das Verfahren zur Herstellung von Hochgeschwindigkeits-Bipolartransistoren mit erhöhter Basisanschlussschicht sowohl in Bipolar- als auch in BiCMOS-Prozessen angewendet werden.

[0087] In einer weiteren Ausgestaltung des erfindungsgemäßen Verfahrens für BiCMOS-Prozesse werden durch einen selektiven Epitaxieschritt sowohl die erhöhte Basisanschlussschicht als auch erhöhte Source-Drain-Gebiete von MOS-Transistoren hergestellt. Insbesondere wird die in-situ p^+-dotierte erhöhte Basisanschlussschicht des npn-Bipolartransistors auch auf den freigelegten Source- und Draingebieten der PMOS-Transistoren abgeschieden. Durch derartig erhöhte Source-Drain-Gebiete werden reduzierte Anschlusswiderstände von Source und Drain bei gleichzeitiger Reduzierung der Eindringtiefe der Source-Drain-Gebiete in das Substrat erreicht.

[0088] In dieser Ausgestaltung der Erfindung wird vor der Abscheidung der äußeren Basisschicht die intrinsische Basisschicht **4** von den CMOS-Gebieten entfernt, auf denen die selektive Abscheidung erfolgen soll. Weiterhin wird die Hilfsschicht **3** von diesen Gebieten entfernt. In einem anschließenden Schritt erfolgt das selektive Abscheidung der erhöhten Basisanschlussschicht und der erhöhten Source-Drain-Gebiete auf der freigelegten Oberfläche der intrinsischen Basisschicht **4** und auf den in den CMOS-Gebieten freigelegten Si-Bereichen.

Patentansprüche

1. Bipolartransistor auf einem Substrat, umfassend
eine Basis (**4**, **12**) mit einem inneren Basisabschnitt (**4a**) und einem äußeren Basisabschnitt (**4b**), der an den inneren Basisabschnitt (**4a**) in zur Substratoberfläche paralleler, lateraler Richtung angrenzt und in einer senkrecht zur Substratoberfläche weisenden Höhenrichtung eine größere Erstreckung hat als der innere Basisabschnitt (**4a**),
einen Emitter (**9**), der in Höhenrichtung an den inneren Basisabschnitt (**4a**) angrenzt und der vom äußeren Basisabschnitt (**4b**) lateral durch einen Abstandshalter (**8**) aus Isolatormaterial getrennt ist,
dadurch gekennzeichnet, dass die laterale Erstreckung (d) des Abstandshalters (**8**) ausgehend von seiner Grenzfläche zum inneren Basisabschnitt (**4a**) mit zunehmender Höhe über dem inneren Basisabschnitt (**4a**) zunimmt.

2. Bipolartransistor nach Anspruch 1, bei dem die minimale laterale Erstreckung (d) des Abstandshalters (**8**) an der Grenzfläche zum inneren Basisabschnitt (**4a**) zwischen 5 und 80 nm beträgt.

3. Bipolartransistor nach Anspruch 1, bei dem die minimale laterale Erstreckung (d) des Abstandshalters (**8**) an der Grenzfläche zum inneren Basisabschnitt (**4a**) zwischen 10 und 60 nm beträgt.

4. Bipolartransistor nach Anspruch 1, bei dem die minimale laterale Erstreckung (d) des Abstandshalters (**8**) an der Grenzfläche zum inneren Basisabschnitt (**4a**) zwischen 15 und 50 nm beträgt.

5. Bipolartransistor nach einem der vorstehenden Ansprüche, bei dem eine von Emitter (**9**) und Abstandshalter (**8**) gebildete erste Grenzfläche unter einem ersten stumpfen Winkel (α) auf eine von Emitter und innerem Basisabschnitt gebildete zweite Grenzfläche stößt.

6. Bipolartransistor nach Anspruch 5, bei dem der stumpfe Winkel (α) zwischen 100° und 135° beträgt.

7. Bipolartransistor nach einem der vorstehenden Ansprüche, bei dem eine vom Abstandshalter (**8**) und dem äußeren Basisabschnitt (**4b**) gebildete dritte Grenzfläche auf die zweite Grenzfläche unter einem zweiten stumpfen Winkel stößt, der größer ist als der erste stumpfe Winkel.

8. Bipolartransistor nach Anspruch 7, bei dem der zweite stumpfe Winkel 180°-β beträgt, wobei β zwischen 40° und 75° beträgt.

9. Bipolartransistor nach einem der vorstehenden Ansprüche, bei dem die Basis eine erste Basisschicht (**4**) und eine zweite, auf der ersten aufliegende Basisschicht (**12**) enthält, wobei die zweite Basisschicht (**12**) im lateralen Bereich des inneren Basisabschnitts (**4a**) zur Bildung eines Emitterfensters (**9**, **4a**) geöffnet ist.

10. Bipolartransistor nach Anspruch 9, bei dem die erste Basisschicht (**4**) eine epitaktische Schicht ist.

11. Bipolartransistor nach einem der vorstehenden Ansprüche, mit einer höheren Dotierstoffkonzentration im äußeren Basisabschnitt als im inneren Basisabschnitt.

12. Bipolartransistor nach einem der Ansprüche 9 bis 11, bei dem die zweite Basisschicht (**12**) oder beide Basisschichten im äußeren Basisabschnitt (**4b**) eine im Vergleich zum inneren Basisabschnitt (**4a**) erhöhte Dotierstoffkonzentration aufweisen, wobei die höhere Dotierstoffkonzentration auf einen Höhenabschnitt oberhalb eines Maximums der Dotierstoffkonzentration im inneren Basisabschnitt (**4a**) beschränkt ist.

13. Bipolartransistor nach einem der vorstehenden Ansprüche bei dem der innere Basisabschnitt oder der äußere Basisabschnitt oder beide Basisabschnitte zusätzlich mit Kohlenstoff dotiert sind.

14. Bipolartransistor nach Anspruch 13, bei dem die Kohlenstoffkonzentration zwischen $5 \times 10^{18} cm^{-3}$ und $5 \times 10^{20} cm^{-3}$ beträgt.

15. Bipolartransistor nach Anspruch 14, bei dem die Kohlenstoffkonzentration $1 \times 10^{19} cm^{-3}$ bis $1 \times 10^{20} cm^{-3}$ beträgt.

16. Bipolarfransistor nach einem der vorstehenden Ansprüche, bei dem die zweite Basis-schicht (**12**) eine Dotierstoffkonzentration zwischen $2 \times 10^{19} cm^{-3}$ und $2 \times 10^{20} cm^{-3}$ aufweist.

17. Bipolartransistor nach einem der vorstehenden Ansprüche, bei dem die erste Basisschicht (**4**) oder die zweite Basisschicht (**12**) oder beide eine Silizium-Germanium-Legierung enthalten.

18. Bipolartransistor nach einem der vorstehenden Ansprüche, bei dem der äußere Basisabschnitt (**12**) den Emitter (**9**) lateral nur teilweise umgibt.

19. Bipolartransistor nach einem der vorstehenden Ansprüche, bei dem der Emitter ein T-förmiges Querschnittsprofil hat und der dem T-Balken entsprechende Abschnitt des Emitters durch einen zweiten Abstandshalter in Form einer Isolatorschicht vom darunter liegenden äußeren Basisabschnitt getrennt ist.

20. Bipolartransistor nach Anspruch 19, bei dem die lateralen Enden des dem T-Balken entsprechenden Abschnitts des Emitters durch einen dritten Abstandshalter aus Isolatormaterial von dem lateral unterhalb angrenzenden äußeren Basisabschnitt getrennt ist.

21. Bipolartransistor nach einem der vorstehenden Ansprüche, bei dem das Isolatormaterial des Abstandshalters (**8**) SiO_2 ist.

22. Verfahren zur Herstellung eines Bipolartransistors nach einem der vorstehenden Ansprüche, mit den Schritten:
– Abscheiden eines Schichtstapels auf einer epitaxialen Basisschicht, der mindestens eine später zu entfernende Hilfschicht (**5**) und eine erste Isolatorschicht (**6**) enthält,
– Öffnung des Emitterfensters durch abschnittsweises Entfernen des Schichtstapels,
– Abscheiden einer zweiten Isolatorschicht (**7**) und
– Strukturieren der zweiten Isolatorschicht (**7**), derart, dass am Rand des Emitterfensters ein Abstandshalter (**8**) aus Isolatormaterial entsteht, dessen laterale Erstreckung (d) ausgehend von seiner Grenzfläche zur epitaxialen Basisschicht (**4**) mit zunehmender Höhe über der epitaxialen Basisschicht (**4**) zunimmt.

23. Verfahren nach Anspruch 22, mit den folgenden zusätzlichen Schritten nach dem Strukturieren der zweiten Isolatorschicht:
– Abscheiden einer Emitterschicht (**9**), Ausbildung eines Emitters durch laterale Strukturierung der Emitterschicht sowie Ausbildung von Spacern (**11**) aus Isolatormaterial an den Seitenflächen des Emitters,
– Freilegen der Halbleiteroberfläche der Basisschicht (**4**) in den lateralen Bereichen des äußeren Basisabschnitts (**4b**) und Abscheiden einer erhöhten Basisanschlussschicht auf diesen Gebieten.

24. Verfahren nach Anspruch 22 oder 23, mit den folgenden Schritten bis zum Schritt des Ausbildens des Emitterfensters:
– Bereitstellung eines präparierten Substrates (**1**),

auf dem mindestens ein aktives Bipolartransistorgebiet und optional zusätzlich mindestens ein aktives CMOS-Gebiet definiert ist,
– Abscheiden einer Hilfsschicht (**3**) auf dem präparieren Substrat (**1**) und Öffnen eines Fensters in der Hilfsschicht (**3**) über dem aktiven Bipolartransistorgebiet,
– Abscheiden einer epitaxialen Basisschicht (**4**), in die eine Basisdotierung in-situ eingebracht wird.

25. Verfahren zur Herstellung eines Bipolartransistors nach einem der Ansprüche 1 bis 21, mit den Schritten:
– Bereitstellung eines präparierten Substrates, auf dem aktive Bipolargebiete und optional zusätzlich aktive CMOS-Gebiete definiert sind,
– Abscheiden einer Hilfsschicht (**3**) auf dem präparieren Substrat und Öffnen von Fenstern in dieser Hilfsschicht in den aktiven Bipolargebieten,
– Abscheiden einer epitaxialen Basisschicht (**4**),
– Abscheiden einer Isolatorschicht (**20**) auf der epitaxialen Basisschicht (**4**) und Ausbilden eines Emitterfensters durch abschnittsweises Entfernen der Isolatorschicht (**20**),
– Abscheiden einer Emitterschicht (**9**) und laterale Strukturierung des Emitters,
– Ausbildung von Abstandshaltenr (**22**) aus Isolatormaterial an den Seitenflächen des Emitters
– selektiv epitaktisches Abscheiden einer erhöhten Basisanschlussschicht (**23**) auf den freigelegten Gebieten der epitaxialen Basisschicht (**4**) unter Ausbildung einer Facette, die unter einem stumpfen Winkel (180°-β) auf die Oberfläche der epitaxialen Basisschicht stößt,
– Ausbilden eines Abstandshalters aus Isolatormaterial, der die Facette bedeckt.

26. Verfahren nach einem der Ansprüche 23 bis 26, mit folgenden Schritten nach dem Abscheiden der erhöhten Basisanschlussschicht (**12**, **23**):
– Entfernen der epitaxialen Basisschicht (**4**), der erhöhten Basisanschlussschicht (**12**) und der Hilfsschicht (**3**) von Kollektoranschlussgebieten der Bipolartransistoren und gegebenenfalls von den CMOS-Gebieten.
– Gegebenfalls Implantation der Source- , Drain- und Gategebiete der MOS-Transistoren und Ausheilung der Implantationsschäden sowie gemeinsamer Metallisierungsprozess für die Bipolar- und CMOS-Gebiete.

27. Verfahren nach Anspruch 22 oder 25, bei dem die epitaxiale Basisschicht (**4**) mit Hilfe eines differentiellen Epitaxieverfahrens hergestellt wird, derart, dass auf dem aktiven Bipolargebiet eine einkristalline Schicht und auf Isolationsgebieten ein polykristalline Schicht entsteht.

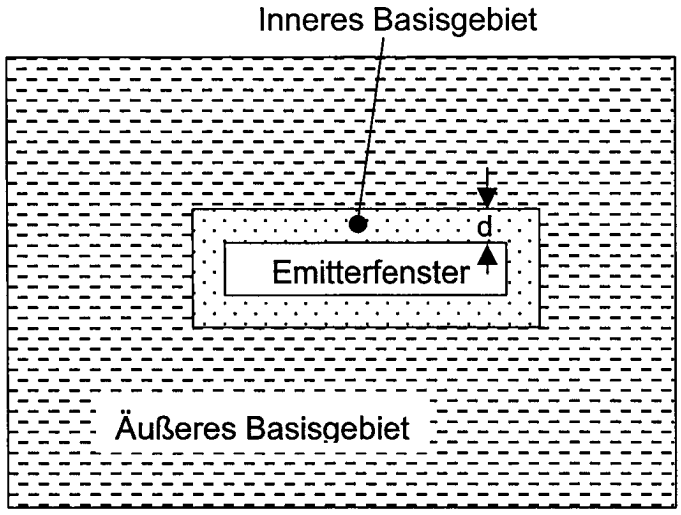
28. Verfahren nach einem der Ansprüche 23 bis 27, bei dem die zweite Basisschicht (**12**) mit Hilfe eines selektiven Epitaxieverfahrens selektiv auf freigelegten Gebieten der ersten Basisschicht (**4**) abgeschieden wird.

29. Verfahren nach einem der Ansprüche 23 bis 28, bei dem die zweite Basisschicht (**12**) in den an den Abstandshalter (**8**) angrenzenden Gebieten einkristallin abgeschieden wird.

30. Verfahren nach einemder Ansprüche 23 bis 29, bei dem die zweite Basisschicht (**12**) während der Abscheidung in-situ mit einer Dotierung versehen wird, die vom gleichen Leitungstyp ist wie die Dotierung der inneren Basis.

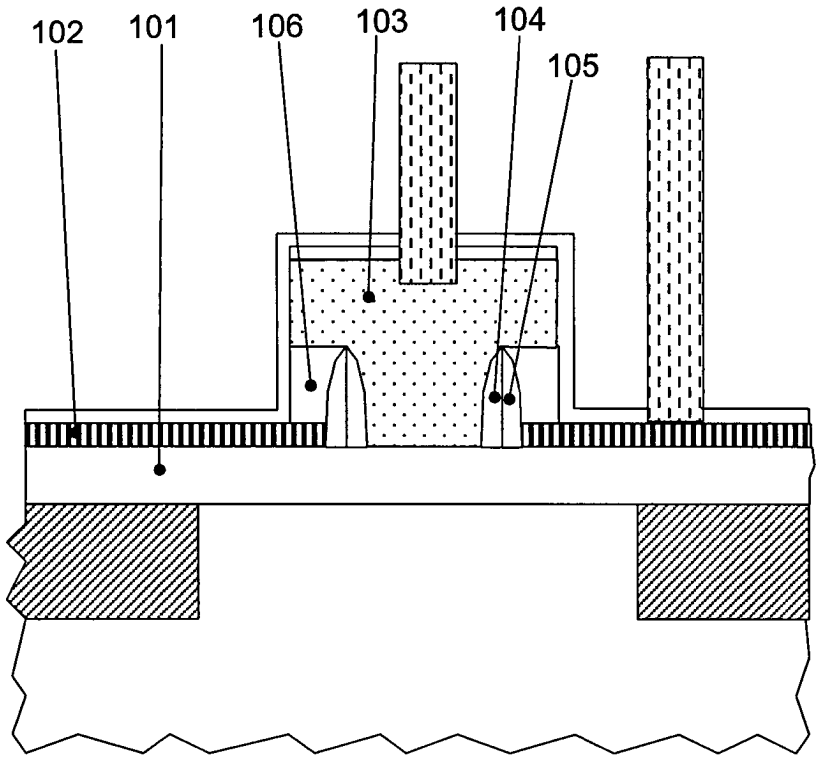
Es folgen 6 Blatt Zeichnungen

Anhängende Zeichnungen



Stand der Technik

Fig. 1



Stand der Technik

Fig. 2

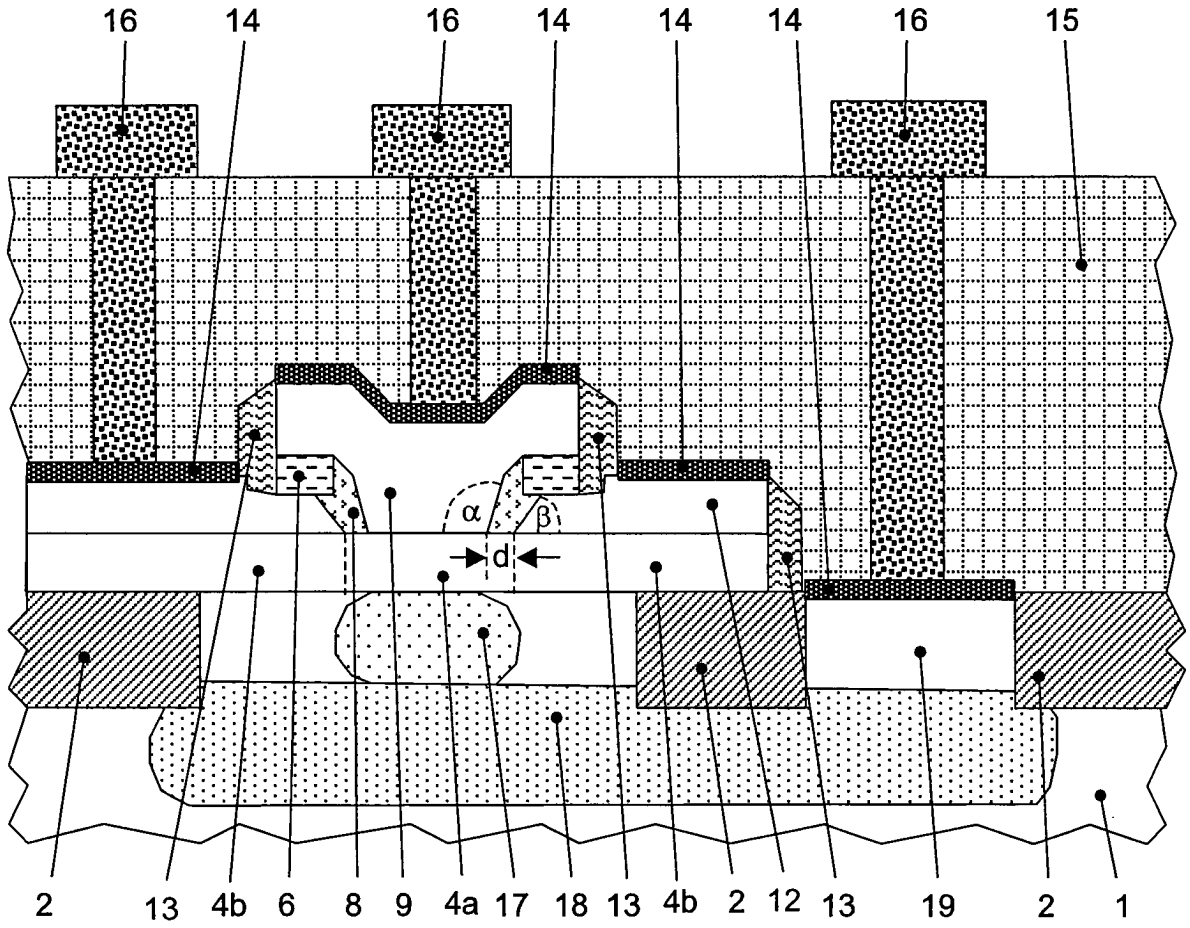

16
14
16
14
14
14
16
15
α
β
d
2
13
4b
6
8
9
4a
17
18
13
4b
2
12
13
19
2
1

Fig. 3

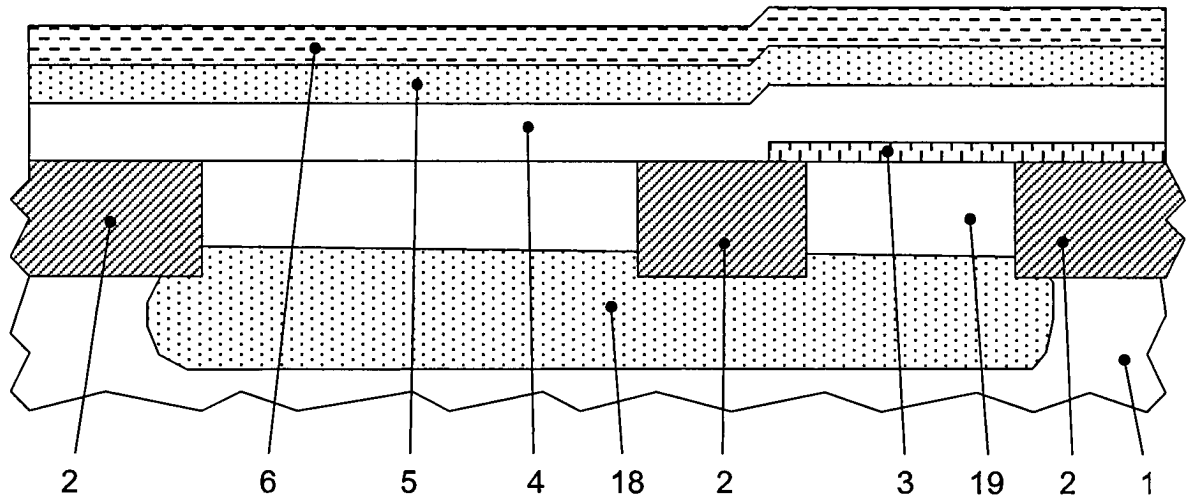

2
6
5
4
18
2
3
19
2
1

Fig. 4

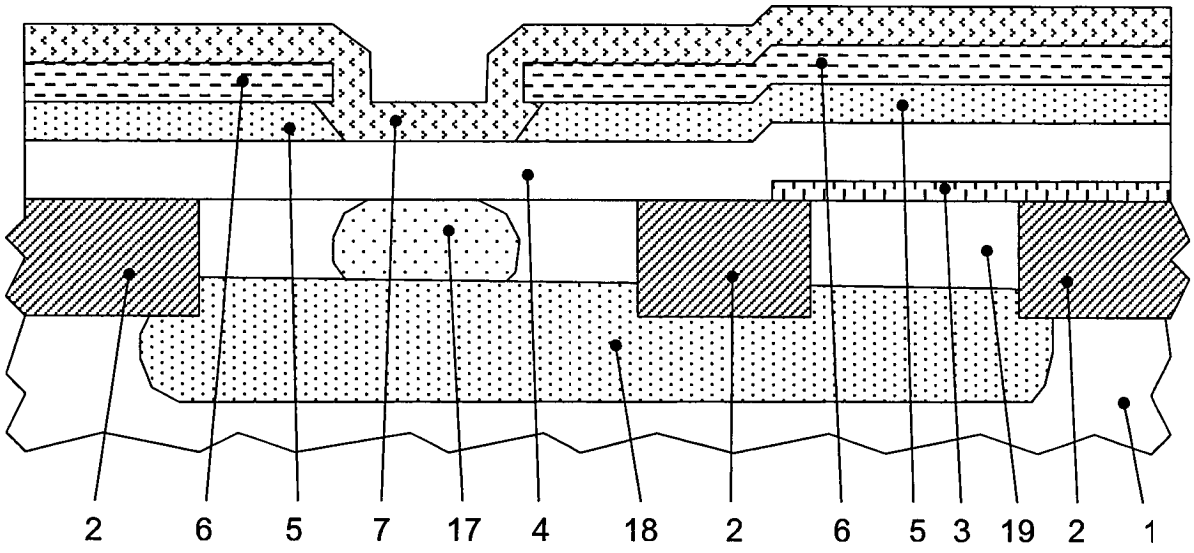


Fig. 5

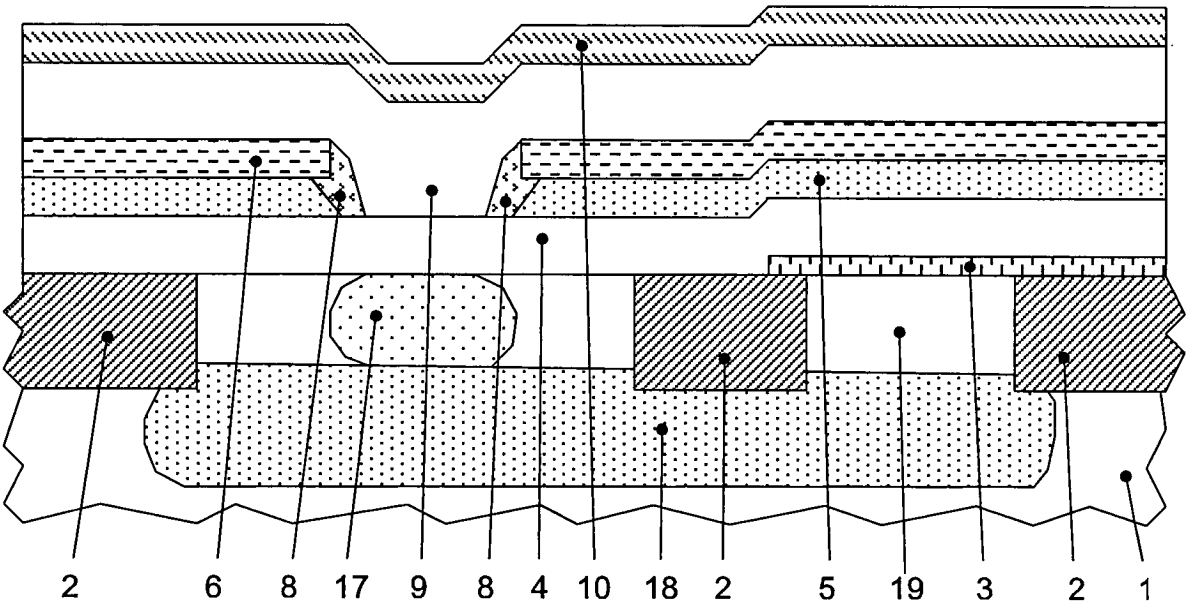


Fig. 6

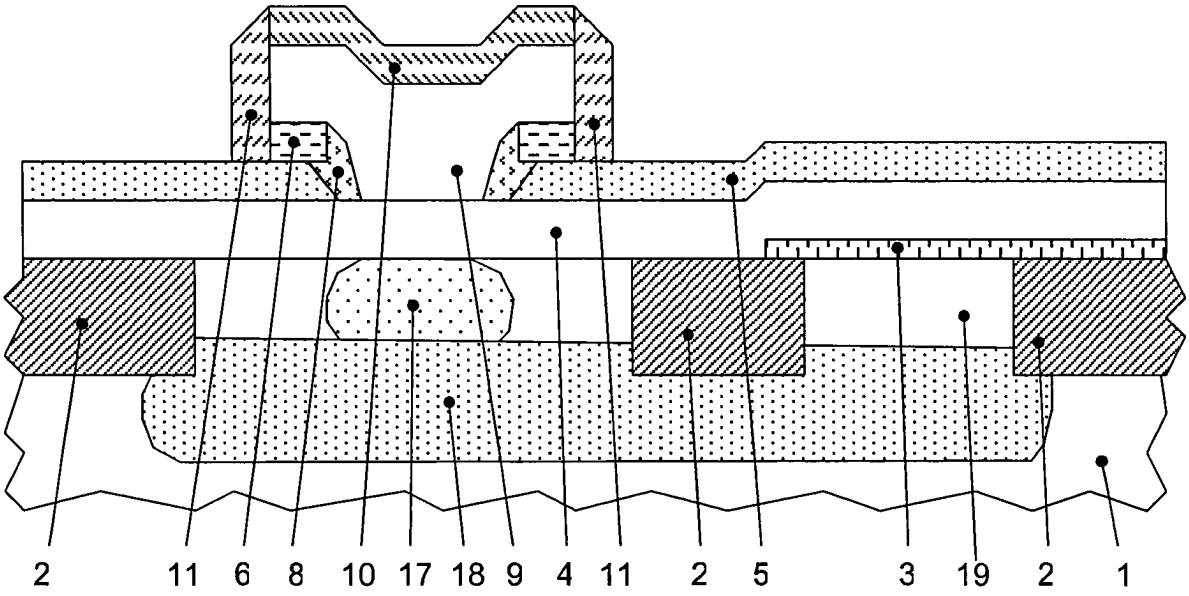


Fig. 7

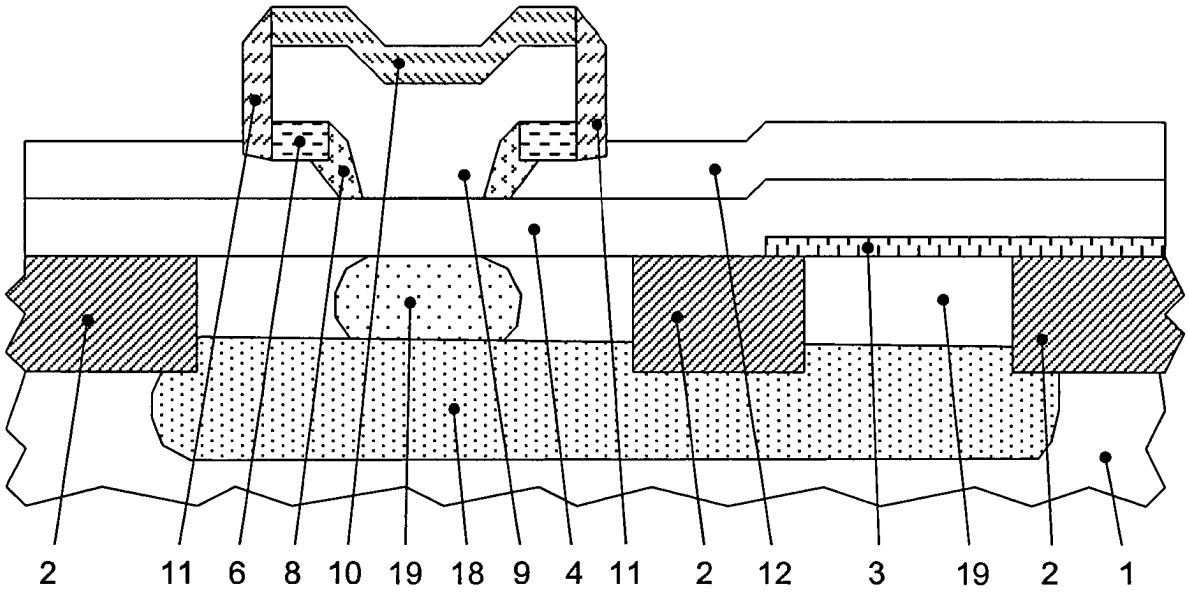


Fig. 8

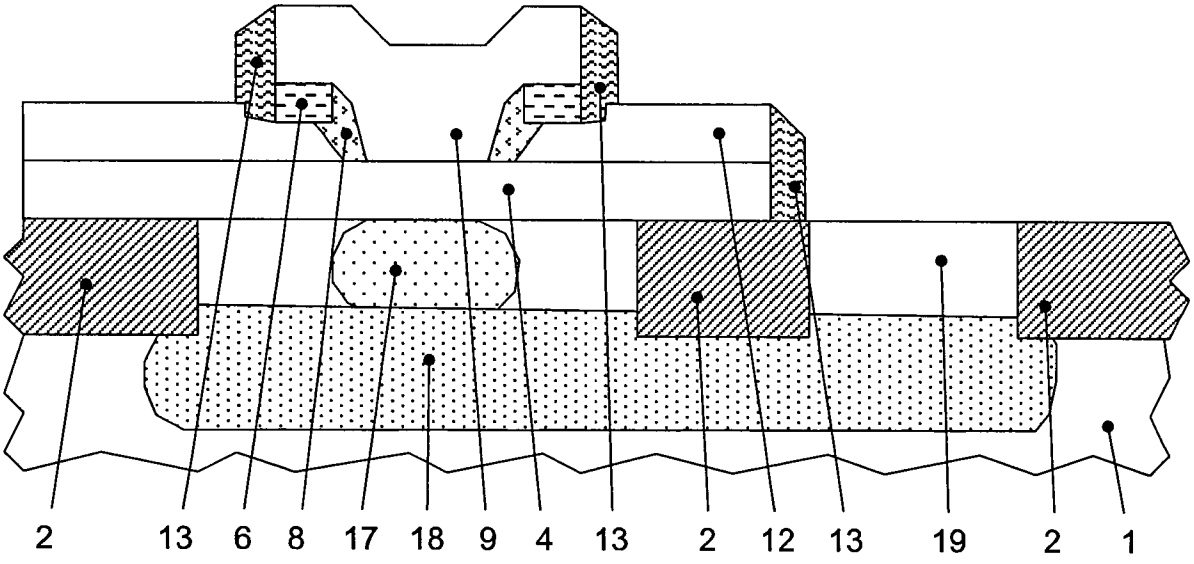


Fig. 9

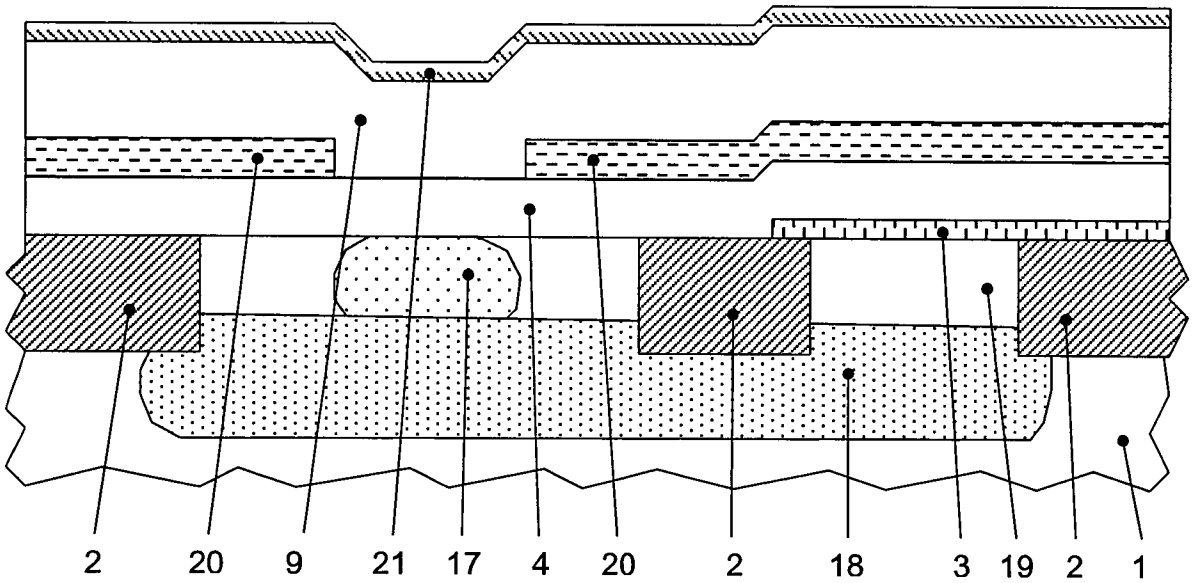


Fig. 10

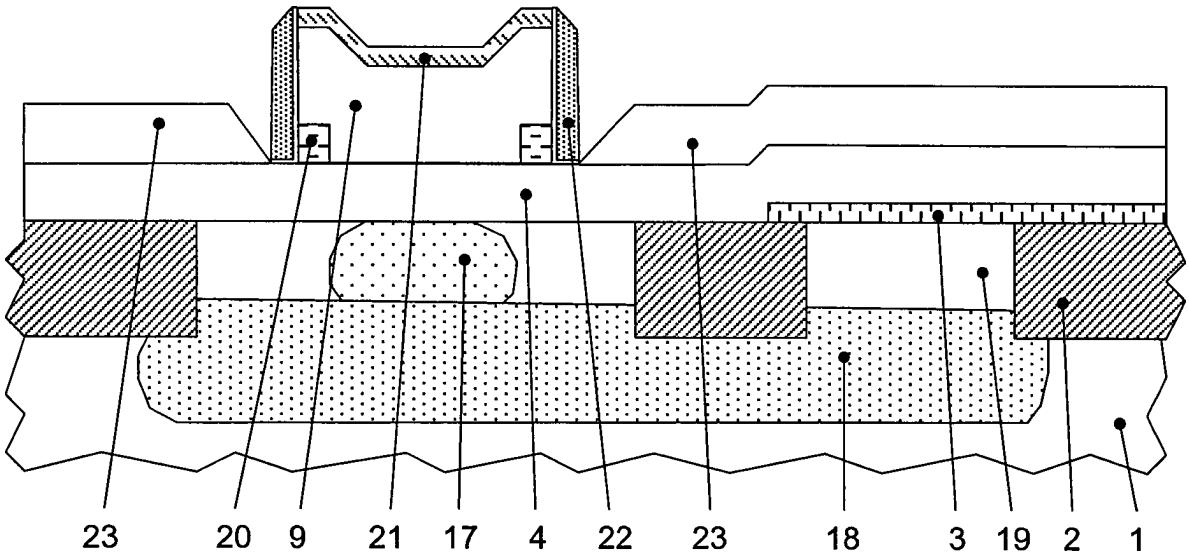


Fig. 11