

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-232622

(P2013-232622A)

(43) 公開日 平成25年11月14日(2013.11.14)

(51) Int.Cl.  
H01L 25/00 (2006.01)F I  
H01L 25/00

テーマコード (参考)

B

審査請求 有 請求項の数 5 O L (全 43 頁)

(21) 出願番号 特願2013-8640 (P2013-8640)  
(22) 出願日 平成25年1月21日 (2013.1.21)  
(62) 分割の表示 特願2012-104176 (P2012-104176)  
の分割  
原出願日 平成24年4月27日 (2012.4.27)

(71) 出願人 308033711  
ラピスセミコンダクタ株式会社  
神奈川県横浜市港北区新横浜二丁目4番地  
8  
(74) 代理人 100079049  
弁理士 中島 淳  
(74) 代理人 100084995  
弁理士 加藤 和詳  
(74) 代理人 100099025  
弁理士 福田 浩志  
(72) 発明者 武政 憲吾  
宮崎県宮崎郡清武町大字木原727番地  
ラピスセミコンダクタ宮崎株式会社内

最終頁に続く

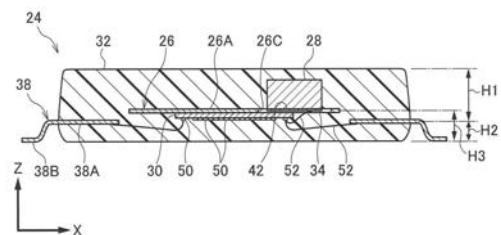
(54) 【発明の名称】 半導体装置及び計測機器

## (57) 【要約】

【課題】小型化すると共に、配線抵抗を低減した半導体装置及び計測機器を提供する。

【解決手段】発振素子を含み、一方の面に複数の端子を有する電子部品と、前記電子部品と電氣的に接続されると共に、一方の面に複数の端子を有する半導体チップと、前記電子部品の端子と前記半導体チップの端子とが同一の方向を向くように夫々が搭載される搭載基材と、前記半導体チップの前記端子に接続された第1のボンディングワイヤと、前記電子部品の前記端子と前記半導体チップの前記端子とを接続すると共に前記第1のボンディングワイヤよりも頂点の低い第2のボンディングワイヤと、前記電子部品、前記半導体チップ、前記搭載基材、前記第1のボンディングワイヤ、及び前記第2のボンディングワイヤと、を封止する封止部材と、を備えている。

【選択図】 図3



**【特許請求の範囲】****【請求項 1】**

発振素子を含み、一方の面に複数の端子を有する電子部品と、  
前記電子部品と電氣的に接続されると共に、一方の面に複数の端子を有する半導体チップと、

前記電子部品の端子と前記半導体チップの端子とが同一の方向を向くように夫々が搭載される搭載基材と、

前記半導体チップの前記端子に接続された第 1 のボンディングワイヤと、

前記電子部品の前記端子と前記半導体チップの前記端子とを接続すると共に前記第 1 のボンディングワイヤよりも頂点の低い第 2 のボンディングワイヤと、

10

前記電子部品、前記半導体チップ、前記搭載基材、前記第 1 のボンディングワイヤ、及び前記第 2 のボンディングワイヤと、を封止する封止部材と、  
を備えた半導体装置。

**【請求項 2】**

請求項 1 に記載の半導体装置と、

前記半導体装置から出力された信号に応じて積算量を計測する計測手段と、

を有する計測機器。

**【発明の詳細な説明】****【技術分野】****【0001】**

20

本発明は、半導体装置及び計測機器に関する。

**【背景技術】****【0002】**

近年、積算電力量を計測する電力メータなどの計測機器において、時間帯別に積算電力量を計測する需要が高まっている。これに伴い、計測機器の内部に、発振子（電子部品）と半導体チップを備えた半導体装置を組み込んで、電力と時間を計測できるようにした計測機器がある。また、リードフレームの表面に半導体チップを搭載し、リードフレームの裏面に発振子（電子部品）を搭載した圧電発振器がある（例えば、特許文献 1）。

**【0003】**

特許文献 1 の発明では、半導体チップと発振子（電子部品）とを電氣的に接続するために配線をリードフレームの裏側へ引き回す必要があり、配線抵抗が高くなる虞がある。

30

**【先行技術文献】****【特許文献】****【0004】**

【特許文献 1】特開 2007 - 234994 号公報

**【発明の概要】****【発明が解決しようとする課題】****【0005】**

本発明は、上記の事実を考慮し、小型化すると共に、配線抵抗を低減した半導体装置及び計測機器を提供することを目的とする。

40

**【課題を解決するための手段】****【0006】**

請求項 1 に記載の半導体装置は、発振素子を含み、一方の面に複数の端子を有する電子部品と、前記電子部品と電氣的に接続されると共に、一方の面に複数の端子を有する半導体チップと、前記電子部品の端子と前記半導体チップの端子とが同一の方向を向くように夫々が搭載される搭載基材と、前記半導体チップの前記端子に接続された第 1 のボンディングワイヤと、前記電子部品の前記端子と前記半導体チップの前記端子とを接続すると共に前記第 1 のボンディングワイヤよりも頂点の低い第 2 のボンディングワイヤと、前記電子部品、前記半導体チップ、前記搭載基材、前記第 1 のボンディングワイヤ、及び前記第 2 のボンディングワイヤと、を封止する封止部材と、を備えている。

50

## 【発明の効果】

## 【0007】

本発明は、上記の構成としたので、小型化すると共に、配線抵抗を低減した半導体装置及び計測機器を提供できる。

## 【図面の簡単な説明】

## 【0008】

【図1】第1実施形態に係る半導体装置を備えた積算電力量計の斜視図である。

【図2】第1実施形態に係る半導体装置を裏面から見た一部破断図である。

【図3】図2の3-3線断面図である。

【図4】第1実施形態に係る発振子を示す分解斜視図である。

10

【図5】第1実施形態に係る半導体装置のLSIを説明するためのブロック図である。

【図6】(a)~(e)は、第1実施形態に係る半導体装置を製造する製造方法において発振子とLSIとをリードフレーム上に配置してワイヤボンディングする手順を示す説明図である。

【図7】(a)~(d)は、第1実施形態に係る半導体装置を製造する製造方法においてリードフレームと発振子とLSIとを樹脂で封止する手順を示す説明図である。

【図8】第1実施形態に係る半導体装置の変形例を示す一部破断図である。

【図9】第1実施形態に係る第1周波数補正処理の流れを示すフローチャートである。

【図10】第1実施形態に係る第2周波数補正処理の流れを示すフローチャートである。

【図11】第1実施形態に係る半導体装置における温度と周波数偏差との関係を示す図である。

20

【図12】第2実施形態に係る半導体装置のLSIを説明するためのブロック図である。

【図13】(a)は、第2実施形態に係る半導体装置の発振子のクロック値の一例を示す図であり、(b)は、第2実施形態に係る半導体装置の基準信号発振子のクロック値の一例を示す図である。

【図14】第2実施形態に係る第1周波数補正処理の流れを示すフローチャートである。

【図15】第2実施形態に係る周波数誤差導出処理の流れを示すフローチャートである。

【図16】第2実施形態に係る周波数誤差導出処理におけるタイミングチャートであり、(a)は、カウント開始時を示す図であり、(b)は、カウント停止時を示す図である。

【図17】第2実施形態に係る第2周波数補正処理の流れを示すフローチャートである。

30

【図18】第2実施形態に係る半導体装置のLSIの別例を説明するためのブロック図である。

【図19】第2実施形態に係る半導体装置のLSIの別例を説明するためのブロック図である。

【図20】第3実施形態に係る半導体装置を裏面から見た一部破断図である。

【図21】図20の21-21線断面図である。

【図22】第4実施形態に係る半導体装置を裏面から見た一部破断図である。

【図23】第4実施形態に係る半導体装置のリードフレームを説明するための説明図である。

【図24】第5実施形態に係る半導体装置を裏面から見た一部破断図である。

40

【図25】図24の14-14線断面図である。

【図26】(a)~(e)は、第5実施形態の半導体装置を製造する製造方法において発振子とLSIとをリードフレーム上に配置してワイヤボンディングする手順を示す説明図である。

【図27】(a)~(d)は、第5実施形態に係る半導体装置を製造する製造方法においてリードフレームと発振子とLSIとを樹脂で封止する手順を示す説明図である。

【図28】第6実施形態に係る半導体装置を裏面から見た一部破断図である。

【図29】図28の18-18線断面図である。

【図30】従来の計時機能が内蔵された半導体装置と発振子とが接続された状態の一例を示すブロック図である。

50

【図 3 1】従来の計時機能が内蔵された半導体装置と発振子とが接続された状態の一例を示すブロック図である。

【図 3 2】従来のパッケージ化された一般的な半導体装置を示す概略断面図である。

【発明を実施するための形態】

【0009】

(第 1 実施形態)

以下、本発明に係る半導体装置について添付図面を用いて詳細に説明する。

【0010】

< 構成 >

【0011】

図 1 に示すように、実施形態 1 の半導体装置を備える積算電力量計 10 は、住宅などの外壁 100 に固定された固定板 102 の上面に取付けられており、主として、本体部 12 と、本体部 12 を覆う透明のカバー 14 と、本体部 12 の下部に設けられた接続部 16 とで構成されている。

【0012】

接続部 16 の下方からは、電源側配線 18 と負荷側配線 20 とが接続されており、積算電力量計 10 へ電流を供給している。本体部 12 は、平面視にて矩形状の箱体であり、本体部 12 の内部には、後述する半導体装置 24、及び半導体装置 24 から出力された信号に応じて積算電力量を計測する計測手段としての電力量計測回路 22 が基板（不図示）上に実装されている。なお、図 1 において、説明の便宜上、電力量計測回路 22、及び半導体装置 24 の大きさを誇張して描いている。

【0013】

本体部 12 の正面には、横長の液晶ディスプレイ 15 が設けられている。液晶ディスプレイ 15 には、電力量計測回路 22 が計測した単位時間当たりの使用電力量や、時間帯別に使用した積算電力量などが表示されている。なお、本実施形態に係る積算電力量計 10 は、計測手段として電力量計測回路 22 を用いた電子式の電力量計であるが、これに限らず、例えば、円盤を回転させて電力量を計測する誘導型の電力量計でもよい。

【0014】

次に、本実施形態に係る半導体装置 24 の詳細な構成を説明する。なお、以下の説明において、図 2 に示す半導体装置 24 の平面視における左右方向を矢印 X 方向とし、上下方向を矢印 Y 方向とし、図 3 に示す半導体装置 24 の断面図における高さ方向を Z 方向として説明する。図 2、及び図 3 に示すように、半導体装置 24 の外形形状は、平面視にて矩形状であり、骨格となる搭載基材としてのリードフレーム 26 と、リードフレーム 26 の表面（第 1 の面）に搭載された電子部品としての発振子 28 と、リードフレーム 26 の裏面（第 2 の面）に搭載された半導体チップとしての L S I 30 と、封止部材となるモールド樹脂 32 と、を含んで構成されている。

【0015】

リードフレーム 26 は、銅（C u）や鉄（F e）とニッケル（N i）の合金などの金属からなる平板をプレス機で打ち抜いて形成された板材であり、中央部に設けられた搭載部としてのダイパッド 26 A と、ダイパッド 26 A から対角線上に外側へ延びる吊りリード 26 B と、隣り合う吊りリード 26 B の間に設けられた複数のリード（端子）38 とを含んで構成されている。

【0016】

リード 38 は、ダイパッド 26 A の中央部へ向かって延びる細長の部材であり、ダイパッド 26 A の周囲に所定の間隔で複数形成されている。本実施形態では、隣り合う吊りリード 26 B の間に 16 本のリード 38 が形成されている。また、リード 38 は、ダイパッド 26 A 側に位置するインナーリード 38 A と、半導体装置 24 の外周端部側に位置するアウターリード 38 B と、で構成されており、インナーリード 38 A は、ダイパッド 26 A より下方となるように、プレス機で押し下げられ、ダイパッド 26 A と平行に延びている（図 3 参照）。また、ダイパッド 26 A に最も近いインナーリード 38 A の先端部は、

10

20

30

40

50

めっき膜 40 で被覆されている。本実施形態では一例として、めっき膜 40 を銀 (Ag) で形成しているが、これに限らず、例えば、金 (Au) などの金属でめっき膜を形成してもよい。

【0017】

アウターリード 38B は、モールド樹脂 32 から露出して下方へ屈曲され、先端部がインナーリード 38A と平行になっている。すなわち、ガルウィングリードとなっている。また、アウターリード 38B は、半田めっき膜により被覆されている。半田めっき膜の材質としては、錫 (Sn)、錫 (Sn) と鉛 (Pb) の合金、又は錫 (Sn) と銅 (Cu) の合金などが用いられる。

【0018】

リードフレーム 26 の中央部のダイパッド 26A は、平面視にて矩形状に形成された平板状の部材であり、ダイパッド 26A の中央部より右側には、ダイパッド 26A の厚み方向に貫通した 2 つの開口部 26C が形成されている。開口部 26C は、横長の矩形状に形成されており、後述する発振子 28 の外部電極 34 と対面するように設けられている (図 4 参照)。

【0019】

2 つの開口部 26C の間の領域は、左右方向に延びる発振子搭載領域としての発振子搭載用梁 42 となっており、リードフレーム 26 の表面の発振子搭載用梁 42 には、接着剤 (不図示) を介して発振子 28 が搭載されている (図 4 参照)。換言すると、発振子搭載用梁 42 の両脇に開口部 26C がそれぞれ設けられている。発振子 28 は、上下方向を長手方向とした矩形状の電子部品であり、本実施形態では、一般的な電子機器に搭載される周波数が 32.768 kHz の汎用の半導体装置 24 に対して外付け可能な発振子 28 を用いている。

【0020】

図 4 に示すように、発振子 28 は、振動片 44 と、振動片 44 を収容するパッケージ本体 46 と、蓋体 48 と、を含んで構成されており、平面視において矩形状をしている。振動片 44 は、人工水晶で形成された音叉型の水晶片の表面に励起電極 44A を成膜した水晶振動片であり、励起電極 44A に電流を流すと、圧電効果により振動片 44 が発振する。ここで、振動片 44 としては、音叉型に限らず、AT カットの水晶片を用いてもよい。また、水晶の他に、タンタル酸リチウム ( $\text{LiTaO}_3$ ) やニオブ酸リチウム ( $\text{LiNbO}_3$ ) で形成した振動片を用いてもよい。さらに、シリコンで形成された MEMS 振動片を用いてもよい。

【0021】

パッケージ本体 46 は、上部が開口した箱体であり、長手方向一端側の底部には、振動片 44 が固定される台座 47 が形成されている。この台座 47 に振動片 44 の基部を固定して、振動可能とし、真空状態でパッケージ本体 46 と蓋体 48 とを接合することで、振動片 44 が気密封止される。また、パッケージ本体 46 の下面の両端には、振動片 44 の励起電極 44A と電氣的に接続された端子としての外部電極 34 が所定の距離 L1 を離してそれぞれ形成されている。また、発振子搭載用梁 42 の幅 L2 は、外部電極 34 間の距離より狭幅に形成されている。

【0022】

外部電極 34 は、パッケージ本体 46 の幅と同じ幅に形成されており、図 2 に示すように、外部電極 34 の大きさは、後述する LSI 30 に形成された電極パッド 50、及び発振子用電極パッド 54 より大きくなっている。また、外部電極 34 よりダイパッド 26A の開口部 26C の方が大きく形成されている。

【0023】

図 2 及び図 3 に示すように、リードフレーム 26 の裏面には、ダイパッド 26A の中央部に、接着材 (不図示) を介して半導体チップとしての LSI 30 が搭載されている。LSI 30 は、矩形状で薄肉の電子部品であり、LSI 30 の右側の端部は、開口部 26C を半分ほど覆っている。このため、平面視にて投影したとき、発振子 28 と LSI 30 と

10

20

30

40

50

が重なるように配置されている。また、ＬＳＩ３０側からリードフレーム２６を見ると、開口部２６Ｃから発振子２８の外部電極３４が露出している。

【００２４】

矩形形状をなすＬＳＩ３０の各辺に沿った下面の外周端部には、ＬＳＩ３０の内部の配線と電氣的に接続された複数の電極パッド５０が設けられている。電極パッド５０は、アルミ（Ａｌ）や銅（Ｃｕ）などの金属で形成されており、ＬＳＩ３０の各辺に１６個ずつ設けられている。なお、電極パッド５０の数は、各辺で同じでもよいし、後述する発振子用電極パッド５４が設けられる辺は少なくするまたは多くするなど、異なるようにしてもよい。また、電極パッド５０はそれぞれ、ボンディングワイヤ５２（第１のボンディングワイヤ）によりリードフレーム２６のインナーリード３８Ａと接続されている。なお、本実施形態では、電極パッド５０の数は、リード３８の数と一致するようにＬＳＩ３０の各辺に１６個ずつ設けられていたが、これに限らず、リード３８の数より多く設けて他の用途に使用してもよい。

10

【００２５】

ＬＳＩ３０の発振子２８側の外周端部には、電極パッド５０とは別に発振子用電極パッド５４が設けられている。発振子用電極パッド５４は、ＬＳＩ３０の上下方向の中央部に２個設けられており、電極パッド５０の間に位置している。すなわち、中央部に発振子用電極パッド５４配置領域（第１の領域）が形成され、この中央部から発振子用電極パッド５４が設けられた辺の終端までの領域にそれぞれと、残りの三辺に電極パッド５０配置領域（第２の領域）が形成されている。また、発振子電極パッド５４は、開口部２６Ｃを通じて、発振子２８の外部電極３４とボンディングワイヤ５２（第２のボンディングワイヤ）で接続されている。なお、ボンディングワイヤは、金（Ａｕ）、銅（Ｃｕ）等の金属からなる線状の導電部材である。

20

【００２６】

ＬＳＩ３０の上下方向の中央部に設けられた２つの発振子用電極パッド５４は、同じ辺に設けられた電極パッド５０から離して設けられている。換言すると、発振子用電極パッド５４と、発振子用電極パッド５４と隣接する電極パッド５０との間の距離は、電極パッド５０間の距離よりも長くなっている。

【００２７】

なお、発振子用電極パッド５４と隣接する電極パッド５０の間の距離を電極パッド５０間の距離と等しくしておき、発振子用電極パッド５４と隣接する電極パッド５０をワイヤボンディングしないことで、ワイヤボンディングされた電極パッド５０と発振子用電極パッド５４との間の距離を、ワイヤボンディングされた電極パッド５０間の距離よりも長くするようにしてもよい。換言すると、ＬＳＩ３０の電極パッド５０上においては、電極パッド５０とインナーリード３８Ａとを接続するボンディングワイヤ５２間の距離よりも、発振子電極パッド５４と外部電極３４とを接続するボンディングワイヤ５２と電極パッド５０とインナーリード３８Ａとを接続するボンディングワイヤ５２との距離のほうが長くなっている。

30

【００２８】

ここで、発振子用電極パッド５４と外部電極３４とを接続しているボンディングワイヤ５２と、電極パッド５０とインナーリード３８Ａとを接続しているボンディングワイヤ５２は、立体交差しており、図３に示すように、電極パッド５０とインナーリード３８Ａとを接続しているボンディングワイヤ５２（第１のボンディングワイヤ）は、発振子用電極パッド５４と外部電極３４とを接続しているボンディングワイヤ５２（第２のボンディングワイヤ）を跨ぐようにして形成されている。すなわち、ボンディングワイヤ５２の短絡を防止するために、発振子用電極パッド５４と外部電極３４とを接続しているボンディングワイヤ５２（第２のボンディングワイヤ）の頂点は、電極パッド５０とインナーリード３８Ａとを接続しているボンディングワイヤ５２（第１のボンディングワイヤ）の頂点より低くなるように形成されている。

40

【００２９】

50

なお、全ての電極パッド50とインナーリード38Aとを接続するボンディングワイヤ52の頂点の高さよりも、発振子用電極パッド54と外部電極34とを接続するボンディングワイヤ52の頂点の高さのほうが低くなるようにしても良いし、発振子用電極パッド54と外部電極34との間にある電極パッド50とインナーリード38Aとを接続するボンディングワイヤ52の頂点の高さよりも低くするようにしてもよい。

【0030】

また、LSI30の中心と直方体形状の発振子28の中心CPとがX軸上で略一致するように平行に配置されている。すなわち、発振子28の中心CPのX軸からのY軸方向へのずれ幅は、中央部のY軸方向の幅よりも小さい。そのような配置状態において、LSI30の任意の一辺の中央付近に設けられた発振子用電極パッド54と、発振子28の長手方向の両端に離して配置した外部電極34とをボンディングワイヤ52で接続している。それと共に、発振子用電極パッド54を挟むように並べて配置された電極パッド50と、電極パッド50とY軸方向に平行に並んでいるインナーリード38Aとをボンディングワイヤ52で接続している。

【0031】

さらに、発振子用電極パッド54が電極パッド50から離して設けられているため、電極パッド50とインナーリード38Aとを接続するボンディングワイヤ52（第1のボンディングワイヤ）は、発振子用電極パッド54と外部電極34とを接続するボンディングワイヤ52（第2のボンディングワイヤ）の発振子28より低くなった部分を通過することとなる。すなわち、発振子用電極パッド54と外部電極34とを接続するボンディングワイヤ52（第2のボンディングワイヤ）の頂点付近を通過して交差することを回避でき効率的に立体交差させることができる。さらに、電極パッド50とインナーリード38Aとを接続するボンディングワイヤ52（第1のボンディングワイヤ）の頂点の高さを低く抑えることができるため、パッケージの高さを低くすることも可能である。

【0032】

また、発振子28の外部電極34におけるボンディングワイヤ52の接続位置は、X軸方向においては、発振子28の中心位置よりインナーリード38A側にずれている。このように接続することで、ボンディングワイヤ52がLSI30の端部に接触することを低減することができる。一方X軸方向においては、外部電極34の中心より発振子28の中心方向にずれている。このように接続することで、電極パッド50とインナーリード38Aとを接続するボンディングワイヤ52との交差回数を減らすことが可能である。

【0033】

発振子28、LSI30、及びリードフレーム26は、封止部材としてのモールド樹脂32により封止されており、半導体装置24の外形が形成されている。モールド樹脂32は、内部に空隙を設けないように充填されており、モールド樹脂32の高さは、インナーリード38の高さの2倍以上の高さとなっている。換言すると、モールド樹脂32の発振子28搭載側の表面からインナーリード38の中心までの距離H1は、モールド樹脂32のLSI30搭載側の表面からインナーリード38の中心までの距離H2よりも長い。また、モールド樹脂32のLSI30搭載側の表面からダイパッド26の中心までの距離H3は、モールド樹脂32のLSI30搭載側の表面からインナーリード38までの距離H2よりも長い。なお、本実施形態では、モールド樹脂32として、シリカ系の充填材を含有した熱硬化性のエポキシ樹脂を用いているが、これに限らず、例えば、熱可塑性の樹脂を用いてもよい。

【0034】

次に、LSI30の内部の構成について説明する。図5に示すように、LSI30には、発振回路51、分周回路53、計時回路56、温度センサ58、制御部60、及びレジスタ部70が内蔵されている。発振回路51は、発振子28と接続されており、発振子28を発振させる。分周回路53は、発振子28から出力された信号（本実施形態では、32.768kHzの周波数）を分周して、所定のクロック（例えば1Hz）にする。計時回路56は、分周回路53により分周された信号に基づいて時間を計測し、制御部60へ

時間を伝達する。温度センサ 58 は、LSI 30 の温度を測定し、制御部 60 へ伝達する。なお、LSI 30 の近傍に同一リードフレームに配置させて、電氣的にも LSI 30 と接続されている発振子 28 の温度は LSI 30 の温度と同一視することが可能である。すなわち、温度センサ 58 は、LSI 30 の周辺に配置された発振子 28 の温度を精度良く測定することが可能である。制御部 60 は、計時回路 56 が計測した時間に基づいて、電力量計測回路 22 が計測した単位時間当たりの積算電力量などを液晶ディスプレイ 15 へ表示させる（図 1 参照）。また、制御部 60 は、後述するように、発振子 28 の発振周波数を補正する補正手段としても機能する。レジスタ部 70 は、発振子 28 の発振周波数を補正する際に使用される各種データを格納するための複数のレジスタから構成される。なお、当該複数のレジスタについては後述する発振周波数の補正の説明において詳細に説明する。また、LSI 30 には、この他にも演算を行う演算回路や、内部電源が内蔵されている。

10

#### 【0035】

##### < 製造手順 >

以下、半導体装置 24 の製造手順について説明する。

先ず、図 6 (a) に示すように、リードフレーム 26 を、リード 38 が下方に位置するように、ボンディング装置 1 の載置台 2 に載置する。なお、載置台 2 には、発振子 28 が第 1 の面に固定された状態でリードフレーム 26 を上下反転したときに発振子 28 を収容するための凹陷部 3 が形成されている。又、発振子 28 は、外部電極 34 を下方に向けた状態でテープ上のパッケージ 29 に封入されて搬送されてくる。なお、リードフレーム 26 には、予めプレス加工等によって開口部 26C を形成しておく。

20

#### 【0036】

次に、図 6 (b) に示すように、パッケージ 29 を開封し、ピッカー 4 で発振子 28 を取り出し、ダイパッド 26A の第 1 の面、即ち図 6 (b) における上方の面に、発振子 28 の外部端子 34 が開口部 26C に重なるように発振子 28 を配置し、接着剤でダイパッド 26A に固定する。なお、発振子 28 が、外部電極 34 を上方に向けた状態でパッケージ 29 に封入されているときは、ピッカー 4 として回転機構付きのものを用い、ピッカー 4 で発振子 28 を取り出した後、回転機構で発振子 28 を上下反転させ、外部端子 34 を下方に向けてからダイパッド 26A の第 1 の面に載置するのが好ましい。

30

#### 【0037】

発振子 28 をダイパッド 26A の第 1 の面に固定したら、図 6 (c) に示すように、リードフレーム 26 を上下反転させて載置台 2 に載置する。これにより、リードフレームは、第 1 の面が下方を向いた状態で載置台 2 に載置される。このとき、発振子 28 は、載置台 2 の凹陷部 3 に収容される。

#### 【0038】

リードフレーム 26 を上下反転させて載置台 2 に載置したら、図 6 (d) に示すように、ダイパッド 26A の第 1 の面とは反対側の第 2 の面における開口部 26C に隣接する部分に LSI 30 を固定する。なお、図 6 (d) において第 2 の面は、ダイパッド 26A の上方の面である。

#### 【0039】

最後に、図 6 (e) に示すように、LSI 30 の電極パッド 50 とリード 38 とをボンディングワイヤ 52 (第 1 のボンディングワイヤ) で接続すると共に、LSI 30 の発振子用電極パッド 54 と発振子 28 の外部電極 34 とをボンディングワイヤ 52 (第 2 のボンディングワイヤ) で接続して半導体装置 24 とする。その際に、LSI 30 の発振子用電極パッド 54 と発振子 28 の外部電極 34 とを接続するボンディングワイヤ 52 (第 2 のボンディングワイヤ) の頂点の高さが、LSI 30 の電極パッド 50 とリード 38 とを接続するボンディングワイヤ 52 (第 1 のボンディングワイヤ) の頂点の高さよりも低くなるように接続する。また、先に LSI 30 の発振子用電極パッド 54 と発振子 28 の外部電極 34 とをボンディングワイヤで接続した後に、そのボンディングワイヤ 52 の上を飛び越えるように、LSI 30 の電極パッド 50 とリード 38 とをボンディングワイヤ 5

40

50



2で接続する。また、LSI30の発振子用電極パッド54と発振子28の外部電極34とを接続するボンディングワイヤ52と、電極パッド50とリード38とを接続するボンディングワイヤ52とが立体交差するように接続を行う。その際に、LSI30の発振子用電極パッド54と発振子28の外部電極34とを接続するボンディングワイヤ52の頂点からずれた位置で、LSI30の電極パッド50とリード38とを接続するボンディングワイヤ52が交差するように接続を行う。

【0040】

図6(a)~図6(e)に示す手順で発振子28とLSI30とをリードフレーム26(ダイパッド26A)に固定し、LSI30と発振子28との接続を行うことにより、LSI30をダイパッド26Aにおいて発振子28が固定される第1の面とは反対側の第2の面に固定しているにもかかわらず、LSI30と発振子28との接続も、LSI30とリードフレームのリード38との接続と同様にダイパッド26Aの第2の面から行うことができ、能率的である。また、発振子28とLSI30とは、リードフレーム26を介さずにボンディングワイヤ32で直接に接続されるので、発振子28とLSI30とをリードフレーム26を介して接続する場合や、ボンディングワイヤをリードフレーム26の裏側に引き回して接続する場合と比較して配線抵抗を低減できる。

【0041】

次に、半導体装置24をモールド樹脂32で封止する手順について説明する。

先ず、図7(a)に示すように、半導体装置24を、リードフレーム26(ダイパッド26A)の第1の面、即ち発振子28が固定された側の面が上面となり、リードフレーム26(ダイパッド26A)の第2の面、即ちLSI30が固定された側の面が下面となるように金型5のキャビティ6内部に固定する。ここで、発振子28はLSI30よりも厚みが厚いため、半導体装置24は、リードフレーム26(ダイパッド26A)が金型5におけるキャビティ6の高さ方向の中心よりも下方に位置するようにキャビティ6内部に配置される。又、半導体装置24がキャビティ6内部に固定された状態でアウターリード38Bが金型5の外側に突出するようにする。

【0042】

半導体装置24がキャビティ6内部に固定されたら、図7(b)において矢印aで示すように、リードフレーム26の下面に沿って設けられた注入口7からモールド樹脂32を注入する。ここで、前述のように、リードフレーム26(ダイパッド26A)は、金型5におけるキャビティ6の高さ方向の中心よりも下方に位置するように固定されているから、はじめ、モールド樹脂32は、リードフレーム26(ダイパッド26A)に沿って注入される。ここで、注入されたモールド樹脂32は、より広い空間があるほうに流れ込もうとする特性があるので、例えばリードフレーム26の後端とダイパッド26Aとの隙間などからリードフレーム26の上方に流れ込もうとするが、発振子28によって進路を遮られるから、図7(c)において矢印bで示すように、リードフレーム26の下方に回り込むように流れる。

【0043】

その後、図7(d)において矢印cで示すように、モールド樹脂32は、リードフレーム26の上面側にも流れ込む。そして、リードフレーム26の下面側がモールド樹脂32で満たされると、リードフレーム26の上面側もモールド樹脂32で満たされる。

【0044】

リードフレーム26の両側がモールド樹脂32で満たされたら、金型5を加熱してモールド樹脂32を硬化させる。

【0045】

半導体装置24においては、リードフレーム26(ダイパッド26A)の上面に発振子28が、下面にLSI30が固定されているから、半導体装置24をモールド樹脂32で封止する場合には、リードフレーム26が金型5のキャビティ6の高さ方向中心よりも下方に配置する必要がある。このようにリードフレーム26の上側に広い空間がある場合には、モールド樹脂32はリードフレーム26の上側に流れ込もうとする。

10

20

30

40

50

## 【 0 0 4 6 】

したがって、注入口 7 からキャビティ 6 に注入されたモールド樹脂 3 2 による圧力は、リードフレーム 2 6 の両面に均等には加わず、リードフレーム 2 6 の上面により強く加わると考えられる。

## 【 0 0 4 7 】

しかしながら、発振子 2 8 を用いてモールド樹脂 3 2 の流路を調整し、モールド樹脂 3 2 を先にリードフレーム 2 6 の下方に流入させることにより、キャビティ 6 に注入されたモールド樹脂 3 2 によるリードフレーム 2 6 の下支えが期待できる。したがって、モールド樹脂 3 2 を注入中にキャビティ 6 内部においてリードフレーム 2 6 が上下方向に沿ってずれることが防止される。

10

## 【 0 0 4 8 】

< 作用 >

## 【 0 0 4 9 】

次に、本実施形態に係る半導体装置 2 4、及び積算電力量計 1 0 の作用について説明する。本実施形態に係る半導体装置 2 4 では、発振子 2 8 と L S I 3 0 とがモールド樹脂 3 2 で封止されて一体となっており、L S I 3 0 は、発振回路 5 1、分周回路 5 3、及び計時回路 5 6 が内蔵されているので、図 1 に示す積算電力量計 1 0 の内部の基板に半導体装置 2 4 を実装するだけで、時間を計測できる。すなわち、発振子 2 8 や分周回路 5 3 などを別々に基板へ実装する必要がない。そのため、発振子 2 8 と半導体装置 2 4 との接続調整などの手間も不要となる。

20

## 【 0 0 5 0 】

また、L S I 3 0 には、温度センサ 5 8 が内蔵されているので、発振子 2 8 の周囲の温度を正確に測定できる。これにより、発振子 2 8 から出力される信号（周波数）が温度変化によって変動しても、高精度で周波数の補正を行うことができる。そのため高価な高精度発振子を用いることなく、安価な発振子であっても周波数を高精度とすることができる。

## 【 0 0 5 1 】

さらに、図 2 に示すように、発振子 2 8 の外部電極 3 4 と L S I 3 0 の発振子用電極パッド 5 4 とは、ボンディングワイヤ 5 2 によって開口部 2 6 C を通じて直接接続されている。このため、リードフレーム 2 6 を介さずに最短距離で配線が可能となり、配線抵抗を低減できる。また、外部電極 3 4 と発振子用電極パッド 5 4 とを接続する 2 本のボンディングワイヤ 5 2 の長さが均一となっているので、ボンディングワイヤ 5 2 にかかる張力を等しくでき、ボンディングワイヤ 5 2 の破断やたわみによる接触を防止できる。また、リードフレーム 2 6 を介さずに配線できるので、ノイズの影響も受けにくいため、発振子 2 8 から L S I 3 0 へスムーズに信号を伝達できる。また、平行に形成されたボンディングワイヤ 5 2 の間には、ノイズが発生し易いが、発振子用電極パッド 5 4 と外部電極 3 4 とを接続しているボンディングワイヤ 5 2（第 2 のボンディングワイヤ）は、他のボンディングワイヤ 5 2 に対して、立体交差しているので、発振子用電極パッド 5 4 と外部電極 3 4 とを接続するボンディングワイヤ 5 2 と他のボンディングワイヤ 5 2 間の干渉を低減することができる。特に他のボンディングワイヤ 5 2 から発振子 2 8 へのノイズの影響を低減

30

40

## 【 0 0 5 2 】

また、発振子 2 8 と L S I 3 0 とは、リードフレーム 2 6 の表面と裏面に搭載されており、平面視にて投影したときに重なるように配置されているので、発振子 2 8 と L S I 3 0 とをリードフレーム 2 6 の片面に並べて搭載する場合と比べて、半導体装置 2 4 の縦横のサイズを小さくできる。

## 【 0 0 5 3 】

また、L S I 3 0 は、ダイパッド 2 6 A の中央部に位置しているので、電極パッド 5 0 とインナーリード 3 8 とを接続するボンディングワイヤ 5 2 の長さを一定にできる。これ

50

により、ワイヤボンディングの作業が容易となり、歩留まりを向上できる。

【0054】

なお、本実施形態では、全てのインナーリード38AがLSI30の電極パッド50へ接続されていたが、これに限らず、図6に示す変形例のように、任意のインナーリード38Aをボンディングワイヤ52でダイパッド26Aへ接続させて、アウターリード38Bをアースに接続することで、ダイパッド26Aを接地してもよい。この場合、ダイパッド26Aが帯電するのを抑制できる。また、リードフレームを挟むようにリードフレームの両面に分けてLSI30と発振子28とを配置しているので、LSI30から発振子28へのノイズをダイパッド26Aによって遮蔽することができる。

【0055】

また、本変形例では、発振子用電極パッド54の近傍に発振回路51が配置されており、この発振回路51を囲むように、デジタル回路部55が配置されている。デジタル回路部55は、デジタル信号を処理する回路部であり、他の素子と比べてノイズが発生しにくい。このため、LSI30に内蔵された他の素子（特にアナログ回路部）から発振回路51が受けるノイズの影響を低減できる。なお、デジタル回路部55の一例としては、CPUなどがある。

【0056】

< 発振周波数の補正 >

【0057】

次に、本実施形態に係る半導体装置24における、発振子28の発振周波数の温度に依存する誤差を補正する周波数補正処理について説明する。

【0058】

半導体装置24は、例えば出荷時において、半導体装置24内部のLSI30の温度を常温（ここでは、25℃）とした場合、常温より温度が低い基準温度（以下、「低温」ともいう。）とした場合、及び常温より温度が高い基準温度（以下、「高温」ともいう。）とした場合の各々の状態で温度センサ58により温度を測定する。そして、半導体装置24は、例えば出荷後に、この測定で得られた温度をトリミングデータとして、温度センサ58の製造ばらつきにより発生する測定誤差を考慮して、発振子28の周波数誤差を補正する。

【0059】

上述したレジスタ部70（図5参照）は、温度センサ58により測定された温度を示すデータを格納する温度計測値レジスタ71、周辺温度を低温とした場合に温度センサ58により測定された温度を示すデータを格納する低温レジスタ72、周辺温度を常温とした場合に温度センサ58により測定された温度を示すデータを格納する常温レジスタ73、周辺温度を高温とした場合に温度センサ58により測定された温度を示すデータを格納する高温レジスタ74、及び、これらの温度を示すデータから導出される発振子28の発振周波数の補正值を格納するための周波数補正レジスタ75を有している。なお、各レジスタは制御部60にデータバス76を介して接続されており、制御部60はデータバス76を介して各レジスタに対して読み書きを行う。

【0060】

半導体装置24は、発振子28の周波数誤差を補正するために、半導体装置24の温度を低温とした場合、常温とした場合、及び高温とした場合の各々の状態で温度センサ58により温度を測定し、測定で得られた温度をトリミングデータとしてそれぞれ低温レジスタ72、常温レジスタ73、及び高温レジスタ74に格納する第1周波数補正処理を行う。

【0061】

試験者は、例えば出荷テスト時に、まず、槽内の温度が常温に設定された恒温槽の内部に半導体装置24を配置する。そして、ユーザは、半導体装置24に例えば温度センサ58による温度の計測を開始させるための計測動作信号を入力させることにより、半導体装置24に第1周波数補正処理を実行させる。この際、ユーザは、例えば半導体装置24の

10

20

30

40

50

リード 38 に当該計測動作信号を出力する機器を接続することにより、半導体装置 24 に当該計測動作信号を入力させる。また、当該計測動作信号は、恒温槽に設定された温度が常温、高温、または低温の何れであることを示す情報を含んでいる。

【0062】

図 9 は、本実施形態に係る半導体装置 24 における第 1 周波数補正処理の流れを示すフローチャートである。当該第 1 周波数補正処理を実行するプログラムは、上記計測動作信号が入力されたタイミングで実行されるプログラムであり、制御部 60 が有する記憶手段に予め記憶されている。なお、実行されるタイミングはこれに限定されない。

【0063】

ステップ S 101 において、制御部 60 は、計測動作信号が入力されてから所定時間（例えば、数時間）が経過したか否かを判定する。なお、当該所定時間は、半導体装置 24 の内部温度（LSI 30 の温度）が、恒温槽の温度と一致するために必要な時間とすると良い。

【0064】

ステップ S 101 において所定時間が経過したと判定された場合、ステップ S 103 において、制御部 60 は、温度センサ 58 による計測値を取得する。なお、温度センサ 58 による計測値は、温度計測値格納レジスタ 71 に格納される。また、温度センサ 58 によって計測値を取得する際には、所定時間（例えば、1 分）経過毎に計測を行い、複数回の計測により得られた複数の計測値を平均した値を計測値として取得しても良い。

【0065】

ステップ S 105 において、制御部 60 は、取得した計測値を、恒温槽に設定された温度が常温（ここでは、25）である場合には、常温レジスタ 73 に格納し、恒温槽に設定された温度が高温である場合には、高温レジスタ 74 に格納し、恒温槽に設定された温度が低温である場合には、低温レジスタ 72 に格納し、第 1 周波数補正処理を終了する。なお、上記第 1 周波数補正処理は、ウェハ状態のときに予め行っても良い。

【0066】

試験者は、槽内の温度が常温に設定された恒温槽の内部に半導体装置 24 を配置した状態に加えて、槽内の温度が高温に設定された恒温槽の内部に半導体装置 24 を配置した状態、及び槽内の温度が低温に設定された恒温槽の内部に半導体装置 24 を配置した状態の各々において、半導体装置 24 にそれぞれ上記ステップ S 101 乃至 S 105 の処理を行わせる。これにより、常温レジスタ 73、高温レジスタ 74、低温レジスタ 72 にそれぞれ温度センサ 58 による計測値が格納される。

【0067】

本実施形態に係る半導体装置 24 は、上述した処理が行われた後に出荷され、出荷後の予め定められたタイミングで、後述する第 2 周波数補正処理が行われる。

【0068】

ユーザは、例えば出荷後に、半導体装置 24 に例えば周波数補正值の導出を開始させるための導出動作信号を入力させることにより、半導体装置 24 に第 2 周波数補正処理を実行させる。この際、ユーザは、例えば半導体装置 24 のリード 38 に当該導出動作信号を出力する機器を接続することにより、当該導出動作信号を入力させる。または、半導体装置 24 が一定の間隔で第 2 周波数補正処理を実行するようにしても良い。

【0069】

図 10 は、本実施形態に係る半導体装置 24 における第 2 周波数補正処理の流れを示すフローチャートである。当該第 2 周波数補正処理を実行するプログラムは、半導体装置 24 の出荷後に、上記導出動作信号が入力されたタイミングで実行されるプログラムであり、制御部 60 が有する記憶手段に予め記憶されている。

【0070】

ステップ S 201 において、制御部 60 は、常温レジスタ 73、高温レジスタ 74、及び低温レジスタ 72 にそれぞれ格納されている計測値を取得する。

【0071】

10

20

30

40

50

ステップ S 2 0 3 において、制御部 6 0 は、ステップ S 2 0 1 において取得した計測値を用いて、発振子 2 8 の発振周波数の補正值（以下、「周波数補正值」ともいう。）を導出する。

【 0 0 7 2 】

図 1 1 は、本実施形態に係る半導体装置における温度と周波数偏差との関係を示す図である。なお、図 1 1 は、実際の温度環境で得られた周波数誤差ではなく、二次関数による計算によって得られる理論値を示している。上記二次関数は、下記（ 1 ）式で表される。なお、下記（ 1 ）式において、 $f$  は周波数偏差、 $a$  は二次温度係数、 $T$  は測定された温度、 $T_0$  は頂点温度、 $b$  は頂点誤差である。上記二次温度係数  $a$  は、発振子 2 8 の個体差に応じて予め定められた定数であり、制御部 6 0 が有する記憶手段に予め記憶されている。

10

【 0 0 7 3 】

【 数 1 】

$$f = a \times (T - T_0)^2 + b$$

... ( 1 )

【 0 0 7 4 】

第 1 実施形態では、周波数偏差  $f$  が未知であるが、既知である二次温度係数  $a$ 、常温レジスタ 7 3 に格納されている常温での計測値、高温レジスタ 7 4 に格納されている高温での計測値、及び低温レジスタ 7 2 に格納されている低温での計測値から、頂点誤差  $b$  を導出することができる。そして、制御部 6 0 は、常温での温度  $T_0$  において最も周波数偏差が小さくなるようにするために、頂点誤差  $b$  の値を周波数補正值とする。

20

【 0 0 7 5 】

なお、上記周波数補正值の導出において、例えば - 1 0 での測定環境下において、温度センサ 5 8 による計測値が - 8 であった場合には、+ 2 に対応する補正が必要ということになる。出荷段階における製品は、常温、各レジスタに記憶されている高温及び低温の 3 ポイントの計測値をデータバス 7 6 を介して読み出し、読み出したデータをトリミングデータとして、実際の環境下の温度を導出する。温度センサ 5 8 による計測値が、各レジスタに記憶されていない値であった場合には、近接する二つのレジスタの値を用いて、実際の環境下の温度を導出すればよい。

【 0 0 7 6 】

ステップ S 2 0 5 において、制御部 6 0 は、ステップ S 2 0 3 において導出した周波数補正值を示すデータを、周波数補正レジスタ 7 5 に格納する。そして、半導体装置 2 4 では、分周回路 5 3 が、周波数補正レジスタ 7 5 に格納されている周波数補正值を用いて、発振回路から入力した信号からクロック信号を生成することで、発振子 2 8 の発振周波数の補正が行われる。

30

【 0 0 7 7 】

このように、第 1 実施形態に係る半導体装置 2 4 によると、出荷時に、半導体装置 2 4 の 3 ポイントの環境温度下での温度センサ 5 8 による計測値をトリミングデータとして準備しておき、当該トリミングデータを元に周波数補正值を導出することにより、半導体装置 2 4 の個体毎の温度センサ 5 8 の製造上のばらつきに依存せずに、高精度な温度情報に基づいた周波数補正值を得ることができる。

40

【 0 0 7 8 】

従来のパッケージ化された半導体装置において、図 3 2 に示すように、当該半導体装置を駆動させる場合、半導体装置の周辺温度  $T_a$  ( )、パッケージ表面温度  $T_c$  ( ) 及びチップ表面温度  $T_j$  ( ) は各々異なってくる。例えば、チップ表面温度  $T_j$  は、パッケージ熱抵抗（ジャンクション及び雰囲気間）を  $\theta_{ja}$ 、チップの消費電力（最大または平均）を  $P$  とすると、下記の（ 2 ）式で表される。

【 0 0 7 9 】

【 数 2 】

$$T_j = P \times \theta_{ja} + T_a$$

... ( 2 )

50

## 【 0 0 8 0 】

しかしながら、本実施形態に係る半導体装置 2 4 では、温度センサ 5 8 と発振子 2 8 とが一体に封止されていることにより、温度センサ 5 8 の周辺温度と発振子 2 8 の周辺温度とが同一となるため高精度に発振子 2 8 の温度を L S I 3 0 が有する温度センサ 5 8 で測定することができ、そのため発振子 2 8 及び温度センサ 5 8 間の温度差によって周波数補正の精度が低下することが防止される。

## 【 0 0 8 1 】

( 第 2 実施形態 )

## 【 0 0 8 2 】

次に、本発明の第 2 実施形態に係る半導体装置 2 4 について説明する。なお、第 1 実施形態と同一の構成については、同一の符号を付し、説明を省略する。

## 【 0 0 8 3 】

図 1 2 に示すように、第 2 実施形態に係る半導体装置 2 4 には、L S I 3 0 A に対して、発振子 2 8 の発振周波数の補正の際に基準とするクロック信号 ( 以下、「基準クロック信号」ともいう。 ) を入力する、基準信号発振子 8 0 を備えたクロック発生装置が接続されている。また、第 2 実施形態に係る半導体装置 2 4 の L S I 3 0 A は、第 1 実施形態に係る半導体装置 2 4 の L S I 3 0 の構成に加えて、測定カウンタ 8 1、基準カウンタ 8 2、及びクロック信号を発振回路 5 7 から外部へ出力する出力端子 8 3 を更に備えている。

## 【 0 0 8 4 】

図 1 3 ( a ) 及び ( b ) に示すように、基準信号発振子 8 0 は、発振子 2 8 よりも発振周波数が高い水晶振動子などの発振子である。なお、第 2 実施形態では、発振子 2 8 の発振周波数が 3 2 . 7 6 8 K H z であり、基準信号発振子 8 0 の発振周波数が 1 0 M H z である。

## 【 0 0 8 5 】

測定カウンタ 8 1 は、発振回路 5 1 に接続されていて、制御部 6 0 の制御に基づいて、発振子 2 8 によるクロック信号 ( 以下、「測定クロック信号」ともいう。 ) を発振回路 5 1 から受信して当該クロック信号のクロック数をカウントするカウンタである。基準カウンタ 8 2 は、基準信号発振子 8 0 を備えたクロック発生装置に接続されていて、制御部 6 0 の制御に基づいて、基準信号発振子 8 0 によるクロック信号を受信して当該クロック信号のクロック数をカウントする。なお、図 1 3 ( a ) 及び ( b ) に示すように、基準カウンタ 8 2 と測定カウンタ 8 1 とは、相互に同期しながら略同時に同一時間内にクロック数のカウントを行う。なお、測定カウンタ 8 1 と基準カウンタ 8 2 は、動作信号に基づいて相互に同期しながら動作させてもよいし、同期カウンタを用いても良い。

## 【 0 0 8 6 】

また、第 2 実施形態では、レジスタ部 7 0 において、温度計測値レジスタ 7 1 に、温度センサ 5 8 により測定された温度を示すデータが格納され、低温レジスタ 7 2 に、周辺温度を常温 ( 2 5 ) より低温の基準温度とした場合に温度センサ 5 8 により測定された温度及びその温度における周波数誤差を示すデータが格納され、常温レジスタ 7 3 に、周辺温度を常温 ( 2 5 ) とした場合に温度センサ 5 8 により測定された温度及びその温度における周波数誤差を示すデータが格納され、高温レジスタ 7 4 に、周辺温度を常温 ( 2 5 ) より高温の基準温度とした場合に温度センサ 5 8 により測定された温度及びその温度における周波数誤差を示すデータが格納され、周波数補正レジスタ 7 5 に、上述した周波数誤差を示すデータから導出される周波数補正值を示すデータが格納される。

## 【 0 0 8 7 】

< 発振周波数の補正 >

## 【 0 0 8 8 】

ユーザは、例えば出荷テスト時に、まず、槽内の温度が常温 ( ここでは、2 5 ) に設定された恒温槽の内部に半導体装置 2 4 を配置する。そして、ユーザは、半導体装置 2 4 に例えば温度センサ 5 8 による温度の計測を開始させるための計測動作信号を入力させることにより、半導体装置 2 4 に第 1 周波数補正処理を実行させる。この際、ユーザは、例

10

20

30

40

50

例えば半導体装置 24 のリード 38 に当該計測動作信号を出力する機器を接続することにより、半導体装置 24 に当該計測動作信号を入力させる。また、当該計測動作信号には、恒温槽に設定された温度が常温、高温、または低温の何れであることを示す情報を含んでいる。

【0089】

図 14 は、本実施形態に係る半導体装置 24 における第 1 周波数補正処理の流れを示すフローチャートである。当該第 1 周波数補正処理を実行するプログラムは、半導体装置 24 の出荷時に、上記計測動作信号が入力されたタイミングで実行されるプログラムであり、制御部 60 が有する記憶手段に予め記憶されている。

【0090】

ステップ S301 において、制御部 60 は、計測動作信号が入力してから所定時間（例えば、数時間）が経過したか否かを判定する。当該所定時間は、半導体装置 24 の内部温度（LSI 30 の温度）が、恒温槽の温度と一致するために必要な時間とすると良い。

【0091】

ステップ S301 において所定時間が経過したと判定された場合、ステップ S303 において、制御部 60 は、温度センサ 58 による計測値を取得する。なお、温度センサ 58 による計測値は、温度計測値格納レジスタ 71 に格納される。また、温度センサ 58 は、試験により測定精度が予め定められた基準値以上であることが確認済みであり、温度センサ 58 により高精度に温度測定を行えることが保障されている。または温度センサ 58 による計測値を用いて補正を行うようにしても良い。

【0092】

ステップ S305 において、制御部 60 は、発振子 28 の発振周波数の誤差を導出する周波数誤差導出処理を行う。図 15 は、本実施形態に係る周波数誤差導出処理の流れを示すフローチャートである。また、図 16 は、本実施形態に係る周波数誤差導出処理におけるタイミングチャートであり、(a) は、カウント開始時を示す図であり、(b) は、カウント停止時を示す図である。

【0093】

ステップ S401 において、制御部 60 は、測定カウンタ 81 に対して補正動作信号を出力する。補正動作信号を入力した測定カウンタ 81 は、ステップ S403 において、動作を開始し、発振子 28 によるクロック信号のクロック値のカウントを開始すると共に、基準カウンタ 82 に対して開始信号を出力する。

【0094】

開始信号を受信した基準カウンタ 83 は、ステップ S405 において、基準信号発振子 80 によるクロック信号のクロック値のカウントを開始する。すなわち、図 16 (a) に示すように、補正動作信号がオンになると、測定カウンタ 81 がカウントを開始すると共に、基準カウンタ 82 も測定カウンタ 81 に同期してカウントを開始する。

【0095】

ステップ S407 において、測定カウンタ 81 は、測定カウンタのカウント値が予め定められた所定値（本実施形態では、1 秒に相当する 32,768）以上であるか否かを判定する。ステップ S407 において所定値以上でない場合は、測定カウンタ 81 はそのままカウントを継続する。

【0096】

ステップ S407 において所定値以上であると判定された場合は、ステップ S409 において、測定カウンタ 81 は、カウントを停止すると共に、基準カウンタ 82 に対して停止信号を出力する。

【0097】

停止信号を受信した基準カウンタ 82 は、ステップ S411 において、カウントを停止する。すなわち、図 16 (b) に示すように、補正動作信号がオフになると、測定カウンタ 81 がカウントを停止すると共に、基準カウンタ 82 も測定カウンタ 81 に同期してカウントを停止する。

10

20

30

40

50

## 【 0 0 9 8 】

ステップ S 4 1 3 において、制御部 6 0 は、基準カウンタ 8 2 のカウント値を取得する。

## 【 0 0 9 9 】

ステップ S 4 1 5 において、制御部 6 0 は、ステップ S 4 1 3 において取得した基準カウンタ 8 2 のカウント値から、発振子 2 8 の発振周波数の誤差を導出する。すなわち、制御部 6 0 は、発振子 2 8 による測定クロック信号において同一時間内に得られたカウント値（すなわち、3 2 , 7 6 8）を、発振子 2 8 よりも高精度に計時を行うことができる基準信号発振子 8 0 による基準クロック信号のカウント値と比較することにより、発振子 2 8 の発振周波数の誤差を導出する。

10

## 【 0 1 0 0 】

例えば、基準信号発振子 8 0 の発振周波数が 1 0 M H z であるため、基準カウンタ 8 2 のカウント値が " 1 0 0 0 0 0 0 0 (十進数) " であれば、発振子 2 8 により正確に 1 秒を計時できていると推測でき、発振周波数の誤差は 0 で補正する必要がなく、発振周波数の誤差（周波数補正值）を 0 とする。一方、例えば、基準カウンタ 8 2 のカウント値が " 1 0 0 0 0 0 0 2 (十進数) " であれば、発振子 2 8 の発振周波数が 0 . 2 p p m だけ遅くなっていると推測でき、発振子 2 8 の発振周波数をその誤差の分、すなわち 0 . 2 p p m 早くなるように補正する必要があり、発振周波数の誤差（周波数補正值）を + 0 . 2 p p m とする。また、例えば、基準カウンタ 8 2 の値が " 9 9 9 9 9 9 0 (十進数) " であれば、発振子 2 8 の発振周波数が 1 . 0 p p m だけ早くなっているため、発振子 2 8 の発振周波数をその誤差の分、すなわち 1 . 0 p p m 遅くする必要があり、発振周波数の誤差（周波数補正值）を - 1 . 0 p p m とする。

20

## 【 0 1 0 1 】

ステップ S 4 1 7 において、制御部 6 0 は、測定カウンタ 8 1 に対する補正動作信号の出力を停止し、周波数誤差導出処理プログラムを終了する。また、測定カウンタ 8 1 及び基準カウンタ 8 2 は、補正動作信号の入力が停止すると、動作を停止する。

## 【 0 1 0 2 】

ステップ S 3 0 7 において、制御部 6 0 は、ステップ S 3 0 3 において取得した温度の計測値と、ステップ S 4 1 5 において導出された周波数誤差とを、恒温槽に設定された温度が常温である場合には、常温レジスタ 7 3 に、恒温槽に設定された温度が高温である場合には、高温レジスタ 7 4 に、恒温槽に設定された温度が低温である場合には、低温レジスタ 7 2 に格納して、第 1 周波数補正処理プログラムを終了する。

30

## 【 0 1 0 3 】

ユーザは、槽内の温度が常温に設定された恒温槽の内部に半導体装置 2 4 を配置した状態に加えて、槽内の温度が高温の基準温度に設定された恒温槽の内部に半導体装置 2 4 を配置した状態、及び槽内の温度が低温の基準温度に設定された恒温槽の内部に半導体装置 2 4 を配置した状態において、半導体装置 2 4 にそれぞれ上記ステップ S 3 0 1 乃至 S 3 0 9 の処理を行わせる。これにより、常温レジスタ 7 3、高温レジスタ 7 4、低温レジスタ 7 2 にそれぞれ温度センサ 5 8 による温度の計測値及び発振子 2 8 の発振周波数の誤差が格納される。

40

## 【 0 1 0 4 】

本実施形態に係る半導体装置 2 4 は、上述した処理を行った後に出荷され、出荷後の予め定められたタイミングで、発振子 2 8 の発振周波数が周波数補正レジスタ 7 5 に格納された周波数補正值を示すデータを用いて上述した ( 1 ) 式に基づいて補正される。なお、第 2 実施形態における二次温度係数 a 及び頂点誤差 b は、各温度において導出された周波数誤差によって決定される。なお、周波数誤差を決定したい温度よりも高い温度のレジスタと低い温度のレジスタに格納された発振周波数の誤差の値の差分から直線近似によって求めるようにしても良い。そして、システムリセット時や定期的に、あるいは、リード 3 8 を介する所定の信号の入力に応じて、または上記 ( 1 ) 式を用いて発振子 2 8 の発振周波数を補正をする際に後述する第 2 周波数補正処理が行われる。

50



## 【 0 1 0 5 】

ユーザは、半導体装置 2 4 に例えば周波数補正值の導出を開始させるための導出動作信号を入力させることにより、半導体装置 2 4 に第 2 周波数補正処理を実行させる。この際、ユーザは、例えば半導体装置 2 4 のリード 3 8 に当該計測動作信号を出力する機器を接続することにより、当該導出動作信号を入力させる。

## 【 0 1 0 6 】

図 1 7 は、本実施形態に係る半導体装置 2 4 における第 2 周波数補正処理の流れを示すフローチャートである。当該第 2 周波数補正処理を実行するプログラムは、上記計測動作信号が入力されたタイミングで実行されるプログラムであり、制御部 6 0 が有する記憶手段に予め記憶されている。

## 【 0 1 0 7 】

ステップ S 5 0 3 において、制御部 6 0 は、温度センサ 5 8 により現在の環境温度を計測し、その計測値を取得する。なお、温度センサ 5 8 による計測値は、温度計測値格納レジスタ 7 1 に格納される。

## 【 0 1 0 8 】

ステップ S 5 0 5 において、制御部 6 0 は、ステップ S 5 0 3 において取得した温度が、恒温槽で計測された温度（例えばステップ S 3 0 3 において取得された温度）と異なっているか否かを判定する。なお、この判定が不要な場合には、ステップ S 5 0 3 の処理を行った後に、当該ステップ S 5 0 5 の処理を行わずに、ステップ S 5 0 5 に移行してもよい。

## 【 0 1 0 9 】

ステップ S 5 0 5 において温度が異なっていないと判定された場合は、制御部 6 0 は、周波数補正值を変更する必要がないと判断し、第 2 周波数補正処理を終了する。

## 【 0 1 1 0 】

ステップ S 5 0 5 において温度が異なっていると判定された場合は、制御部 6 0 は、ステップ S 5 0 7 において、上述したステップ S 3 0 5 と同様の処理を行うことで、周波数誤差を導出する。また、ステップ S 5 0 7 において、制御部 6 0 は、レジスタ部 7 0 の各レジスタに記憶されているデータを、上述した ( 1 ) 式に代入することにより、二次温度係数  $a$  及び頂点誤差  $b$  を導出する。

## 【 0 1 1 1 】

ステップ S 5 1 1 において、制御部 6 0 は、周波数補正值を周波数補正レジスタ 7 5 に格納する。この際、ステップ S 5 0 5 において温度が異なっていないと判定された場合は、低温レジスタ 7 2、常温レジスタ 7 3、及び高温レジスタ 7 4 に格納されている温度及び周波数誤差を用いて周波数補正值を導出して格納する。一方、ステップ S 5 0 5 において温度が異なっていると判定された場合は、ステップ S 5 0 7 において導出した周波数誤差を用いて周波数補正值を導出して格納する。

## 【 0 1 1 2 】

そして、半導体装置 2 4 では、分周回路 5 3 が、発振回路から入力した信号をこの周波数補正レジスタ 7 5 に格納されている周波数補正值に基づいて補正することで、発振子 2 8 の発振周波数の補正を行う。

## 【 0 1 1 3 】

以上のように、第 2 実施形態に係る半導体装置 2 4 によると、実温度での周波数誤差を測定することで、発振子 2 8 の製造ばらつきにより温度によって周波数偏差が異なっても、常に安定した計時を刻むことが可能となる。

## 【 0 1 1 4 】

また、第 2 実施形態に係る半導体装置 2 4 によると、半導体装置 2 4 の L S I 3 0 A の内部に時間補正回路を内蔵させる事で、外部から供給されるクロック信号の周波数精度が低くても高精度に時間測定を行うことができる。

## 【 0 1 1 5 】

また、第 2 実施形態に係る半導体装置 2 4 によると、発振子 2 8 を内蔵したことによる

10

20

30

40

50

空き端子を別機能（例えばシリアル通信やI2Cの追加など）に置き換えることで、端子数が限られていても高機能化を実現することができる。

【0116】

なお、本実施形態では、基準信号発振子80、測定カウンタ81及び基準カウンタ82を用いて発振子28の発振周波数の誤差を導出するが、誤差の導出方法はこれに限定されず、発振回路51から出力されるoscout端子から出力されるクロック信号における所定時間（本実施形態では、1秒（32,768CLK））の計時が、他の方法で正確に計時された当該所定時間と比較することにより、発振子28により当該所定時間の計時が実際にどれくらいかかっているかを測定しても良い。

【0117】

また、第2実施形態に係る半導体装置24における発振子28の発振周波数の誤差の補正を行った上で、必要に応じて、第1実施形態に係る半導体装置24における温度センサ58の測定誤差を考慮した補正を行っても良い。

【0118】

図18及び図19は、本実施形態に係る半導体装置24のLSI30Aの電氣的構成の別例を示すブロック図である。

【0119】

図18に示すように、半導体装置24は、出力端子84を備えていて、制御部60により導出された発振子28の発振周波数の誤差（周波数補正值）が半導体装置24の外部に出力端子84を介して出力されるようにしても良い。これにより、基準クロック発生装置の特性劣化などを見つける為の定期校正を実施する事ができる。

【0120】

また、図19に示すように、半導体装置24のLSI30Aは、測定カウンタ81に校正の基準になる高精度のクロック発生装置85を接続しても良い。この場合には、上述したステップS413において、制御部60は、測定カウンタ81のカウント値及び基準カウンタ82のカウント値を取得し、測定カウンタ81のカウント値と基準カウンタ82のカウント値とを比較する。例えば、測定カウンタ81のクロック信号の周波数を10MHz、基準カウンタ82に接続されたクロック発生装置85の周波数を10MHzとすると、基準信号発振子80を有するクロック発生装置と基準カウンタ82に接続されたクロック発生装置84とが同一の周波数のクロック信号を発生していれば、測定カウンタ81のカウント値と基準カウンタ82のカウント値とが同一の値になるが、基準信号発振子80の特性が変化している場合には、測定カウンタ81のカウント値と基準カウンタ82のカウント値とに差が生じる。測定カウンタ81のカウント値と基準カウンタ82のカウント値とに差が生じた場合には、その差を制御部60で、予め定められた許容誤差範囲内か否かを判断して、判断結果を8の出力端子84に出力する。これにより、基準信号発振子80を備えたクロック発生装置の特性劣化などを見つける為の定期校正を実施することができる。

【0121】

また、図19に示すように、半導体装置24のLSI30Aにクロック発生装置85が内蔵されている場合であっても、LSI30Aの内部に、発振回路51から出力されたクロック信号及びクロック発生装置85から出力されたクロック信号の何れか一方を選択的に入力し、測定カウンタ81に出力するセレクタ86を接続しても良い。図19に示す半導体装置24では、セレクタ86を接続することにより、図18に示す半導体装置24と同様に機能させることができる。

【0122】

（第3実施形態）

【0123】

次に、本発明の第3実施形態に係る半導体装置200について説明する。なお、第1実施形態と同一の構成については、同一の符号を付し、説明を省略する。図9及び図10に示すように、本実施形態に係る半導体装置200を構成するリードフレーム202の表面

10

20

30

40

50

の発振子搭載用梁 206 には、接着剤を介して発振子 28 が搭載されており、リードフレーム 202 の裏面のダイパッド 202A には、接着剤を介して LSI 30 が搭載されている。

【0124】

ここで、LSI 30 は、ダイパッド 202A の中央部より左側にずらして搭載されており、ダイパッド 202A に形成された開口部 202C と重ならないようになっている。このため、LSI 30 の全面がダイパッド 202A と接着している。

【0125】

ダイパッド 202A の第 1 の面に発振子 28 を、第 1 の面とは反対側の第 2 の面に LSI 30 を固定し、LSI 30 の LSI 30 の発振子用電極パッド 54 と発振子 28 の外部電極 34、および LSI 30 の電極パッド 50 とインナーリード 38A とをボンディングワイヤ 52 で接続して半導体装置 200 とする手順は、実施形態 1 の半導体装置 24 と同様に図 6 (a) ~ (e) に示すとおりである。半導体装置 200 をモールド樹脂 32 で封止する手順も、同様に図 7 (a) ~ (d) に示すとおりである。

10

【0126】

本実施形態に係る半導体装置 200 では、第 1 実施形態に係る半導体装置 24 と比べて、LSI 30 の接着強度を向上できる。また、発振子 28 の外部電極 34 の全面が露出しているので、発振子用電極パッド 54 と外部電極 34 とをボンディングワイヤ 52 で容易に接続できる。

【0127】

(第 4 実施形態)

20

【0128】

次に、本発明の第 4 実施形態に係る半導体装置 300 について説明する。なお、第 1 実施形態と同一の構成については、同一の符号を付し、説明を省略する。図 22、及び図 23 に示すように、本実施形態に係る半導体装置 300 を構成するリードフレーム 302 は、円形のダイパッド 302A と、ダイパッド 302A の外周側に設けられた外枠部 302B とを支持梁 302C、及び発振子搭載梁 302D で架け渡した形状となっている。

【0129】

ダイパッド 302A は、リードフレーム 302 の中央部に位置しており、ダイパッド 302A の裏面に搭載された LSI 30 より小さくなっている。支持梁 302C は、ダイパッド 302A の上下、及び左側へ延びており、発振子搭載梁 302D は、ダイパッド 302A の右側へ延びている。また、発振子搭載梁 302D は、支持梁 302C より広幅に形成されると共に、発振子搭載梁 302D の幅は、発振子 28 の外部電極 34 間の距離よりも狭くなるように形成されており、接着剤を介して発振子 28 が搭載されている。

30

【0130】

ダイパッド 302A の第 1 の面に発振子 28 を、第 1 の面とは反対側の第 2 の面に LSI 30 を固定し、LSI 30 の LSI 30 の発振子用電極パッド 54 と発振子 28 の外部電極 34、および LSI 30 の電極パッド 50 とリード 38 とをボンディングワイヤ 52 で接続して半導体装置 300 とする手順は、実施形態 1 の半導体装置 24 と同様に図 6 (a) ~ (e) に示すとおりである。半導体装置 300 をモールド樹脂 32 で封止する手順も、同様に図 7 (a) ~ (d) に示すとおりである。

40

【0131】

本実施形態に係る半導体装置 300 では、ダイパッド 302A をできるだけ小さく形成し、ダイパッド 302A の外側を打ち抜いているので、第 1 実施形態に係る半導体装置 24 と比べて、リードフレーム 302 にかかる材料費を削減することができる。

【0132】

また、ダイパッド 302A を小さくしたことで、第 1 実施形態と比べて、モールド樹脂 32 と LSI 30 との接触面積が大きくなる。ここで、LSI 30 とモールド樹脂 32 の接着力は、LSI 30 とダイパッド 302A との接着力より大きいため、モールド樹脂 32 と LSI 30 との接触面積が大きくなった分だけ、LSI 30 が剥離しにくくなる。特

50

に、リフロー等で半導体装置 300 を基板に実装する際には、半導体装置 300 が加熱されるため、ダイパッド 302 A とモールド樹脂 32 との密着力が低下する虞があるが、ダイパッド 302 A を小さくし、モールド樹脂 32 と L S I 30 との接触面積を大きくすることで、加熱時にも密着力を確保できる。

#### 【0133】

さらに、外枠部 302 B の内側に、支持梁 302 C 及び発振子搭載梁 302 D を十字形状（格子状）に配置し、発振子 28 を発振子搭載梁 302 D に対して垂直に交差させて搭載しているため、支持梁 302 C と発振子 28 の外部電極 34 とが接触して短絡するのを抑制できる。なお、ダイパッド 302 A を支持する支持梁 302 C を除去し、片持ちとして、発振子搭載梁 302 D のみで外枠部 302 B とダイパッド 302 A とを連結してもよい。

10

#### 【0134】

（第 5 実施形態）

#### 【0135】

次に、本発明の第 5 実施形態に係る半導体装置 400 について説明する。なお、第 1 実施形態と同一の構成については、同一の符号を付し、説明を省略する。図 24、及び図 25 に示すように、本実施形態に係るリードフレーム 402 の中央部に位置するダイパッド 402 A には、段差部 404 が設けられている。段差部 404 は、ダイパッド 402 A の上下方向に延びており、図 14 に示すように、左から右へ向かって上方に傾斜している。このため、ダイパッド 402 A は、段差部 404 を境にして、下方に位置する第 1 搭載面 402 B と、上方に位置する第 2 搭載面 402 C とに分けられている。

20

#### 【0136】

第 1 搭載面 402 B、及び第 2 搭載面 402 C は、リードフレーム 402 の裏面に連続して設けられており、インナーリード 408 A と平行に形成されている。また、第 1 搭載面 402 B には、接着剤を介して L S I 30 が搭載されており、L S I 30 の下面に設けられた電極パッド 50 とインナーリード 408 A とがボンディングワイヤ 412 により電氣的に接続されている。

#### 【0137】

第 2 搭載面 402 C には、接着剤を介して発振子 28 が搭載されている。ここで、第 2 搭載面 402 C は、半導体チップ 30 と発振子 28 との厚みの差分だけ第 1 搭載面 402 B より上方に位置しており、L S I 30 の下面と発振子 28 の下面とが同じ高さとなっている。

30

#### 【0138】

図 25 に示すように、電極パッド 50 とインナーリード 408 A とを接続しているボンディングワイヤ 412（第 1 のボンディングワイヤ）は、発振子用電極パッド 54 と外部電極 34 とを接続しているボンディングワイヤ 412（第 2 のボンディングワイヤ）を跨ぐようにして形成されている。すなわち、ボンディングワイヤ 412 の短絡を防止するために、発振子用電極パッド 54 と外部電極 34 とを接続しているボンディングワイヤ 412（第 2 のボンディングワイヤ）の頂点は、電極パッド 50 とインナーリード 408 A とを接続しているボンディングワイヤ 412（第 1 のボンディングワイヤ）の頂点より低くなるように形成されている。

40

#### 【0139】

< 製造手順 >

#### 【0140】

以下、半導体装置 400 の製造手順について説明する。

#### 【0141】

まず、図 26（a）に示すように、リードフレーム 402 を、インナーリード 408 A が上方に、ダイパッド 402 A が下方に位置するように、ボンディング装置 1 の載置台 2 に載置する。なお、載置台 2 には、ダイパッド 402 A における第 2 搭載面 402 C が形成された部分を保持するための段差 8 が形成されている。この状態において、第 1 搭載面

50

402Bおよび第2搭載面402Cは何れも上方を向いている。また、発振子28は、外部電極34を上方に向けた状態でテープ上のパッケージ29に封入されて搬送されてくる。なお、リードフレーム402には、予めプレス加工等によって段差部404を形成しておく。

#### 【0142】

次に、図26(b)に示すように、パッケージ29を開封し、ピッカー4で発振子28を取り出し、図26(c)に示すように発振子28の外部電極34が上方を向くようにダイパッド402Aの第1搭載面402Bに発振子28を配置し、接着剤で第1搭載面402Bに固定する。なお、発振子28が、外部電極34を下方に向けた状態でパッケージ29に封入されているときは、ピッカー4として回転機構付きのものを用い、ピッカー4で発振子28を取り出した後、回転機構で発振子28を上下反転させ、外部電極34を上方に向けてからダイパッド26Aの第1の面に載置するのが好ましい。

10

#### 【0143】

発振子28を第1搭載面402Bに固定したら、図26(d)に示すように、ダイパッド402Aの第2搭載面402Cに、LSI30を、電極パッド50と発振子用電極パッド54とが上方を向くように接着剤で固定する。なお、第2搭載面402Cは第1搭載面402Bと平面視で重ならないように形成されているから、LSI30も平面視で発振子28に重ならないように固定される。また、LSI30と発振子28とはダイパッド402Aにおける同じ側の面に固定される。

#### 【0144】

20

LSI30を第2搭載面402Cに固定したら、図26(e)に示すように、LSI30の電極パッド50とリードフレーム402のインナーリード408Aとをボンディングワイヤ412で接続すると共に、LSI30の発振子用電極パッド54と発振子28の外部電極34とをボンディングワイヤ412で接続する。

#### 【0145】

次に、半導体装置400をモールド樹脂32で封止する手順について説明する。

#### 【0146】

図27(a)に示すように、半導体装置400を図27(e)に示す状態から上下反転させた状態で金型5のキャビティ6内部に固定する。このとき、半導体装置400におけるLSI30が搭載された側が、発振子28が搭載された側よりも、金型5においてモールド樹脂32を注入する注入口7の近くに位置すると共に、ダイパッド402AにおけるLSI30が搭載された側の部分が、キャビティ6における高さ方向中心付近に位置するように、半導体装置400を配置することが好ましい。又、半導体装置400は、アウトーリード408Bが金型5の外側に突出するように配置される。

30

#### 【0147】

半導体装置400をキャビティ6内部に固定したら、図27(b)において矢印aで示すように、注入口7からキャビティ6内部にモールド樹脂32を注入する。

#### 【0148】

図27(c)に示すように、注入口7から注入されたモールド樹脂32は、リードフレーム402(ダイパッド402A)におけるLSI30が固定されている部分においては、リードフレーム402の上方と下方とに均等に流れ込む。

40

#### 【0149】

しかしながら、リードフレーム402(ダイパッド402A)には、板厚方向に段差404が形成され、ダイパッド402Aにおける発振子28が固定されている部分は、段差404を境としてLSI30が固定されている部分に対して図27(a)~(d)における上方に屈曲している。

#### 【0150】

したがって、図27(d)において矢印cに示すように、ダイパッド402Aの発振子28が固定されている部分においては、ダイパッド402A下方の流速がダイパッド402A上方の流速よりも低くなる。これによってダイパッド402Aの前記部分においては

50

、モールド樹脂は下方に優先的に充填されるから、リードフレーム 402 (ダイパッド 402A) は注入されたモールド樹脂 32 によって下方から支持される。

【0151】

リードフレーム 402 の両側がモールド樹脂 32 で満たされたら、金型 5 を加熱してモールド樹脂 32 を硬化させる。

【0152】

本実施形態に係る半導体装置 400 では、発振子 28 と LSI 30 とがリードフレーム 402 の裏面に搭載されているので、発振子 28 と LSI 30 とを搭載する際に、リードフレーム 402 を反転させる必要がない。これにより、第 1 実施形態と比べて、半導体装置 400 の生産効率を向上できる。

10

【0153】

また、ボンディングワイヤ 412 が形成された面を上面とすると、第 2 搭載面 402C は、第 1 搭載面 402B より下方に位置しているので、発振子 28 を跨いで LSI 30 の電極パッド 50 とインナーリード 408A とをボンディングワイヤ 412 で接続する際に、発振子 28 がボンディングワイヤ 412 の妨げにならない。

【0154】

なお、本実施形態では、第 1 搭載面 402B と第 2 搭載面 402C とは、リードフレーム 402 の裏面に設けられていたが、これに限らず、リードフレーム 402 の表面に設けてもよい。この場合においても、ボンディングワイヤ 412 が形成された面を上面として、第 2 搭載面 402C を第 1 搭載面 402B より下方に形成することで、発振子 28 がボンディングワイヤ 412 の妨げとならないようにできる。

20

【0155】

また、本実施形態では、第 2 搭載面 402C は、第 1 搭載面 402B に対して、LSI 30 と発振子 28 との厚みの差分だけ上方に設けられていたが、これに限らず、ボンディングワイヤ 412 の妨げにならない程度に段差がついていればよく、発振子 28 の下面が LSI 30 の下面より下方へ突出していてもよい。

【0156】

(第 6 実施形態)

【0157】

次に、本発明の第 6 実施形態に係る半導体装置 500 について説明する。なお、第 1 実施形態と同一の構成については、同一の符号を付し、説明を省略する。図 28、及び図 29 に示すように、本実施形態に係るリードフレーム 502 の中央部に位置するダイパッド 502A には、第 5 実施形態と同様に、段差部 504 が形成されている。図 29 に示すように、段差部 504 は、左から右へ向かって上方に傾斜しており、ダイパッド 502A は、段差部 504 を境にして、下方に位置する第 1 搭載面 502B と、上方に位置する第 2 搭載面 502C とに分けられている。

30

【0158】

第 1 搭載面 502B、及び第 2 搭載面 502C は、共にリードフレーム 502 の裏面に連続して設けられており、インナーリード 508A と平行になっている。また、第 1 搭載面 502B には、接着剤を介して LSI 30 が搭載されており、第 2 搭載面 502C には、接着剤を介して発振子 28 が搭載されている。ここで、図 28 に示すように、LSI 30 は、リードフレーム 502 の中央部に位置しており、LSI 30 の右端部は、発振子 28 の一部を覆っている。すなわち、平面視にて投影したとき、発振子 28 と LSI 30 とが重なるように配置されている。

40

【0159】

ダイパッド 502A の第 1 搭載面 502B に発振子 28 を、第 2 搭載面 502C に LSI 30 を固定し、LSI 30 の LSI 30 の発振子用電極パッド 54 と発振子 28 の外部電極 34、および LSI 30 の電極パッド 50 とリード 38 とをボンディングワイヤ 512 で接続して半導体装置 500 とする手順は、実施形態 4 の半導体装置 400 と同様に図 26(a) ~ (e) に示すとおりである。また、半導体装置 500 をモールド樹脂 32 で

50

封止する手順も、同様に図 27 (a) ~ (d) に示すとおりである。

【0160】

本実施形態に係る半導体装置 500 では、LSI 30 がリードフレーム 502 の中央部に搭載されているので、LSI 30 の電極パッド 50 とインナーリード 508A との距離を LSI 30 の各辺で一定にできる。これにより、ワイヤボンディングを容易に行うことができる。その他の作用については、第 5 実施形態と同様である。

【0161】

以上、本発明の第 1 ~ 第 6 実施形態について説明したが、本発明はこうした実施形態に限定されるものでなく、第 1 ~ 第 6 実施形態を組み合わせ用いてもよいし、本発明の要旨を逸脱しない範囲において、種々なる態様で実施し得ることは勿論である。例えば、発振子 28 として、発振回路 51 を内蔵した発振子を用いてもよい。また、図 2 の開口部 26C は、スリット状の孔でもよい。

10

【符号の説明】

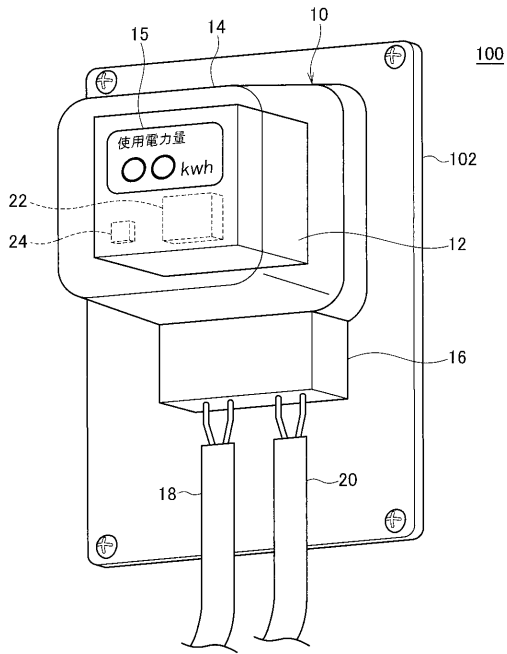
【0162】

- 10 積算電力量計（計測機器）
- 22 電力量計測回路（計測手段）
- 24 半導体装置
- 26 リードフレーム（搭載基材）
- 28 発振子（電子部品）
- 30 LSI（半導体チップ）
- 32 モールド樹脂（封止部材）
- 34 外部電極（電子部品の端子）
- 44 振動片（発振素子）
- 50 電極パッド（半導体チップの端子）
- 51 発振回路
- 52 ボンディングワイヤ（第 1 のボンディングワイヤ、第 2 のボンディングワイヤ）
- 54 発振子用電極パッド（半導体チップの端子）
- 200 半導体装置
- 202 リードフレーム（搭載基材）
- 300 半導体装置
- 302 リードフレーム（搭載基材）
- 400 半導体装置
- 402 リードフレーム（搭載基材）
- 412 ボンディングワイヤ（第 1 のボンディングワイヤ、第 2 のボンディングワイヤ）
- 500 半導体装置
- 502 リードフレーム（搭載基材）
- 512 ボンディングワイヤ（第 1 のボンディングワイヤ、第 2 のボンディングワイヤ）

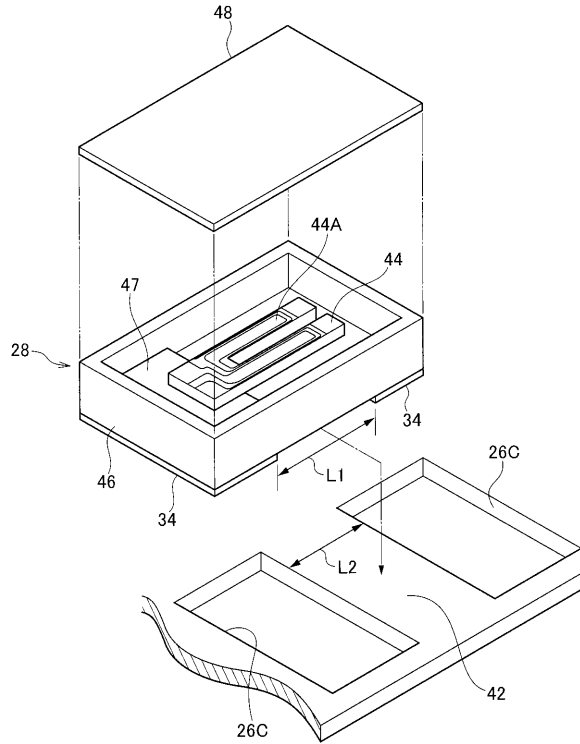
20

30

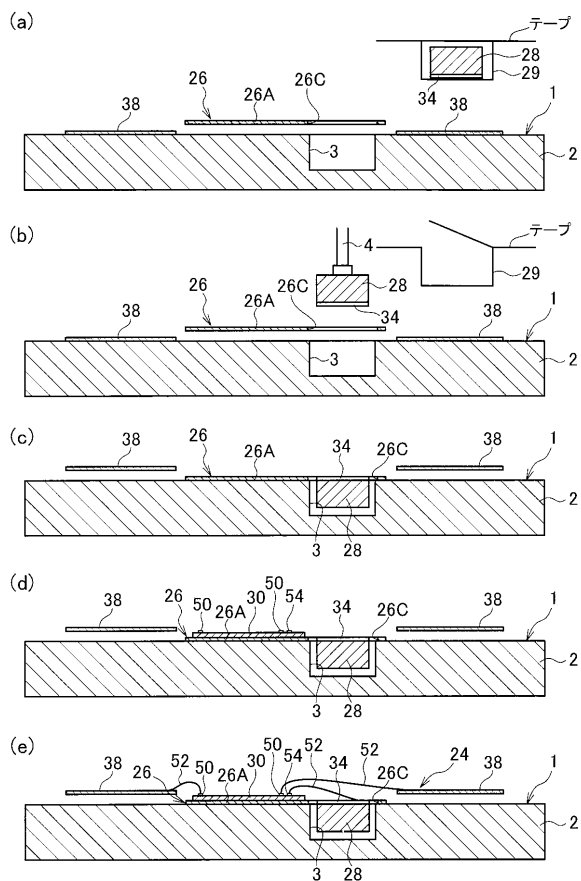
【図 1】



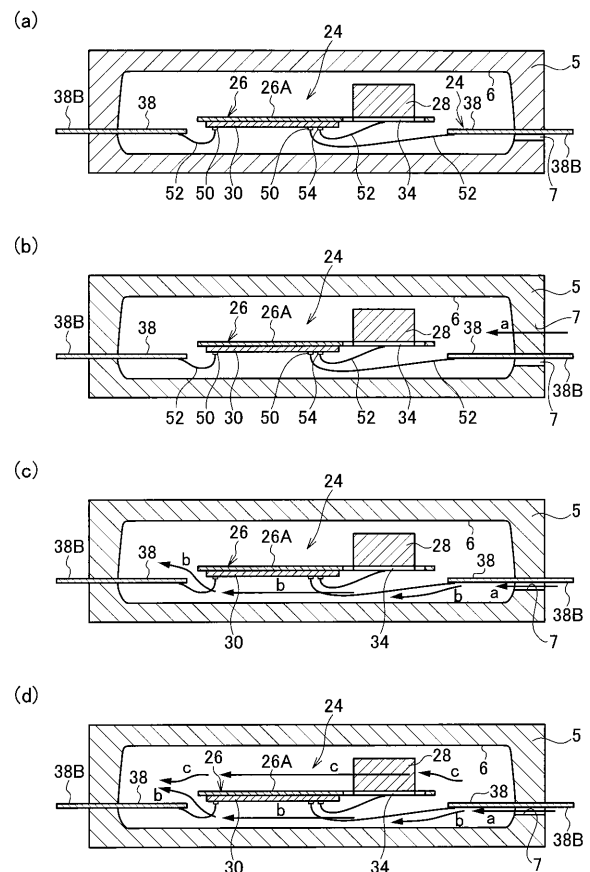
【図 4】



【図 6】

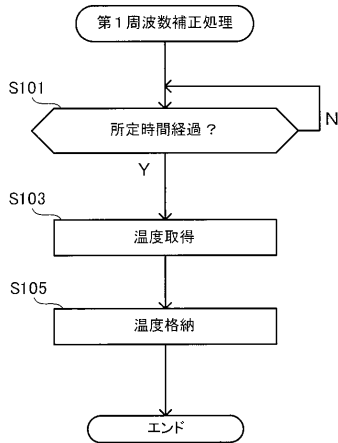


【図 7】

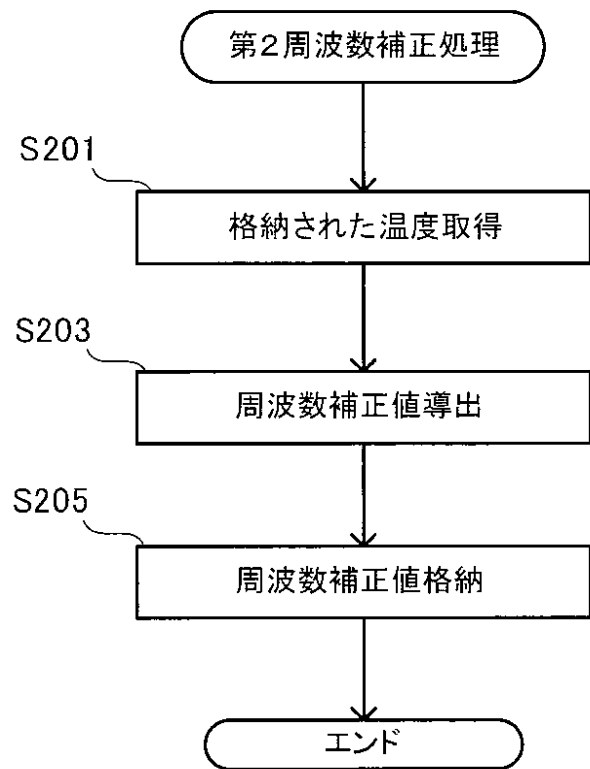




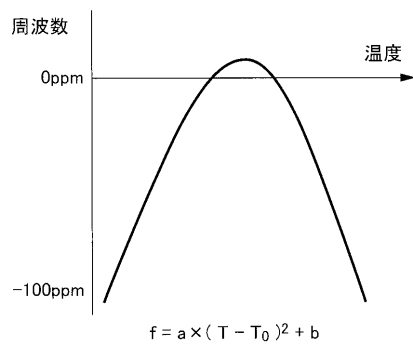
【図 9】



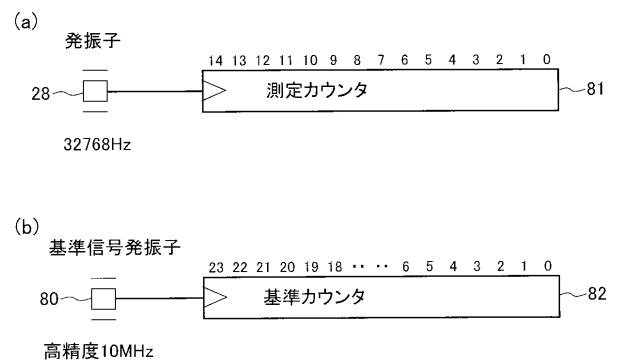
【図 10】



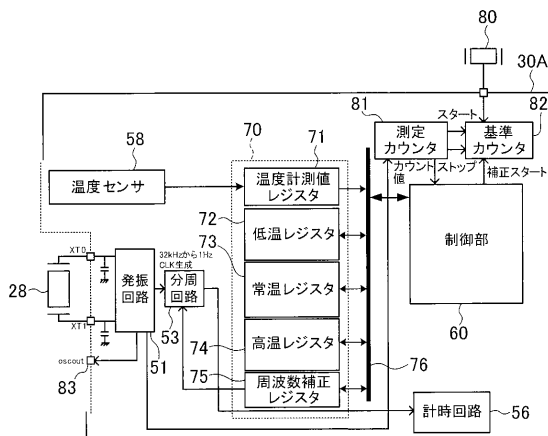
【図 11】



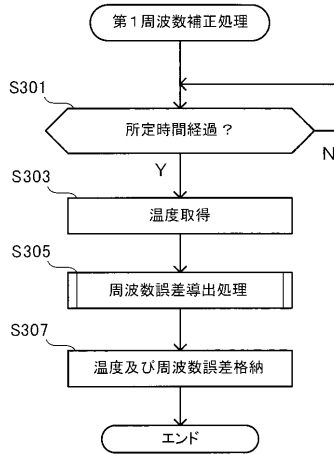
【図 13】



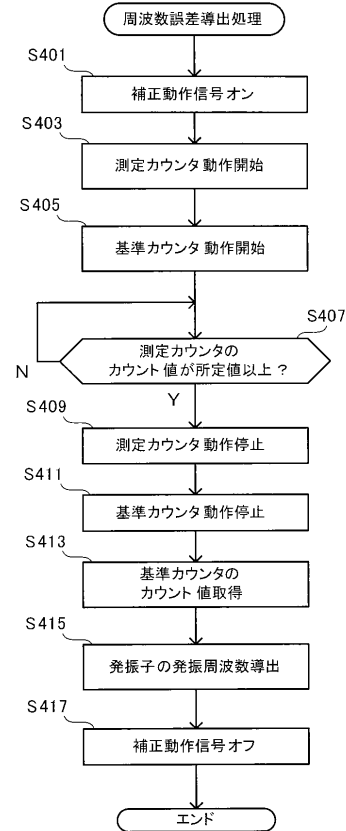
【図 12】



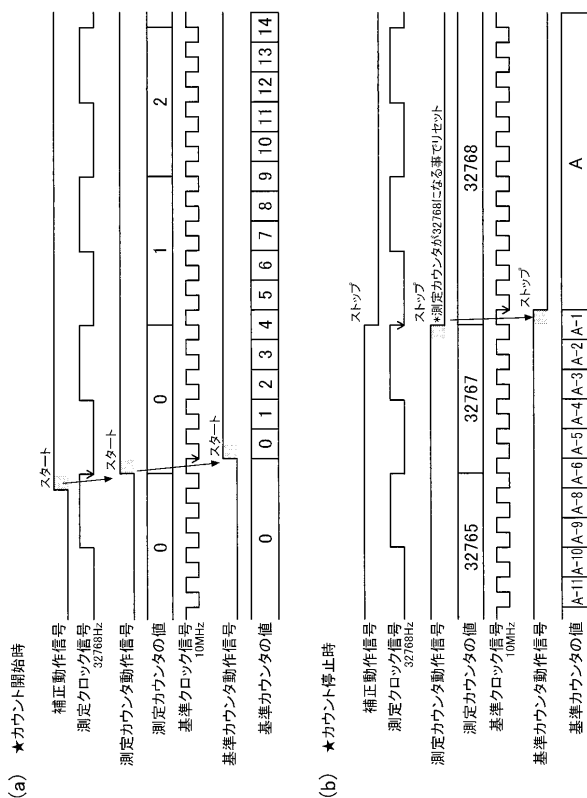
【図 14】



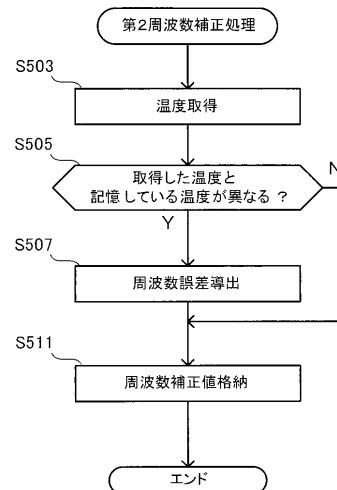
【図 15】

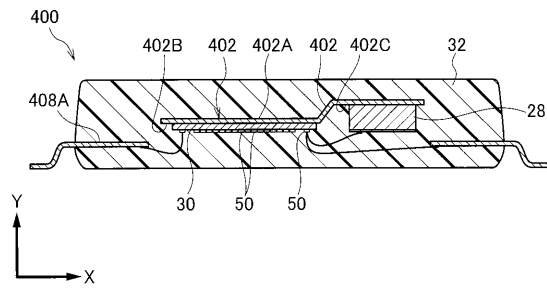


【図 16】



【図 17】

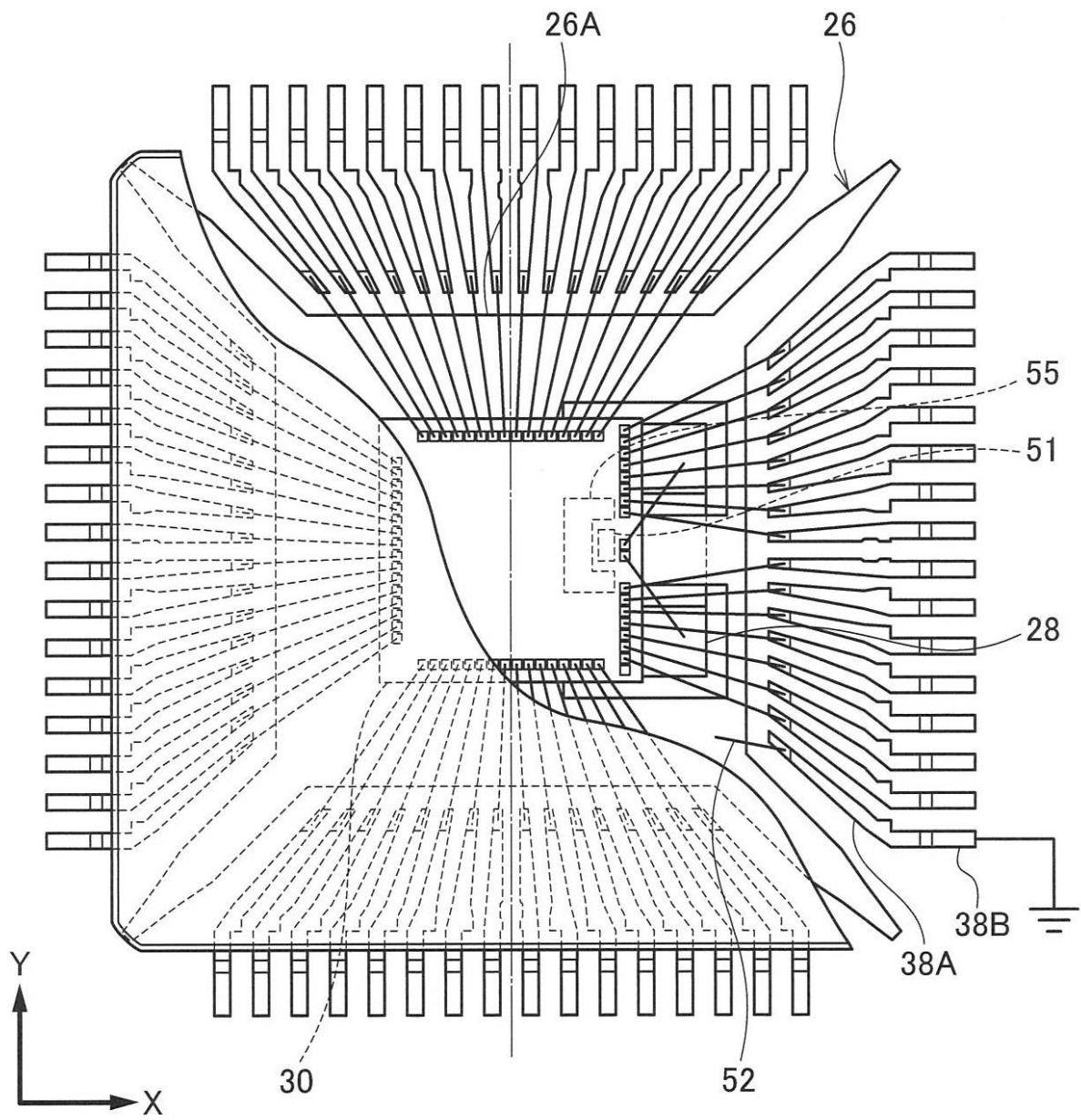




[illegible]

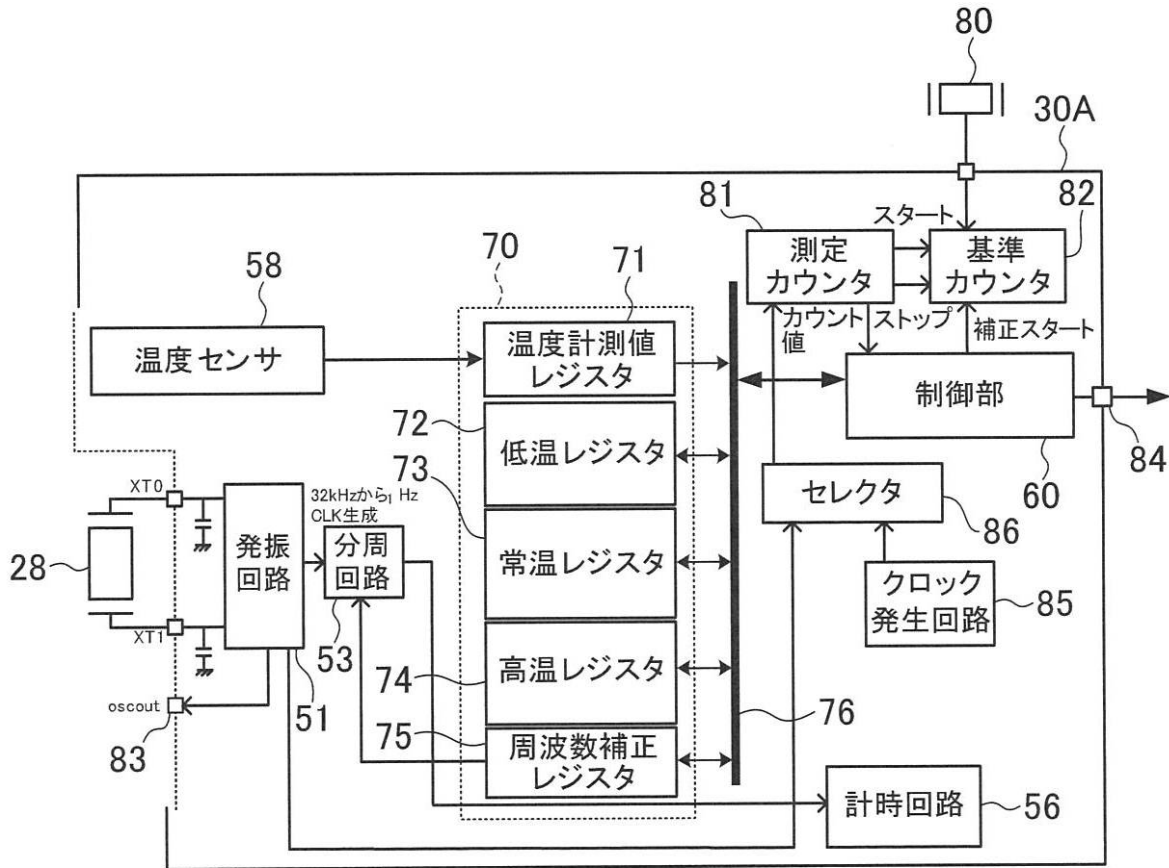
Figure 1 is a block diagram of a temperature measurement system 30. The system includes a temperature sensor 58, a crystal oscillator 28, a frequency divider circuit 53, a control unit 60, and a timing circuit 56. The crystal oscillator 28 is connected to the frequency divider circuit 53. The frequency divider circuit 53 is connected to the temperature sensor 58 and the control unit 60. The frequency divider circuit 53 is also connected to a register block 70, which contains a temperature measurement value register 71, a low-temperature register 72, a normal-temperature register 73, a high-temperature register 74, and a frequency correction register 75. The control unit 60 is connected to the register block 70 via a bus 76. The timing circuit 56 is connected to the register block 70.

【図 8】



The diagram illustrates a temperature measurement system 100. It features a temperature sensor 58 connected to a temperature measurement value register 72. An oscillator 28 (XT0, XT1) provides a clock signal to a frequency divider 53, which generates a 32kHz to 1Hz CLK signal. This signal is fed into a counter 81 and a reference counter 82. The reference counter 82 is also connected to a component 30A. The system includes a control unit 60 that manages the measurement process, including starting and stopping the counter 81 and initiating a correction start. Registers 72, 73, 74, 75, and 76 are used for storing temperature measurement values and correction data. A timing circuit 56 is also connected to the system.

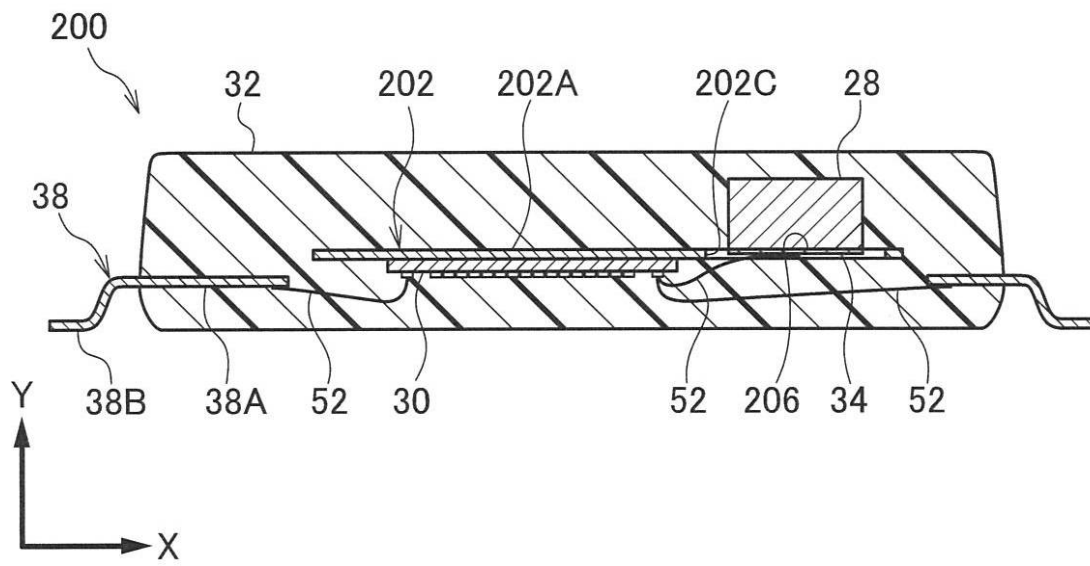
【図 19】







【図 2 1】





【図 24】

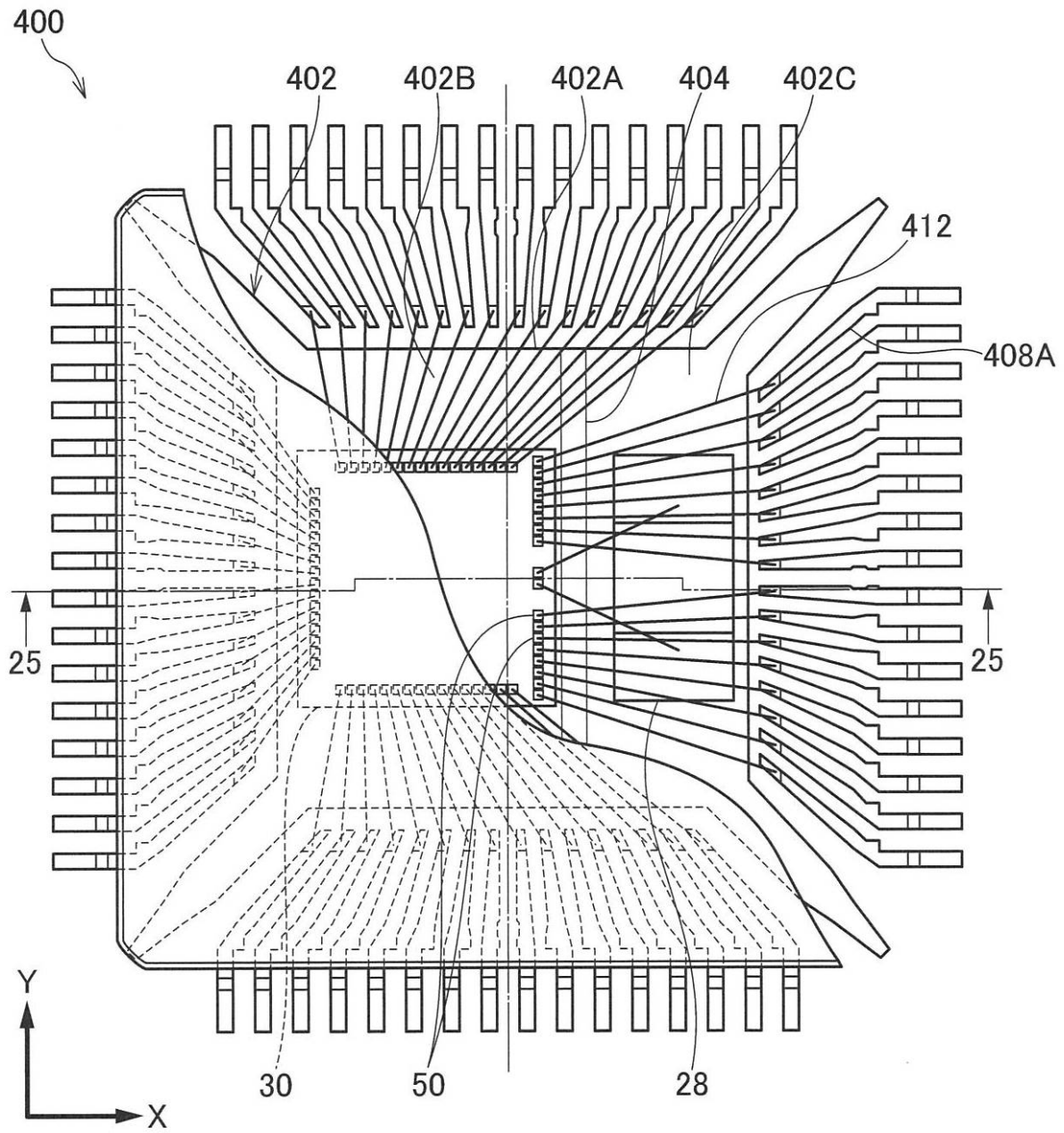
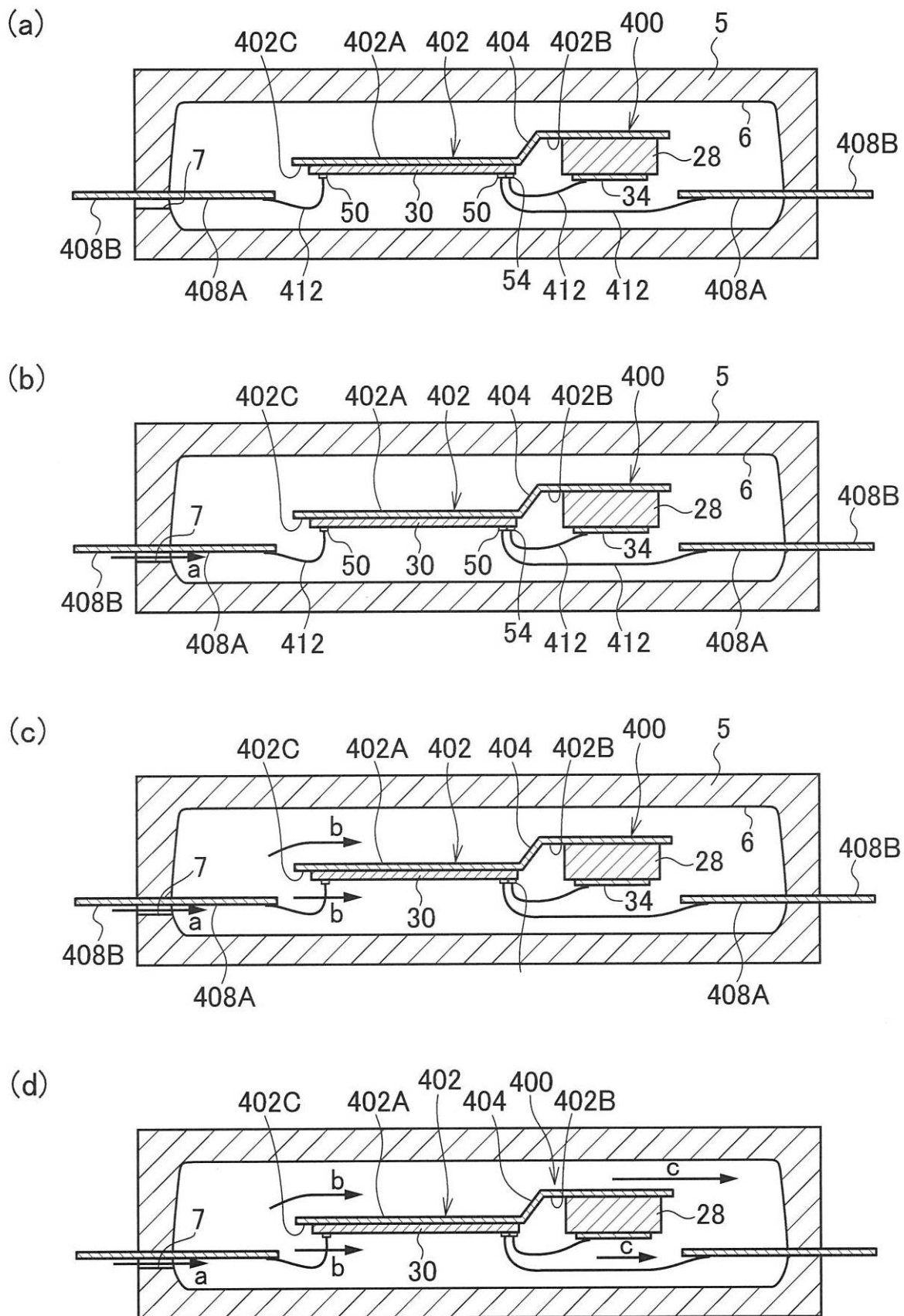


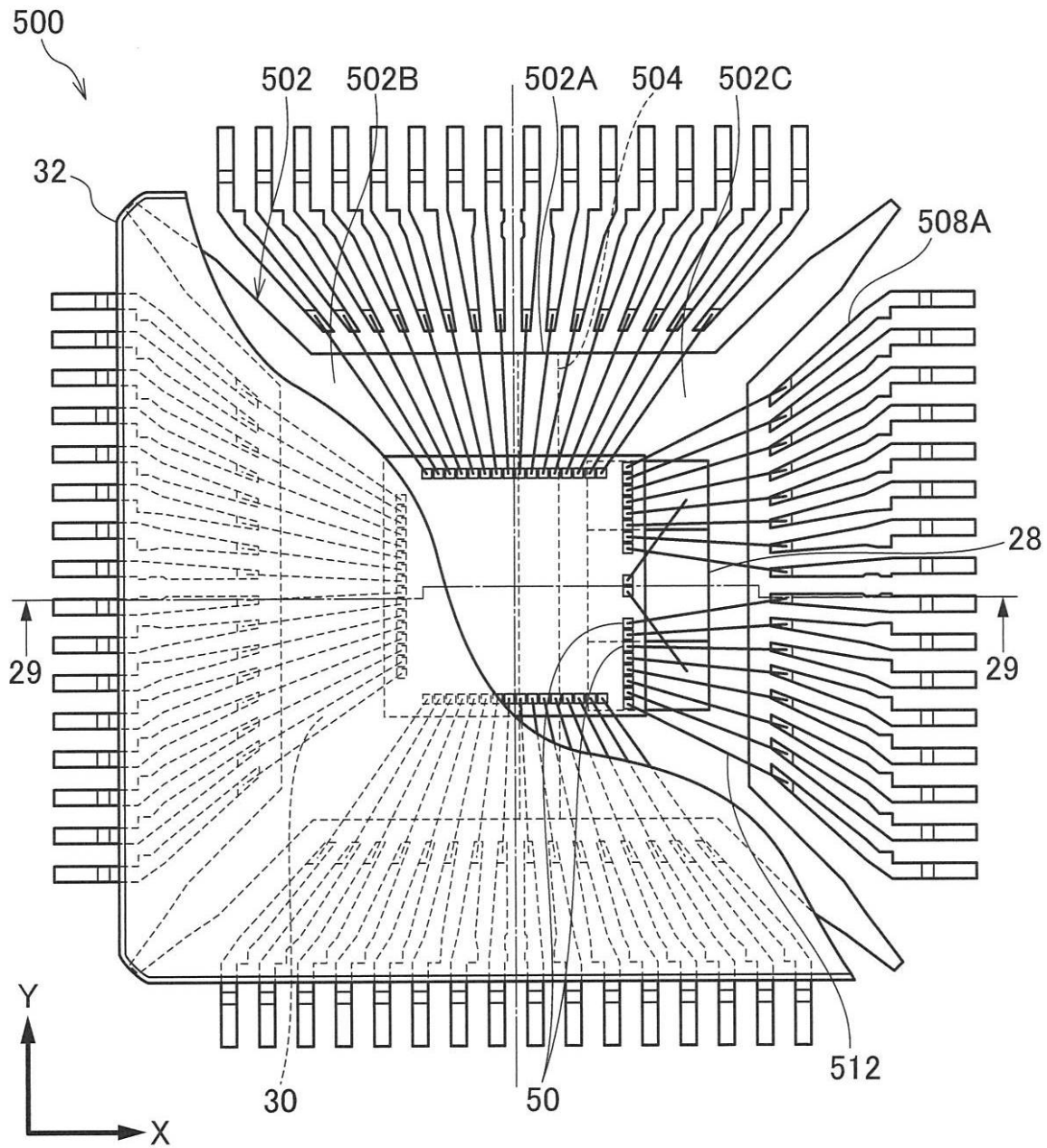
Figure 1 consists of five cross-sectional views, labeled (a) through (e), illustrating the sequential steps of a semiconductor device's fabrication. The views are taken along a line A-A'.

- (a)** Shows a substrate 1 with a thin layer 2. A patterned layer 8 is formed on the substrate. A layer 402 is deposited over the patterned layer 8. The layer 402 is divided into regions 402A, 402B, and 402C. A layer 408A is formed on the substrate 1, and a layer 404 is formed on the layer 402. A layer 28 is formed on the layer 404. A layer 34 is formed on the layer 28. A layer 29 is formed on the layer 34. A layer 402B is formed on the layer 402.
- (b)** Shows the same structure as (a), but with an additional layer 402A formed on the layer 402.
- (c)** Shows the same structure as (b), but with an additional layer 402C formed on the layer 402.
- (d)** Shows the same structure as (c), but with an additional layer 50 formed on the layer 402A and 402C. A layer 54 is formed on the layer 50. A layer 30 is formed on the substrate 1.
- (e)** Shows the same structure as (d), but with an additional layer 412 formed on the layer 50 and 54. A layer 400 is formed on the layer 412. A layer 402B is formed on the layer 402.

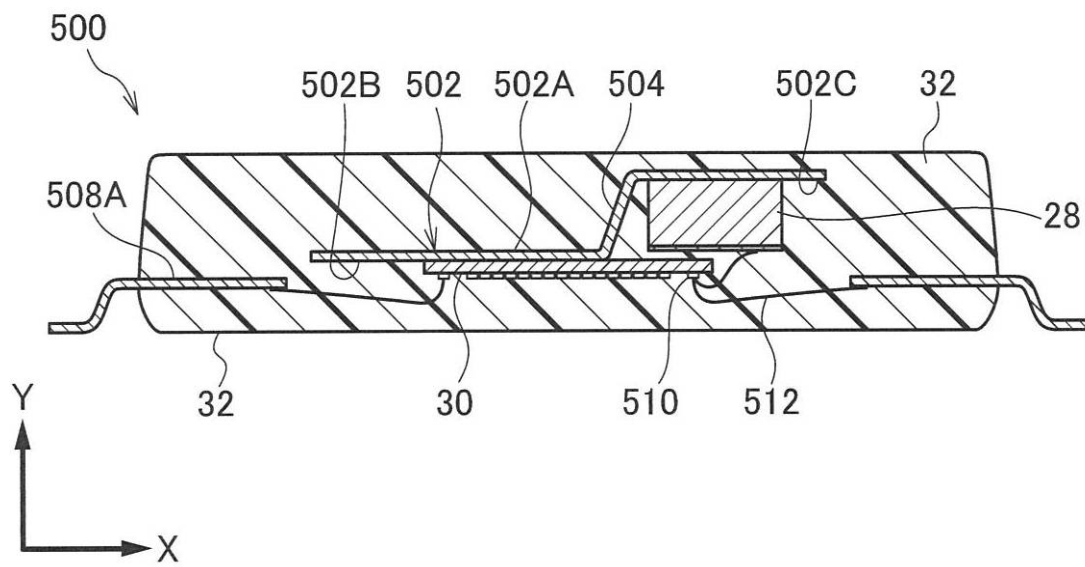
【図 27】



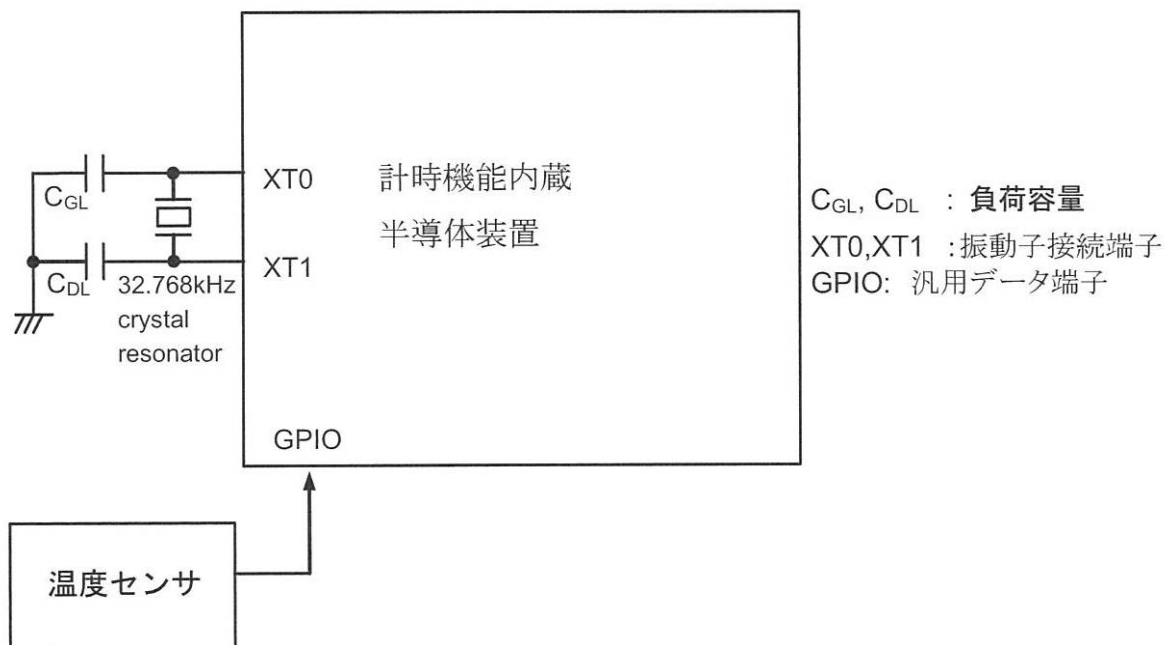
【図 28】



【図 29】

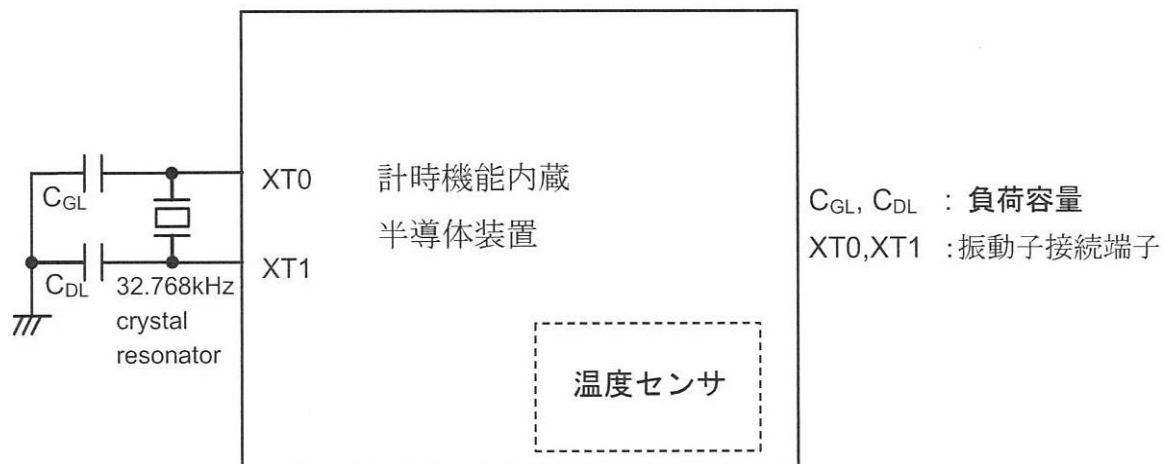


【図 30】





【図 3 1】



## 【手続補正書】

【提出日】平成25年5月9日(2013.5.9)

## 【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

発振素子を含み、一方の面に複数の端子を有する電子部品と、

前記電子部品と電氣的に接続されると共に、一方の面に複数の端子を有する半導体チップと、

前記電子部品の端子と前記半導体チップの端子とが同一の方向を向くように夫々が搭載される搭載基材と、

前記半導体チップの前記端子と前記搭載基材とを接続する第 1 のボンディングワイヤと

、  
前記電子部品の前記端子と前記半導体チップの前記端子とを接続する第 2 のボンディングワイヤと、

前記電子部品、前記半導体チップ、前記搭載基材、前記第 1 のボンディングワイヤ、及び前記第 2 のボンディングワイヤと、を封止する封止部材と、

を備え、

前記第 1 のボンディングワイヤは、前記第 2 のボンディングワイヤを跨いでいる半導体装置。

【請求項 2】

前記第 1 のボンディングワイヤは、前記第 2 のボンディングワイヤの頂点を避けた位置で跨いでいる請求項 1 に記載の半導体装置。

【請求項 3】

前記電子部品の前記端子の大きさは、前記半導体チップの前記端子よりも大きい請求項 1 又は 2 に記載の半導体装置。

【請求項 4】

前記第 2 のボンディングワイヤは、前記電子部品の中心より前記半導体チップとは反対側へずれた位置に接続されている請求項 1 ～ 3 の何れか 1 項に記載の半導体装置。

【請求項 5】

請求項 1 ～ 4 の何れか 1 項に記載の半導体装置と、

前記半導体装置から出力された信号に応じて積算量を計測する計測手段と、  
を有する計測機器。

【手続補正２】

【補正対象書類名】明細書

【補正対象項目名】０００６

【補正方法】変更

【補正の内容】

【０００６】

請求項１に記載の半導体装置は、発振素子を含み、一方の面に複数の端子を有する電子部品と、前記電子部品と電氣的に接続されると共に、一方の面に複数の端子を有する半導体チップと、前記電子部品の端子と前記半導体チップの端子とが同一の方向を向くように夫々が搭載される搭載基材と、前記半導体チップの前記端子と前記搭載基材とを接続する第１のボンディングワイヤと、前記電子部品の前記端子と前記半導体チップの前記端子とを接続する第２のボンディングワイヤと、前記電子部品、前記半導体チップ、前記搭載基材、前記第１のボンディングワイヤ、及び前記第２のボンディングワイヤと、を封止する封止部材と、を備え、前記第１のボンディングワイヤは、前記第２のボンディングワイヤを跨いでいる。

---

フロントページの続き

- (72)発明者 吉田 裕一  
宮崎県宮崎郡清武町大字木原7 2 7 番地 ラピスセミコンダクタ宮崎株式会社内
- (72)発明者 曽根 紀久  
東京都八王子市東浅川町5 5 0 番地1 ラピスセミコンダクタ株式会社内
- (72)発明者 山田 和也  
東京都八王子市東浅川町5 5 0 番地1 ラピスセミコンダクタ株式会社内
- (72)発明者 竹井 彰啓  
東京都八王子市東浅川町5 5 0 番地1 ラピスセミコンダクタ株式会社内