(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2005 年7 月28 日 (28.07.2005)

PCT

(10) 国際公開番号
WO 2005/069263 A1

(51) 国際特許分類[7]: G09G 3/28, 3/20, 3/288, H01H 11/00, H01J 11/02

(21) 国際出願番号: PCT/JP2005/000622

(22) 国際出願日: 2005 年1 月13 日 (13.01.2005)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2004-006589 2004 年1 月14 日 (14.01.2004) JP

(71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真１００６番地 Osaka (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 橘 弘之 (TACHIBANA, Hiroyuki). 橋口 淳平 (HASHIGUCHI, Jumpei). 小川 兼司 (OGAWA, Kenji). 若林 俊一 (WAKABAYASHI, Toshikazu). 村社 智宏 (MURAKOSO, Tomohiro).

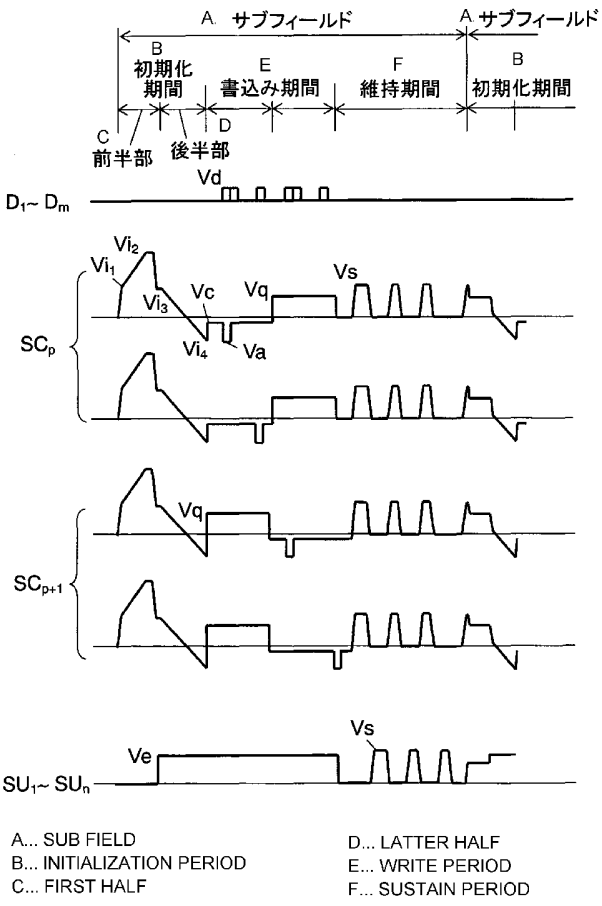
(74) 代理人: 岩橋 文雄, 外(IWAHASHI, Fumio et al.); 〒5718501 大阪府門真市大字門真１００６番地 松下電器産業株式会社内 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,

[続葉有]

(54) Title: PLASMA DISPLAY PANEL DRIVE METHOD

(54) 発明の名称: プラズマディスプレイパネルの駆動方法



(57) Abstract: A plasma display panel includes a partition for isolating each of main discharge cells each formed by a pair of display electrodes and a data electrode arranged to oppose to each other and isolating each of priming discharge cells each configured by a space between two adjacent scan electrodes among the scan electrodes on a rear substrate. The top of the partition is in abutment with a front substrate. The drive method is as follows. In an odd-number line write period, scan pulse Va is successively applied to the odd-number scan electrodes SC_p while voltage Vq is applied to the even-number scan electrodes SC_{p+1} for causing priming discharge between the even-number scan electrodes and the odd-number scan electrodes SC_p. In an even-number line write period, the scan pulse Va is successively applied to the even-number scan electrodes SC_{p+1} while voltage Vq is applied to the odd-number scan electrode SC_p for causing priming discharge between the odd-number electrodes and the even-number electrodes SC_{p+1}.

(57) 要約: 背面基板上に、表示電極対とデータ電極とが対向して構成される主放電セルのそれぞれを区画するとともに走査電極のうち隣接する２本の走査電極の隙間で構成されるプライミング放電セルを区画するように設けた隔壁とを備え、隔壁の頂部は前面基板に当接するように形成される。駆動方法は、奇数ライン書込み期間においては奇数走査電極ＳＣ$_p$には走査パルスＶａを順次印加し偶数走査電極ＳＣ$_{p+1}$には奇数走査電極ＳＣ$_p$との間にプライミング放電を生じせしめるための電圧Ｖｑを印加し、偶数ライン書込み期間においては偶数走査電極ＳＣ$_{p+1}$には走査パルスＶａを順次印加し奇数走査電極ＳＣ$_p$には偶数走査電極ＳＣ$_{p+1}$との間にプライミング放電を生じせしめるための電圧Ｖｑを印加する。

WO 2005/069263 A1

SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

２文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

プラズマディスプレイパネルの駆動方法

技術分野

本発明は、壁掛けテレビや大型モニター等に用いられるプラズマディスプレイパネルの駆動方法に関する。

背景技術

プラズマディスプレイパネル（以下、ＰＤＰあるいはパネルと略記する）は、大画面、薄型、軽量であることを特徴とする視認性に優れた表示デバイスである。

ＰＤＰとして代表的な交流面放電型パネルは、対向配置された前面板と背面板との間に多数の放電セルが形成されている。前面板は、走査電極と維持電極とからなる表示電極が前面ガラス基板上に互いに平行に複数対形成され、それら表示電極を覆うように誘電体層および保護層が形成されている。背面板は、背面ガラス基板上に複数の平行なデータ電極と、それらを覆うように誘電体層と、さらにその上にデータ電極と平行に複数の隔壁がそれぞれ形成され、誘電体層の表面と隔壁の側面とに蛍光体層が形成されている。そして、表示電極とデータ電極とが立体交差するように前面板と背面板とが対向配置されて密封され、内部の放電空間には放電ガスが封入されている。このような構成のパネルにおいて、各放電セル内でガス放電により紫外線を発生させ、この紫外線でＲＧＢ各色の蛍光体を励起発光させてカラー表示を行っている。

パネルを駆動する方法としてはサブフィールド法、すなわち、１フィールド期間を複数のサブフィールドに分割した上で、発光させるサブフィールドの組み合わせによって階調表示を行う方法が一般的である。ここで、各サブフィールドは初期化期間、書込み期間および維持期間を有する。

初期化期間では、すべての放電セルで一斉に初期化放電を行い、それ以前の個々の放電セルに対する壁電荷の履歴を消すとともに、つづく書込み動作のために必要な壁電荷を形成する。加えて、放電遅れを小さくし書込み放電を安定して発生

させるためのプライミング（放電のための起爆剤＝励起粒子）を発生させるというはたらきをもつ。書込み期間では、走査電極に順次走査パルスを印加するとともに、データ電極には表示すべき画像信号に対応した書込みパルスを印加し、走査電極とデータ電極との間で選択的に書込み放電をおこし、選択的な壁電荷形成を行う。つづく維持期間では、走査電極と維持電極との間に所定の回数の維持パルスを印加し、書込み放電による壁電荷形成を行った放電セルを選択的に放電させ発光させる。

このように、画像を正しく表示するためには書込み期間における選択的な書込み放電を確実に行うことが重要であるが、回路構成上の制約から書込みパルスに高い電圧が使えないこと、データ電極上に形成された蛍光体層が放電をおこり難くしていること等、書込み放電に関しては放電遅れを大きくする要因が多い。したがって、書込み放電を安定して発生させるためのプライミングが非常に重要となる。

しかしながら、放電によって生じるプライミングは時間の経過とともに急速に減少する。そのため、上述したパネルの駆動方法において、初期化放電から長い時間が経過した書込み放電に対しては初期化放電で生じたプライミングが不足して放電遅れが大きくなり、書込み動作が不安定になって画像表示品質が低下するといった問題があった。あるいは、書込み動作を安定して行うために書込み時間を長く設定し、その結果、書込み期間に費やす時間が大きくなりすぎるといった問題があった。

これらの問題を解決するために、パネルの前面板に設けたプライミング放電セルを用いてプライミングを発生させ、放電遅れを小さくするパネルとその駆動方法が提案されている（たとえば特開２００２－１５０９４９号公報参照）。

しかしながら上述のパネルにおいては、隣接する放電セルが相互干渉をおこしやすく、特に書込み期間において、隣接する放電セルの書込み放電にともない発生するプライミングの影響を受けて誤書込み、あるいは書込み不良を生じるおそれがあり、そのため書込み動作の駆動電圧マージンが狭くなるという課題があった。

本発明のプラズマディスプレイパネルの駆動方法は、これらの課題に鑑みなさ

れたものであり、書込み動作の駆動電圧マージンを狭めることなく書込み放電を安定して発生させることができるプラズマディスプレイパネルの駆動方法を提供することを目的とする。

発明の開示

本発明は、第１の基板と、第１の基板上にあって２本ずつ交互にかつ平行に配置した走査電極および維持電極からなる複数の表示電極対と、放電空間を挟んで第１の基板に対向配置される第２の基板と、第２の基板上にあって表示電極対と交差する方向に配置した複数のデータ電極と、第１の基板と第２の基板の間にあって表示電極対とデータ電極とにより構成された主放電を発生させる主放電セルおよび複数の走査電極のうち隣接する２本の走査電極によりプライミング放電を発生させるプライミング放電セルを区画するように設けた隔壁とを備えたプラズマディスプレイパネルの駆動方法であって、１フィールドを初期化期間、書込み期間、維持期間を有する複数のサブフィールドで構成し、書込み期間は奇数番目の走査電極をもつ主放電セルの書込み動作を行う奇数ライン書込み期間と、偶数番目の走査電極をもつ主放電セルの書込み動作を行う偶数ライン書込み期間とを有し、奇数ライン書込み期間において、奇数番目の走査電極には走査パルスを順次印加し、偶数番目の走査電極には走査パルスを印加した奇数番目の走査電極との間にプライミング放電セル内でプライミング放電を生じせしめるための電圧を印加し、偶数ライン書込み期間において、偶数番目の走査電極には走査パルスを順次印加し、奇数番目の走査電極には走査パルスを印加した偶数番目の走査電極との間にプライミング放電セル内でプライミング放電を生じせしめるための電圧を印加することを特徴とする。

図面の簡単な説明

図１は本発明の実施の形態１におけるパネルの構造を示す分解斜視図である。

図２は同パネルの断面図である。

図３は同パネルの電極配列図である。

図４は同パネルの駆動波形図である。

図５は本発明の実施の形態２におけるパネルの駆動波形図である。

発明を実施するための最良の形態

（実施の形態１）

以下、本発明の実施の形態１におけるパネルについて、図面を用いて説明する。図１は本発明の実施の形態１におけるパネルの構造を示す分解斜視図であり、図２は同パネルの断面図である。第１の基板であるガラス製の前面基板２１と第２の基板である背面基板３１とが放電空間を挟んで対向配置され、放電空間には放電によって紫外線を放射するネオンおよびキセノンの混合ガスが封入されている。

前面基板２１上には、走査電極２２と維持電極２３とからなる表示電極対が互いに平行に複数対形成されている。このとき、走査電極２２、維持電極２３は、維持電極２３－走査電極２２－走査電極２２－維持電極２３－・・・となるように２本ずつ交互に配列されている。走査電極２２と維持電極２３はそれぞれ透明電極２２ａ、２３ａと、透明電極２２ａ、２３ａ上に形成された金属母線２２ｂ、２３ｂとから構成されている。走査電極２２－走査電極２２間、および維持電極２３－維持電極２３間には黒色材料からなる光吸収層２８が設けられている。走査電極２２の金属母線２２ｂの突出部分２２ｂ'は光吸収層２８上にまで突出して形成されている。そして、これらの走査電極２２、維持電極２３および光吸収層２８とを覆うように誘電体層２４および保護層２５が形成されている。

背面基板３１上には、走査電極２２および維持電極２３と交差する方向にデータ電極３２が互いに平行に複数形成され、そしてデータ電極３２を覆うように誘電体層３３が形成されている。そして誘電体層３３の上に主放電セル４０を区画するための隔壁３４が形成されている。

隔壁３４は、データ電極３２と平行な方向に延びる縦壁部３４ａと、主放電セル４０を形成するとともに主放電セル４０の間に隙間部４１を形成する横壁部３４ｂとで構成されている。その結果、隔壁３４は一対の走査電極と維持電極とからなる表示電極対に沿って主放電セル４０を複数連結した主放電セル行を形成し、隣接した主放電セル行の間に隙間部４１を生じる。隙間部４１のうち、２本の走査電極が隣り合う側に位置する隙間部には突出部分２２ｂ'が形成されており、こ

の隙間部はプライミング放電セル４１ａとしてはたらく。すなわち隙間部４１は１つおきに突出部分２２ｂ'を有するプライミング放電セル４１ａとなっている。なお、隙間部４１ｂは２本の維持電極が隣り合う側に位置する隙間部である。

そして、これら隔壁３４の頂部は前面基板２１に当接するように平坦に形成されている。これは、隣接する放電セルの相互干渉を防ぐためであり、特に書込み期間において隣接する放電セルの書込み放電にともない発生するプライミングの影響を受けて誤書込みを生じる等の誤動作を防ぐためである。さらには、プライミング放電にともない、プライミング放電セル４１ａに隣接する主放電セル４０の壁電荷が減少し書込み不良を生じる等の誤動作を防ぐためである。本発明の実施の形態１においては、隔壁３４の段差が１０μm以下となるように形成している。この値は、１０μm以上で隣り合う主放電セル４０間の相互干渉が発生し、プライミング放電セル４１ａと主放電セル４０との相互干渉も発生するという実験結果にもとづく値である。

そして、隔壁３４により区画された主放電セル４０に対応する誘電体層３３の表面と隔壁３４の側面とに蛍光体層３５が設けられている。なお、図１では隙間部４１側に蛍光体層３５を形成していないが、蛍光体層３５を形成する構成としてもよい。

なお、上述の説明ではデータ電極３２を覆うように誘電体層３３が形成されているが、この誘電体層３３は形成しなくてもよい。

図３は本発明の実施の形態１におけるパネルの電極配列図である。列方向にｍ列のデータ電極D_1～D_m（図１のデータ電極３２）が配列され、行方向にｎ行の走査電極SC_1～SC_n（図１の走査電極２２）とｎ行の維持電極SU_1～SU_n（図１の維持電極２３）とが維持電極SU_1－走査電極SC_1－走査電極SC_2－維持電極SU_2－・・・となるように２本ずつ交互に配列されている。そして、本発明の実施の形態１においては隣り合う走査電極SC_p、SC_{p+1}（ｐ＝奇数）の突出部分（図１の突出部分２２ｂ'）の間でプライミング放電を行う。

そして、一対の走査電極SC_i、維持電極SU_i（ｉ＝１～ｎ）と１つのデータ電極D_j（ｊ＝１～ｍ）とを含む主放電セル$C_{i,j}$（図１の主放電セル４０）が放電空間内にｍ×ｎ個形成される。また走査電極SC_pの突出部分と走査電極SC_p

$_{+1}$の突出部分とを含むプライミング放電セルＰＳ$_{p}$（図１のプライミング放電セル４１ａ）が形成される。

つぎに、パネルを駆動するための駆動波形とそのタイミングについて、パネルの動作とともに説明する。

図４は、本発明の実施の形態１におけるパネルの駆動波形図である。このように実施の形態１においては、１フィールド期間が初期化期間、書込み期間、維持期間を有する複数のサブフィールドから構成されており、書込み期間は、奇数番目の走査電極をもつ主放電セルの書込み動作を行う奇数ライン書込み期間と、偶数番目の走査電極をもつ主放電セルの書込み動作を行う偶数ライン書込み期間と有し、奇数番目の走査電極（以下、奇数走査電極と略記する）と偶数番目の走査電極（以下、偶数走査電極と略記する）との書込み動作を時間的に分離して行う。これは以下に詳細に説明するように、壁電荷を用いてプライミング放電を順次継続して安定して発生させるためである。またこれにより、放電セルの相互作用の影響、特に書込み期間において垂直方向に隣接する主放電セルの影響を小さくすることもできる。

まず、初期化期間前半部では、データ電極Ｄ$_{1}$～Ｄ$_{m}$および維持電極ＳＵ$_{1}$～ＳＵ$_{n}$をそれぞれ０（Ｖ）に保持し、走査電極ＳＣ$_{1}$～ＳＣ$_{n}$には、維持電極ＳＵ$_{1}$～ＳＵ$_{n}$に対して放電開始電圧以下の電圧Ｖｉ$_{1}$から、放電開始電圧を超える電圧Ｖｉ$_{2}$に向かって緩やかに上昇する傾斜波形電圧を印加する。この傾斜波形電圧が上昇する間に、走査電極ＳＣ$_{1}$～ＳＣ$_{n}$と維持電極ＳＵ$_{1}$～ＳＵ$_{n}$、データ電極Ｄ$_{1}$～Ｄ$_{m}$との間でそれぞれ１回目の微弱な初期化放電がおこる。そして、走査電極ＳＣ$_{1}$～ＳＣ$_{n}$上部に負の壁電圧が蓄積されるとともに、データ電極Ｄ$_{1}$～Ｄ$_{m}$上部および維持電極ＳＵ$_{1}$～ＳＵ$_{n}$上部には正の壁電圧が蓄積される。ここで、電極上部の壁電圧とは電極を覆う誘電体層上あるいは蛍光体層上に蓄積された壁電荷により生じる電圧をあらわす。このとき、走査電極ＳＣ$_{1}$～ＳＣ$_{n}$は同電位のためプライミング放電セルＰＳ$_{p}$では放電が発生しない。

初期化期間後半部では、維持電極ＳＵ$_{1}$～ＳＵ$_{n}$を正電圧Ｖｅに保ち、走査電極ＳＣ$_{1}$～ＳＣ$_{n}$には、維持電極ＳＵ$_{1}$～ＳＵ$_{n}$に対して放電開始電圧以下となる電圧Ｖｉ$_{3}$から放電開始電圧を超える電圧Ｖｉ$_{4}$に向かって緩やかに下降する傾斜波

形電圧を印加する。この間に、走査電極SC_1～SC_nと維持電極SU_1～SU_n、データ電極D_1～D_mとの間でそれぞれ２回目の微弱な初期化放電がおこる。そして、走査電極SC_1～SC_n上部の負の壁電圧および維持電極SU_1～SU_n上部の正の壁電圧が弱められ、データ電極D_1～D_m上部の正の壁電圧は書込み動作に適した値に調整される。このときも、走査電極SC_1～SC_nは同電位のためプライミング放電セルPS_pでは放電が発生しない。以上により初期化動作が終了する。

奇数ライン書込み期間では、奇数走査電極SC_pを一旦電圧Ｖｃに保持する。そして、偶数走査電極SC_{p+1}には、隣接する奇数走査電極SC_pとの間でプライミング放電セルPS_p内部に放電を生じさせるための電圧Ｖｑを印加する。つぎに、１番目の走査電極SC_1に走査パルス電圧Ｖａを印加すると、プライミング放電セルPS_1内において２番目の走査電極SC_2との間でプライミング放電が発生し、主放電セル$C_{1,1}$～$C_{1,m}$内部にプライミングが供給される。このとき、表示すべき画像信号に対応するデータ電極D_k（ｋは１～ｍの整数）に正の書込みパルスＶｄを印加すると、データ電極D_kと走査電極SC_1との交差部で放電が発生し、対応する主放電セル$C_{1,k}$の維持電極SU_1と走査電極SC_1との間の放電に進展する。そして主放電セル$C_{1,k}$内の走査電極SC_1上部に正の壁電圧が蓄積され、維持電極SU_1上部に負の壁電圧が蓄積され、１行目の書込み動作が終了する。なお、このとき、プライミング放電セルPS_1内部の走査電極SC_1上部には正の壁電圧が蓄積され、走査電極SC_2上部には負の壁電圧が蓄積される。

以下同様に奇数番目の主放電セル$C_{3,k}$，$C_{5,k}$，・・・について書込み動作を行う。

偶数ライン書込み期間では、偶数走査電極SC_{p+1}を一旦電圧Ｖｃに保持する。そして、奇数走査電極SC_pには、隣接する奇数番目の走査電極SC_{p+1}との間でプライミング放電セルPS_p内部に放電を生じさせるための電圧Ｖｑを印加する。そして、２番目の走査電極SC_2に走査パルス電圧Ｖａを印加すると、プライミング放電セルPS_1内において１番目の走査電極SC_1との間でプライミング放電が発生する。このときの放電は、プライミング放電セルPS_1内部の走査電極SC_1上部に蓄積された正の壁電圧、走査電極SC_2上部に蓄積された負の壁電圧が加算されるため放電遅れが小さく安定した放電となる。そして、主放電セルＣ

$_{2,1}$～$C_{2,m}$内部にプライミングが供給される。このとき、表示すべき画像信号に対応するデータ電極D_kに正の書込みパルスＶｄを印加すると、データ電極D_kと走査電極SC_2との交差部で放電が発生し、対応する主放電セル$C_{2,k}$の維持電極SU_2と走査電極SC_2との間の放電に進展する。そして主放電セル$C_{2,k}$内の走査電極SC_2上部に正の壁電圧が蓄積され、維持電極SU_2上部に負の壁電圧が蓄積され、２行目の書込み動作が終了する。なお、プライミング放電セルPS_1内部の壁電圧は反転し、プライミング放電セルPS_1内部の走査電極SC_1上部には負の壁電圧、走査電極SC_2上部には正の壁電圧が蓄積される。

以下同様に偶数番目の主放電セル$C_{4,k}$，$C_{6,k}$，・・・について書込み動作を行い、書込み期間を終了する。

維持期間では、走査電極SC_1～SC_nおよび維持電極SU_1～SU_nを０（Ｖ）に一旦戻した後、走査電極SC_1～SC_nに正の維持パルス電圧Ｖｓを印加する。このとき、書込み放電をおこした放電セル$C_{i,k}$における走査電極SC_i上部と維持電極SU_i上部との間の電圧は、正の維持パルス電圧Ｖｓに加えて、書込み期間において走査電極SC_i上部および維持電極SU_i上部に蓄積された壁電圧が加算されて、放電開始電圧より大きくなる。これにより、放電セル$C_{i,k}$において維持放電が発生する。以降同様に、走査電極SC_1～SC_nと維持電極SU_1～SU_nとに維持パルスを交互に印加することにより、書込み放電をおこした放電セル$C_{i,k}$に対して維持パルスの回数だけ維持放電が継続して行われる。このとき、走査電極SC_1～SC_nは同電位のためプライミング放電セルPS_pでは放電が発生しない。

つづくサブフィールドの初期化期間では、維持電極SU_1～SU_nを正電圧Ｖｅに保ち、走査電極SC_1～SC_nには電圧Vi_4に向かって緩やかに下降する傾斜波形電圧を印加する。すると、維持放電を行った主放電セル$C_{i,k}$の走査電極SC_1～SC_nと維持電極SU_1～SU_n、データ電極D_1～D_mとの間でそれぞれ微弱な初期化放電がおこる。そして、走査電極SC_1～SC_n上部および維持電極SU_1～SU_n上部の壁電圧が弱められ、データ電極D_1～D_m上部の正の壁電圧は書込み動作に適した値に調整される。このときも、走査電極SC_1～SC_nは同電位のためプライミング放電セルPS_pでは放電が発生しない。

この後の書込み期間、維持期間、およびつづくサブフィールドの駆動波形およびパネルの動作は上述と同様である。

ここで、書込み期間を奇数ライン書込み期間と偶数ライン書込み期間とに分けた理由について説明するために、プライミング放電セルの動作に注目して再度説明する。プライミング放電セルPS_p内では、奇数走査電極SC_pに印加した電圧と偶数走査電極SC_{p+1}に印加した電圧とが異なる場合にのみ放電が発生するから、書込み期間だけに注目すればよい。

まず、最初のサブフィールドの奇数ライン書込み期間では、奇数走査電極SC_pに負電圧の走査電圧パルスVaを印加し、偶数走査電極SC_{p+1}に正の電圧Vqを印加してプライミング放電を発生させる。そして、プライミング放電セルPS_p内の奇数走査電極SC_p上に正の壁電圧、偶数走査電極SC_{p+1}上に負の壁電圧が蓄積される。

つづく偶数ライン書込み期間では、負の壁電圧が蓄積している偶数走査電極SC_{p+1}にさらに負電圧の走査電圧パルスVaを印加し、正の壁電圧が蓄積している奇数走査電極SC_pにさらに正の電圧Vqを印加してプライミング放電を発生させる。このように、このときのプライミング放電は電極に印加した電圧にさらに壁電圧が加算されるため、放電遅れの小さい安定した放電となる。そして、プライミング放電セルPS_p内の偶数走査電極SC_{p+1}上に正の壁電圧、奇数走査電極SC_p上に負の壁電圧が蓄積される。

つぎのサブフィールドの奇数ライン書込み期間では、負の壁電圧が蓄積している奇数走査電極SC_pにさらに負電圧の走査電圧パルスVaを印加し、正の壁電圧が蓄積している偶数走査電極SC_{p+1}にさらに正の電圧Vqを印加してプライミング放電を発生させる。したがって、このときのプライミング放電も放電遅れの小さい安定した放電となる。そして、プライミング放電セルPS_p内の奇数走査電極SC_p上に正の壁電圧、偶数走査電極SC_{p+1}上に負の壁電圧が蓄積される。

以降同様に、壁電圧が常にプライミング放電を強めるようにはたらくので、プライミング放電は放電遅れの小さい安定した放電となる。このように、書込み期間を奇数ライン書込み期間と偶数ライン書込み期間とに分けることによりプライミング放電を放電遅れの小さい安定した放電とすることができる。

なお、上述の動作説明においては、最初のサブフィールドの初期化期間はすべての主放電セルで初期化放電を行う全セル初期化動作を行い、つぎのサブフィールド以降の初期化期間は維持放電を行った主放電セルを選択的に初期化する選択初期化動作を行うものとして説明したが、これらの初期化動作は任意に組み合わせてもよい。

（実施の形態２）

本発明の実施の形態２におけるパネルの構造は実施の形態１と同じである。また駆動方法においても、書込み期間として奇数ライン書込み期間と偶数ライン書込み期間とをもち、それらを時間的に分離して行うことも実施の形態１と同様である。実施の形態２が実施の形態１と異なるところは、初期化期間についても奇数ライン初期化期間と偶数ライン初期化期間とを時間的に分離して設けたサブフィールドをもつことである。すなわち、複数のサブフィールドのうち少なくとも１つのサブフィールドにおいて、奇数番目の走査電極をもつ主放電セルの初期化動作を行う奇数ライン初期化期間と、偶数番目の走査電極をもつ主放電セルの初期化動作を行う偶数ライン初期化期間とを有し、奇数ライン書込み期間の直前に奇数ライン初期化期間を設け、偶数ライン書込み期間の直前に偶数ライン初期化期間を設けたことである。

つぎに、パネルを駆動するための駆動波形とそのタイミングについて、パネルの動作とともに説明する。図５は、本発明の実施の形態２におけるパネルの駆動波形図である。

まず、奇数ライン初期化期間の前半部では、データ電極D_1～D_mおよび維持電極SU_1～SU_nをそれぞれ０（Ｖ）に保持し、奇数走査電極SC_pには電圧Vi_1から電圧Vi_2に向かって緩やかに上昇する傾斜波形電圧を印加する。この間に奇数番目の主放電セル内では１回目の微弱な初期化放電がおこり、奇数走査電極SC_p上部に負の壁電圧が蓄積されるとともに、データ電極D_1～D_m上部および奇数維持電極SU_p上部には正の壁電圧が蓄積される。そして、奇数ライン初期化期間の後半部では、維持電極SU_1～SU_nを正電圧Ｖｅに保ち、奇数走査電極SC_pには、電圧Vi_3から電圧Vi_4に向かって緩やかに下降する傾斜波形電圧を印加する。この間に奇数番目の主放電セル内では２回目の微弱な初期化放電が

おこり、奇数走査電極SC_p上部の負の壁電圧および奇数維持電極SU_p上部の正の壁電圧が弱められ、データ電極D_1～D_m上部の正の壁電圧は書込み動作に適した値に調整される。

以上が奇数番目の主放電セル内部で発生する放電およびそれにともなう壁電圧の動きである。なお偶数ライン側の主放電セル内部では放電が発生しない。

このとき、プライミング放電セルPS_p内部では以下のような放電と壁電圧の動きが発生する。まず、奇数ライン初期化期間の前半部では、偶数走査電極SC_{p+1}を0（V）に保持し、奇数走査電極SC_pに放電開始電圧を超える電圧Vi_2に向かって緩やかに上昇する傾斜波形電圧を印加するため、奇数走査電極SC_pと偶数走査電極SC_{p+1}との間でそれぞれ1回目の微弱な初期化放電がおこる。そして、プライミング放電セルPS_p内部の奇数走査電極SC_p上部に負の壁電圧が蓄積されるとともに、偶数走査電極SC_{p+1}上部には正の壁電圧が蓄積される。奇数ライン初期化期間の後半部では、奇数走査電極SC_pには、電圧Vi_3から電圧Vi_4に向かって緩やかに下降する傾斜波形電圧を印加する。しかし、偶数走査電極SC_{p+1}には放電を抑制するための電圧Vrを印加するために放電は発生しないか、発生しても壁電荷を大きくは減少させない。

このように、奇数ライン書込み期間に先立って、プライミング放電セルPS_p内部の奇数走査電極SC_p上には負の壁電圧が蓄積され、偶数走査電極SC_{p+1}上には正の壁電圧が蓄積される。

つづく奇数ライン書込み期間では、すでに負の壁電圧が蓄積している奇数走査電極SC_pにさらに負電圧の走査電圧パルスVaを印加し、すでに正の壁電圧が蓄積している偶数走査電極SC_{p+1}にさらに正の電圧Vqを印加してプライミング放電を発生させる。したがって、最初のサブフィールドにおける書込み期間のプライミング放電も放電遅れの小さい安定した放電となる。そして、プライミング放電セルPS_p内の奇数走査電極SC_p上に正の壁電圧、偶数走査電極SC_{p+1}上に負の壁電圧が蓄積される。

つぎに、偶数ライン初期化期間の前半部では、データ電極D_1～D_mおよび維持電極SU_1～SU_nをそれぞれ0（V）に保持し、偶数走査電極SC_{p+1}には電圧Vi_1から電圧Vi_2に向かって緩やかに上昇する傾斜波形電圧を印加する。そし

て、偶数ライン初期化期間の後半部では、維持電極SU_1～SU_nを正電圧Veに保ち、偶数走査電極SC_pには、電圧Vi_3から電圧Vi_4に向かって緩やかに下降する傾斜波形電圧を印加する。この間に偶数番目の主放電セル内では奇数番目の主放電セルと同様の初期化動作が行われる。なお偶数番目の主放電セル内部では放電が発生しない。

このとき、プライミング放電セルPS_p内の奇数走査電極SC_p上には正の壁電圧、偶数走査電極SC_{p+1}上には負の壁電圧が蓄積されているため、偶数ライン初期化期間の前半部において偶数走査電極SC_{p+1}に上昇する傾斜波形電圧を印加しても、壁電圧がこの電圧を打ち消す方向にはたらくために放電は発生しないか、発生しても壁電荷を大きくは減少させない。さらに、偶数ライン初期化期間の後半部において偶数走査電極SC_{p+1}に下降する傾斜波形電圧を印加しても、奇数走査電極SC_pに放電を抑制するための電圧Vrを印加するために放電は発生しないか、発生しても壁電荷を大きくは減少させない。

つづく偶数ライン書込み期間では、負の壁電圧が蓄積している偶数走査電極SC_{p+1}にさらに負電圧の走査電圧パルスVaを印加し、正の壁電圧が蓄積している奇数走査電極SC_pにさらに正の電圧Vqを印加してプライミング放電を発生させる。このように、このときのプライミング放電も電極に印加した電圧にさらに壁電圧が加算されるため、放電遅れの小さい安定した放電となる。そして、プライミング放電セルPS_p内の偶数走査電極SC_{p+1}上に正の壁電圧、奇数走査電極SC_p上に負の壁電圧が蓄積される。

このように、本発明の実施の形態２におけるパネルの駆動方法によれば、初期化期間についても奇数ライン初期化期間と偶数ライン初期化期間とを時間的に分離して設けたサブフィールドをもつことによって、最初のサブフィールドにおける書込み期間のプライミング放電も放電遅れの小さい安定した放電となる。

なお、すべてのサブフィールドに対して、奇数ライン初期化期間と偶数ライン初期化期間とを設ける必要はなく、たとえば１フィールドに１回、あるいは数フィールドに１回設けるだけでプライミング放電を安定化することができる。

本発明によれば、書込み動作の駆動電圧マージンを狭めることなく書込み放電を安定して発生させることができるプラズマディスプレイパネルの駆動方法を提

供することができる。

産業上の利用可能性

本発明は、書込み動作の駆動電圧マージンを狭めることなく書込み放電を安定して発生させることができるので、壁掛けテレビや大型モニター等に用いられるパネルの駆動方法として有用である。

請 求 の 範 囲

1． 第１の基板と、

前記第１の基板上にあって、２本ずつ交互にかつ平行に配置した走査電極および維持電極からなる複数の表示電極対と、

放電空間を挟んで前記第１の基板に対向配置される第２の基板と、

前記第２の基板上にあって、前記表示電極対と交差する方向に配置した複数のデータ電極と、

前記第１の基板と第２の基板の間にあって、表示電極対とデータ電極とにより構成された主放電を発生させる主放電セル、および前記複数の走査電極のうち隣接する２本の走査電極によりプライミング放電を発生させるプライミング放電セルを区画するように設けた隔壁とを備えたプラズマディスプレイパネルの駆動方法であって、

１フィールドを初期化期間、書込み期間、維持期間を有する複数のサブフィールドで構成し、

前記書込み期間は奇数番目の走査電極をもつ主放電セルの書込み動作を行う奇数ライン書込み期間と、偶数番目の走査電極をもつ主放電セルの書込み動作を行う偶数ライン書込み期間とを有し、

前記奇数ライン書込み期間において、奇数番目の走査電極には走査パルスを順次印加し、偶数番目の走査電極には前記走査パルスを印加した奇数番目の走査電極との間に前記プライミング放電セル内でプライミング放電を生じせしめるための電圧を印加し、

前記偶数ライン書込み期間において、偶数番目の走査電極には走査パルスを順次印加し、奇数番目の走査電極には前記走査パルスを印加した偶数番目の走査電極との間に前記プライミング放電セル内でプライミング放電を生じせしめるための電圧を印加する

ことを特徴とするプラズマディスプレイパネルの駆動方法。

2． 複数のサブフィールドのうち少なくとも１つのサブフィールドにおいて

初期化期間は奇数番目の走査電極をもつ主放電セルの初期化動作を行う奇数ライン初期化期間と、偶数番目の走査電極をもつ主放電セルの初期化動作を行う偶数ライン初期化期間とを有し、

前記奇数ライン書込み期間の直前に前記奇数ライン初期化期間を設け、前記偶数ライン書込み期間の直前に前記偶数ライン初期化期間を設けた

ことを特徴とする請求項１に記載のプラズマディスプレイパネルの駆動方法。

FIG. 1

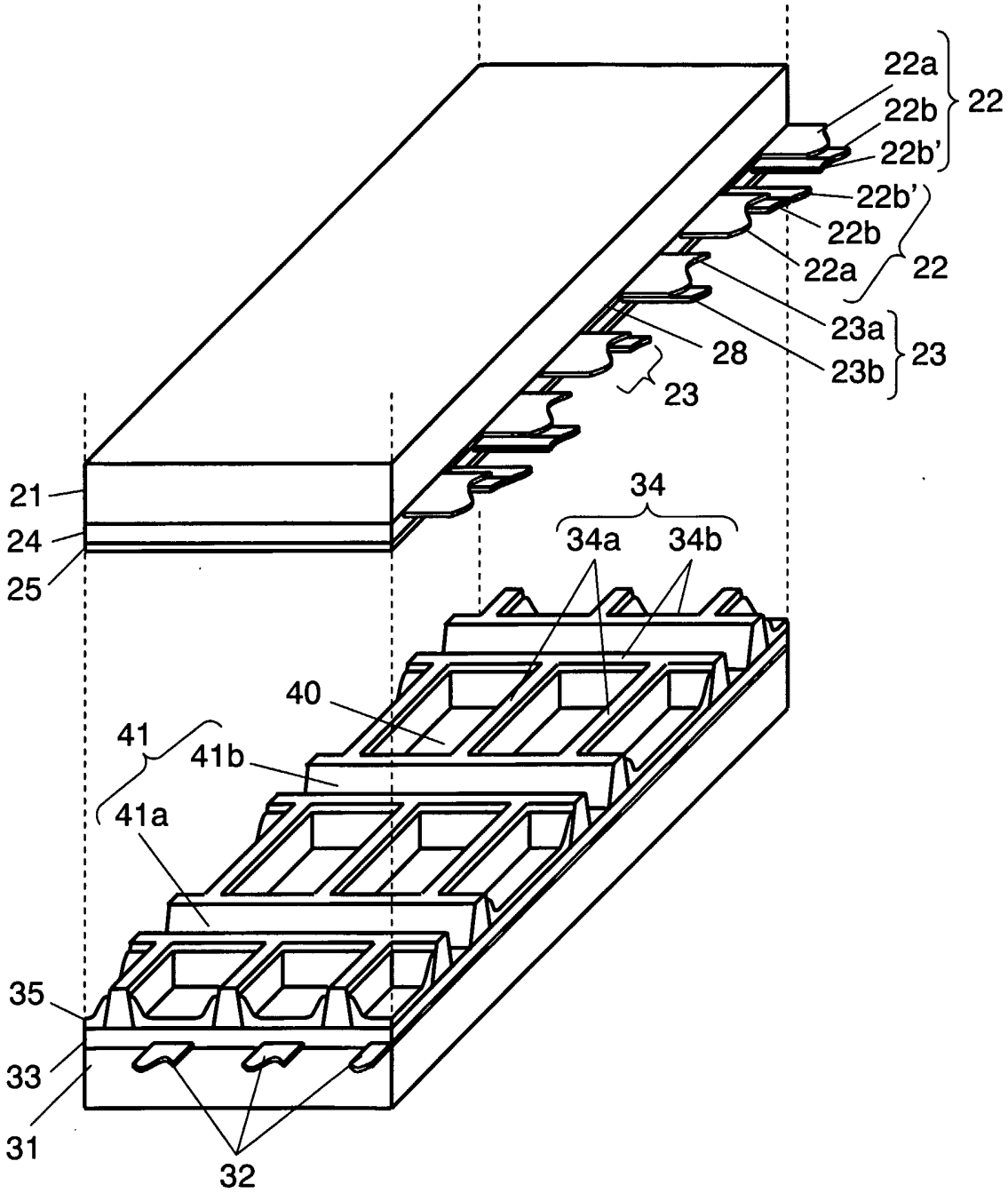

22a
22b
22b'
22
22b'
22b
22a
22
23a
23b
23
28
23
21
24
25
34
34a
34b
40
41
41b
41a
35
33
31
32

FIG. 2

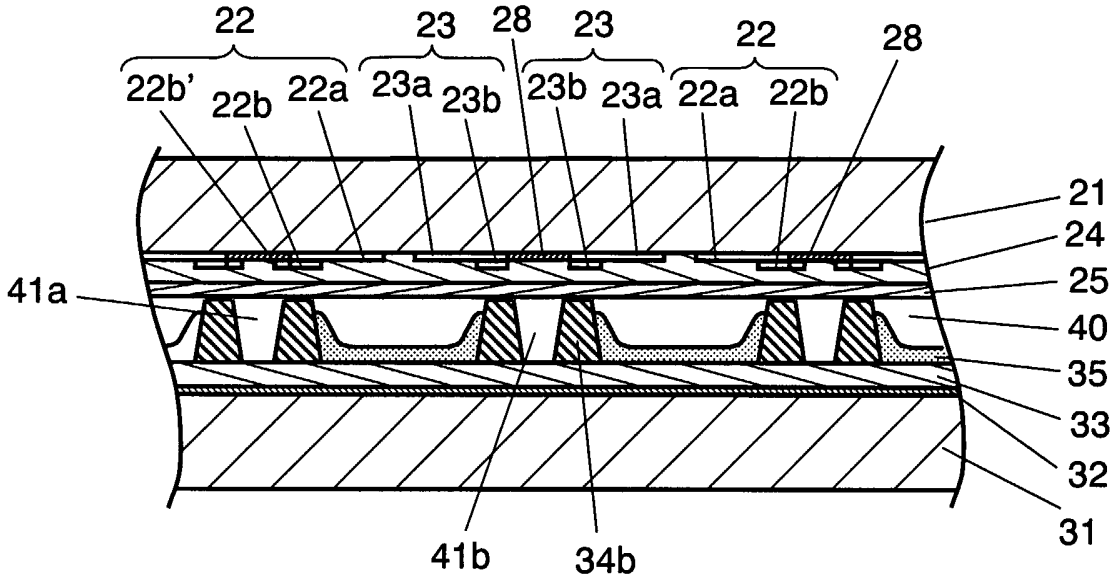

22
23
28
23
22
28
22b'
22b
22a
23a
23b
23b
23a
22a
22b
21
24
25
40
35
33
32
31
41a
41b
34b

FIG. 3

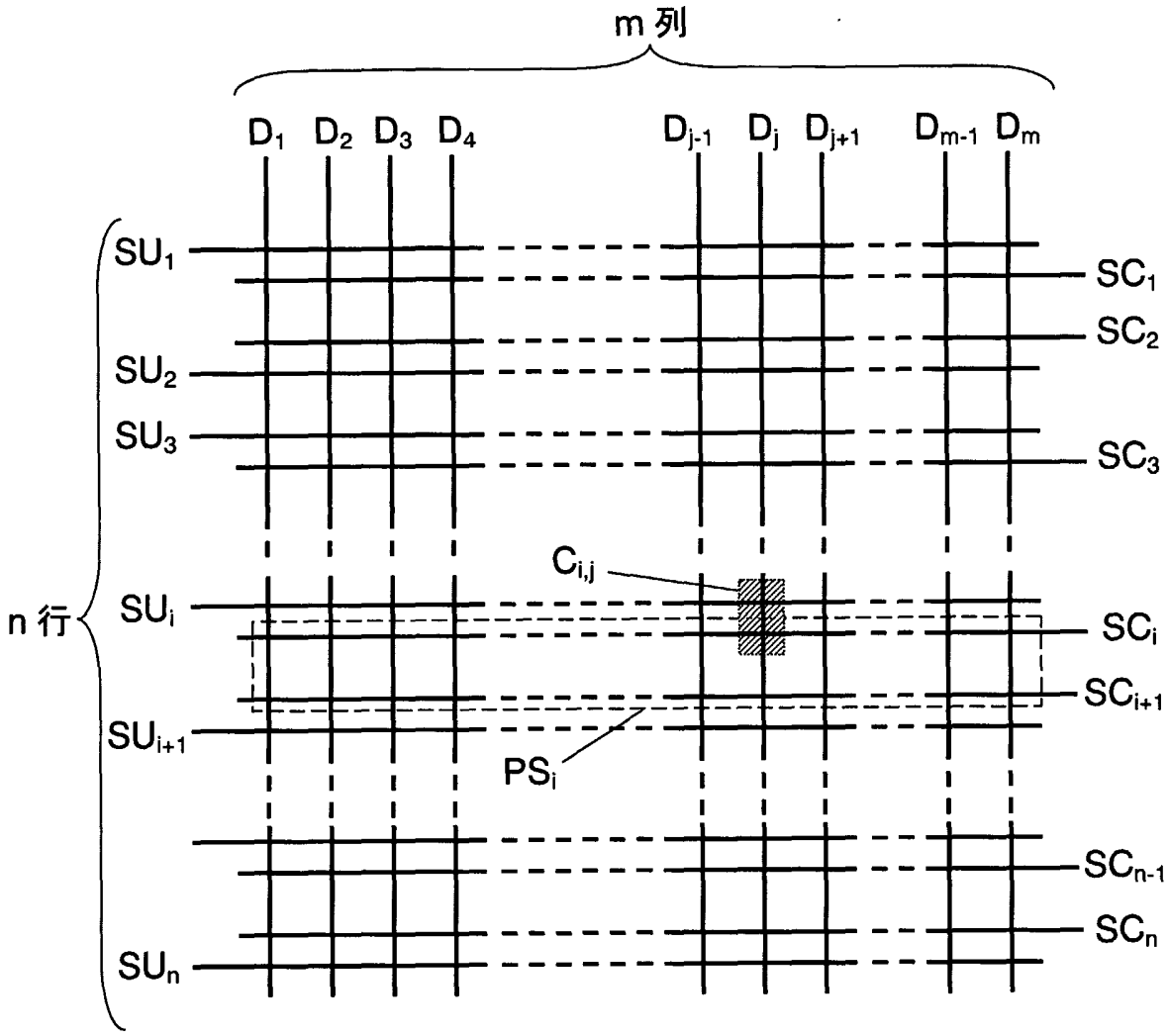

m 列
D1 D2 D3 D4
Dj-1 Dj Dj+1
Dm-1 Dm
SU1
SU2
SU3
SUi
SUi+1
SUn
n 行
SC1
SC2
SC3
SCi
SCi+1
SCn-1
SCn
Ci,j
PSi

FIG. 4

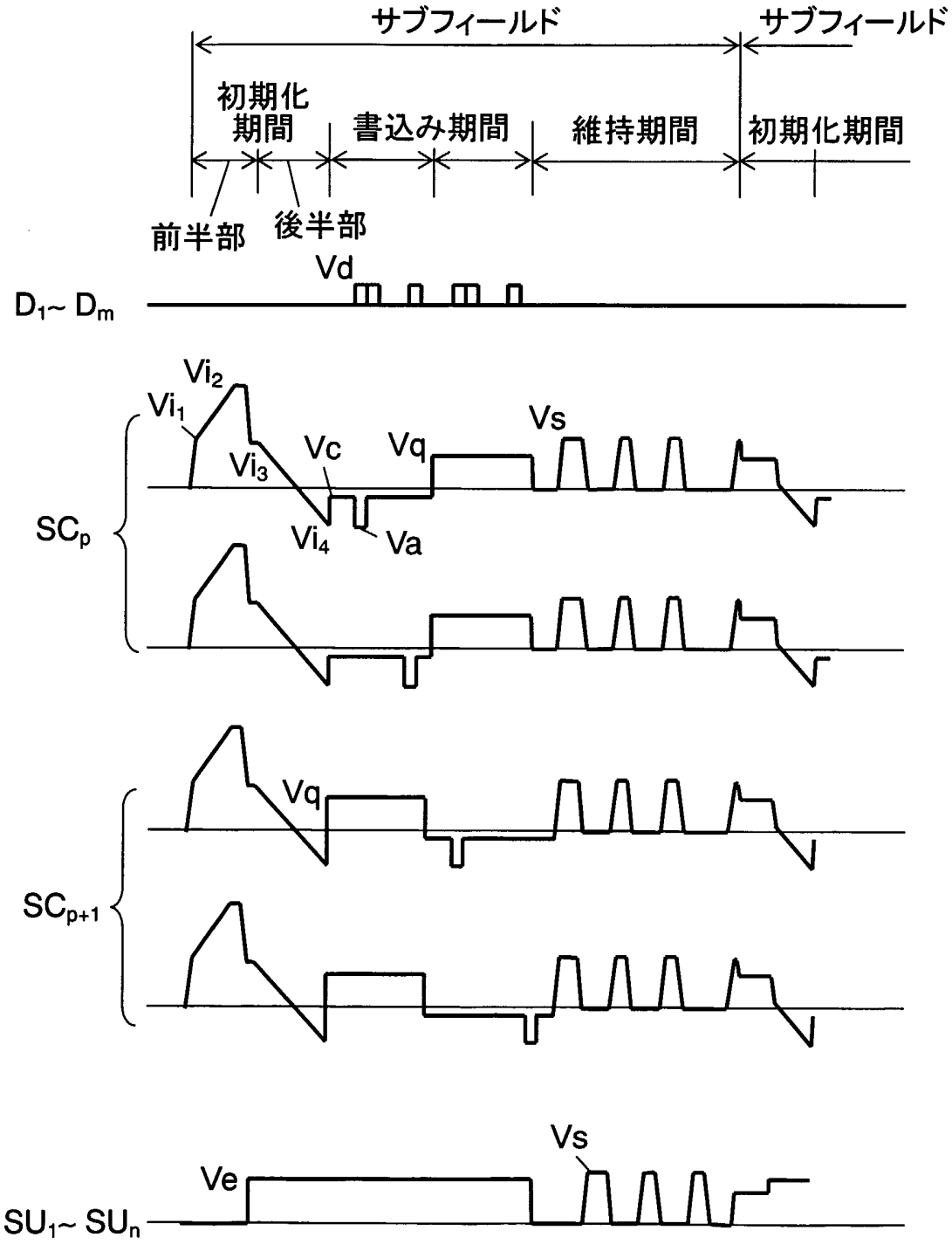
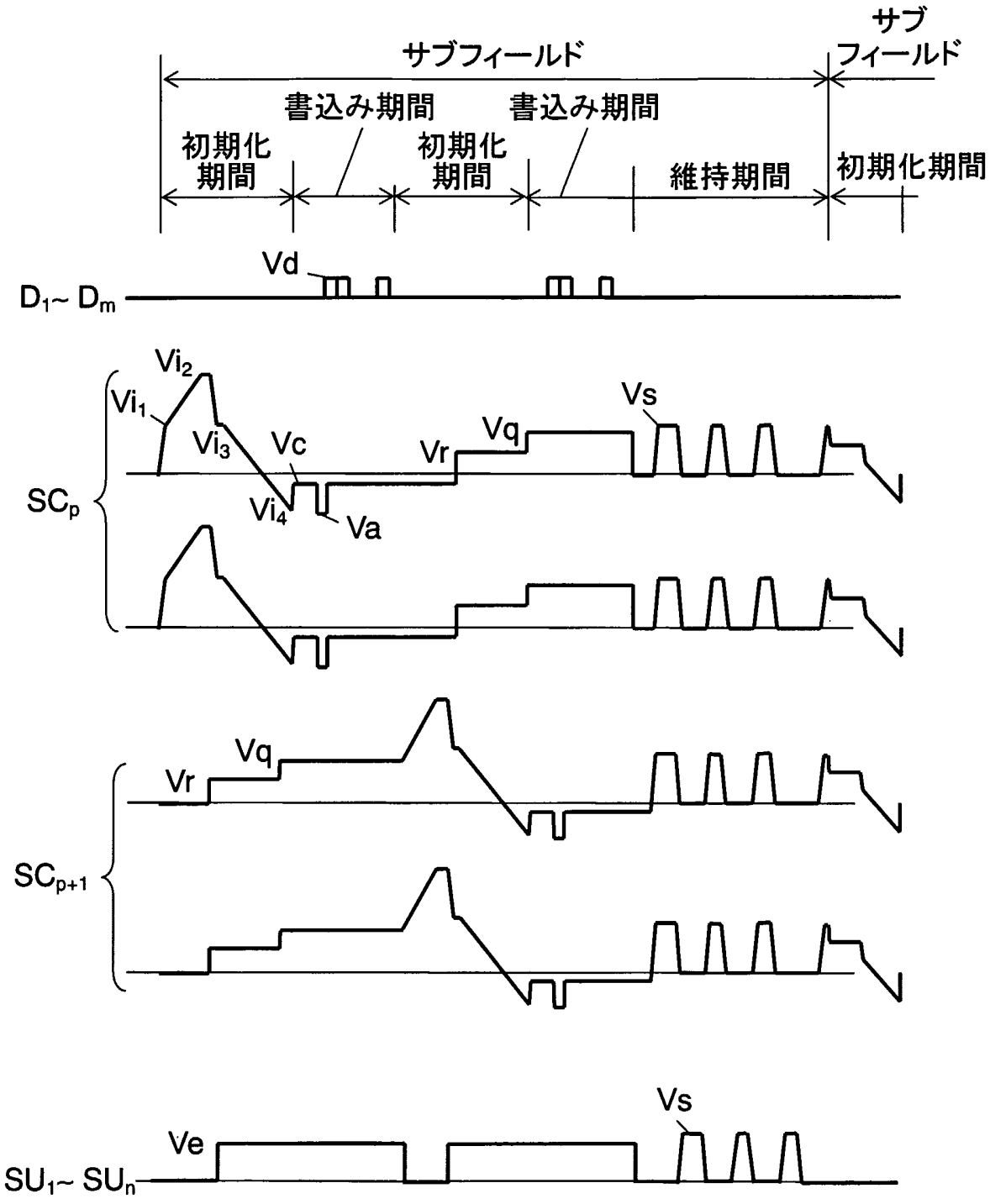

サブフィールド
サブフィールド
初期化期間
書込み期間
維持期間
初期化期間
前半部
後半部
Vd
D1~ Dm
Vi2
Vi1
Vi3
Vc
Vq
Vs
Vi4
Va
SCp
Vq
SCp+1
Vs
Ve
SU1~ SUn

FIG. 5


サブフィールド
サブフィールド
書込み期間
書込み期間
初期化期間
初期化期間
維持期間
初期化期間
Vd
D1~ Dm
Vi2
Vi1
Vi3
Vc
Vr
Vq
Vs
Vi4
Va
SCp
Vr
Vq
SCp+1
Vs
Ve
SU1~ SUn

図面の参照符号の一覧表

21　前面基板
22　走査電極
22a, 23a　透明電極
22b, 23b　金属母線
22b'　突出部分
23　維持電極
24　誘電体層
25　保護層
28　光吸収層
31　背面基板
32　データ電極
33　誘電体層
34　隔壁
34a　縦壁部
34b　横壁部
35　蛍光体層
40　主放電セル
41　隙間部
41a　プライミング放電セル
41b　(維持側)隙間部

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2005/000622

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl[7] G09G3/28, 3/20, 3/288, H01H11/00, H01J11/02

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl[7] G09G3/28, 3/20, 3/288, H01H11/00, H01J11/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-150949 A (Pioneer Electronic Corp.), 24 May, 2002 (24.05.02), Par. Nos. [0069] to [0098]; Figs. 1 to 7 & US 2001/011871 A1	1-2
Y	JP 10-63222 A (Hitachi, Ltd.), 06 March, 1998 (06.03.98), Par. Nos. [0043] to [0052]; Fig. 8 (Family: none)	1-2

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
19 April, 2005 (19.04.05)	10 May, 2005 (10.05.05)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (January 2004)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2005/000622

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 9-160525 A (Fujitsu Ltd.), 20 June, 1997 (20.06.97), Par. Nos. [0084] to [0089]; Figs. 25 to 26 & KR 301352 B & KR 336824 B & KR 338993 B & KR 352867 B & KR 392105 B & EP 762373 B1 & TW 318924 A & CN 1157449 A & CN 1444197 A & CN 1444245 A & CN 1444246 A & CN 1505082 A & US 2002/021265 A1 & US 2002/030644 A1	1-2
A	JP 8-162026 A (NEC Corp.), 21 June, 1996 (21.06.96), Par. Nos. [0016] to [0030]; Figs. 1 to 3 (Family: none)	1-2
A	JP 10-39834 A (NEC Corp.), 13 February, 1998 (13.02.98), Par. Nos. [0037] to [0047]; Figs. 1, 3 (Family: none)	1-2
A	JP 9-319328 A (Hitachi, Ltd.), 12 December, 1997 (12.12.97), Par. Nos. [0012] to [0019]; Figs. 1, 6 to 8 (Family: none)	1-2
A	JP 2004-29412 A (Fujitsu Ltd.), 29 January, 2004 (29.01.04), Par. No. [0036]; Fig. 11 & US 2004/001036 A1 & KR 2004/002478 A	1-2

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００５／０００６２２

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.[7]　G09G3/28, 3/20, 3/288, H01H11/00, H01J11/02

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.[7]　G09G3/28, 3/20, 3/288, H01H11/00, H01J11/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２００５年
日本国実用新案登録公報	１９９６－２００５年
日本国登録実用新案公報	１９９４－２００５年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Ｙ	ＪＰ　２００２－１５０９４９　Ａ（パイオニア株式会社） ２００２．０５．２４，段落番号【００６９】－【００９８】，図１－７，&US　２００１／０１１８７１　Ａ１	１－２
Ｙ	ＪＰ　１０－６３２２２　Ａ（株式会社日立製作所） １９９８．０３．０６，段落番号【００４３】－【００５２】，図８（ファミリーなし）	１－２

☑ Ｃ欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日 １９．０４．２００５	国際調査報告の発送日 10.05.2005
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　2G　9707 橋本　直明 電話番号　０３－３５８１－１１０１　内線　３２２６

様式ＰＣＴ／ＩＳＡ／２１０（第２ページ）（２００４年１月）

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Ａ	ＪＰ　９－１６０５２５　Ａ（富士通株式会社） １９９７．０６．２０，段落番号【００８４】－【００８９】、図２５－２６，&KR　３０１３５２　Ｂ　&KR　３３６８２４　Ｂ &KR　３３８９９３　Ｂ　&KR　３５２８６７　Ｂ &KR　３９２１０５　Ｂ　&EP　７６２３７３　Ｂ１ &TW　３１８９２４　Ａ　&CN　１１５７４４９　Ａ &CN　１４４４１９７　Ａ　&CN　１４４４２４５　Ａ &CN　１４４４２４６　Ａ　&CN　１５０５０８２　Ａ &US　２００２／０２１２６５　Ａ１ &US　２００２／０３０６４４　Ａ１	１－２
Ａ	ＪＰ　８－１６２０２６　Ａ（日本電気株式会社） １９９６．０６．２１，段落番号【００１６】－【００３０】，図１－３（ファミリーなし）	１－２
Ａ	ＪＰ　１０－３９８３４　Ａ（日本電気株式会社） １９９８．０２．１３，段落番号【００３７】－【００４７】，図１，３（ファミリーなし）	１－２
Ａ	ＪＰ　９－３１９３２８　Ａ（株式会社日立製作所） １９９７．１２．１２，段落番号【００１２】－【００１９】，図１，６－８（ファミリーなし）	１－２
Ａ	ＪＰ　２００４－２９４１２　Ａ（富士通株式会社） ２００４．０１．２９，段落番号【００３６】，図１１ &US　２００４／００１０３６　Ａ１ &KR　２００４／００２４７８　Ａ	１－２