

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-58545
(P2013-58545A)

(43) 公開日 平成25年3月28日(2013.3.28)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 23/28 (2006.01)	HO 1 L 23/28	Z 4M109
HO 1 L 25/065 (2006.01)	HO 1 L 25/08	Z 5E346
HO 1 L 25/07 (2006.01)	HO 5 K 3/46	Q
HO 1 L 25/18 (2006.01)	HO 5 K 3/46	N
HO 5 K 3/46 (2006.01)		

審査請求 未請求 請求項の数 6 O L (全 27 頁)

(21) 出願番号 特願2011-195040 (P2011-195040)
(22) 出願日 平成23年9月7日(2011.9.7)

(71) 出願人 000005223
富士通株式会社
神奈川県川崎市中原区上小田中4丁目1番1号

(74) 代理人 100090273
弁理士 園分 孝悦

(72) 発明者 谷 元昭
神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

Fターム(参考) 4M109 AA01 BA04 CA22 DA10 DB15
5E346 AA16 AA22 AA43 AA60 CC08
CC09 CC32 CC37 CC38 FF07
FF14 FF15 GG15 GG17 GG28
HH25

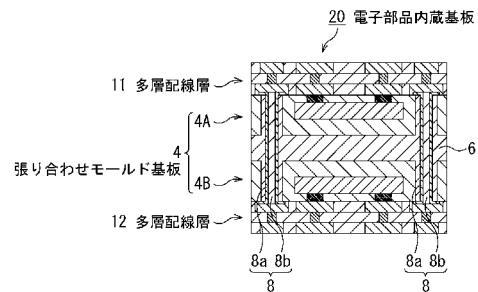
(54) 【発明の名称】 電子デバイス及びその製造方法

(57) 【要約】

【課題】電子部品の封止に汎用性の高い絶縁材料を用いるも、所期の小径とされた微細な貫通電極を有し、更なる微細化を可能とする信頼性の高い電子デバイスを提供する。

【解決手段】電子部品内蔵基板20は、第1の絶縁層4A、4B(大径の無機フィラー9aを含有する。)と、第1の絶縁層4A、4B内に設けられた電子部品2A、2Bと、第1の絶縁層4A、4Bを貫通する貫通電極8とを備え、貫通電極8は、第1の絶縁層4A、4Bに形成された第1の貫通孔5に第2の絶縁層6(無機フィラー9aよりも小径の無機フィラー9bを含有する。)が埋め込まれ、第2の絶縁層6に第1の貫通孔5よりも小径の第2の貫通孔7が形成され、第2の貫通孔に導電材料8a、8bが配されて構成される。

【選択図】 図8



【特許請求の範囲】**【請求項 1】**

第 1 の絶縁材を含む絶縁層と、
前記絶縁層内に設けられた電子部品と、
前記絶縁層を貫通して設けられた第 2 の絶縁材と、
前記第 2 の絶縁材を貫通する貫通電極と
を備えることを特徴とする電子デバイス。

【請求項 2】

前記貫通電極は、前記絶縁層に形成された第 1 の貫通孔に前記第 2 の絶縁材が埋め込まれ、前記第 2 の絶縁材に前記第 1 の貫通孔よりも小径の第 2 の貫通孔が形成され、前記第 2 の貫通孔に導電材料が配されてなることを特徴とする請求項 1 に記載の電子デバイス。 10

【請求項 3】

前記第 2 の絶縁材は、その熔融粘度が 100 ~ 200 の温度で 800 P ~ 3000 P の範囲内の値であることを特徴とする請求項 1 又は 2 に記載の電子デバイス。

【請求項 4】

内部に電子部品が設けられた、第 1 の絶縁材を含む絶縁層に第 1 の貫通孔を形成する工程と、
前記第 1 の貫通孔を第 2 の絶縁材で埋め込む工程と、
前記第 2 の絶縁材に、前記第 1 の貫通孔よりも小径の第 2 の貫通孔を形成する工程と、
前記第 2 の貫通孔に導電材料を配して貫通電極を形成する工程と 20
を含むことを特徴とする電子デバイスの製造方法。

【請求項 5】

前記第 1 の絶縁材は最大粒径が 50 μm ~ 75 μm の第 1 のフィラーを 80 % 以上含有していることを特徴とする請求項 4 に記載の電子デバイスの製造方法。

【請求項 6】

前記第 1 の貫通孔を形成する工程は、前記電子部品を有する一对の前記第 1 の絶縁層を、前記電子部品同士が互いに背面で対向するように貼り合せ、重畳された前記第 1 の絶縁層に前記第 1 の貫通孔を形成し、
前記第 1 の貫通孔を前記第 2 の絶縁材で埋め込む工程は、一对の前記第 1 の絶縁層間にシート状の前記第 2 の絶縁材を配した状態で前記第 1 の貫通孔同士を位置整合させて圧接 30
し、前記第 1 の絶縁層同士を貼り合せると共に前記第 1 の貫通孔内を前記第 2 の絶縁材で埋め込むことを特徴とする請求項 4 又は 5 に記載の電子デバイスの製造方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、電子デバイス及びその製造方法に関する。

【背景技術】**【0002】**

近年、電子機器の更なる高性能化、小型化の要請に応えるべく、基板内に各種の半導体素子等のチップを内蔵した、いわゆる 3 次元実装技術が開発されている。その中でも、高密度及び低コストを実現するパッケージ技術として、半導体のペアチップに代表される電子部品をモールド樹脂で埋め込んでなる、いわゆる電子部品内蔵モジュールが着目されている。電子部品内蔵モジュールでは、モールド樹脂の上下面に位置する電極間を電氣的に接続すべく、モールド樹脂を貫通する貫通電極（貫通ビア）が設けられる。 40

【先行技術文献】**【特許文献】****【0003】**

【特許文献 1】 特開 2007 - 67053 号公報

【特許文献 2】 特許第 3892259 号公報

【発明の概要】 50

【発明が解決しようとする課題】**【0004】**

電子部品内蔵モジュールに対する小型化の要請に伴い、貫通ビアを小径に形成する必要がある。貫通ビアが形成されるモールド樹脂の絶縁樹脂としては、Si等の電子部品材料との熱膨張率差を縮めるため、電子部品材料に近い熱膨張率を持つ無機フィラーを含有させたものが用いられる。熱膨張率を電子部品材料に十分近づけるべく、絶縁樹脂における無機フィラーの高い割合を確保するために、無機フィラーを80重量%以上含有する絶縁樹脂が汎用されている。

【0005】

電子部品内蔵モジュールでは、貫通ビアを形成するに際して、モールド樹脂にこれを貫通する貫通孔を形成する。貫通孔を小径に形成する場合には、以下のような問題を招来する。

10

【0006】

図26(a)に示すように、モールド樹脂101に、例えば100 μ m径の貫通孔101aを形成する場合について説明する。汎用されているモールド樹脂101の含有する無機フィラー102は、その最大粒径が50 μ m~75 μ m程度のものである。無機フィラー102は、貫通孔101aの径との相対的な比較で無視できない程度に大きい。そのため、貫通孔101aを形成したときに、その形成位置に存在する無機フィラー102に起因して、貫通孔101aの内壁面が所期の形状とならないという問題がある。即ち、貫通孔101aの形成時において、その形成位置に存在する無機フィラー102は、樹脂と材質・硬度等が異なるため、モールド樹脂101の加工により脱落したり、或いは少なくとも一部分が残存する。貫通孔101aの内壁面には、無機フィラー102が脱落した場合は、貫通孔101aの形成位置に存していた無機フィラー102を反映した貫通孔101aの孔径を拡張する拡張部分101bが形成される。一方、無機フィラー102が残存した場合は、無機フィラー102が貫通孔101a内に突出して貫通孔101aの孔径を縮小する縮小部分101cが形成される。このように、貫通孔101aの内壁面は、予期し得ない拡張部分101b、縮小部分101cを有する不測の形状となる。

20

【0007】

貫通孔101aが上記のように形成された場合、図26(b)に示すように、貫通孔101aの内壁面に導電層103を形成すると、拡張部分101b及び縮小部分101cに起因して入り組んだ形状とされた内壁面に導電層103が形成される。そのため、導電層103の厚みが不均一な貫通ビアが形成される。この貫通ビアでは、導電層103の形成時或いは電子部品内蔵モジュールの使用時に、主に導電層103の膜厚不均一に起因して、導電層103に断線が生じる懸念が高いという問題がある。導電層103の断線は、特に拡張部分101b及び縮小部分101cの形成部位において、或いは拡張部分101b及び縮小部分101cのエッジ部位において、発生し易いものと考えられる。また、このように膜厚不均一な貫通ビアを備えた電子部品内蔵モジュールでは、貫通ビアごとでインピーダンスが揃わず、伝送損失の増大が問題となる。

30

【0008】

本発明は、上記の課題に鑑みてなされたものである。本発明の目的は、電子部品の封止に汎用性の高い絶縁材料を用いるも、所期の小径とされた微細な貫通電極を有し、更なる微細化を可能とする伝送損失が低減された信頼性の高い電子デバイス及びその製造方法を提供することにある。

40

【課題を解決するための手段】**【0009】**

電子デバイスの一態様は、第1の絶縁材を含む絶縁層と、前記絶縁層内に設けられた電子部品と、前記絶縁層を貫通して設けられた第2の絶縁材と、前記第2の絶縁材を貫通する貫通電極とを備える。

【0010】

電子デバイスの製造方法の一態様は、内部に電子部品が設けられた、第1の絶縁材を含

50

む絶縁層に第1の貫通孔を形成する工程と、前記第1の貫通孔を第2の絶縁材で埋め込む工程と、前記第2の絶縁材に、前記第1の貫通孔よりも小径の第2の貫通孔を形成する工程と、前記第2の貫通孔に導電材料を配して貫通電極を形成する工程とを含む。

【発明の効果】

【0011】

上記した各態様によれば、電子部品の封止に汎用性の高い絶縁材料を用いるも、所期の小径とされた微細な貫通電極を有し、更なる微細化を可能とする伝送損失が低減された信頼性の高い電子デバイスが実現する。

【図面の簡単な説明】

【0012】

【図1】本実施形態による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。

【図2】図1に引き続き、本実施形態による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。

【図3】図2に引き続き、本実施形態による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。

【図4】図3に引き続き、本実施形態による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。

【図5】図4に引き続き、本実施形態による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。

【図6】図5に引き続き、本実施形態による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。

【図7】図6の工程を詳細に説明するための概略断面図である。

【図8】図6に引き続き、本実施形態による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。

【図9】形成された第1の貫通孔の一部を拡大した様子を示す概略断面図である。

【図10】樹脂シートの絶縁樹脂で充填された第1の貫通孔の一部を拡大した様子を示す概略断面図である。

【図11】本実施形態において形成された第2の貫通孔の一部を拡大した様子を示す概略断面図である。

【図12】本実施形態において形成された貫通ビアの一部を拡大した様子を示す概略断面図である。

【図13】本実施形態の変形例1による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。

【図14】図13に引き続き、本実施形態の変形例1による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。

【図15】図14に引き続き、本実施形態の変形例1による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。

【図16】図15に引き続き、本実施形態の変形例1による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。

【図17】図16に引き続き、本実施形態の変形例1による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。

【図18】図17に引き続き、本実施形態の変形例1による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。

【図19】図18に引き続き、本実施形態の変形例1による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。

【図20】図19に引き続き、本実施形態の変形例1による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。

【図21】図20に引き続き、本実施形態の変形例1による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。

10

20

30

40

50

【図 2 2】図 2 1 に引き続き、本実施形態の変形例 1 による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。

【図 2 3】本実施形態の変形例 2 による電子部品内蔵基板の製造方法の主要工程を示す概略断面図である。

【図 2 4】図 2 3 に引き続き、本実施形態の変形例 2 による電子部品内蔵基板の製造方法の主要工程を示す概略断面図である。

【図 2 5】図 2 4 に引き続き、本実施形態の変形例 2 による電子部品内蔵基板の製造方法の主要工程を示す概略断面図である。

【図 2 6】従来の貫通ビアの一部を拡大した様子を示す概略断面図である。

【発明を実施するための形態】

【0013】

以下、電子デバイスとして電子部品内蔵基板を開示し、その構成及び製造方法について、図面を参照しながら詳細に説明する。

【0014】

本実施形態に適用される電子部品内蔵基板の電子部品としては、半導体のペアチップ、MEMS素子、センサ素子、薄型のチップ受動部品、無機材料上に形成された薄膜状の受動部品等から選ばれた少なくとも1種がある。本実施形態では、半導体のペアチップを用いる場合を例示する。

図 1 ~ 図 8 は、本実施形態による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。なお、構成部材において、図示の便宜上、サイズ・厚み等が実際と異なるものがある。

【0015】

先ず、図 1 (a) に示すように、支持体 1 a に貼付された粘着シート 1 b 上に複数の第 1 のペアチップ 2 A を接着する。

詳細には、アルミニウム等の金属板、ガラス板等の支持体 1 a に、加熱又は紫外線の照射によって剥離可能な粘着シート 1 b を貼付する。この粘着シート 1 b に対して、複数の第 1 のペアチップ 2 A を、その端子 2 A a 面が粘着シート 1 b 面に接するように搭載して固定する。

【0016】

続いて、図 1 (b) に示すように、第 1 のペアチップ 2 A をモールド樹脂 3 A で埋め込む。

例えば、エポキシ樹脂等の絶縁性の樹脂組成物であるモールド樹脂 3 A で金属板 1 上を被覆し、第 1 のペアチップ 2 A をモールド樹脂 3 A で埋め込む。モールド樹脂 3 A としては、フィラー、ここでは例えば最大粒径が $50 \mu\text{m} \sim 75 \mu\text{m}$ 程度の粒状の無機フィラーを 80% 以上含有した、モールド樹脂の用途に汎用されている絶縁樹脂を用いる。無機フィラーとしては、アルミナ、シリカ、水酸化アルミニウム、及び窒化アルミニウムのうちから選ばれた 1 種を含むことが好ましい。

【0017】

続いて、図 1 (c) に示すように、モールド樹脂 3 A の裏面を研削する。

モールド樹脂 3 A の裏面、即ち第 1 のペアチップ 2 A の裏面側のモールド樹脂 3 A を例えばグラインドにより研削加工して平坦化する。ここで、図 1 (c) のように第 1 のペアチップ 2 A の裏面上にモールド樹脂 3 A が例えば 0.1 mm 以上、ここでは 0.2 mm 程度の厚みに残存するように平坦化する。この平坦化により除去された部分を、図 1 (c) において破線で示す。第 1 のペアチップ 2 A の裏面が露出するまで研削加工して平坦化しても良い。

【0018】

続いて、図 2 (a) に示すように、支持体 1 a を除去する。

例えば、粘着シート 1 b として、加熱することで剥離するものを用いた場合には加熱により、紫外線の照射で剥離するものを用いた場合には紫外線照射により、モールド基板 4 A から粘着シート 1 b を剥離する。このとき、支持体 1 a と共に粘着シート 1 b が除去さ

10

20

30

40

50

れる。これにより、残存するモールド樹脂 3 A の表面（支持体 1 a 及び粘着シート 1 b の除去により露出する面）には、第 1 のペアチップ 2 A の表面に存する端子 2 A a が露出する。なお、支持体 1 a 及び粘着シート 1 b の除去は、モールド樹脂 3 A の裏面をグラインドにより研削加工する前に行っても良い。

【 0 0 1 9 】

以上により、複数の第 1 のペアチップ 2 A がモールド樹脂 3 A によりウェーハ状態に再構築されたモールド基板 4 A が形成される。ここで、再構築の形状は、モールド基板 4 A のようなウェーハ状態の丸形状の代わりに、矩形状としても良い。丸形状であれば、後の配線形成プロセスに既存の半導体製造設備を使用することが可能であり、矩形状であれば、プリント配線板の既存の製造設備を使用することができる。

10

【 0 0 2 0 】

上記のモールド基板 4 A を形成する諸工程によれば、例えばスタッドバンプ等の形成が比較的困難である受動部品を備えた電子部品のモールド樹脂による埋め込みも可能となる。また、必要に応じて、支持体 1 a 及び粘着シート 1 b を除去した後に、モールド樹脂 3 A の完全硬化処理、又は完全硬化処理に続いてモールド樹脂 3 A の裏面をグラインドにより研削する処理を行うようにしても良い。

【 0 0 2 1 】

同様に、複数の第 2 のペアチップ 2 B について、図 1 (a) ~ 図 2 (a) の諸工程を実行する。

これにより、モールド基板 4 A と同様に、図 2 (b) に示すモールド基板 4 B が形成される。モールド基板 4 B では、支持体 1 a 及び粘着シート 1 b を除去することにより、残存するモールド樹脂 3 B の表面（支持体 1 a 及び粘着シート 1 b の除去により露出する面）から第 2 のペアチップ 2 B の表面に存する端子 2 B a が露出する。

20

【 0 0 2 2 】

図 2 (b) において、モールド基板 4 B は、図 2 (a) に示したモールド基板 4 A に対応する。端子 2 B a を有する第 2 のペアチップ 2 B は、端子 2 A a を有する第 1 のペアチップ 2 A に対応する。モールド基板 4 B における各第 2 のペアチップ 2 B は、モールド基板 4 A における各第 1 のペアチップ 2 A と同様の位置に配設される。モールド樹脂 3 B は、モールド樹脂 3 A に対応しており、モールド樹脂 3 A と同様の、無機フィラーを含有する絶縁樹脂からなる。

30

【 0 0 2 3 】

なお、本実施形態では、スタッドバンプを有しないペアチップを用いたモールド基板を例示したが、この形態に限定されるものではない。例えば、表面の端子上にスタッドバンプが形成されたペアチップを、例えば N C P (Non-Conductive Paste) 等の絶縁樹脂を用いて、金属板等の支持体に圧接接合し、上記と同様にモールド基板を形成することもできる。

【 0 0 2 4 】

続いて、図 3 (a) に示すように、モールド基板 4 A , 4 B を配置する。

詳細には、モールド基板 4 A とモールド基板 4 B とを、裏面同士を対向させ、モールド基板 4 A の各第 1 のペアチップ 2 A とモールド基板 4 B の各第 2 のペアチップ 2 B とが位置整合して互いに背面で対向するように配置する。

40

【 0 0 2 5 】

続いて、図 3 (b) に示すように、モールド基板 4 A , 4 B を重ね合わせ、第 1 の貫通孔 5 を形成する。

詳細には、裏面同士を対向させたモールド基板 4 A , 4 B を重ね合わせる。この状態で、モールド基板 4 A , 4 B における一对の第 1 及び第 2 のペアチップ 2 A , 2 B 間の所定部位に、例えばドリル加工により、第 1 の貫通孔 5 を形成する。第 1 の貫通孔 5 は、1 0 0 μ m 以上の径、例えば 2 0 0 μ m の径にモールド樹脂 3 A , 3 B に形成される。第 1 の貫通孔 5 において、そのモールド樹脂 3 A における形成部分を開孔 5 a 、モールド樹脂 3 B における形成部分を開孔 5 b とする。

50

【0026】

続いて、図4(a)に示すように、モールド基板4A、4B間に樹脂シート6を挿入配置する。

詳細には、重ね合わせられた第1及び第2のモールド基板4A、4Bを離間させ、モールド基板4A、4B間に絶縁シート、ここでは樹脂シート6を配置する。開孔5a、5bが位置整合するように、樹脂シート6を介してモールド基板4A、4Bを再び重ね合わせる。樹脂シート6としては、50 μ m~150 μ m程度の厚みであり、絶縁樹脂として例えばエポキシ樹脂からなるものを用いる。樹脂シート6の絶縁樹脂は、モールド樹脂3A、3Bの含有する無機フィラーよりも小径の粒状(例えば略真球状)の無機フィラーを含有する。この無機フィラーは、アルミナ、シリカ、水酸化アルミニウム、及び窒化アルミニウムのうちから選ばれた1種を含むことが好ましい。

10

【0027】

本実施形態で用いる樹脂シート6の絶縁樹脂は、以下のようにその溶融粘度の幅が規定されている。

樹脂シート6の絶縁樹脂は、後述するように、モールド基板4A、4Bを貼り合わせる際に第1の貫通孔5内を充填するものである。そのため、当該絶縁樹脂は適度な溶融粘度であることが要求される。絶縁樹脂の溶融粘度が低過ぎると、絶縁樹脂の流動性が高く第1の貫通孔5を充填した状態を維持することができない。第1の貫通孔5を充填した状態を維持するには、絶縁樹脂の最低溶融粘度が100~200の温度で例えばCGS単位系として800P(ポアズ(poise))以上であることを要する。一方、絶縁樹脂の溶融粘度が高過ぎると、絶縁樹脂の流動性が低く絶縁樹脂による第1の貫通孔5内の充填が不完全となる。また、第1の貫通孔5内で絶縁樹脂にボイドが発生した場合、絶縁樹脂の流動性が低いと当該ボイドが容易に除去されないという懸念もある。第1の貫通孔5内を確実に充填し、発生したボイドが容易に除去されるには、絶縁樹脂の最大溶融粘度が100~200の温度で3000P以下であることを要する。

20

【0028】

以上より、本実施形態では、樹脂シート6の絶縁樹脂(無機フィラーを含有する)は、溶融粘度が100~200の温度で800P~3000Pの範囲内の値、例えば2000P程度とされた絶縁樹脂を用いる。これにより、第1の貫通孔5内で当該絶縁樹脂にボイドが発生しても容易に除去され、当該絶縁樹脂によって第1の貫通孔5内の良好な充填性を得ることができる。

30

【0029】

本実施形態で用いる樹脂シート6の絶縁樹脂の含有する無機フィラーは、以下のようにそのサイズ及び含有率が規定されている。

樹脂シート6の絶縁樹脂の含有する無機フィラーは、後述するように、第1の貫通孔5よりも小径の第2の貫通孔を形成する際に、第2の貫通孔の孔径に実質的な変動を与えない程度に小さい粒径であることが要求される。そのためには、当該無機フィラーの径は25 μ m程度以下であることを要する。一方、径の極めて小さい無機フィラーは安価でなく、製造コストが嵩むという問題がある。製造コストを低廉に抑えるためには、1 μ m程度以上の径の無機フィラーを用いることを要する。

40

【0030】

また、樹脂シート6の絶縁樹脂の含有する無機フィラーは、モールド基板4A、4Bと接触するため、モールド樹脂3A、3Bの絶縁樹脂との熱膨張率差を小さく抑えることが要求される。この熱膨張率差が大きいと、樹脂シート6にクラック又は剥離等の発生が懸念される。熱膨張率差を抑えるには、絶縁樹脂の無機フィラーの含有率が20重量%以上であることを要する。一方、無機フィラーの含有率が大きいと、絶縁樹脂の溶融粘度が高くなり、溶融粘度が100~200の温度で3000Pを越えることが懸念される。絶縁樹脂の溶融粘度を適度に抑えるには、絶縁樹脂の無機フィラーの含有率が50重量%以下であることを要する。

【0031】

50

以上より、本実施形態では、樹脂シート6の絶縁樹脂の含有する無機フィラーとして、その径が $1\mu\text{m}$ ~ $25\mu\text{m}$ 程度の範囲内の値、平均粒径が例えば $2\mu\text{m}$ 程度であり、その含有率が20重量%~50重量%の範囲内の値、例えば40重量%程度のものを用いる。これにより、安価なコストで第2の貫通孔の孔径に実質的な変動を与えることのない所期の第2の貫通孔が形成されると共に、絶縁樹脂による第1の貫通孔5内の良好な充填性を得ることができる。また、第1の貫通孔5内で絶縁樹脂にポイドが発生した場合に、ポイドが除去不能となる懸念が払拭される。

【0032】

なお、樹脂シート6の絶縁樹脂は、第1のベアチップ2Aを封止するモールド樹脂としては不適である。樹脂シート6の絶縁樹脂では、含有する無機フィラーの粒径は小さく、大径の無機フィラーほどには安価でない小径の無機フィラーを大量に（絶縁樹脂内で例えば80重量%を越えるほどに）用いることは、特に製造コストの面から好ましくない。そのため、小径の無機フィラーを含有する絶縁樹脂を第1のベアチップ2Aを封止するモールド樹脂として用いると、第1のベアチップ2Aの基板との熱膨張率差が大きくなり、クラック又は剥離等の発生が懸念される。第1のベアチップ2Aの封止には、含有する無機フィラーの粒径が大きく無機フィラーの樹脂内で占める割合の大きい絶縁樹脂が適する。

10

【0033】

続いて、図4(b)に示すように、モールド基板4A, 4Bを樹脂シート6で貼り合わせると共に、第1の貫通孔5内を樹脂シート6の絶縁樹脂で充填する。

詳細には、樹脂シート6を挟んだモールド基板4A, 4Bを加熱しながら圧接する。例えば、真空プレス、真空ラミネート、常圧プレス、常圧ラミネート等の装置を用いて、 $100\sim 230$ 程度の温度で加熱して圧接し、樹脂シート6を硬化させる。このとき、モールド基板4A, 4Bの押圧により、モールド基板4Aとモールド基板4Bとが確実に貼り合わされると共に、樹脂シート6の絶縁樹脂が第1の貫通孔5内に侵入して良好に充填する。この状態で、樹脂シート6の絶縁樹脂が硬化し、モールド基板4A, 4Bが貼り合わされる。モールド基板4A, 4Bが樹脂シート6で貼り合わせられた構造体を、貼り合わせモールド基板4とする。ここで、第1の貫通孔5内で絶縁樹脂にポイドを生じさせないためには、モールド基板4A, 4Bの圧接に真空プレス、真空ラミネートを用いることが好ましい。

20

【0034】

本実施形態では、樹脂シート6を用いることにより、モールド基板4A, 4Bを貼り合わせる工程と、第1の貫通孔5内を樹脂シート6の絶縁樹脂で充填する工程とを同時に行う。これにより、工程数を削減するも、モールド基板4A, 4Bを確実に貼り合わせ、第1の貫通孔5内を確実に絶縁樹脂で充填することができる。

30

【0035】

続いて、図5(a)に示すように、第1の貫通孔5を充填する樹脂シート6の絶縁樹脂に、第2の貫通孔7を形成する。

詳細には、貼り合わせモールド基板4の第1の貫通孔5を充填する樹脂シート6の絶縁樹脂に、第1の貫通孔5よりも小径、例えば $50\mu\text{m}$ ~ $150\mu\text{m}$ 程度、ここでは例えば $100\mu\text{m}$ 程度の径の第2の貫通孔7を形成する。第2の貫通孔7は、第1の貫通孔5内で第1の貫通孔5に沿った形状に形成される。第2の貫通孔7の形成には、ドリル加工を用いることができるが、 $100\mu\text{m}$ 程度よりも小さな径の貫通孔を形成するには、炭酸ガスレーザ、UV-YAGレーザ、エキシマレーザ等のレーザ加工を用いることが好ましい。

40

【0036】

続いて、図5(b)に示すように、第2の貫通孔7に導電層8a及び導電性樹脂8bを形成する。

詳細には、第2の貫通孔7の内壁面に、無電解メッキ法、スパッタ法、CVD法等の手法によりメッキシード層を形成し、引き続き導電材料、例えばCuの電気メッキを行う。これにより、第2の貫通孔7に、その内壁面を覆い一部がモールド基板4A, 4Bの各表

50

面から突出する導電層 8 a が形成される。

内壁面に導電層 8 a が形成された第 2 の貫通孔 7 の空隙部位に、所定の導電性樹脂 8 b を充填する。導電性樹脂 8 b の代わりに絶縁樹脂で充填しても良い。特に樹脂等を充填することなく、上記の空隙部位が残存する状態としても良い。また、第 2 の貫通孔 7 の内壁面のみならず、第 2 の貫通孔 7 を充填するように導電層 8 a を形成しても好適である。

以上により、第 2 の貫通孔 7 の内壁面を導電層 8 a で覆い、導電性樹脂 8 b が充填されてなる貫通ビア 8 が形成される。

【 0 0 3 7 】

ここで、モールド基板 4 A , 4 B に貫通ビア 8 が形成される状況について、図 9 ~ 図 1 1 を用いて詳細に説明する。図 9 では、形成された第 1 の貫通孔 5 の一部を拡大した様子を示す。図 1 0 では、樹脂シート 6 のエポキシ樹脂で充填された第 1 の貫通孔 5 の一部を拡大した様子を示す。図 1 1 では、形成された第 2 の貫通孔 7 の一部を拡大した様子を示す。図 1 2 では、形成された貫通ビア 8 の一部を拡大した様子を示す。

10

【 0 0 3 8 】

モールド樹脂 3 A (3 B) のエポキシ樹脂は、上記したように、大径の無機フィラー 9 a を含有している。そのため例えば、図 9 に示すように、第 1 の貫通孔 5 は、その内壁面が拡張部分 5 c 及び縮小部分 5 d を有する形状となる。拡張部分 5 c は、モールド樹脂 3 A (3 B) の第 1 の貫通孔 5 の形成位置に存していた無機フィラー 9 a を反映した形状の部分であり、第 1 の貫通孔 5 の孔径を局所的に拡張する。縮小部分 5 d は、第 1 の貫通孔 5 の形成時にその形成位置で残存した無機フィラー 9 a が突出した部分であり、第 1 の貫通孔 5 の孔径を局所的に縮小する。

20

【 0 0 3 9 】

樹脂シート 6 のエポキシ樹脂は、上述のように、無機フィラー 9 a よりも小径の例えば平均粒径が 2 μ m 程度の無機フィラー 9 b を含有している。そのため、図 1 0 に示すように、樹脂シート 6 を挟んだモールド基板 4 A , 4 B の圧接により、樹脂シート 6 の絶縁樹脂が第 1 の貫通孔 5 内に侵入し、拡張部分 5 c 内及び縮小部分 5 d の周辺を含む第 1 の貫通孔 5 内を確実に充填する。

【 0 0 4 0 】

図 1 1 に示すように、第 2 の貫通孔 7 は、第 1 の貫通孔 5 内を充填する樹脂シート 6 の絶縁樹脂に、第 1 の貫通孔 5 よりも小径に第 1 の貫通孔 5 に沿って形成される。樹脂シート 6 の絶縁樹脂では、含有する無機フィラー 9 b は、無機フィラー 9 a よりも小径であり、その存在により第 2 の貫通孔 7 の孔径に影響を与えない程度に小さい粒径である。このように小径の無機フィラー 9 b では、第 2 の貫通孔 7 にその孔径を変動させるものと評価される程度のサイズの拡張部分、縮小部分は形成されず、第 2 の貫通孔 7 は全体的に所期の均一な孔径に形成される。

30

【 0 0 4 1 】

図 1 2 に示すように、貫通ビア 8 において、導電層 8 a は、滑らかで均一径とされた第 2 の貫通孔 7 の内壁面を覆うため、厚みの不均一な箇所が生じることなく、全体として所期の均一な厚みに形成される。従って、貫通ビア 8 の導電層 8 a に断線が生じる懸念はなく、貫通ビア 8 ごとでインピーダンスが揃って伝送損失が低減される。

40

【 0 0 4 2 】

上記の貫通ビアは、ベアチップ等の電子部品を埋め込む際に用いられる第 1 の絶縁層が、直接的には、所期の小径の貫通孔を正確に形成することができないものである場合に適用される。本実施形態では、大径のフィラーを多く含有する、電子部品の封止に適した汎用性が高く安価な絶縁樹脂を第 1 の絶縁層として用いる場合を想定している。この場合、先ず第 1 の絶縁層に第 1 の貫通孔を形成し、所期の小径の貫通孔を形成可能な第 2 の絶縁層で第 1 の貫通孔を埋め込む。本実施形態では、第 2 の絶縁層は、第 1 の絶縁層の含有するフィラーに比べて極めて小さい粒径のフィラーを含有したものである。第 2 の絶縁層に第 1 の貫通孔よりも小径の第 2 の貫通孔を形成する。小径のフィラーは第 2 の貫通孔の内壁面に存在していたとしても、第 2 の貫通孔の孔径を実質的に変動させるものではない。

50

このように、第1の絶縁層と共に第2の絶縁層を用いることにより、第1の絶縁層に間接的に第2の貫通孔を均一な所定径に正確に形成することが可能となり、第2の貫通孔に所期の微細な貫通電極を形成することができる。

【0043】

続いて、貫通ビア8を形成した後の諸工程について説明する。図6に示すように、貼り合わせモールド基板4の表面及び裏面に、多層配線層11, 12を形成する。図6では、図示の便宜上、多層配線層11, 12を簡略化して示す。

【0044】

貼り合わせモールド基板4の表面に多層配線層11を形成する図6の工程について、図7を用いて詳細に説明する。

図7(a)に示すように、貼り合わせモールド基板4の表面(モールド基板4Aの表面)に、例えば感光性エポキシ樹脂、感光性ポリベンゾオキサゾール樹脂、又は感光性ポリイミド樹脂のような感光性樹脂を塗布して絶縁層13を塗布形成する。絶縁層13を現像及びキュアし、必要に応じてプラズマ処理を行う。これにより、絶縁層13には、第1のペアチップ2Aの端子2Aa及び貫通ビア8の一部をそれぞれ露出する開口13aが形成される。

【0045】

図7(b)に示すように、開口13aの底面及び側面を覆うように、絶縁層13上に密着下地層14及びCuのシード層15をスパッタ法により順次形成する。密着下地層14の材料としてはチタン(Ti)、クロム(Cr)等を用いる。

【0046】

図7(c)に示すように、シード層15上にレジストを塗布し、レジストをリソグラフィで加工して、シード層15上で開口13aに相当する部位を露出する開口16aを有するレジストマスク16を形成する。シード層15を用いてCuの電気メッキを行う。これにより、レジストマスク16の開口16a内がCu17で充填される。

【0047】

図7(d)に示すように、レジストマスク16を剥離液処理等により除去した後、レジストマスク16下に残存していた密着下地層14及びシード層15を除去する。当該除去には、ウェットエッチングを用いても良いし、ドライエッチングを用いても良い。密着下地層14及びシード層15を除去した後、必要に応じて銅配線の密着性向上等の目的で所定の表面処理等を加える。以上により、密着下地層14を介して端子2Aa又は貫通ビア8と電氣的に接続される配線21aを有する第1層21が形成される。

【0048】

図7(a)~(d)と同様の工程を実行し、所期数の層を積層形成する。本実施形態では、第1層21の配線21aと電氣的に接続されるビア22aを有する第2層22、及び第2層22のビア22aと電氣的に接続される配線23aを有する第3層23を形成する場合を例示する。以上により、貼り合わせモールド基板4の表面(モールド基板4Aの表面)に多層配線層11が形成される。

【0049】

多層配線層11と同様の工程により、貼り合わせモールド基板4の裏面(モールド基板4Bの表面)に、第2のペアチップ2Bの表面に形成された端子2Ba、貫通ビア8と電氣的に接続されてなる多層配線層12が形成される。

【0050】

ここで、多層配線層11と多層配線層12とにおいて、層数及び各層の厚みを同一に形成することが、貼り合わせモールド基板4の反りを低減する観点から好ましい。

また、多層配線層11と多層配線層12とにおいて、交互に各層を形成しても良い。例えば、貼り合わせモールド基板4の表面に第1層21を形成した後、貼り合わせモールド基板4の裏面に第1層21を形成し、表面及び裏面に順次に第2層22及び第3層23を形成する。この場合、片側面のダメージを防止すべく、逐次に各層を覆う保護膜を形成しても良い。表面と裏面との交互に各層を形成することにより、貼り合わせモールド基板4

10

20

30

40

50

の反りの発生が更に抑制される。

【0051】

続いて、貼り合わせモールド基板4の表面及び裏面に例えばソルダーレジストを形成し、開口した配線表面にニッケル及び金の処理を施す。これにより、図6に示すように、貼り合わせモールド基板4の表面、裏面に多層配線層11, 12を備えた電子部品内蔵ウェーハ10が形成される。

【0052】

しかる後、電子部品内蔵ウェーハ10を個片に切断する。以上により、図8に示すように、貫通ビア8により電氣的に接続された多層配線層11, 12と共に、互いに背面で対向する一对の第1及び第2のペアチップ2A, 2Bを内蔵した電子部品内蔵基板20が形成される。電子部品内蔵基板には、一对の第1及び第2のペアチップ2A, 2Bが複数組内蔵される場合もある。

10

【0053】

以上説明したように、本実施形態によれば、第1及び第2のペアチップ2A, 2Bの封止に汎用性の高いモールド樹脂3A, 3Bを用いるも、所期の小径とされた微細な貫通ビア8を確実に形成することができる。これにより、更なる微細化を可能とする伝送損失が低減された信頼性の高い電子部品内蔵基板20が実現する。

また、再構築した貼り合わせモールド基板4の両面に多層配線層11, 12を形成するため、電子部品内蔵ウェーハ10の反り量が低減され、電子部品内蔵基板20の更なる薄型化及び微細配線化が可能となる。

20

【0054】

- 変形例 -

以下、本実施形態の諸変形例を開示する。

【0055】

(変形例1)

本例では、本実施形態と同様に電子部品内蔵基板の構成及び製造方法を開示するが、貫通ビアの形成状態が異なる点で相違する。なお、本実施形態と対応する構成部材等については、同符号を付する。

図13～図22は、本実施形態の変形例1による電子部品内蔵基板の製造方法を工程順に示す概略断面図である。なお、構成部材において、図示の便宜上、サイズ・厚み等が実際と異なるものがある。

30

【0056】

先ず、本実施形態における図1(a)～図2(b)と同じ諸工程を実行する。これにより、図2(a), (b)のモールド基板4A, 4Bが形成される。

【0057】

続いて、図13(a)に示すように、モールド基板4Aの表面に多層配線層31を形成する。同様に、図13(b)に示すように、モールド基板4Bの表面に多層配線層32を形成する。図13(a), (b)では、図示の便宜上、多層配線層31, 32を簡略化して示す。

【0058】

モールド基板4Aの表面に多層配線層31を形成する図13(a)の工程について、図14を用いて詳細に説明する。モールド基板4Bの表面に多層配線層32を形成する図13(b)の工程も同様である。

40

【0059】

図14(a)に示すように、モールド基板4Aの表面に、例えば感光性エポキシ樹脂、感光性ポリベンゾオキサゾール樹脂、又は感光性ポリイミド樹脂のような感光性樹脂を塗布して絶縁層13を塗布形成する。絶縁層13を現像及びキュアし、必要に応じてプラズマ処理を行う。これにより、絶縁層13には、第1のペアチップ2Aの端子2Aaを露出する開口13aが形成される。

【0060】

50

図14(b)に示すように、開口13aの底面及び側面を覆うように、絶縁層13上に密着下地層14及びCuのシード層15をスパッタ法により順次形成する。密着下地層14の材料としてはチタン(Ti)、クロム(Cr)等を用いる。

【0061】

図14(c)に示すように、シード層15上にレジストを塗布し、レジストをリソグラフィで加工して、シード層15上で開口13aに相当する部位を露出する開口16aを有するレジストマスク16を形成する。シード層15を用いてCuの電気メッキを行う。これにより、レジストマスク16の開口16a内がCu17で充填される。

【0062】

図14(d)に示すように、レジストマスク16を剥離液処理等により除去した後、レジストマスク16下に残存していた密着下地層14及びシード層15を除去する。当該除去には、ウェットエッチングを用いても良いし、ドライエッチングを用いても良い。密着下地層14及びシード層15を除去した後、必要に応じて銅配線の密着性向上等の目的で所定の表面処理等を加える。以上により、密着下地層14を介して端子2Aaと電氣的に接続される配線21aを有する第1層21が形成される。

10

【0063】

図14(a)~(d)と同様の工程を実行し、所期数の層を積層形成する。本実施形態では、第1層21の配線21aと電氣的に接続されるビア22aを有する第2層22、及び第2層22のビア22aと電氣的に接続される配線23aを有する第3層23を形成する場合を例示する。以上により、モールド基板4Aの表面に多層配線層31が形成される。

20

【0064】

多層配線層11と同様の工程により、モールド基板4Bの表面に、第2のペアチップ2Bの表面に形成された端子2Baと電氣的に接続されてなる多層配線層32が形成される。

【0065】

続いて、図15に示すように、モールド基板4A, 4Bを配置する。

詳細には、表面に多層配線層31が形成されたモールド基板4Aと、表面に多層配線層32が形成されたモールド基板4Bとを、裏面同士を対向させる。このとき、モールド基板4Aの各第1のペアチップ2Aとモールド基板4Bの各第2のペアチップ2Bとが位置整合して互いに背面で対向するように配置する。

30

【0066】

続いて、図16に示すように、モールド基板4A, 4Bを重ね合わせ、第1の貫通孔33を形成する。

詳細には、裏面同士を対向させたモールド基板4A, 4Bを重ね合わせる。この状態で、多層配線層31, 32が形成されたモールド基板4A, 4Bにおける一对の第1及び第2のペアチップ2A, 2B間の所定部位に、例えばドリル加工により、第1の貫通孔33を形成する。第1の貫通孔33は、100µm以上の径、例えば200µmの径に、多層配線層31、モールド樹脂3A, 3B、及び多層配線層32を貫通するように形成される。第1の貫通孔33において、その多層配線層31及びモールド樹脂3Aにおける形成部分を開孔33a、モールド樹脂3B及び多層配線層32における形成部分を開孔33bとする。

40

【0067】

続いて、図17に示すように、モールド基板4A, 4B間に樹脂シート6を挿入配置する。

詳細には、重ね合わせられた第1及び第2のモールド基板4A, 4Bを離間させ、モールド基板4A, 4B間に絶縁シート、ここでは樹脂シート6を配置する。開孔33a, 33bが位置整合するように、樹脂シート6を介してモールド基板4A, 4Bを再び重ね合わせる。樹脂シート6としては、50µm~150µm程度の厚みであり、絶縁樹脂として例えばエポキシ樹脂からなるものを用いる。樹脂シート6の絶縁樹脂は、モールド樹脂

50

3 A , 3 B の含有する無機フィラーよりも小径の粒状（例えば略真球状）の無機フィラーを含有する。この無機フィラーは、アルミナ、シリカ、水酸化アルミニウム、及び窒化アルミニウムのうちから選ばれた 1 種を含むことが好ましい。

【 0 0 6 8 】

樹脂シート 6 の絶縁樹脂は、本実施形態と同様に、熔融粘度が 1 0 0 ~ 2 0 0 の温度で 8 0 0 P ~ 3 0 0 0 P の範囲内の値、例えば 2 0 0 0 P 程度とされたものである。

また、樹脂シート 6 の絶縁樹脂の含有する無機フィラーは、本実施形態と同様に、その径が 1 μ m ~ 2 5 μ m 程度の範囲内の値、平均粒径が例えば 2 μ m 程度であり、その含有率が 2 0 重量% ~ 5 0 重量% の範囲内の値、例えば 4 0 重量% 程度のものである。

【 0 0 6 9 】

続いて、図 1 8 に示すように、モールド基板 4 A , 4 B を樹脂シート 6 で貼り合わせると共に、第 1 の貫通孔 3 3 内を樹脂シート 6 の絶縁樹脂で充填する。

詳細には、樹脂シート 6 を挟んだモールド基板 4 A , 4 B を加熱しながら圧接する。例えば、真空プレス、真空ラミネート、常圧プレス、常圧ラミネート等の装置を用いて、1 0 0 ~ 2 3 0 程度の温度で加熱して圧接し、樹脂シート 6 を硬化させる。このとき、モールド基板 4 A , 4 B の押圧により、モールド基板 4 A とモールド基板 4 B とが確実に貼り合わされると共に、樹脂シート 6 の絶縁樹脂が第 1 の貫通孔 3 3 内に侵入して良好に充填する。この状態で、樹脂シート 6 の絶縁樹脂が硬化し、モールド基板 4 A , 4 B が貼り合わされる。多層配線層 3 1 , 3 2 を有するモールド基板 4 A , 4 B が樹脂シート 6 で貼り合わせられた構造体を、貼り合わせモールド基板 3 0 とする。ここで、第 1 の貫通孔 3 3 内で絶縁樹脂にボイドを生じさせないためには、モールド基板 4 A , 4 B の圧接に真空プレス、真空ラミネートを用いることが好ましい。

【 0 0 7 0 】

続いて、図 1 9 に示すように、第 1 の貫通孔 3 3 を充填する樹脂シート 6 の絶縁樹脂に、第 2 の貫通孔 3 4 を形成する。

詳細には、貼り合わせモールド基板 3 0 の第 1 の貫通孔 3 3 を充填する樹脂シート 6 の絶縁樹脂に、第 1 の貫通孔 3 3 よりも小径、例えば 5 0 μ m ~ 1 5 0 μ m 程度、ここでは例えば 1 0 0 μ m 程度の径の第 2 の貫通孔 3 4 を形成する。第 2 の貫通孔 3 4 は、第 1 の貫通孔 3 3 内で第 1 の貫通孔 3 3 に沿った形状に形成される。第 2 の貫通孔 3 4 の形成には、ドリル加工を用いることができるが、1 0 0 μ m 程度よりも小さな径の貫通孔を形成するには、炭酸ガスレーザ、UV - YAG レーザ、エキシマレーザ等のレーザ加工を用いることが好ましい。

【 0 0 7 1 】

続いて、図 2 0 に示すように、第 2 の貫通孔 3 4 に導電層 3 5 a 及び導電性樹脂 3 5 b を形成する。

詳細には、第 2 の貫通孔 3 4 の内壁面に、無電解メッキ法、スパッタ法、CVD 法等の手法によりメッキシード層を形成し、引き続き導電材料、例えば Cu の電気メッキを行う。これにより、第 2 の貫通孔 3 4 に、その内壁面を覆い一部が多層配線層 3 1 , 3 2 の各表面から突出する導電層 3 5 a が形成される。

内壁面に導電層 3 5 a が形成された第 2 の貫通孔 3 4 の空隙部位に、所定の導電性樹脂 3 5 b を充填する。導電性樹脂 3 5 b の代わりに絶縁樹脂で充填しても良い。特に樹脂等を充填することなく、上記の空隙部位が残存する状態としても良い。また、第 2 の貫通孔 3 4 の内壁面のみならず、第 2 の貫通孔 3 4 を充填するように導電層 3 5 a を形成しても好適である。

以上により、第 2 の貫通孔 3 4 の内壁面を導電層 3 5 a で覆い、導電性樹脂 3 5 b が充填されてなる貫通ビア 3 5 が形成される。

【 0 0 7 2 】

続いて、図 2 1 に示すように、配線の第 4 層 2 4 を形成する。

多層配線層 3 1 について、本実施形態における図 7 (a) ~ (d) と同様の工程を実行する。これにより、多層配線層 3 1 上に、密着下地層を介して貫通ビア 3 5 と電氣的に接

10

20

30

40

50

続される配線 2 4 a を有する第 4 層 2 4 が形成される。

多層配線層 3 2 について、本実施形態における図 7 (a) ~ (d) と同様の工程を実行する。これにより、多層配線層 3 2 上に、密着下地層を介して貫通ビア 3 5 と電氣的に接続される配線 2 4 a を有する第 4 層 2 4 が形成される。

以上により、電子部品内蔵ウェーハ 4 0 が形成される。

【 0 0 7 3 】

しかる後、電子部品内蔵ウェーハ 4 0 を個片に切断する。以上により、図 2 2 に示すように、互いに背面で対向する一对の第 1 及び第 2 のペアチップ 2 A , 2 B を内蔵し、貼り合わせモールド基板 3 0 に貫通ビア 3 5 を有する電子部品内蔵基板 5 0 が形成される。電子部品内蔵基板には、一对の第 1 及び第 2 のペアチップ 2 A , 2 B が複数組内蔵される場合もある。

10

【 0 0 7 4 】

以上説明したように、本例によれば、第 1 及び第 2 のペアチップ 2 A , 2 B の封止に汎用性の高いモールド樹脂 3 A , 3 B を用いるも、所期の小径とされた微細な貫通ビア 3 5 を確実に形成することができる。これにより、更なる微細化を可能とする伝送損失が低減された信頼性の高い電子部品内蔵基板 5 0 が実現する。

【 0 0 7 5 】

(変形例 2)

本例では、本実施形態と同様に電子部品内蔵基板の構成及び製造方法を開示するが、貫通ビアの形成状態が異なる点で相違する。なお、本実施形態と対応する構成部材等については、同符号を付する。

20

図 2 3 ~ 図 2 5 は、本実施形態の変形例 2 による電子部品内蔵基板の製造方法の主要工程を示す概略断面図である。なお、構成部材において、図示の便宜上、サイズ・厚み等が実際と異なるものがある。

【 0 0 7 6 】

本例では、第 1 の実施形態の図 1 ~ 図 8 と同様の諸工程を経て電子部品内蔵基板を得るが、小径の無機フィラーを含有しない絶縁樹脂からなる樹脂シートを用いる点で第 1 の実施形態と相違する。

【 0 0 7 7 】

モールド基板 4 A , 4 B に貫通ビア 8 が形成される状況について、図 2 3 ~ 図 2 5 を用いて詳細に説明する。図 2 3 では、樹脂シート 6 のエポキシ樹脂で充填された第 1 の貫通孔 5 の一部を拡大した様子を示す。図 2 4 では、形成された第 2 の貫通孔 7 の一部を拡大した様子を示す。図 2 5 では、形成された貫通ビア 8 の一部を拡大した様子を示す。

30

【 0 0 7 8 】

モールド樹脂 3 A (3 B) のエポキシ樹脂は、上記したように、大径の無機フィラー 9 a を含有している。そのため例えば、第 1 の実施形態の図 9 と同様に、第 1 の貫通孔 5 は、その内壁面が拡張部分 5 c 及び縮小部分 5 d を有する形状となる。拡張部分 5 c は、モールド樹脂 3 A (3 B) の第 1 の貫通孔 5 の形成位置に存していた無機フィラー 9 a を反映した形状の部分であり、第 1 の貫通孔 5 の孔径を局所的に拡張する。縮小部分 5 d は、第 1 の貫通孔 5 の形成時にその形成位置で残存した無機フィラー 9 a が突出した部分であり、第 1 の貫通孔 5 の孔径を局所的に縮小する。

40

【 0 0 7 9 】

樹脂シート 6 のエポキシ樹脂は、無機フィラーを含有していない。そのため、図 2 3 に示すように、樹脂シート 6 を挟んだモールド基板 4 A , 4 B の圧接により、樹脂シート 6 の絶縁樹脂が第 1 の貫通孔 5 内に侵入し、拡張部分 5 c 内及び縮小部分 5 d の周辺を含む第 1 の貫通孔 5 内を確実に充填する。

【 0 0 8 0 】

図 2 4 に示すように、第 2 の貫通孔 7 は、第 1 の貫通孔 5 内を充填する樹脂シート 6 の絶縁樹脂に、第 1 の貫通孔 5 よりも小径に第 1 の貫通孔 5 に沿って形成される。樹脂シート 6 の絶縁樹脂には無機フィラーを含有していないため、第 2 の貫通孔 7 にその孔径を変

50

動させるものと評価される程度のサイズの拡張部分、縮小部分は形成されず、第2の貫通孔7は全体的に所期の均一な孔径に形成される。

【0081】

図25に示すように、貫通ビア8において、導電層8aは、滑らかで均一径とされた第2の貫通孔7の内壁面を覆うため、厚みの不均一な箇所が生じることなく、全体として所期の均一な厚みに形成される。従って、貫通ビア8の導電層8aに断線が生じる懸念はなく、貫通ビア8ごとでインピーダンスが揃って伝送損失が低減される。

【0082】

以上説明したように、本例によれば、第1及び第2のペアチップ2A, 2Bの封止に汎用性の高いモールド樹脂3A, 3Bを用いるも、所期の小径とされた微細な貫通ビア8を確実に形成することができる。これにより、更なる微細化を可能とする伝送損失が低減された信頼性の高い電子部品内蔵基板20が実現する。

また、再構築した貼り合わせモールド基板4の両面に多層配線層11, 12を形成するため、電子部品内蔵ウェーハ10の反り量が低減され、電子部品内蔵基板20の更なる薄型化及び微細配線化が可能となる。

【0083】

以下、本実施形態による電子部品内蔵基板及びその製造方法の具体的な諸実施例について説明する。

【0084】

(実施例1)

サイズが5mm×5mm、厚み0.2mmのシリコン(Si)のペアチップ10個を、熱剥離タイプの粘着シートを貼付した、厚み0.15mmで100mmのステンレス製の金属板上に等間隔にペアチップの端子面側で粘着させた。

最大粒径が50μm~75μm程度の無機フィラーを含有するエポキシ樹脂をモールド樹脂に用い、ペアチップの背面及び側面をモールド樹脂で埋め込んだ。モールド樹脂を硬化させ、厚み0.35mmで100mmの第1及び第2のモールド基板を作製した。

【0085】

180℃に加熱し、粘着シートを貼り付けたステンレス製の金属板を除去した。このとき、第1及び第2のモールド基板において、ペアチップの端子面が露出していることを確認した。ステンレス製の金属板を除去した後、モールド樹脂を完全硬化させるために、210℃で1時間の熱処理を加えた。

【0086】

第1及び第2のモールド基板を、それぞれ表面(端子が露出する面)が外側になるように重ね合せ、ドリル加工で200μmの第1の貫通孔を形成した。その後、各モールド基板を、半硬化状態にある、厚み70μmの樹脂シートを挟んで再び重ね、真空プレスで180℃、60分間の加熱を行い、第1及び第2のモールド基板を樹脂シートで貼り合わせた。同時に、樹脂シートの樹脂をモールド基板の第1の貫通孔に充填し、貼り合わせモールド基板を作製した。樹脂シートは、熔融粘度が100~200の温度で800P~3000Pであり、平均粒径が2μm程度の無機フィラーを40重量%含有するエポキシ樹脂からなるものを用いた。

第1の貫通孔に充填されたエポキシ樹脂に、100μmの第2の貫通ビアを炭酸ガスレーザーで形成し、表面の残渣を洗浄した後、無電解銅メッキ、電解メッキを用いてCu層を形成し、貫通ビアとした。

【0087】

貼り合わせモールド基板の表面(第1のモールド基板の端子が露出する面)に、スピコート用の感光性エポキシワニス塗布し、プリベーク、露光、現像、キュア、酸素プラズマ処理を順次行った。以上により、膜厚8μmで、第1のペアチップの端子を露出する30μmの開口と、貫通ビアの端部を露出する100μmの開口とを有する絶縁層が形成された。

【0088】

スパッタ法でTi及びCuを0.1 μ m及び0.3 μ mの厚みに成膜し、密着下地層及びシード層を形成した。その後、シード層上で開口に相当する部位を露出する開口を有するレジストマスクを形成し、先に形成したシード層を用いてCuの電気メッキを行った。電気メッキの後、レジストマスクを除去し、レジストマスク下で残存していたシード層をウェットエッチング及びドライエッチングで除去した。これにより、モールド基板の表面に多層配線層の第1層が形成された。

【0089】

貼り合わせモールド基板の表面を保護フィルムで保護し、裏面（第2のモールド基板の端子が露出する面）に対して、感光性エポキシワニスの塗布からシード層のエッチング除去までの工程を2回繰り返して、第1層及び第2層が形成された。以上により、貼り合わせモールド基板の裏面には、第1層及び第2層が積層されてなる多層配線層が形成された。

10

【0090】

貼り合わせモールド基板の表面の保護フィルムを剥離し、裏面を保護フィルムで保護し、貼り合わせモールド基板の表面に対して、感光性エポキシワニスの塗布からシード層のエッチング除去までの工程を行い、第2層を形成した。以上により、貼り合わせモールド基板の表面には、第1層及び第2層が積層されてなる多層配線層が形成された。

【0091】

モールド基板の裏面の保護フィルムを剥離した後、両面にソルダーレジストを形成し、各多層配線層の表面にニッケル(Ni)及び金(Au)の処理を施した。以上により、モールド基板の表面及び裏面にそれぞれ多層配線層が配された電子部品内蔵ウェーハが形成された。そして、電子部品内蔵ウェーハを個片に切断し、個々の電子部品内蔵基板を完成させた。

20

【0092】

(実施例2)

サイズが5mm×5mm、厚み0.3mmのシリコン・ゲルマニウム(SiGe)のベアチップ15個を、熱剥離タイプの粘着シートを貼付した、厚み0.15mmで100mmのステンレス製の金属板上に等間隔にベアチップの端子面側で粘着させた。

最大粒径が50 μ m～75 μ m程度の無機フィラーを含有するエポキシ樹脂をモールド樹脂に用い、ベアチップの背面及び側面をモールド樹脂で埋め込んだ。モールド樹脂を硬化させ、厚み0.3mmで100mmの第1及び第2のモールド基板を作製した。

30

180に加熱し、粘着シートを貼り付けたステンレス製の金属板を除去した。このとき、第1及び第2のモールド基板において、ベアチップの端子面が露出していることを確認した。ステンレス製の金属板を除去した後、モールド樹脂を完全硬化させるために、210で1時間の熱処理を加えた。

【0093】

第1及び第2のモールド基板を、それぞれ表面（端子が露出する）が外側になるように重ね、ドリル加工で150 μ mの第1の貫通孔を形成した。その後、各モールド基板を、半硬化状態にある、厚み50 μ mの樹脂シートを挟んで再び重ね、真空ラミネートで150、10分間のラミネートを行った。190で1時間加熱してエポキシ樹脂を硬化させ、第1及び第2のモールド基板を樹脂シートで貼り合わせた。同時に、樹脂シートの樹脂をモールド基板の第1の貫通孔に充填し、貼り合わせモールド基板を作製した。樹脂シートは、溶解粘度が100～200の温度で800P～3000Pであり、平均粒径が2 μ m程度の無機フィラーを40重量%含有するエポキシ樹脂からなるものを用いた。

40

第1の貫通孔に充填されたエポキシ樹脂に、70 μ mの第2の貫通ビアをUV-YAGレーザで形成し、表面の残渣を洗浄した後、無電解銅メッキ、電解メッキを用いてCu層を形成し、貫通ビアとした。

【0094】

貼り合わせモールド基板の表面（第1のモールド基板の端子が露出する面）に、スピン

50

コート用の感光性ポリベンゾオキサゾールワニスを塗布し、プリベーク、露光、現像、キュア、酸素プラズマ処理を順次行った。以上により、膜厚 $6\mu\text{m}$ で、第1のベアチップのスタッドバンプを露出する $30\mu\text{m}$ の開口と、貫通ビアの端部を露出する $50\mu\text{m}$ の開口とを有する絶縁層が形成された。

【0095】

スパッタ法でTi及びCuを $0.1\mu\text{m}$ 及び $0.2\mu\text{m}$ の厚みに成膜し、密着下地層及びシード層を形成した。その後、シード層上で開口に相当する部位を露出する開口を有するレジストマスクを形成し、先に形成したシード層を用いてCuの電気メッキを行った。電気メッキの後、レジストマスクを除去し、レジストマスク下で残存していたシード層をウェットエッチング及びドライエッチングで除去した。以上により、モールド基板の表面に多層配線層の第1層が形成された。

10

【0096】

貼り合わせモールド基板の表面を保護フィルムで保護し、裏面(第2のモールド基板の端子が露出する面)に対して、感光性ポリベンゾオキサゾールワニスの塗布からシード層のエッチング除去までの工程を2回繰り返して、第1層及び第2層が形成された。以上により、貼り合わせモールド基板の裏面には、第1層及び第2層が積層されてなる多層配線層が形成された。

【0097】

貼り合わせモールド基板の表面の保護フィルムを剥離し、裏面を保護フィルムで保護し、貼り合わせモールド基板の表面に対して、感光性ポリベンゾオキサゾールワニスの塗布からシード層のエッチング除去までの工程を行い、第2層を形成した。以上により、貼り合わせモールド基板の表面には、第1層及び第2層が積層されてなる多層配線層が形成された。

20

【0098】

モールド基板の裏面の保護フィルムを剥離した後、両面にソルダーレジストを形成し、各多層配線層の表面にNi及びAuの処理を施した。以上により、モールド基板の表面及び裏面にそれぞれ多層配線層が配された電子部品内蔵ウェーハが形成された。そして、電子部品内蔵ウェーハを個片に切断し、個々の電子部品内蔵基板を完成させた。

【0099】

(実施例3)

サイズが $6\text{mm}\times 6\text{mm}$ 、厚み 0.2mm でCuのスタッドバンプを有するシリコン(Si)のベアチップ10個を、NCPを用いた圧接接合により、厚み 0.3mm で 100mm のアルミニウム製の金属板上に等間隔に接合した。

30

最大粒径が $50\mu\text{m}\sim 75\mu\text{m}$ 程度の無機フィラーを含有するエポキシ樹脂をモールド樹脂に用い、ベアチップの背面及び側面をモールド樹脂で埋め込んだ。モールド樹脂を硬化させ、厚み 0.3mm で 100mm の第1及び第2のモールド基板を作製した。

塩酸を用いて、金属板をエッチング除去した。このとき、露出したスタッドバンプはエッチングされていないことを確認した。

【0100】

第1及び第2のモールド基板を、それぞれ表面(スタッドバンプが露出する)が外側になるように重ね、ドリル加工で $200\mu\text{m}$ の第1の貫通孔を形成した。その後、各モールド基板を、半硬化状態にある、厚み $70\mu\text{m}$ の樹脂シートを挟んで再び重ね、真空プレスで 180°C 、60分間の加熱を行い、第1及び第2のモールド基板を樹脂シートで貼り合わせた。同時に、エポキシ樹脂シートの樹脂をモールド基板の第1の貫通孔に充填し、貼り合わせモールド基板を作製した。樹脂シートは、溶解粘度が $100\sim 200$ の温度で $800\text{P}\sim 3000\text{P}$ であり、平均粒径が $2\mu\text{m}$ 程度の無機フィラーを40重量%含有するエポキシ樹脂からなるものを用いた。

40

第1の貫通孔に充填されたエポキシ樹脂に、 $100\mu\text{m}$ の第2の貫通ビアを炭酸ガスレーザーで形成し、表面の残渣を洗浄した後、無電解銅メッキ、電解メッキを用いてCu層を形成し、貫通ビアとした。

50

【0101】

貼り合わせモールド基板の表面（第1のモールド基板のスタッドバンプが露出する面）に、スピコート用の感光性エポキシワニスを塗布し、プリベーク、露光、現像、キュア、酸素プラズマ処理を順次行った。以上により、膜厚8 μm で、第1のベアチップのスタッドバンプを露出する30 μm の開口と、貫通ビアの端部を露出する100 μm の開口とを有する絶縁層が形成された。

【0102】

スパッタ法でTi及びCuを0.1 μm 及び0.3 μm の厚みに成膜し、密着下地層及びシード層を形成した。その後、シード層上で開口に相当する部位を露出する開口を有するレジストマスクを形成し、先に形成したシード層を用いてCuの電気メッキを行った。電気メッキの後、レジストマスクを除去し、レジストマスク下で残存していたシード層をウェットエッチング及びドライエッチングで除去した。以上により、モールド基板の表面に多層配線層の第1層が形成された。

10

【0103】

貼り合わせモールド基板の表面を保護フィルムで保護し、裏面（第2のモールド基板のスタッドバンプが露出する面）に対して、感光性エポキシワニスの塗布からシード層のエッチング除去までの工程を2回繰り返して、第1層及び第2層が形成された。以上により、貼り合わせモールド基板の裏面には、第1層及び第2層が積層されてなる多層配線層が形成された。

【0104】

貼り合わせモールド基板の表面の保護フィルムを剥離し、裏面を保護フィルムで保護し、貼り合わせモールド基板の表面に対して、感光性エポキシワニスの塗布からシード層のエッチング除去までの工程を行い、第2層を形成した。以上により、貼り合わせモールド基板の表面には、第1層及び第2層が積層されてなる多層配線層が形成された。

20

【0105】

モールド基板の裏面の保護フィルムを剥離した後、両面にソルダーレジストを形成し、各多層配線層の表面にニッケル(Ni)及びAuの処理を施した。以上により、モールド基板の表面及び裏面にそれぞれ多層配線層が配された電子部品内蔵ウェーハが形成された。そして、電子部品内蔵ウェーハを個片に切断し、個々の電子部品内蔵基板を完成させた。

30

【0106】

以下、電子デバイス及びその製造方法の諸態様を付記としてまとめて記載する。

【0107】

（付記1）第1の絶縁材を含む絶縁層と、
前記絶縁層内に設けられた電子部品と、
前記絶縁層を貫通して設けられた第2の絶縁材と、
前記第2の絶縁材を貫通する貫通電極と
を備えることを特徴とする電子デバイス。

【0108】

（付記2）前記貫通電極は、前記絶縁層に形成された第1の貫通孔に前記第2の絶縁材が埋め込まれ、前記第2の絶縁材に前記第1の貫通孔よりも小径の第2の貫通孔が形成され、前記第2の貫通孔に導電材料が配されてなることを特徴とする付記1に記載の電子デバイス。

40

【0109】

（付記3）前記第1の絶縁材は最大粒径が50 μm ～75 μm の第1のフィラーを80%以上含有していることを特徴とする付記1または2に記載の電子デバイス。

【0110】

（付記4）前記第2の絶縁材には、粒径が1 μm ～25 μm の範囲内の第2のフィラーが含有されていることを特徴とする付記3に記載の電子デバイス。

【0111】

50

(付記 5) 前記第 2 の絶縁材に対し、前記第 2 のフィラーの含有率が 20 重量% ~ 50 重量% の範囲内の値であることを特徴とする付記 4 に記載の電子デバイス。

【0112】

(付記 6) 前記第 2 の絶縁材は、その熔融粘度が 100 ~ 200 の温度で 800 P ~ 3000 P の範囲内の値であることを特徴とする付記 1 ~ 5 のいずれか 1 項に記載の電子デバイス。

【0113】

(付記 7) 一对の前記絶縁層が、前記電子部品同士が互いに背面で対向するように配置されていることを特徴とする付記 1 ~ 6 のいずれか 1 項に記載の電子デバイス。

【0114】

(付記 8) 前記第 2 の絶縁材は、一对の前記第 1 の絶縁層間から前記第 1 の貫通孔内にかけて配されており、前記第 1 の絶縁層同士を接合すると共に前記第 2 の貫通孔が形成されることを特徴とする付記 7 に記載の電子デバイス。

【0115】

(付記 9) 内部に電子部品が設けられた、第 1 の絶縁材を含む絶縁層に第 1 の貫通孔を形成する工程と、

前記第 1 の貫通孔を第 2 の絶縁材で埋め込む工程と、

前記第 2 の絶縁材に、前記第 1 の貫通孔よりも小径の第 2 の貫通孔を形成する工程と、

前記第 2 の貫通孔に導電材料を配して貫通電極を形成する工程と

を含むことを特徴とする電子デバイスの製造方法。

【0116】

(付記 10) 前記第 1 の絶縁材は最大粒径が 50 μm ~ 75 μm の第 1 のフィラーを 80% 以上含有していることを特徴とする付記 9 に記載の電子デバイスの製造方法。

【0117】

(付記 11) 前記第 2 の絶縁材には、粒径が 1 μm ~ 25 μm の範囲内の第 2 のフィラーが含有されていることを特徴とする付記 10 に記載の電子デバイスの製造方法。

【0118】

(付記 12) 前記第 2 の絶縁材に対し、前記第 2 のフィラーの含有率が 20 重量% ~ 50 重量% の範囲内の値であることを特徴とする付記 10 又は 11 に記載の電子デバイスの製造方法。

【0119】

(付記 13) 前記第 1 の貫通孔を形成する工程は、前記電子部品を有する一对の前記第 1 の絶縁層を、前記電子部品同士が互いに背面で対向するように貼り合せ、重畳された前記第 1 の絶縁層に前記第 1 の貫通孔を形成することを特徴とする付記 9 ~ 12 のいずれか 1 項に記載の電子デバイスの製造方法。

【0120】

(付記 14) 前記第 1 の貫通孔を前記第 2 の絶縁材で埋め込む工程は、一对の前記第 1 の絶縁層間にシート状の前記第 2 の絶縁材を配した状態で前記第 1 の貫通孔同士を位置整合させて圧接し、前記第 1 の絶縁層同士を貼り合せると共に前記第 1 の貫通孔内を前記第 2 の絶縁材で埋め込むことを特徴とする付記 13 に記載の電子デバイスの製造方法。

【0121】

(付記 15) 前記第 2 の絶縁材は、その熔融粘度が 100 ~ 200 の温度で 800 P ~ 3000 P の範囲内の値であることを特徴とする付記 9 ~ 14 のいずれか 1 項に記載の電子デバイスの製造方法。

【符号の説明】

【0122】

1 a 支持体

1 b 粘着シート

2 A 第 1 のペアチップ

2 B 第 2 のペアチップ

10

20

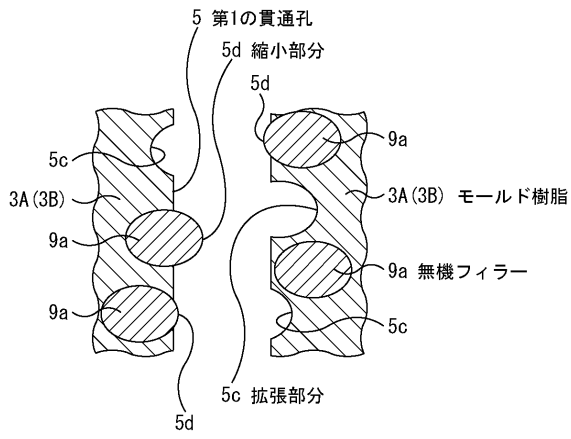
30

40

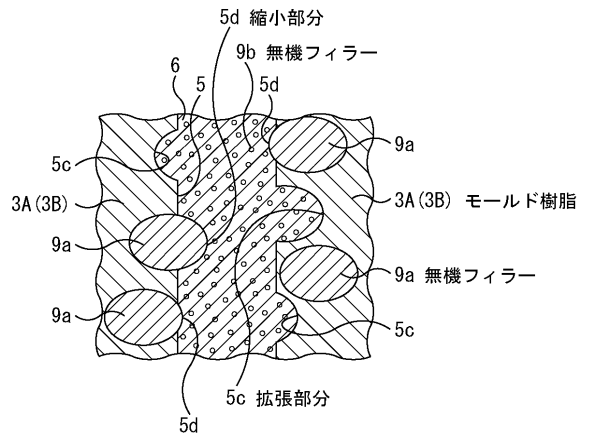
50

2 A a , 2 B a	端子	
3 A , 3 B	モールド樹脂	
4 , 3 0	貼り合わせモールド基板	
4 A , 4 B	モールド基板	
5 , 3 3	第 1 の貫通孔	
5 a , 5 b , 3 3 a , 3 3 b	開孔	
5 c	拡張部分	
5 d	縮小部分	
6	樹脂シート	
7 , 3 4	第 2 の貫通孔	10
8 , 3 5	貫通ビア	
8 a	導電層	
8 b	導電性樹脂	
9 a , 9 b	無機ファイラー	
1 0 , 4 0	電子部品内蔵ウエーハ	
1 1 , 1 2 , 3 1 , 3 2	多層配線層	
1 3	絶縁層	
1 3 a , 1 6 a	開口	
1 4	密着下地層	
1 5	シード層	20
1 6	レジストマスク	
1 7	C u	
2 0 , 5 0	電子部品内蔵基板	
2 1	第 1 層	
2 1 a , 2 3 a , 2 4 a	配線	
2 2	第 2 層	
2 2 a	ビア	
2 3	第 3 層	
2 4	第 4 層	

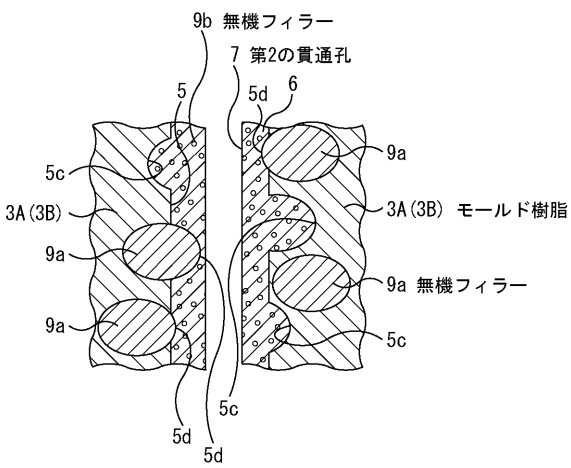
【 図 9 】



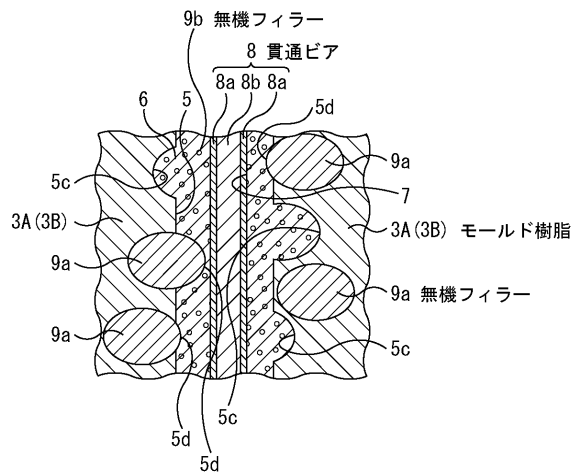
【 図 1 0 】



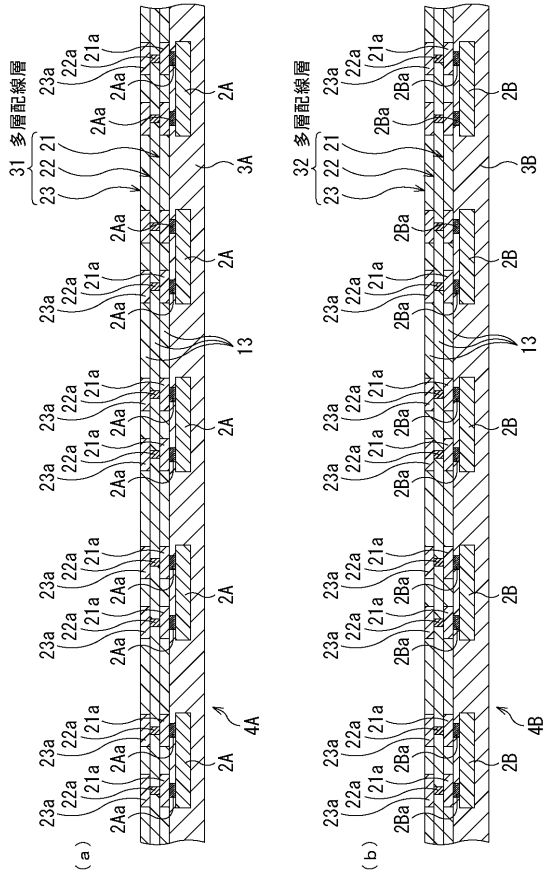
【 図 1 1 】



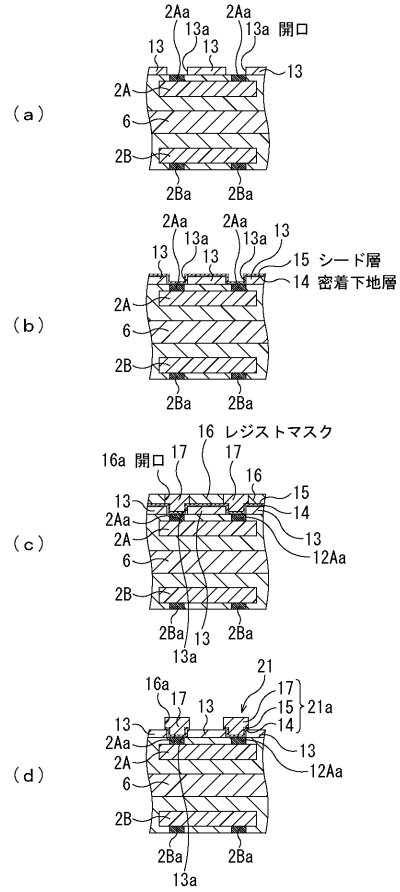
【 図 1 2 】



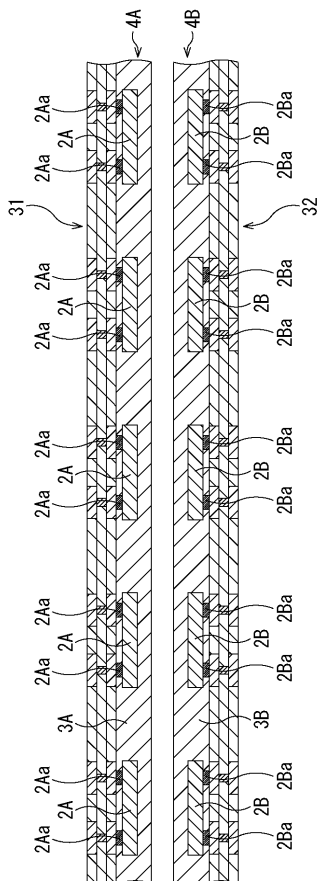
【図 1 3】



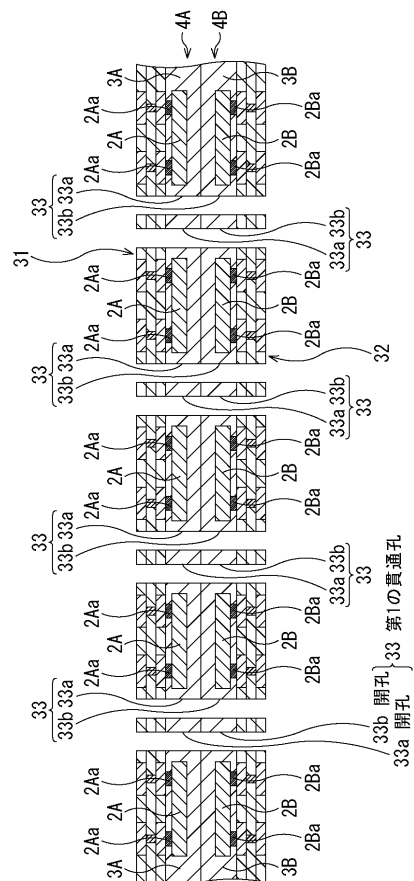
【図 1 4】



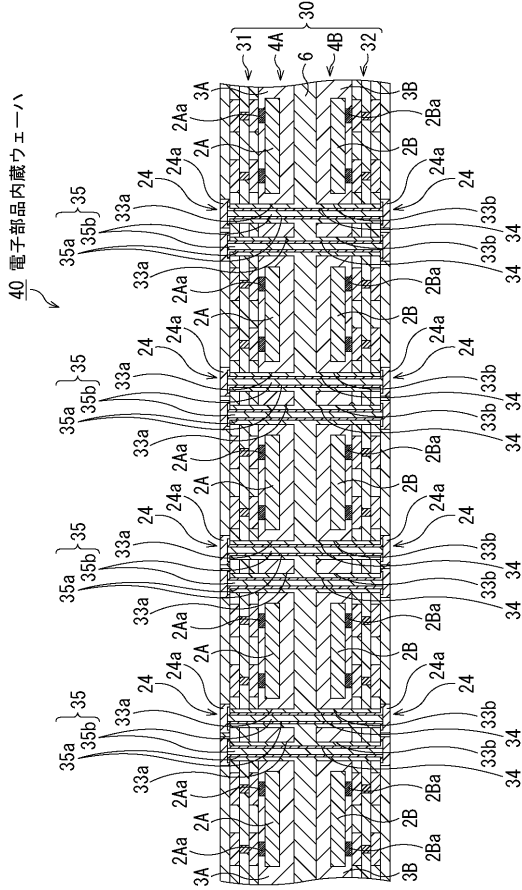
【図 1 5】



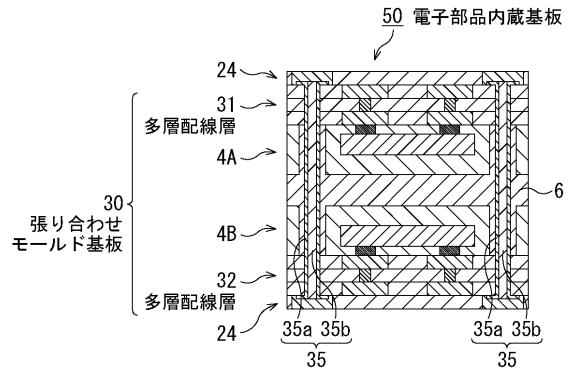
【図 1 6】



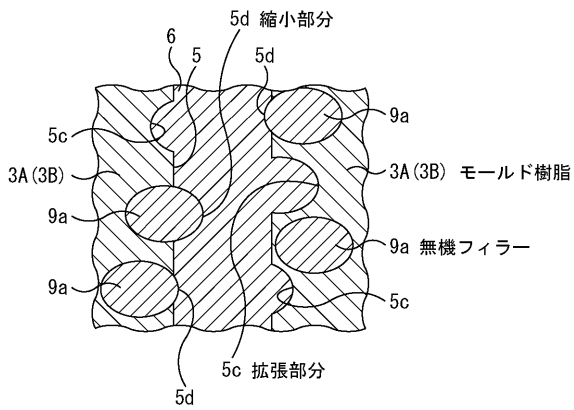
【 図 2 1 】



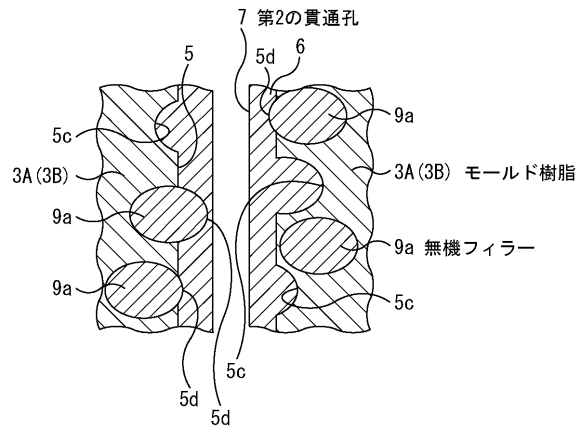
【 図 2 2 】



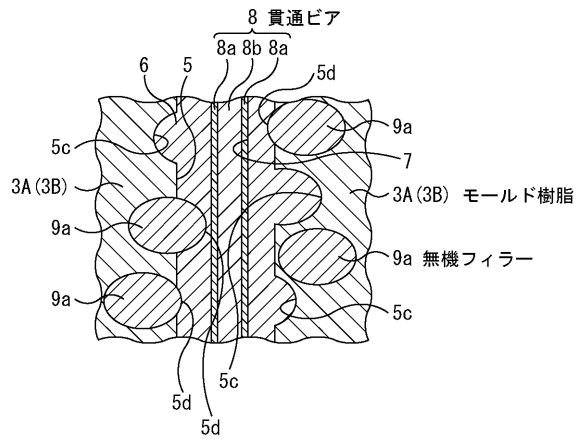
【 図 2 3 】



【 図 2 4 】



【 図 2 5 】



【 図 2 6 】

