(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété Intellectuelle
Bureau international

(43) Date de la publication internationale
19 juin 2003 (19.06.2003)

PCT

(10) Numéro de publication internationale
WO 03/050874 A2

(51) Classification internationale des brevets[7] :
H01L 27/144

(21) Numéro de la demande internationale :
PCT/FR02/04302

(22) Date de dépôt international :
12 décembre 2002 (12.12.2002)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
01 16047 12 décembre 2001 (12.12.2001) FR

(71) Déposant *(pour tous les États désignés sauf US)* :
STMICROELECTRONICS SA [FR/FR]; 29, boulevard Romain-Rolland, F-92120 Montrouge (FR).

(72) Inventeur; et

(75) Inventeur/Déposant *(pour US seulement)* : **ROY, François** [FR/FR]; 35, rue des Fenouillères, F-38180 Seyssins (FR).

(74) Mandataire : **BUREAU D.A.CASALONGA-JOSSE**; 8, avenue Percier, 75008 Paris (FR).

(81) États désignés *(national)* : JP, US.

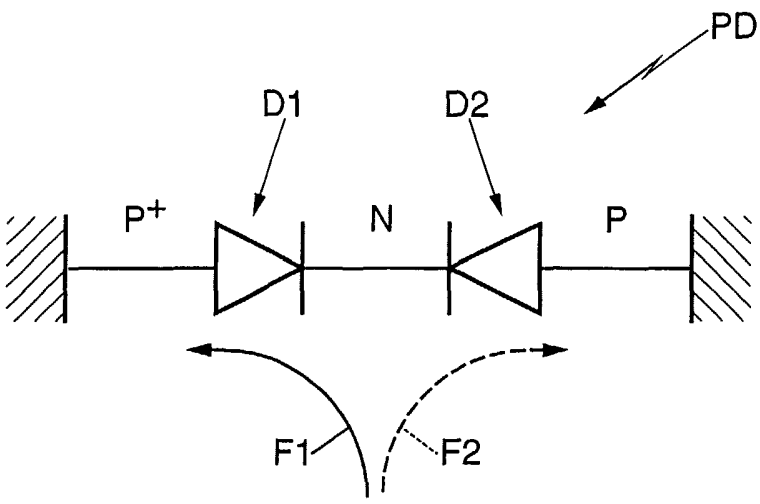
(84) États désignés *(régional)* : brevet européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SI, SK, TR).

Publiée :
— *sans rapport de recherche internationale, sera republiée dès réception de ce rapport*

[Suite sur la page suivante]

(54) Title: METHOD FOR CONTROLLING BLOOMING OF A PHOTODIODE AND CORRESPONDING INTEGRATED CIRCUIT

(54) Titre : PROCÉDÉ DE CONTRÔLE DU SUR-ÉCLAIREMENT D'UNE PHOTODIODE ET CIRCUIT INTÉGRÉ CORRESPONDANT.



(57) Abstract: The invention concerns a photodiode comprising an upper junction PN (D1) formed on a top layer and an intermediate layer supported by a portion of a semiconductor substrate. A lower junction is formed between the intermediate layer and the substrate portion. The voltage activating direct conduction of the upper junction (D1) is lower than the voltage activating direct conduction of the lower junction (D2). The method consists in allowing storage of loads in the photodiode until activation of direct conduction of the upper junction so as to promote (F1) the recombination of carriers derived from the intermediate layer with carriers of the top layer.

(57) Abrégé : sa photodiode comporte une jonction supérieure PN (D1) formée entre une couche supérieure et une couche intermédiaire supportée par une partie d'un substrat semiconducteur. Une jonction inférieure est formée entre la couche intermédiaire et la partie de substrat. La tension de mise en conduction directe de la jonction supérieure (D1) est inférieure à la tension de mise en conduction directe de la jonction inférieure (D2). On autorise le stockage des charges dans la photodiode jusqu'à mettre en conduction directe ladite jonction supérieure de façon à favoriser (F1) la recombinaison des porteurs issus de la couche intermédiaire avec les porteurs de la couche supérieure.

WO 03/050874 A2

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

Procédé de contrôle du sur-éclairement d'une photodiode et circuit intégré correspondant.

L'invention concerne la microélectronique, notamment les circuits intégrés comportant des photodiodes, et plus particulièrement le contrôle du sur-éclairement («blooming» en langue anglaise) d'une telle photodiode.

Les capteurs d'image à base de composants semiconducteurs tirent profit du principe de la conversion des photons en paires électrons/trous dans le silicium. Plus précisément, les charges créées dans les zones photosensibles sont stockées dans la photodiode et sont ensuite lues grâce à un système électronique. Ce système électronique, qui commande la photodiode, comporte, notamment lorsque la photodiode est une photodiode totalement appauvrie («fully depleted» en langue anglaise), un transistor de transfert autorisant le transfert des charges stockées dans la photodiode.

Si l'on ne prend pas de précautions, dans des conditions de sur-éclairement, les électrons qui ne peuvent plus être stockés dans la photodiode peuvent alors se diffuser dans le substrat semiconducteur pour venir perturber toutes les photodiodes du capteur d'image, ce qui conduit visuellement à la génération d'un halo blanc de plus en plus important sur l'image.

Pour remédier à ce problème, une solution consiste à définir le niveau de saturation de la photodiode par la tension appliquée sur la grille du transistor de transfert. Plus précisément, cette tension est choisie de telle sorte que les charges seront évacuées vers l'alimentation (par l'intermédiaire d'une conduction commandée d'un transistor de remise à zéro) avant qu'elles ne diffusent dans le substrat et viennent dégrader le signal reçu par les photodiodes voisines.

Cependant, cette tension doit être ajustée par une alimentation spécifique et doit prendre en compte les dispersions liées à la technologie. En outre, ces dispersions conduisent à une réduction de la dynamique de stockage sur la photodiode.

L'invention vise à remédier à cet inconvénient et propose une solution radicalement différente pour contrôler le sur-éclairement d'une photodiode.

L'invention propose donc un circuit intégré comprenant au moins une cellule comportant une photodiode, cette photodiode comportant une jonction PN inférieure formée entre une partie d'un substrat semiconducteur et une couche intermédiaire située sur ladite partie de substrat, et une jonction PN supérieure formée entre la couche intermédiaire et une couche supérieure plus fortement dopée que la couche intermédiaire.

Par ailleurs, la tension de mise en conduction directe de la jonction supérieure est inférieure à la tension de mise en conduction directe de la jonction inférieure.

Ainsi, la photodiode stockera des charges jusqu'à ce que la diode de surface (jonction supérieure) se mette en conduction et les porteurs (électrons par exemple) « non stockables » dans la photodiode seront alors recombinés avec les porteurs (trous par exemple) de la couche de surface (couche supérieure) au lieu de diffuser dans le substrat.

Ainsi, selon l'invention, le niveau maximum de stockage n'est plus défini par la tension du canal d'un transistor MOS (le transistor de transfert), mais par la tension de mise en conduction directe d'une jonction.

La dynamique de stockage sur la photodiode est par conséquent augmentée. Et l'on a résolu les problèmes liés aux dispersions de la technologie.

Par ailleurs, les moyens de contrôle de sur-éclairement comportent ici la jonction supérieure et la couche supérieure. Ils font donc partie intégrante de la photodiode, ce qui est également une caractéristique générale du circuit intégré selon l'invention.

Le dopage de la couche supérieure doit être supérieur au dopage de la couche intermédiaire, de façon à contenir plus de porteurs (trous, par exemple) que les porteurs (électrons) de la couche

intermédiaire, et ce afin de permettre la recombinaison lors du sur-éclairement.

Par ailleurs, même si la tension de mise en conduction directe de la jonction supérieure est inférieure à la tension de mise en conduction directe de la jonction inférieure de la photodiode, il subsiste généralement néanmoins un courant dans le substrat résultant également de la mise en conduction directe de la jonction inférieure.

L'homme du métier saura ajuster en fonction des applications et du niveau maximum de stockage souhaité pour la photodiode, d'une part le dopage de la couche supérieure par rapport au dopage de la couche intermédiaire et, d'autre part, le rapport entre le courant de conduction directe pour la jonction supérieure par rapport au courant de conduction directe de la jonction inférieure.

Ceci étant, on choisira de préférence un dopage de la couche supérieure au moins cinq fois supérieur au dopage de la couche intermédiaire, et par exemple au moins dix fois supérieur. Par ailleurs, on choisira de préférence des tensions respectives des mises en conduction directe des deux jonctions de façon à obtenir un courant de conduction directe pour la jonction supérieure au moins dix fois supérieur au courant de conduction directe de la jonction inférieure.

Selon un mode de réalisation de l'invention, la couche supérieure est formée de silicium dopé par de l'indium, tandis que la couche intermédiaire est formée de silicium dopé par du phosphore et que ladite partie de substrat est formée de silicium dopé par du bore.

Ceci étant, d'autres matériaux sont envisageables. On peut ainsi remplacer le phosphore par de l'arsenic ou de l'antimoine. Et, d'une façon générale, on pourra choisir tout matériau qui diminue l'écart entre la bande de valence et la bande de conduction du silicium.

L'invention a également pour objet un capteur d'image comportant au moins un circuit intégré tel que défini ci-avant.

L'invention propose encore un procédé de contrôle du sur-éclairement d'une photodiode réalisé dans un substrat semiconducteur.

Selon une caractéristique générale de ce procédé selon l'invention, la photodiode comporte une jonction supérieure PN

formée entre une couche supérieure et une couche intermédiaire supportée par une partie du substrat et, on autorise le stockage des charges dans la photodiode jusqu'à mettre en conduction directe ladite jonction supérieure de façon à favoriser la recombinaison des porteurs issus de la couche intermédiaire avec les porteurs de la couche supérieure.

D'autres avantages et caractéristiques de l'invention apparaîtront à l'examen de la description détaillée de modes de réalisation et de mises en œuvre, nullement limitatifs, et des dessins annexés, sur lesquels :

-la figure 1 illustre de façon schématique un capteur d'image selon l'invention, formé de plusieurs cellules équipées de photodiodes, selon l'invention,

-la figure 2 illustre de façon schématique une structure semiconductrice d'une photodiode, selon l'invention ;

-la figure 3a illustre de façon schématique un exemple de dopage des différentes couches formant une photodiode, selon l'invention ;

-la figure 3b illustre de façon schématique un exemple d'auto-polarisation d'une photodiode, selon l'invention, totalement appauvrie ;

-la figure 4 est une autre représentation schématique d'une photodiode, selon l'invention, illustrant un mode de mise en œuvre du procédé selon l'invention ; et

-la figure 5 représente deux courbes tension-courant concernant les deux jonctions d'une photodiode selon l'invention.

Sur la figure 1, la référence CIM désigne d'une façon générale un capteur d'image formé d'une matrice de cellules (ou pixels) PX_i, comportant chacune une photodiode PD ainsi que des moyens de commande de cette photodiode.

Dans l'exemple qui est décrit ici, la photodiode est une photodiode totalement appauvrie et les moyens de commande sont des moyens à quatre transistors TG, RST, SF et RS. Ceci étant, l'invention n'est pas limitée à une diode totalement appauvrie et s'applique à

toutes photodiodes, notamment celles dont les moyens de commande associés ne comportent que trois transistors.

La structure et le fonctionnement des moyens de commande à quatre transistors d'une photodiode totalement appauvrie, sont classiques et bien connus de l'homme du métier. On en rappelle ici, en se référant à la figure 1, les principales caractéristiques.

Ces moyens de commande comportent un transistor de transfert TG, relié d'une part à la photodiode PD et, d'autre part, à la grille d'un transistor suiveur SF. La grille du transistor suiveur SF est également reliée à la tension d'alimentation Vdd par l'intermédiaire d'un transistor de remise à zéro, référencé RST.

Enfin, un transistor RS permettant de sélectionner la cellule PX_i connecte le transistor suiveur SF à un registre de sortie capacitif.

En ce qui concerne le fonctionnement de la cellule, la première phase est une phase d'intégration ou de stockage des charges dans la photodiode au cours de laquelle le transistor de transfert TG est bloqué. Pendant la majeure partie de la phase d'intégration, le transistor de remise à zéro est passant. Puis, juste avant le transfert des charges de la photodiode vers la sortie, le transistor RST est bloqué, puis le transistor de sélection RS est rendu conducteur, ce qui permet de déterminer le niveau de charge dans la photodiode avant le transfert.

Lors du transfert, le transistor de transfert TG est rendu conducteur, puis, alors que le transistor de remise à zéro est toujours bloqué, le transistor TG est à nouveau bloqué, marquant la fin du transfert. Le transistor de sélection RS est alors à nouveau rendu conducteur de façon à pouvoir déterminer le niveau de charge après transfert.

Après cette deuxième mesure, le transistor de remise à zéro RST est à nouveau rendu conducteur, tandis qu'une nouvelle phase d'intégration a déjà commencé.

La quantité de lumière reçue par la photodiode est alors déterminée par la différence entre les deux niveaux de charge, mesurés respectivement avant et après transfert.

Alors que dans l'art antérieur, les moyens de contrôle du sur-éclairement comportent une alimentation spécifique pour régler le niveau bas de la tension appliquée sur la grille du transistor de transfert TG, les moyens de contrôle font, selon l'invention, partie intégrante de la photodiode PD, comme détaillé ci-après.

Le capteur d'image CIM, et plus particulièrement chaque cellule ou pixel PX_i est réalisé en technologie CMOS.

La figure 2 illustre plus en détail la structure semiconductrice de la photodiode PD d'une cellule PX_i.

Sur cette figure 2, la référence SB désigne un substrat semiconducteur en silicium, dopé ici P. Ce substrat SB peut être par exemple un caisson dopé P et situé au sein d'une plaque semiconductrice dopée P^+. Le substrat SB est relié à la masse.

Le transistor de transfert TG est un transistor MOS dont la source 2, dopée N^-, forme pour la photodiode PD une couche intermédiaire qui s'étend au-dessus de la partie 1 du substrat SB.

Au-dessus de cette couche intermédiaire 2, est réalisée, par exemple par implantation, une couche supérieure 3, dopée P^+, qui s'étend jusqu'à une région d'isolement IS, par exemple une région du type LOCOS, selon une dénomination bien connue de l'homme du métier. Par ailleurs, la partie 1 du substrat SB vient au contact de la couche supérieure 3, dopée P^+.

La photodiode PD est donc ici formée de ces trois couches, qui définissent deux jonctions PN (diodes), à savoir une jonction supérieure formée des couches 2 et 3, et une jonction inférieure formée de la couche 2 et de la partie sous-jacente de substrat 1.

Un exemple de profil de dopage de cette photodiode PD est illustré sur la figure 3a. Plus précisément, la couche supérieure 3, dopée P^+, est plus fortement dopée que la couche intermédiaire 2, elle-même plus fortement dopée que la partie sous-jacente de substrat 1.

A titre indicatif, on choisira un dopage de la couche supérieure 3 compris entre 10^{18} et 10^{19} at./cm^3.

Le dopage de la couche intermédiaire 2 pourra être, quant à lui, choisi entre 10^{17} et 10^{18} at./cm^3, tandis que le dopage de la partie sous-jacente 1 de substrat pourra être choisi inférieur à 10^{16} at./cm^3.

Avec un tel dopage de la couche intermédiaire 2, la photodiode est alors du type totalement appauvri, c'est à dire qu'elle s'auto-polarise à une tension déterminée lorsque la concentration des électrons dans la couche 2 est nulle en fin de transfert. Dans l'exemple décrit la photodiode s'auto-polarise à 1,5 volts (figure 3b).

Comme illustré sur la figure 4, et comme indiqué ci-avant, la photodiode PD se compose de deux jonctions (diodes) D1 et D2. Ces deux diodes D1 et D2 sont choisies de sorte que la tension V1 de mise en conduction directe de la diode D1 (figure 5) soit inférieure à la tension de mise en conduction directe V2 de la diode D2. De ce fait, la photodiode PD stockera des charges lors de son éclairement jusqu'à ce que la jonction supérieure D1 se mette en conduction directe.

Les électrons « non stockables » dans la couche intermédiaire 2 dopée N, seront alors transférés préférentiellement (flèche F1, figure 4) dans la couche supérieure 3 pour se recombiner avec les trous de cette couche supérieure 3, et ne diffuseront pas dans le substrat pour aller perturber les photodiodes voisines.

Ceci étant, en fonction des caractéristiques CD1, CD2 (figure 5) des jonctions, il peut exister également, simultanément au courant I1 de conduction directe de la jonction D1, un faible courant I2 de conduction directe de la jonction D2.

Cependant, dans l'exemple décrit ici, un rapport 10 entre le courant I1 et I2 permet généralement une bonne recombinaison des électrons avec les trous de la couche supérieure sans que les électrons qui diffusent dans le substrat (flèche F2, figure 4) soient gênants pour les photodiodes voisines.

A titre indicatif, si l'on prend une tension de mise en conduction directe V2 pour la diode D2 égale à 0,6 volt, on pourra par exemple choisir une tension de mise en conduction directe V1 égale à 0,4 volt pour la jonction D1.

Matériellement, pour obtenir cette différence de tension de mise en conduction directe, on pourra par exemple choisir une implantation P^+ obtenue avec de l'indium, tandis que le dopage P de la partie de substrat sera obtenu par du bore. La région 2 pourra être elle dopée N par du phosphore.

REVENDICATIONS

1-Circuit intégré, comprenant au moins une cellule comportant une photodiode et des moyens de contrôle de sur-éclairement de la photodiode, caractérisé par le fait que les moyens de contrôle de sur-éclairement (2,3) font partie intégrante de la photodiode (PD).

2-Dispositif selon la revendication 1, caractérisé par le fait que la photodiode comporte une jonction PN inférieure (D2) formée entre une partie d'un substrat semiconducteur (1) et une couche intermédiaire (2) située sur ladite partie de substrat, et une jonction PN supérieure (D1) formée entre la couche intermédiaire (2) et une couche supérieure (3) plus fortement dopée que la couche intermédiaire, et par le fait que la tension de mise en conduction directe de la jonction supérieure est inférieure à la tension de mise en conduction directe de la jonction inférieure, les moyens de contrôle de sur-éclairement comportant la jonction supérieure (D1) et la couche supérieure (3).

3-Circuit intégré comprenant au moins une cellule comportant une photodiode, caractérisé par le fait que la photodiode comporte une jonction PN inférieure (D2) formée entre une partie d'un substrat semiconducteur (1) et une couche intermédiaire (2) située sur ladite partie de substrat, et une jonction PN supérieure (D1) formée entre la couche intermédiaire (2) et une couche supérieure (3) plus fortement dopée que la couche intermédiaire, et par le fait que la tension de mise en conduction directe de la jonction supérieure est inférieure à la tension de mise en conduction directe de la jonction inférieure.

4-Circuit intégré selon la revendication 2 ou 3, caractérisé par le fait que le dopage de la couche supérieure (3) est au moins 5 fois supérieur au dopage de la couche intermédiaire (2).

5-Circuit intégré selon l'une des revendications 2 à 4, caractérisé par le fait que les tensions respectives de mise en conduction directe des deux jonctions sont choisies de façon à obtenir un courant de conduction directe pour la jonction supérieure (D1) au

moins dix fois supérieur au courant de conduction directe de la jonction inférieure (D2).

6-Circuit intégré selon l'une des revendications 2 à 5, caractérisé par le fait que la couche supérieure (3) est formée de silicium dopé par de l'indium, par le fait que la couche intermédiaire (2) est formée de silicium dopé par du phosphore, et par le fait que ladite partie de substrat (1) est formée de silicium dopé par du bore.

7-Circuit intégré selon l'une des revendications précédentes, caractérisé par le fait que la photodiode est une photodiode totalement appauvrie, et par le fait que la cellule comprend en outre des moyens de commande de la photodiode à quatre transistors (TG, RST, RS, SF).

8-Circuit intégré selon l'une des revendications précédentes, caractérisé par le fait qu'il comprend une matrice de cellules (PX_i).

9-Capteur d'images, caractérisé par le fait qu'il comporte au moins un circuit intégré selon la revendication 8.

10-Procédé de contrôle du sur-éclairement d'une photodiode réalisé dans un substrat semiconducteur, caractérisé par le fait que la photodiode comporte une jonction supérieure PN (D1) formée entre une couche supérieure et une couche intermédiaire supportée par une partie du substrat, et par le fait qu'on autorise le stockage des charges dans la photodiode jusqu'à mettre en conduction directe ladite jonction supérieure de façon à favoriser (F1) la recombinaison des porteurs issus de la couche intermédiaire avec les porteurs de la couche supérieure.

FIG.1

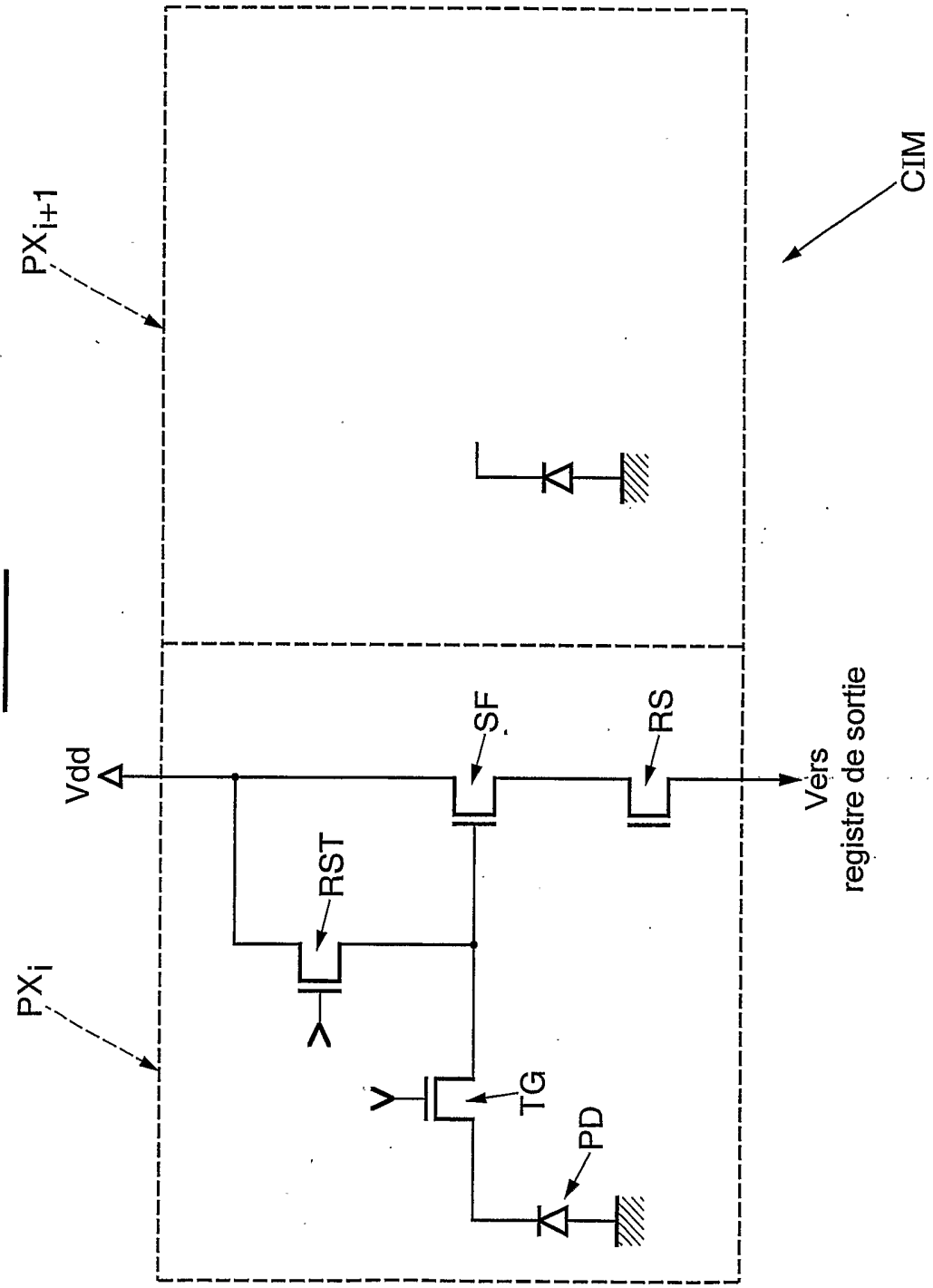


FIG.2

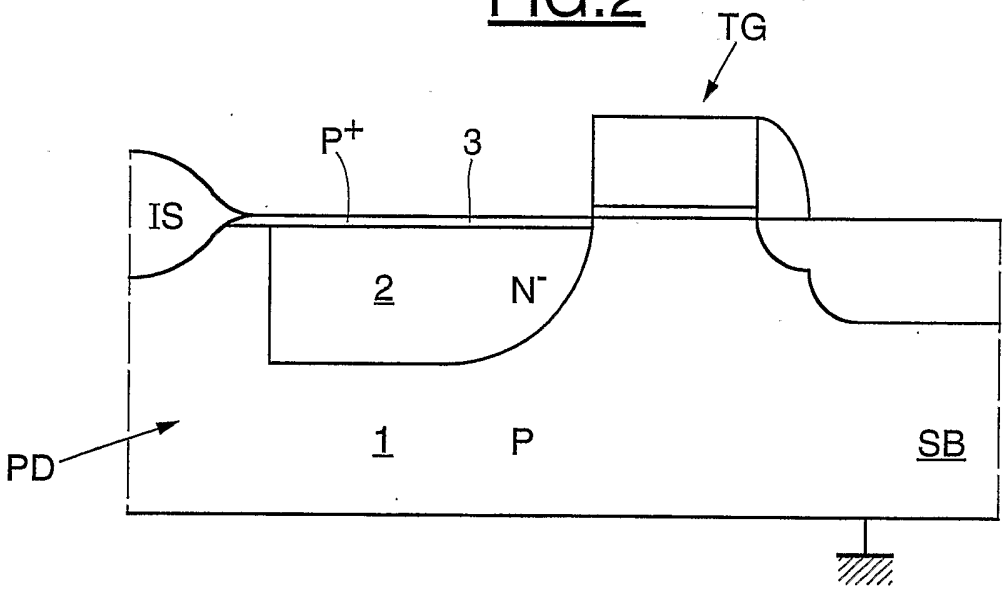


FIG.3a

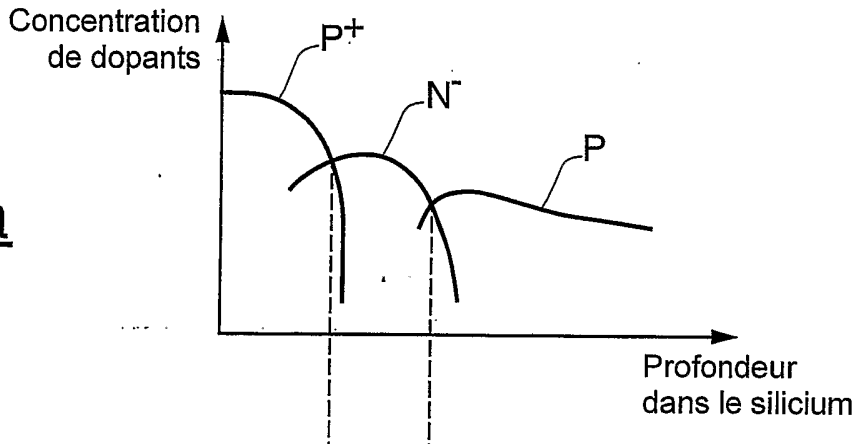


FIG.3b

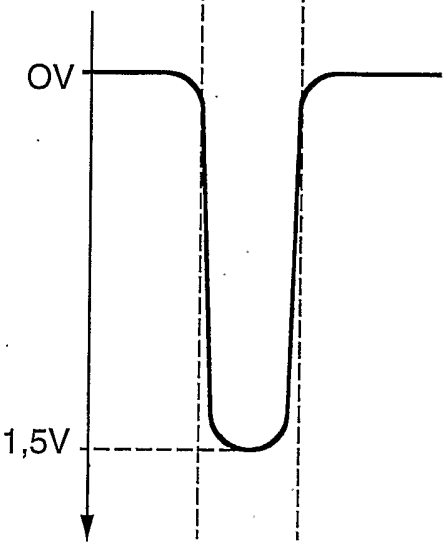


FIG.4

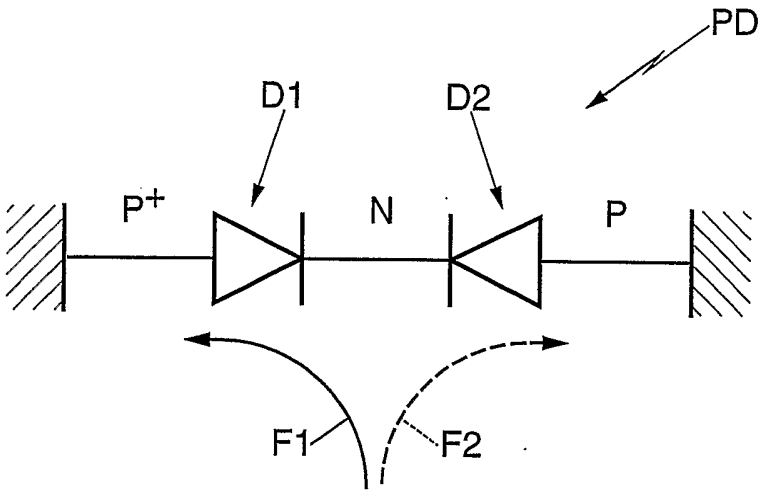


FIG.5

