

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3667920号
(P3667920)

(45) 発行日 平成17年7月6日(2005.7.6)

(24) 登録日 平成17年4月15日(2005.4.15)

(51) Int. Cl.⁷

F I

G06K 17/00
B42D 15/10
G06K 19/07
G06K 19/073

G06K 17/00 B
G06K 17/00 D
G06K 17/00 E
B42D 15/10 521
G06K 19/00 J

請求項の数 6 (全 11 頁) 最終頁に続く

(21) 出願番号 特願平9-37980
(22) 出願日 平成9年2月21日(1997.2.21)
(65) 公開番号 特開平10-240873
(43) 公開日 平成10年9月11日(1998.9.11)
審査請求日 平成15年6月12日(2003.6.12)

(73) 特許権者 000116024
ローム株式会社
京都府京都市右京区西院溝崎町2 1 番地
(74) 代理人 100064746
弁理士 深見 久郎
(74) 代理人 100085132
弁理士 森田 俊雄
(74) 代理人 100091395
弁理士 吉田 博由
(74) 代理人 100096781
弁理士 堀井 豊
(72) 発明者 前田 浩之
京都府京都市右京区西院溝崎町2 1 番地
ローム株式会社内

最終頁に続く

(54) 【発明の名称】 ICカード

(57) 【特許請求の範囲】

【請求項1】

外部から受けた第1のデータに回答してデータ通信を行なうICカードであって、
前記第1のデータを記憶する第1の記憶手段と、
前記第1のデータが前記第1の記憶手段に書込まれる前に前記第1の記憶手段に記憶されている第2のデータを待避させて記憶する第2の記憶手段と、
前記第1のデータの受信および応答を制御する制御手段と、
前記制御手段からの指示を受けて前記データ通信の応答状態を表示する表示手段とを備え、
前記制御手段は、
前記第1の記憶手段への前記第1のデータの書込状態が正常であるか否かを判定する判定手段と、
前記第1のデータの書込状態が異常のとき、前記第2の記憶手段に待避した前記第2のデータを用いて前記第1の記憶手段の内容を復旧する復旧手段とを含み、
前記表示手段は、
前記判定手段の判定結果が正常判定のとき、前記応答状態が正常であると表示し、
前記判定手段の判定結果が異常判定であって、かつ、前記復旧手段により前記第1の記憶手段の内容が復旧されたとき、前記第1の記憶手段の内容が復旧されたことを表示し、
前記判定手段の判定結果が異常判定であって、かつ、前記復旧手段により前記第1の記憶手段の内容の復旧ができなかったとき、前記応答状態が異常であると表示する、ICカ

ード。

【請求項 2】

前記表示手段における前記表示を所定期間持続させるため、前記表示手段に一定期間電力を供給する電力供給手段をさらに備える、請求項 1 に記載の I C カード。

【請求項 3】

前記表示手段は、L C D または L E D のいずれかを含む、請求項 1 または請求項 2 に記載の I C カード。

【請求項 4】

前記電力供給手段は、コンデンサを含む、請求項 2 に記載の I C カード。

【請求項 5】

前記電力供給手段は、電池を含む、請求項 2 に記載の I C カード。

10

【請求項 6】

前記電力供給手段は、太陽電池を含む、請求項 2 に記載の I C カード。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、I C カードに関し、特に、データ通信における応答状態を表示することが可能な I C カードに関するものである。

【0002】

【従来の技術】

従来より、外部に設置された質問器との間でデータ通信を行なう I C カードがある。

20

【0003】

図 6 は、従来の I C カード 300 の基本的な構成を概略的に示したブロック図である。ここに示した従来の I C カード 300 は、信号重畳方式の非接触型の I C カードであり、図示しない質問器から受ける 1 つ、または 2 つ以上の周波数の信号を使用して、電力の供給と情報の送受信とを行なう。

【0004】

図 6 における従来の I C カード 300 は、1 つの周波数を使用する I C カードの一例であり、同調回路 15、整流回路 16、増幅復調回路 17、変調増幅回路 18、および S P / P S 変換回路 19 を備える。

30

【0005】

同調回路 15 は、アンテナとして機能するコイル L と、コンデンサ C とを備える。整流回路 16 は、同調回路 15 で受信した信号を整流して、電力を生成し、I C カード 300 の各部に供給する。一方、増幅復調回路 17 は、同調回路 15 で受けた質問器からの情報 Q を増幅して、復調する。増幅復調回路 17 から出力される信号は、S P / P S 変換回路 19 で S P 変換される。

【0006】

図 6 を参照して、さらに従来の I C カード 300 は、主制御回路 11 と、メモリ 10 とを備える。

【0007】

主制御回路 11 は、S P / P S 変換回路 19 から出力された信号を処理する。主制御回路 11 から出力された保持すべきデータは、データ保持用のメモリ 10 に記憶（保持）される。

40

【0008】

また、主制御回路 11 は、質問器から受けた情報 Q の内容に応じて、指定されたメモリ 10 の領域からデータを読み出し、これに基づき返答情報 A を生成する。返答情報 A は、S P / P S 変換回路 19 で P S 変換された後に、変調増幅回路 18 で処理され、アンテナ L から質問器に送信される。

【0009】

【発明が解決しようとする課題】

50

ところで、上述のような従来のＩＣカード３００の応答状態の確認は、すべて図示しない質問器側で行なうこととしていたため、従来のＩＣカード３００には、応答状態を確認する機能が備えられていなかった。

【００１０】

したがって、ＩＣカード３００を使用しているユーザ側は、ＩＣカード３００の内部で何が起きているか、どのような状態であるかを知ることができないという問題があった。

【００１１】

例えば、複数のＩＣカード３００が、同時、もしくは時間間隔を開けず順次にデータ通信を行なった場合であって、質問器側でいずれかのＩＣカード３００からの応答の異常を検知した場合であっても、ユーザ側は、どのＩＣカード３００がデータ通信の異常を起こしたのか解らないという問題があった。

10

【００１２】

これでは、質問器および応答器（ＩＣカード）を含めたシステム全体の信頼性を確保することが困難となる。

【００１３】

そこで、本発明は、かかる問題を解決するためになされたものであり、その目的は、データ通信における応答状態を外部表示することができるＩＣカードを提供することにある。

【００１４】

さらに、もう一つの目的は、データ通信における応答状態を一定期間持続的に表示することができるＩＣカードを提供することにある。

20

【００１５】

【課題を解決するための手段】

この発明によれば、ＩＣカードは、外部から受けた第１のデータに回答してデータ通信を行なうＩＣカードであって、第１のデータを記憶する第１の記憶手段と、第１のデータが第１の記憶手段に書込まれる前に第１の記憶手段に記憶されている第２のデータを待避させて記憶する第２の記憶手段と、第１のデータの受信および回答を制御する制御手段と、制御手段からの指示を受けてデータ通信の応答状態を表示する表示手段とを備え、制御手段は、第１の記憶手段への第１のデータの書込状態が正常であるか否かを判定する判定手段と、第１のデータの書込状態が異常のとき、第２の記憶手段に待避した第２のデータを用いて第１の記憶手段の内容を復旧する復旧手段とを含み、表示手段は、判定手段の判定結果が正常判定のとき、応答状態が正常であると表示し、判定手段の判定結果が異常判定であって、かつ、復旧手段により第１の記憶手段の内容が復旧されたとき、第１の記憶手段の内容が復旧されたことを表示し、判定手段の判定結果が異常判定であって、かつ、復旧手段により第１の記憶手段の内容の復旧ができなかったとき、応答状態が異常であると表示する。

30

【００１９】

好ましくは、ＩＣカードは、表示手段における表示を所定期間持続させるため、表示手段に一定期間電力を供給する電力供給手段をさらに備える。

【００２０】

好ましくは、表示手段は、ＬＣＤまたはＬＥＤのいずれかを含む。

40

【００２１】

好ましくは、電力供給手段は、コンデンサを含む。

【００２２】

好ましくは、電力供給手段は、電池を含む。

【００２３】

好ましくは、電力供給手段は、太陽電池を含む。

【００２５】

【発明の実施の形態】

[実施の形態１]

本発明の実施の形態１は、ＩＣカードにおいて、表示機能を備え、データ保持用メモリの

50

データの書込み状態に基づき、データ通信におけるＩＣカードの応答状態を外部表示することを可能としたものである。

【 0 0 2 6 】

図 1 は、本発明の実施の形態 1 における Ｉ Ｃ カ ー ド 1 0 0 の 要 部 の 構 成 を 示 し た ブ ロ ッ ク 図 であり、残りの部分については、図 6 に示した従来の Ｉ Ｃ カ ー ド 3 0 0 の 構 成（但し、メモリ 1 0 を除く）と共通するので、その図示および説明は省略する。なお、本発明が適用される Ｉ Ｃ カ ー ド は、接触型 Ｉ Ｃ カ ー ド であっても、非接触型 Ｉ Ｃ カ ー ド であっても構わない。

【 0 0 2 7 】

図 1 に示す Ｉ Ｃ カ ー ド 1 0 0 が、従来の Ｉ Ｃ カ ー ド 3 0 0 と異なる点は以下にある。まず、メモリ 1 0 に代えて、データ保持用不揮発性メモリ 2（以下、データ保持用メモリ 2 と呼ぶ）と、データ保護用不揮発性メモリ 3（以下、データ保護用メモリ 3 と呼ぶ）とを備えること、そして、データ保持用メモリ 2 のデータの書込み状態を判定する異常判定回路 1 を備えること、さらに応答状態を表示する応答状態表示器 7 と応答状態表示器 7 に電力を一定期間供給する電力供給回路 8 とを備えることにある。

10

【 0 0 2 8 】

図 1 を参照して、本発明の実施の形態 1 における Ｉ Ｃ カ ー ド 1 0 0 の 構 成 について説明する。

【 0 0 2 9 】

レジスタ 4 は、今回のデータ通信で受信した保持すべきデータ D A を図 6 に示した主制御回路 1 1 から受ける。なお、レジスタ 4 は、S R A M で構成しても構わない。データライトバッファ 5 は、レジスタ 4 のデータをデータ保持用メモリ 2 に書込むための回路である。アドレスデコーダ 6 は、データの読出し / 書込み動作を行なうデータ保持用メモリ 2 の領域を指定する回路である。

20

【 0 0 3 0 】

データ保持用メモリ 2 は、レジスタ 4 からデータ D A を受けて、これを記憶する。図 1 を参照して、本発明の実施の形態 1 のデータ保持用メモリ 2 は、主制御回路 1 1 の制御に基づき、領域 B 1、B 2、...、B N のいずれかに、1 回のデータ通信で受信したデータ D A を記憶するものとする。データ保持用メモリ 2 として、不揮発性のもの、たとえば、フラッシュメモリが用いられる。

30

【 0 0 3 1 】

なお、本発明の実施の形態 1 における Ｉ Ｃ カ ー ド 1 0 0 は、データ保持用メモリ 2 に記憶されているデータに基づき、データ通信処理を行なう。したがって、データ保持用メモリ 2 のデータに異常がある場合、データ通信で異常が発生する。

【 0 0 3 2 】

データ保護用メモリ 3 は、データ保持用メモリ 2 に記憶されているデータを待避するメモリであって、データ保持用メモリ 2 のデータが破壊等された場合にデータ復旧を行なうために用いられる。図 1 を参照して、本発明の実施の形態 1 のデータ保護用メモリ 3 は、1 回のデータ通信で受けるデータ D A を記憶するための容量（領域 B 1、B 2、...、もしくは B N の各容量以上）を備えるものとする。データ保護用メモリ 3 として、不揮発性のもの、例えば、フラッシュメモリが用いられる。

40

【 0 0 3 3 】

なお、データ保護用メモリ 3 に書込むデータは、データ保持用メモリ 2 に記憶されている内容と一対一に対応が取れていればよく、例えば、データ保持用メモリ 2 のデータを反転したものであってもよい。

【 0 0 3 4 】

異常判定回路 1 は、主制御回路 1 1 の指示のもと、データ保持用メモリ 2 のデータの書込み状態を判定して、これを状態判断用フラグ F L G に記録して出力する。例えば、データ書込み時に電源異常が発生した場合、データ化けが起こることから、本発明の実施の形態 1 の異常判定回路 1 は、Ｉ Ｃ カ ー ド 1 0 0 を動作させる電源の状態に応じて、データ保持

50

用メモリ2の書き込み状態を判定するものとする。

【0035】

状態判断用フラグFLGは、後述するように、データの処理状態に応じてその値が更新される。データ保持用メモリ2に保持すべきデータDAが記憶された場合は、状態判断用フラグFLGは初期化(データ書き込み状態が正常と判定される)される。一方、データ保持用メモリ2にデータDAを書込む途中でデータに異常が発生した場合には、それ以降の処理にかかわらず、状態判断用フラグFLGは初期化されず、異常が発生した時点での値を保持する(データ書き込み状態が異常と判定される)。

【0036】

なお、状態判断用のフラグFLGの値は、次のデータ通信処理まで保持される。状態判断用フラグFLGの一例として、不揮発性のメモリで構成するものが挙げられる。

10

【0037】

応答状態表示器7は、主制御回路11の指示を受けて、ICカード100の応答状態に関する表示を行なう。具体的には、状態判断用フラグFLGに応じて以下の内容を表示する。第1に、データ保持用メモリ2のデータ書き込み状態が正常である場合には、正常な応答が完了したことを示す表示(正常通信完了表示)を行なう。第2に、データ保持用メモリ2のデータ書き込み状態が異常であったが、データ保護用メモリ3のデータを用いてデータ復旧ができた場合には、データが復旧されたことを示す表示(データ復旧表示)を行なう。第3に、データ保持用メモリ2の書き込み状態が異常であって、復旧するためのデータがデータ保護用メモリ3に存在しない場合には、応答が異常であったことを示す表示(通信異常表示)を行なう。

20

【0038】

電力供給回路8は、応答状態表示器7に一定期間電力を供給する回路である。応答状態表示器7は、この電力供給回路8からの電力の供給を受けて、応答状態を所定の期間持続して表示する。電力供給回路8は、図6に示した整流回路16から電流の供給を受ける大容量のコンデンサで構成するもの、その他、蓄電池を含むもの、太陽電池を含むもの等が挙げられる。

【0039】

続いて、本発明の実施の形態1におけるICカード100の動作について説明する。

【0040】

図2~図3は、本発明の実施の形態1におけるICカード100のデータ保持および復旧に関する動作を説明するためのフロー図の一例である。ここでは、状態判断用フラグFLGは、0もしくは1の値をとり、データ書き込み状態が正常である場合には0に初期化されるものとする。

30

【0041】

図2~図3を参照して、ICカード100のデータ保持、データ復旧動作、および応答状態の表示について説明する。

【0042】

ステップS1において、ICカードが起動する。

ステップS2において、状態判断用フラグFLGをチェックして、データ保持用メモリ2にデータが正常に書込まれているか(=0)否かを調べる。

40

【0043】

まず、状態判断用フラグFLGが0、すなわちデータ保持用メモリ2のデータ書き込み状態が正常である場合について説明する。

【0044】

なお、特に図示しないが、以下に示すステップS3~ステップS5の処理中であって、データ保持用メモリ2へ書込が行なわれる期間以外は、ICカード100は、データ保持用メモリ2のデータを用いてデータ通信を行なっている。

【0045】

ステップS3では、レジスタ4にデータDAを入力する。そして、データ保持用メモリ2

50

の領域 B 1 のデータを読み出して、データ保護用メモリ 3 に待避する（書込む）。ステップ S 4 では、状態判断用フラグ F L G を 1（データ保持用メモリ 2 の領域 B 1 のデータをデータ保護用メモリ 3 に待避した状態）に設定しておく。ステップ S 5 では、レジスタ 4 に書込まれているデータ D A を、データ保持用メモリ 2 の領域 B 1 に書込む。

【 0 0 4 6 】

ステップ S 5 の処理（データ保持用メモリ 2 にデータ D A を書込んだ状態）が終了した後は、ステップ S 6 において、応答状態表示器 7 が、正常通信完了表示を行なう。そして、ステップ S 7 において、状態判断用フラグ F L G を初期化（= 0）する。

【 0 0 4 7 】

続いて、状態判断用フラグ F L G が 1、すなわちデータ保持用メモリ 2 のデータ書込み状態が異常である場合について説明する。

【 0 0 4 8 】

なお、特に図示しないが、以下に説明する処理は、I C カード 1 0 0 が起動を開始してからデータ保持用メモリ 2 へのアクセスが開始されるまでの間に行なわれる。

【 0 0 4 9 】

ステップ S 8 ではデータ保持用メモリ 2 のデータを復旧するために必要なデータが、データ保護用メモリ 3 に存在するか否かを調べる。復旧用のデータが存在しない場合（例えば、初回の通信時には、データ保護用メモリ 3 にデータが存在しない）には、通信異常が発生することになるので、ステップ S 1 2 において、応答状態表示器 7 が、通信異常表示を行なう。

【 0 0 5 0 】

一方、復旧用のデータが存在した場合には、ステップ S 9 において、応答状態表示器 7 が、データ復旧表示を行なう。そして、ステップ S 1 0 において、データ保護用メモリ 3 に待避したデータを読み出して、これをデータ保持用メモリ 2 の領域 B 1 に書込む。この結果、通信異常の原因となるデータが破棄され、データ保持用メモリ 2 に正常なデータが書込まれる（復旧する）。ステップ S 1 0 での復旧処理が終了した後は、ステップ S 1 1 において、状態判断用フラグ F L G を初期化（= 0）する。そして、ステップ S 1 1 で正常状態になった後は、上記に説明したステップ S 3 ~ S 6 の処理を行なう。

【 0 0 5 1 】

図 4 は、本発明の実施の形態 1 における I C カード 1 0 0 の外観構成を示す図である。図 4 の（ a ）に示すように、応答状態表示器 7 の一例として、L E D（図 4（ a ）における L 1、L 2、L 3）を用いたものが挙げられる。例えば、図 4 における L 1、L 2、L 3 を、それぞれ正常通信完了表示、データ復旧表示、通信異常表示に対応させることができる。また、2 色の L E D を用いることにより、正常通信表示、通信異常表示を視覚的に認識され易いように表示することもできる。

【 0 0 5 2 】

また、表示内容としては、上記に説明したものに限られず、何らかの通信内容を表示するもの（図 4（ b ）における L 4、L 5、L 6、L 7）であってもよい。

【 0 0 5 3 】

その他、応答状態表示器 7 としては、L C D を用いたもの、また図 4 の（ c ）に示すように、L C D（図 4（ c ）における L 8）と L E D（図 4（ c ）における L 1、L 2）とを共に使用したものが挙げられる。

【 0 0 5 4 】

以上のように、I C カード 1 0 0 は、表示機能を備え、さらにデータ保持用メモリ 2 のデータの書込み状態を判定して、その判定結果を用いることにより、データ通信における I C カード 1 0 0 の応答状態を外部表示することができる。

【 0 0 5 5 】

[実施の形態 2]

本発明の実施の形態 2 は、I C カードにおいて、データ保持用のメインメモリ、もしくはデータ保持用のサブメモリを用いたデータ通信における I C カードの応答状態を外部表示

10

20

30

40

50

するものである。

【0056】

本発明の実施の形態2においては、電源異常のみならず、外部からの応力や、静電気などが原因となって起こるデータの変化を検知する。

【0057】

図5は、本発明の実施の形態2におけるICカード200の要部の構成を示したブロック図であり、残りの部分については、図6に示した従来のICカード300の構成(但し、メモリ10を除く)と共通するので、その図示および説明は省略する。なお、本発明が適用されるICカードは、接触型ICカードであっても、非接触型ICカードであっても構わない。

10

【0058】

図5に示すICカード200が、従来のICカード300と異なる主な点は以下にある。まず、メモリ10に代えて、データ保持用不揮発性メインメモリ(以下、メインメモリと呼ぶ)20と、データ保持用不揮発性サブメモリ(以下、サブメモリと呼ぶ)21とを備え、そして、メインメモリ20、サブメモリ21の誤り検出を行なう誤り検出回路22、23を備えること、さらに応答状態を表示する応答状態表示器30と応答状態表示器30に電力を一定期間供給する電力供給回路8とを備えることにある。

【0059】

図5を参照して、本発明の実施の形態2におけるICカード200の構成について説明する。

20

【0060】

メインメモリ20は、セクタ28を介して、サブメモリ21は、セクタ29を介して、それぞれ主制御回路11と接続される。

【0061】

サブメモリ21は、メインメモリ20のバックアップ用として用いられ、メインメモリ20のデータと1対1で対応できるデータを書込む。なお、サブメモリ21に書込むデータは、メインメモリ20に書込むデータを反転したもの、またはメインメモリ20に書込んだデータと補数の関係にあるものであってもよい。

【0062】

メインメモリ20、サブメモリ21としては、例えば、EEPROMやフラッシュメモリ、強誘電体メモリなどが用いられる。

30

【0063】

誤り検出回路22、23は、それぞれメモリメモリ20、サブメモリ21の書き込みデータの誤りを検出するための回路である。誤り検出回路22、23は、検出した結果に基づき、セクタ28、29を制御する。この結果、主制御回路11がデータを読み出すことができるメモリ(メインメモリ20またはサブメモリ21)が選択される。

【0064】

誤り検出回路22、23としては、パリティチェック回路や、CRCチェック回路などが挙げられる。誤り検出は、1ビット毎でも複数バイト毎に行なってもよい。

【0065】

誤り補正回路26、27は、誤り検出回路22、23によって誤りが検出された場合に、その誤りを補正するための回路である。

40

【0066】

応答状態表示器30は、主制御回路11の指示を受けて、ICカード200の応答状態に関する表示を行なう。具体的には、メインメモリ20、サブメモリ21の誤り検出に応じて表示を切替える。応答状態表示器30としては、本発明の実施の形態1で既に説明したように、LCDや、LEDを用いたものが挙げられる。

【0067】

電力供給回路8は、本発明の実施の形態1で既に説明したように、応答状態表示器30に一定期間電力を供給する。

50

【0068】

続いて、本発明の実施の形態2におけるICカード200の動作について説明する。

【0069】

質問器からデータを受けると、主制御回路11は、保持すべきデータDAを、セクタ28、29を介して、メインメモリ20とサブメモリ21とに記憶させる。

【0070】

誤り検出回路22は、メインメモリ20に記憶されているデータに誤りがあるか否かを検出する。メインメモリ20のデータに誤りが検出されない場合は、誤り検出回路22は、メインメモリ20からデータが主制御回路11に読み出されるようにセクタ28を制御し、サブメモリ21からデータが読み出されないようにセクタ29を制御する。一方、メインメモリ20にデータの誤りを検出した場合には、メインメモリ20からデータが読み出されないようにセクタ28を制御し、サブメモリ21からデータが読み出されるようにセクタ29を制御する。

10

【0071】

誤り検出回路23は、サブメモリ21に記憶されているデータに誤りがあるか否かを検出する。メインメモリ20のみならず、サブメモリ21にもデータの誤りが検出された場合には、メインメモリ20およびサブメモリ21からのデータが主制御回路11に与えられない。この場合、主制御回路11は、例えば、質問器に対してデータの送信を再要求する、またはデータに誤りがあることを明示することになる。誤りが検出されると、誤り補正回路26、27は、メインメモリ20またはサブメモリ21からデータを読み出した後、データの誤りを補正する。

20

【0072】

応答状態表示器30は、例えば、メインメモリ20またはサブメモリ21のいずれか一方からデータが読み出された場合には、正常通信完了表示を行ない、いずれのメモリ20、21からもデータが読み出されなかった場合に、通信異常表示を行なう。

【0073】

また、応答状態表示器30は、メインメモリ20からデータが読み出された場合には、正常通信完了表示を行ない、サブメモリ21からデータの読み出しを行なった場合には、バックアップ表示を行ない、いずれのメモリ20、21からもデータが読み出されなかった場合に、通信異常表示を行なうようにしてもよい。

30

【0074】

なお、誤り検出回路23を省略し、誤り検出回路22によってメインメモリ20のデータの誤りのみを検出するようにしてもよい。この場合には、応答状態表示器30は、正常通信表示および通信異常表示を行なうように構成すればよい。

【0075】

以上のように、ICカード200は、表示機能を備え、メインメモリ20と、サブメモリ21とのデータの誤りを検出することにより、これに基づきデータ通信におけるICカード200の応答状態を外部表示することができる。

【0076】

【発明の効果】

以上のように、本発明によれば、表示機能を備え、データの書込み状態を判定した結果を用いることによって、データ通信における応答状態を外部表示することができる。

40

【0077】

さらに、電力供給機能を備えることにより、応答状態を、一定期間持続的に表示することができる。

【0078】

また、この結果、ICカードの信頼性を向上することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1におけるICカード100の要部の構成を示したブロック図である。

50

【図2】本発明の実施の形態1におけるICカード100におけるデータ保持、データ復旧動作、および応答状態の表示を説明するためのフロー図である。

【図3】本発明の実施の形態1におけるICカード100におけるデータ保持、データ復旧動作、および応答状態の表示を説明するためのフロー図である。

【図4】本発明の実施の形態1におけるICカード100の外観構成を示す図である。

【図5】本発明の実施の形態2におけるICカード200の要部の構成を示したブロック図である。

【図6】従来のICカード300の構成を概略的に表したブロック図である。

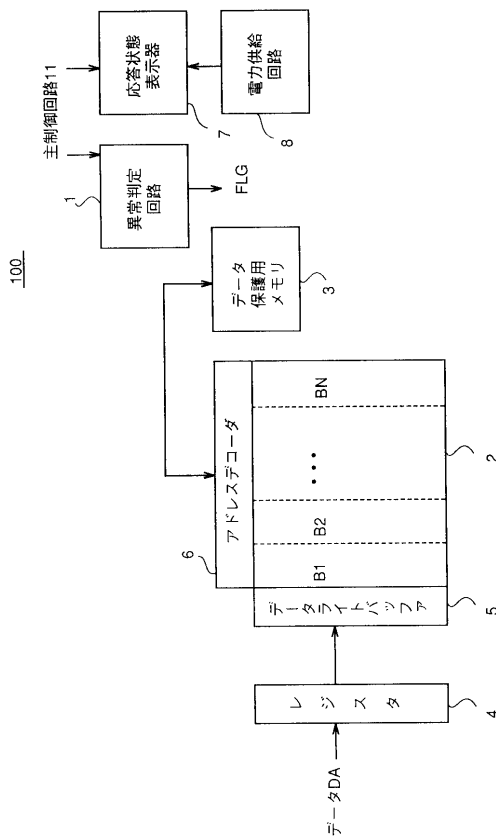
【符号の説明】

- 1 異常判定回路
- 2 データ保持用メモリ
- 3 データ保護用メモリ
- 4 レジスタ
- 5 データライトバッファ
- 6 アドレスデコーダ
- 11 主制御回路
- 7、30 応答状態表示器
- 8 電力供給回路
- 20 データ保持用メインメモリ
- 21 データ保持用サブメモリ
- 22、23 誤り検出回路
- 26、27 誤り補正回路
- 28、29 セレクタ
- 100、200、300 ICカード

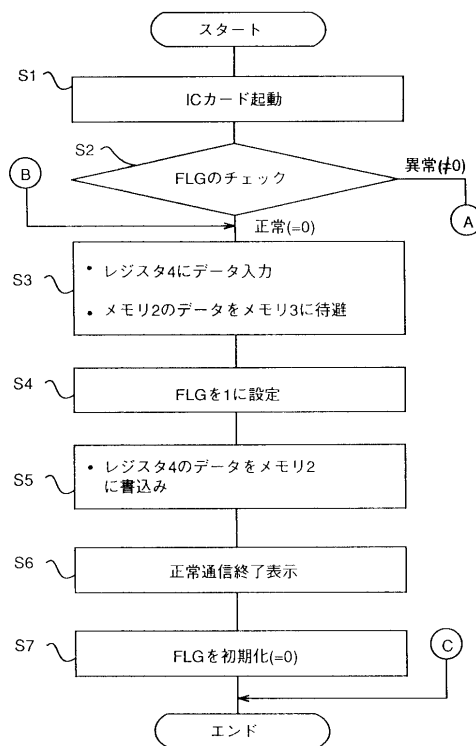
10

20

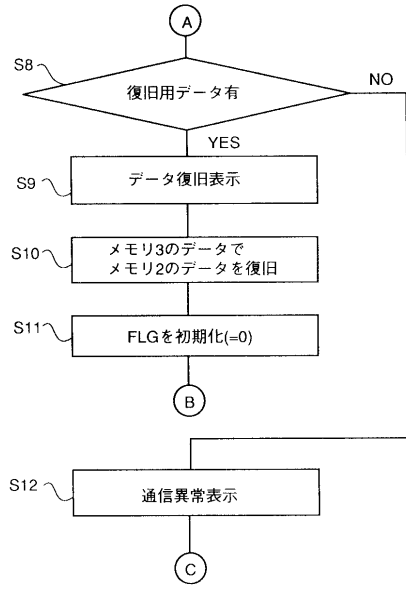
【図1】



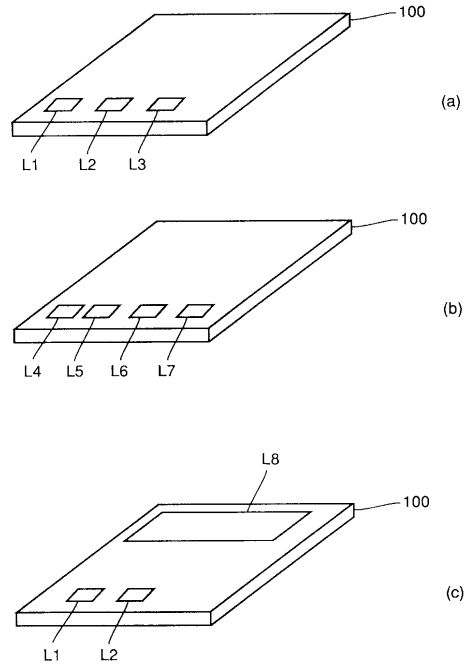
【図2】



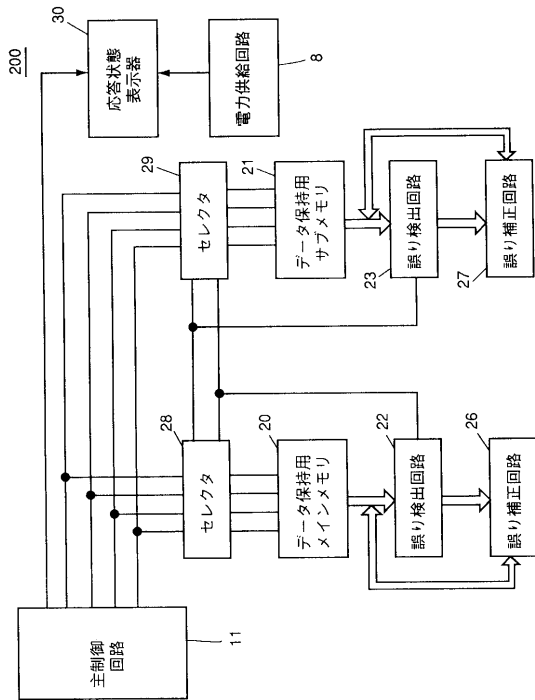
【図3】



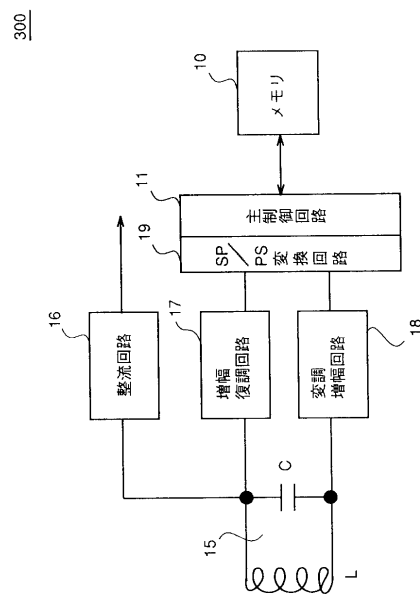
【図4】



【図5】



【図6】



フロントページの続き

(51) Int.Cl.⁷

F I

G 0 6 K 19/00 N

G 0 6 K 19/00 P

(72)発明者 藤沢 雅憲

京都府京都市右京区西院溝崎町2 1 番地 ローム株式会社内

審査官 安田 太

(56)参考文献 特開平07 - 3 1 1 8 2 5 (J P , A)

特開平06 - 1 1 9 5 1 7 (J P , A)

特開平06 - 0 2 8 5 3 3 (J P , A)

特開平04 - 0 3 8 5 8 8 (J P , A)

実開昭63 - 1 5 1 0 6 6 (J P , U)

(58)調査した分野(Int.Cl.⁷, D B名)

G06K 17/00

G06K 19/00-19/18