【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第６部門第４区分
【発行日】平成25年10月3日(2013.10.3)

【公開番号】特開2011-100530(P2011-100530A)
【公開日】平成23年5月19日(2011.5.19)
【年通号数】公開・登録公報2011-020
【出願番号】特願2010-184990(P2010-184990)
【国際特許分類】
Ｇ１１Ｃ　11/15　(2006.01)
Ｈ０１Ｌ　21/8246　(2006.01)
Ｈ０１Ｌ　27/105　(2006.01)
Ｈ０１Ｌ　43/08　(2006.01)
【ＦＩ】
Ｇ１１Ｃ　11/15　１１６
Ｈ０１Ｌ　27/10　４４７
Ｈ０１Ｌ　43/08　Ｚ

【手続補正書】
【提出日】平成25年8月20日(2013.8.20)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
第１の伝導体ラインと、
選択デバイスと、
第１の伝導体ラインと選択デバイスとの間に結合された磁気ビットと、
を有し、
前記選択デバイスが直列構成に配列された少なくとも第1のトランジスタ及び第２のトランジスタを包含し、
前記少なくとも第1のトランジスタ及び第２のトランジスタが第１の状態にあるとき、前記選択デバイスが、回転-トルク転送（ＳＴＴ）書き込みオペレーションのための磁気ビットを選択するように作用し、
前記第1の状態では、前記第1のトランジスタ及び第２のトランジスタが、完全に使用可能であり、
前記少なくとも第1のトランジスタ及び第２のトランジスタが第２の状態にあるとき、前記選択デバイスが、読み込みオペレーションのための磁気ビットを選択するように作用する、
ことを特徴とする回転-トルク転送磁気ランダムアクセスメモリ(STT-MRAM)。
【請求項２】
前記選択デバイスが更に、
（ａ）少なくとも第1のトランジスタ及び第２のトランジスタが第１の状態にあるとき、書き込みアーキテクチャに所定のトランジスタを結合させ、
（ｂ）少なくとも第1のトランジスタ及び第２のトランジスタが第２の状態にあるとき、読み込みアーキテクチャに所定のトランジスタを結合させる
ように作用することを特徴とする請求項１に記載のSTT-MRAM。
【請求項３】

第１のトランジスタおよび第２のトランジスタが、第１の直列構成に配列され、
前記選択デバイスが、
第２の直列構成に配列された第３のトランジスタおよび第４のトランジスタと、
を有し、前記第１の直列構成および前記第２の直列構成が、並列構成に配置されることを特徴とする請求項１に記載のSTT-MRAM。