

(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G06F 12/16 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년04월18일 10-0572328 2006년04월12일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자	10-2004-0055639 2004년07월16일	(65) 공개번호 (43) 공개일자	10-2006-0006554 2006년01월19일
------------------------	--------------------------------	------------------------	--------------------------------

(73) 특허권자	삼성전자주식회사 경기도 수원시 영통구 매탄동 416
(72) 발명자	김호정 경기도 수원시 영통구 망포동 536-1 모닝빌 104동 101호
(74) 대리인	임창현 권혁수

(56) 선행기술조사문헌 JP2002133892 A KR1020040042478 A * 심사관에 의하여 인용된 문헌	JP2004103162 A KR1020040087245 A
---	-------------------------------------

심사관 : 최봉목

(54) 배드 블록 관리부를 포함하는 플래시 메모리 시스템

요약

본 발명은 배드 블록을 하드웨어적으로 관리하는 플래시 메모리 시스템에 관한 것이다. 본 발명은 플래시 메모리부와 배드 블록 관리부를 포함한다. 상기 플래시 메모리부는 데이터 블록, 예비 블록, 그리고 관리 블록을 포함한다. 그리고 배드 블록 관리부는 상기 관리 블록을 참조하여 상기 데이터 블록의 결함이 있는 페이지 어드레스를 상기 예비 블록의 페이지 어드레스로 변환해 준다. 본 발명에 의하면, 배드 블록 발생시 카피 백 동작을 수행하지 않아도 되는 장점이 있다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 본 발명에 따른 반도체 메모리 장치의 바람직한 실시예를 보여주는 블록도이다.

도 2 및 도 3은 도 1에 도시된 데이터 블록 및 예비 블록을 보여주는 개념도이다.

도 4는 도 1에 도시된 관리 블록을 보여주는 도면이다.

도 5는 배드 블록 관리를 위한 초기화 과정을 보여주는 순서도이다.

도 6은 진행성 블록이 발생된 경우에 어드레스 변환회로를 셋팅하는 과정을 보여주는 순서도이다.

도 7은 배드 블록 관리를 위한 소거 동작을 보여주는 순서도이다.

\*도면의 주요부분에 대한 부호의 설명\*

100 : 플래시 메모리부 110 : 예비 블록

120 : 관리 블록 130 : 데이터 블록

200 : 배드 블록 관리부 210 : 어드레스 변환회로

220 : 레지스터 230 : 제어회로

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 플래시 메모리 시스템에 관한 것으로, 더욱 상세하게는 배드 블록을 하드웨어적으로 관리하는 플래시 메모리 시스템에 관한 것이다.

플래시 메모리 장치(Flash Memory Device)는 플래시 EEPROM(Flash Electrically Erasable Programmable Read Only Memory) 또는 플래시 E<sup>2</sup>PROM 등으로 불리우고 있는, 전원 없이도 데이터를 보존할 수 있는 불휘발성 메모리 장치(Nonvolatile Memory Device)이다. 플래시 메모리 장치(예를 들면, NAND 타입 플래시 메모리 장치)의 메모리 셀 어레이는 복수개의 블록들(Blocks)로 나누어져 있고, 각 블록은 복수개의 페이지들(Pages)로 이루어지고, 각 페이지는 하나의 워드라인을 공유하는 복수개의 메모리 셀들(Memory Cells)로 구성되어 있다. 일반적으로, 각 블록은 16개, 32개, 또는 64개 등의 페이지들로 이루어지고, 각 페이지는 512 바이트(Byte) 개, 또는 2048 바이트(Byte) 개 등의 메모리 셀들로 이루어진다.

플래시 메모리 장치는 공정 과정 또는 동작 과정에서 메모리 셀에 치명적인 결함(fail)이 발생하는 경우가 많이 있다. 결함이 있다고 판정된 메모리 셀을 적어도 1개 이상 가지고 있는 블록을 배드 블록(Bad Block)이라고 한다. 배드 블록의 수가 규정치 이상, 가령 5개 이상 존재할 경우에는 그 플래시 메모리 장치는 불량품(failure article)으로 판정된다.

그러나 배드 블록의 수가 규정치 보다 적은 플래시 메모리 장치는 자체적으로 그 내부에서 배드 블록을 관리할 수 있는 방법을 가지고 있다. 그 대표적인 한 예가 카피 백 동작(Copy Back Operation)이다. 카피 백 동작이란 임의의 제 1 페이지에 저장된 데이터를 상기 제 1 페이지와 다른 제 2 페이지에 저장하는 것을 말한다. 여기서, 상기 제 1 페이지는 배드 블록 내에 존재하며 유효한 데이터(valid data)를 저장하고 있는 페이지이고, 상기 제 2 페이지는 결함이 없는 블록 내에 존재하는 페이지이다.

배드 블록이 발생되면 배드 블록에 저장되어 있는 유효한 데이터는 페이지 단위로 버퍼 메모리(예를 들면, DRAM 또는 SRAM)에 임시적으로 저장된 후에 플래시 메모리의 결함이 없는 다른 블록에 써넣게 된다. 이러한 카피 백 동작은 페이지 단위로 데이터를 읽어내고, 읽어낸 데이터를 다시 써 넣어야 하기 때문에 시간이 많이 소요되는 문제점이 있다. 이는 고속 낸드 플래시 메모리를 구현하는데 큰 부담으로 작용하고 있다.

#### 발명이 이루고자 하는 기술적 과제

본 발명은 상술한 문제점을 해결하기 위하여 제안된 것으로, 본 발명의 목적은 플래시 메모리 시스템 내부에 배드 블록 관리부를 구비하여 시간이 많이 소요되는 카피-백 동작을 수행하지 않고 배드 블록을 효율적으로 관리할 수 있는 플래시 메모리 시스템을 제공하는데 있다.

**발명의 구성 및 작용**

상기 목적을 달성하기 위하여 본 발명에 따른 플래시 메모리 시스템은, 데이터 블록, 예비 블록, 그리고 관리 블록을 포함하는 플래시 메모리부; 및 상기 관리 블록을 참조하여, 상기 데이터 블록의 결함이 있는 페이지 어드레스를 상기 예비 블록의 페이지 어드레스로 변환해주는 배드 블록 관리부를 포함한다.

실시예로서, 상기 관리 블록은, 상기 데이터 블록의 어드레스를 저장하는 제 1 영역; 상기 데이터 블록의 페이지에 대한 결함 정보를 저장하는 제 2 영역; 및 변환될 예비 블록의 어드레스를 저장하는 제 3 영역을 포함한다. 상기 제 2 영역은, 상기 데이터 블록에 속한 각각의 페이지에 대하여 결함 정보를 1 비트씩 저장하는 것을 특징으로 한다.

실시예로서, 상기 관리 블록은, 상기 데이터 블록이 배드 블록인지에 대한 정보를 저장하는 제 4 영역 및 상기 데이터 블록이 소거된 블록인지에 대한 정보를 저장하는 제 5 영역을 더 포함한다.

실시예로서, 상기 배드 블록 관리부는, 상기 관리 블록에 저장된 데이터를 읽어내는 저장장치; 상기 저장장치를 참조하여, 호스트에서 입력되는 상기 데이터 블록의 어드레스를 상기 예비 블록의 어드레스로 변환하는 어드레스 변환회로; 및 상기 저장장치와 어드레스 변환회로의 제반 동작을 제어하는 제어회로를 포함한다.

본 발명에 따른 데이터 블록, 예비 블록, 그리고 관리 블록을 포함하는 플래시 메모리 시스템의 배드 블록 관리 방법은, a) 상기 관리 블록에 저장된 데이터를 읽어내는 단계; 및 b) 상기 읽어낸 관리 블록의 데이터를 참조하여, 상기 데이터 블록의 결함이 있는 페이지 어드레스를 상기 예비 블록의 페이지 어드레스로 변환해주는 단계를 포함한다.

실시예로서, 상기 배드 블록 관리 방법은, 진행성 배드 블록이 발생된 경우에 상기 관리 블록을 업-데이트하는 단계를 더 포함한다.

실시예로서, 상기 배드 블록 관리 방법은, 소거 명령 및 어드레스가 입력된 경우에 상기 관리 블록을 업-데이트하고 상기 예비 블록에 대해 소거 동작을 수행하는 단계를 더 포함한다.

실시예로서, 상기 관리 블록은, 상기 데이터 블록의 어드레스를 저장하는 제 1 영역; 상기 데이터 블록의 페이지에 대한 결함 정보를 저장하는 제 2 영역; 및 변환될 예비 블록의 어드레스를 저장하는 제 3 영역을 포함하는 것을 특징으로 한다. 상기 관리 블록은, 상기 데이터 블록이 배드 블록인지에 대한 정보를 저장하는 제 4 영역 또는 상기 데이터 블록이 소거된 블록인지에 대한 정보를 저장하는 제 5 영역을 더 포함할 수 있다.

이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 정도로 상세히 설명하기 위하여, 본 발명의 가장 바람직한 실시예를 첨부된 도 1 내지 도 7을 참조하여 설명하기로 한다.

도 1은 본 발명에 따른 플래시 메모리 시스템의 바람직한 실시예를 보여주는 블록도이다. 도 1에 도시된 플래시 메모리 시스템은 플래시 메모리부(100)와 배드 블록 관리부(200)를 포함한다.

도 1을 참조하면, 상기 플래시 메모리부(100)는 24개의 예비 블록들(Reserved Blocks, R\_Block\_x; x=1~24)(110), 2개의 관리 블록들(Management Blocks, M\_Block\_y; y=1,2)(120), 그리고 1024개의 데이터 블록들(Data Blocks, D\_Block\_z; z=1~1024)(130)을 포함한다.

상기 예비 블록들(110)은 상기 데이터 블록들(130) 중에서 결함이 발생된 배드 블록을 대신하기 위해 마련된 블록들이다. 예를 들어, 데이터 블록들(D\_Block\_A, D\_Block\_B)(131, 132)이 배드 블록으로 확인되면, 상기 데이터 블록(131, 132)에 저장될 데이터는 예비 블록들(R\_Block\_1, R\_Block\_2)(111, 112)에 각각 저장된다.

상기 관리 블록들(120)은 배드 블록 관리를 위한 정보를 저장하기 위한 블록이다. 상기 관리 블록들(120)은 배드 블록에 대한 어드레스 정보, 상기 배드 블록에 속한 각각의 페이지에 대한 결함 정보, 변환되는 예비 블록에 대한 어드레스 정보

등을 저장하고 있다. 예를 들면, 관리 블록(M\_Block\_1)(121)에는 배드 블록으로 확인된 데이터 블록들(131, 132)에 대한 어드레스, 그리고 예비 블록들(111, 112)에 대한 어드레스 등이 저장되어 있다. 상기 관리 블록들(120)에 저장되는 배드 블록 관리를 위한 정보에 대해서는 도 4에서 상세하게 설명된다.

상기 배드 블록 관리부(200)는 어드레스 변환회로(Address Replacement Circuit)(210), 레지스터(Register)(220), 그리고 제어회로(Control Circuit)(230)를 포함한다.

상기 플래시 메모리 시스템에 전원이 공급되고 시스템이 부팅(booting)되면, 관리 블록(예를 들면, M\_Block\_1)(121)에 저장되어 있는 배드 블록 관리 정보는 상기 레지스터(220)에 로딩된다. 상기 레지스터(220)는 어드레스 맵핑 테이블(Address Mapping Table; AMT)로 정의되는 어드레스 변환 데이터를 저장한다. 상기 어드레스 맵핑 테이블은 RM(Remapping Mark) 영역, CM(Complete Mark) 영역, 호스트에서 제공되는 어드레스(Host physical ADDRESS; HADDR)를 저장하는 영역, 그리고 변환될 플래시 메모리 어드레스(Flash memory ADDRESS; FADDR)를 저장하는 영역 등으로 구성된다.

한편, 상기 레지스터(220)는 하나의 실시예에 불과하며, 상기 레지스터(220) 대신에 RAM(예를 들면, SRAM, DRAM) 등과 저장장치를 통해서도 동일한 기능을 수행할 수 있다.

상기 어드레스 변환회로(210)는 상기 레지스터(220)에 저장되어 있는 어드레스 맵핑 테이블에 근거하여 호스트(Host)에서 입력되는 어드레스(HADDR)를 플래시 어드레스(FADDR)로 변환한다. 예를 들어, 호스트로부터 배드 블록으로 확인된 데이터 블록(132)의 어드레스가 입력되면, 상기 어드레스 변환회로(210)는 상기 레지스터(220)에 저장되어 있는 어드레스 맵핑 테이블에서 상기 데이터 블록(132)의 어드레스를 찾아보고, 존재하면 해당하는 예비 블록(112)의 어드레스로 변환한다.

상기 제어회로(230)는 배드 블록 관리를 위한 상기 레지스터(220)와 상기 어드레스 변환회로(210)의 제반 동작을 제어한다.

도 2는 도 1에 도시된 데이터 블록(131)과 예비 블록(111)을 보여주는 개념도이다. 도 2를 참조하면, 상기 데이터 블록(131)과 상기 예비 블록(111)은 각각 32개의 페이지들로 구성된다. 상기 데이터 블록(131)은 제 1 및 제 2 페이지(Page1, Page2)에는 결함이 없으나, 제 3 내지 제 32 페이지(Page3~Page32)에는 결함이 발생된 배드 블록이다. 상기 데이터 블록(131)의 제 1 및 제 2 페이지에는 유효한 데이터(Valid Data)가 저장되어 있다.

종래의 카피 백 동작을 이용한 배드 블록 관리에 의하면, 상기 데이터 블록(131)의 제 1 및 제 2 페이지에 저장되어 있는 데이터를 페이지 버퍼 또는 외부에 있는 버퍼 메모리로 읽어낸 후에, 읽어낸 데이터를 다시 상기 예비 블록(111)의 제 1 및 제 2 페이지에 각각 써 넣어야 한다. 그리고 상기 데이터 블록(131)을 사용하지 않고 상기 예비 블록(111)만을 사용하게 된다.

반면에, 본 발명에 따른 플래시 메모리 시스템은, 상기 데이터 블록(131)의 제 1 및 제 2 페이지에는 결함이 없기 때문에 읽기 등의 동작은 상기 데이터 블록(131)의 제 1 및 제 2 페이지에서 수행된다. 그러나 상기 데이터 블록(131)의 제 3 내지 제 32 페이지에 대한 읽기, 쓰기 등의 동작은 상기 데이터 블록(131)에서 수행되지 않고, 상기 예비 블록(111)의 제 3 내지 제 32 페이지에서 수행된다. 본 발명에 따른 플래시 메모리 시스템에 의하면, 시간이 많이 소요되는 카피 백 동작을 수행하지 않고 간단한 어드레스 변환을 이용하여 배드 블록을 효율적으로 관리할 수 있다.

도 3은 도 1에 도시된 데이터 블록(132)과 예비 블록(112)을 보여주는 개념도이다.

상기 데이터 블록(132)은 제 2 및 제 4 페이지(Page2, Page4)에 결함이 발생된 배드 블록이다. 호스트에서 상기 데이터 블록(132)의 제 2 페이지(Page2) 또는 제 4 페이지(Page4)에 대한 쓰기 명령, 어드레스, 그리고 데이터가 입력되면, 상기 데이터는 상기 데이터 블록(132)의 제 2 페이지 또는 제 4 페이지에 쓰이지 않고, 상기 예비 블록(112)의 제 2 페이지 또는 제 4 페이지에 쓰여지게 된다. 상기 데이터 블록(132)의 제 2 페이지 또는 제 4 페이지에 대한 읽기 동작도 마찬가지이다. 그러나 상기 데이터 블록(132)의 제 2 및 제 4 페이지 이외의 페이지에 대한 읽기 또는 쓰기 동작은 상기 데이터 블록(132)에서 수행된다.

본 발명에 따른 플래시 메모리 시스템은, 이처럼 배드 블록과 예비 블록을 마치 하나의 블록처럼 사용할 수 있다. 따라서 카피 백 동작을 수행하지 않고도 간단한 어드레스 변환만으로 카피 백 동작을 수행한 것과 같은 결과를 얻을 수 있다.

도 4는 도 1에 도시된 관리 블록(121)을 보여주는 개념도이다. 상기 관리 블록(121)은 32개의 페이지로 구성되며, 각각의 페이지는 데이터 블록이 배드 블록인지에 대한 정보를 저장하는 RM(Remapping Mark) 영역, 상기 데이터 블록이 소거된 블록인지에 대한 정보를 저장하는 CM(Complete Mark) 영역, 호스트로부터 제공되며 상기 데이터 블록의 어드레스 및 상기 데이터 블록의 페이지에 대한 결함 정보를 저장하는 영역(HADDR) 및 플래시 메모리부에 제공되는 변환될 어드레스를 저장하는 영역(FADDR)을 포함한다.

예를 들어, 상기 관리 블록(121)의 제 1 페이지는 데이터 블록(도 2 참조)(131)이 배드 블록임을 표시하는 RM 영역('0'으로 표시됨), 상기 데이터 블록(131)이 배드 블록으로 된 후에 소거 동작이 진행되지 않았음을 표시하는 CM 영역('1'로 표시됨), 상기 데이터 블록(D\_Block\_A)(131)에 대한 어드레스, 상기 데이터 블록(131)에 속한 각각의 페이지에 대한 결함 정보를 저장하는 영역(제 3 내지 제 32 페이지가 '0'으로 표시됨), 상기 예비 블록(R\_Block\_1)(도 2 참조)(111)에 대한 어드레스, 그리고 상기 데이터 블록(131)의 페이지 결함 정보와 상보적인 데이터를 저장하는 영역(제 3 내지 제 32 페이지가 '1'로 표시됨)으로 이루어진다.

도 2 및 도 4를 참조하여, 상기 데이터 블록(131)의 제 3 내지 제 32 페이지까지 결함이 발생된 경우를 설명하면 다음과 같다. 상기 관리 블록(121)의 제 1 페이지를 살펴보면, 우선 상기 데이터 블록(131)이 배드 블록으로 판명되어 RM=0 이 된다. 그리고 아직 상기 데이터 블록(131)에 대한 소거 동작이 진행되지 않아서 CM=1 이다. CM=1 이면 상기 데이터 블록(131)에 속한 페이지들의 결함 정보를 고려하여 어드레스 변환이 이루어진다. 즉, 상기 데이터 블록(131)의 어드레스 변환 뿐만 아니라 상기 데이터 블록(131)에 속한 페이지의 어드레스까지 변환이 이루어진다. 다음에 상기 데이터 블록(131)에 대한 어드레스가 저장되어 있다. 도 4에서는 D\_Block\_A 로 표시되어 있으나, 실제로는 상기 데이터 블록(131)에 대한 어드레스가 저장되어 있다. 상기 데이터 블록(131)에 대한 어드레스 정보에 이어서 각 페이지에 대한 정보가 저장되어 있다. 상기 데이터 블록(131)의 제 1 및 제 2 페이지에는 결함이 없기 때문에 데이터 '1'로 표시되어 있고, 제 3 내지 제 32 페이지에는 결함이 있기 때문에 데이터 '0'으로 표시되어 있다. 그리고 예비 블록(111)에 대한 어드레스가 저장되어 있다. 도 4에서는 R\_Block\_1 로 표시되어 있다. 이어서 상기 예비 블록에 속해 있는 각 페이지에 대한 정보가 저장되어 있다. 도 4를 참조하면, 상기 데이터 블록(131)에 속한 페이지에 대한 결함 정보와 상기 예비 블록(111)에 속한 페이지에 대한 정보는 서로 상보적임을 알 수 있다.

상기 관리 블록(121)의 제 2 페이지를 살펴보면, 상기 데이터 블록(도 3 참조)(132)이 배드 블록이 되었음을 나타내는 RM 영역('0'으로 표시됨) 및 상기 데이터 블록이 배드 블록이 된 후에 소거 동작이 진행되었음을 나타내는 CM 영역('0'으로 표시됨)을 확인할 수 있다. 그리고 상기 데이터 블록(132)에 속한 페이지들 중에서 제 2 및 제 4 페이지에 결함이 있음을 알 수 있다. 또한, 상기 제 2 및 제 4 페이지에 쓰여질 데이터는 상기 예비 블록(R\_Block\_2)(도 3 참조)(112)의 제 2 및 제 4 페이지에 쓰여짐을 알 수 있다.

여기서, CM 영역이 '0'으로 업-데이트 된 것은, 데이터 블록(132)에 속한 페이지에 대한 결함 정보를 고려할 필요 없이, 무조건 상기 데이터 블록(132)에 대한 어드레스는 상기 예비 블록(112)으로 교환됨을 의미한다. 블록 단위로 소거 동작이 수행되는 플래시 메모리 장치의 특성상 소거 명령이 입력되면 배드 블록을 소거하지 않고 예비 블록을 소거한다. 그 다음에 CM 영역을 '0'으로 업-데이트 하고, 배드 블록은 더 이상 사용되지 않고 예비 블록만 사용하게 된다.

도 5는 배드 블록 관리를 위한 초기화 과정을 보여주는 순서도이다. 시스템이 부팅되면(S510), 관리 블록(도 2참조)(120)에서 레지스터(도 2참조)(220)로 데이터가 로딩된다(S520). 다음에 상기 레지스터(220)의 제 1 페이지(Page[1])에서 RM(Remapping Mark) 영역에 저장된 데이터가 '0' 인지를 체크한다(S530). 만약, 제 1 페이지의 상기 RM 영역의 데이터가 '1'이면, 배드 블록이 없으므로 어드레스 변환회로(도 2참조)(210)를 셋팅할 필요 없이 초기화를 종료한다. 그러나 제 1 페이지의 RM 영역의 데이터가 '0' 이면 다음 페이지로 카운트-업 한다(S540), 다음에 제 2 페이지(Page[2])의 RM 영역의 데이터가 '0' 인지를 체크한다(S550). 만약, 상기 제 2 페이지의 RM 영역의 데이터가 '0'이면, 다시 다음 페이지로 카운트-업 한다(S540). 이와 같은 과정(S540, S550)을 반복한 후에 제 N+1 페이지(Page[N+ 1])의 RM 영역의 데이터가 '1' 이면, 상기 레지스터(220)의 제 1 내지 제 N 페이지에 저장되어 있는 배드 블록 관리 정보에 의한 어드레스 변환 동작이 수행되도록 상기 어드레스 변환회로(210)를 셋팅한다(S560). 그리고 초기화를 종료한다.

그 다음에 상기 어드레스 변환회로(210)는 호스트로부터 어드레스(HADDR)를 입력받아서 내부적으로 어드레스 변환을 하고 플래시 메모리부(100)에 어드레스(FADDR)를 내보낸다.

도 6은 읽기, 쓰기 등의 동작을 진행하고 있는 도중에 배드 블록이 발생된 경우에 어드레스 변환회로를 셋팅하는 과정을 보여주는 순서도이다. 이와 같이 동작 진행 중에 발생된 배드 블록을 진행성 배드 블록이라고 정의한다. 진행성 배드 블록

이 감지된 경우(S610), 레지스터 및 관리 블록의 다음 페이지(예를 들면, 도 4에서 제 3 페이지)에 배드 블록의 어드레스와 변환될 예비 블록의 어드레스를 저장하고, RM 영역을 데이터 '0'으로 업-데이트 한다(S620). 그 다음에 상기 어드레스 변환회로를 셋팅한다(S630).

도 7은 소거 명령이 입력된 경우에 배드 블록을 관리하는 방법을 보여주는 순서도이다. 소거 명령 및 어드레스가 입력되면(S710), 소거할 블록의 어드레스가 상기 레지스터에 존재하는지 확인한다(S720). 만약 소거할 블록의 어드레스가 상기 레지스터에 존재하지 않으면 노말 소거 동작 상태로 가서 정상적인 소거 동작을 수행한다. 그러나 소거할 블록의 어드레스가 레지스터에 존재하면 해당 페이지의 CM 영역이 '1' 인지를 확인한다(S730). 해당 페이지의 CM 영역의 데이터가 '1'이 아니고 '0'이면 노말 소거 상태로 간다. 그러나 CM 영역의 데이터가 '1' 이면 CM 영역의 데이터를 '0'으로 업-데이트 한다(S740). CM 영역의 데이터가 '0'으로 업-데이트되면, 배드 블록에 대한 어드레스가 입력되더라도 배드 블록에 속한 각 페이지에 대한 결함 정보를 체크할 필요 없이 무조건 예비 블록만을 액세스하도록 어드레스 변환회로를 셋팅한다(S750).

본 발명에 따른 플래시 메모리 시스템에 의하면, 배드 블록이 발생되어도 두 블록, 즉 배드 블록과 예비 블록을 한 블록처럼 사용하기 때문에 카피 백 동작(Copy Back Operation)을 수행하지 않아도 된다. 만약, 상기 배드 블록을 소거하라는 커맨드가 들어오면 배드 블록을 소거하지 않고 치환된 예비 블록을 소거하게 된다. 그리고 그 다음부터는 배드 블록을 버리고 예비 블록만을 사용하게 된다. 따라서 배드 블록과 예비 블록을 한 블록처럼 사용하기 때문에 두 블록에 동시에 유효한(valid) 데이터가 존재할 수 있다.

한편, 본 발명의 상세한 설명에서는 구체적인 실시예에 관하여 설명하였으나, 본 발명의 범위에서 벗어나지 않는 한도 내에서 여러 가지 변형이 가능함은 물론이다. 그러므로 본 발명의 범위는 상술한 실시예에 국한되어 정해져서는 안되며 후술하는 특허청구범위 뿐만 아니라 이 발명의 특허청구범위와 균등한 것들에 의해 정해져야 한다.

### 발명의 효과

상술한 바와 같이 본 발명에 따른 플래시 메모리 시스템은 그 내부에 배드 블록 관리부를 구비하여 하드웨어적으로 어드레스 변환을 수행하기 때문에 배드 블록 발생 시 시간이 많이 소요되는 카피 백 동작을 수행할 필요가 없다. 따라서 종래에 비해 플래시 메모리 시스템의 동작 속도를 빠르게 할 있다.

### (57) 청구의 범위

#### 청구항 1.

플래시 메모리 시스템에 있어서:

데이터 블록, 예비 블록, 그리고 관리 블록을 포함하는 플래시 메모리부; 및

상기 관리 블록을 참조하여, 상기 데이터 블록의 결함이 있는 페이지 어드레스를 상기 예비 블록의 페이지 어드레스로 변환해주는 배드 블록 관리부를 포함하는 플래시 메모리 시스템.

#### 청구항 2.

제 1 항에 있어서,

상기 관리 블록은, 상기 데이터 블록의 어드레스를 저장하는 제 1 영역;

상기 데이터 블록의 페이지에 대한 결함 정보를 저장하는 제 2 영역; 및

변환될 예비 블록의 어드레스를 저장하는 제 3 영역을 포함하는 것을 특징으로 하는 플래시 메모리 시스템.

#### 청구항 3.

제 2 항에 있어서,

상기 제 2 영역은, 상기 데이터 블록에 속한 각각의 페이지에 대하여 결합 정보를 1 비트씩 저장하는 것을 특징으로 하는 플래시 메모리 시스템.

#### 청구항 4.

제 2 항에 있어서,

상기 관리 블록은, 상기 데이터 블록이 베드 블록인지에 대한 정보를 저장하는 제 4 영역을 더 포함하는 것을 특징으로 하는 플래시 메모리 시스템.

#### 청구항 5.

제 4 항에 있어서,

상기 제 4 영역에는 1 비트의 데이터가 저장되는 것을 특징으로 하는 플래시 메모리 시스템.

#### 청구항 6.

제 2 항에 있어서,

상기 관리 블록은, 상기 데이터 블록이 소거된 블록인지에 대한 정보를 저장하는 제 5 영역을 더 포함하는 것을 특징으로 하는 플래시 메모리 시스템.

#### 청구항 7.

제 6 항에 있어서,

상기 제 5 영역에는 1 비트의 데이터가 저장되는 것을 특징으로 하는 플래시 메모리 시스템.

#### 청구항 8.

제 1 항에 있어서,

상기 베드 블록 관리부는, 상기 관리 블록에 저장된 데이터를 읽어내는 저장장치; 상기 저장장치를 참조하여, 호스트에서 입력되는 상기 데이터 블록의 어드레스를 상기 예비 블록의 어드레스로 변환하는 어드레스 변환회로; 및 상기 저장장치와 어드레스 변환회로의 제반 동작을 제어하는 제어회로를 포함하는 것을 특징으로 하는 플래시 메모리 시스템.

#### 청구항 9.

제 8 항에 있어서,

상기 저장장치는, 레지스터인 것을 특징으로 하는 플래시 메모리 시스템.

### 청구항 10.

제 8 항에 있어서,

상기 저장장치는, SRAM인 것을 특징으로 하는 플래시 메모리 시스템.

### 청구항 11.

데이터 블록, 예비 블록, 그리고 관리 블록을 포함하는 플래시 메모리 시스템의 배드 블록을 관리하는 방법에 있어서:

a) 상기 관리 블록에 저장된 데이터를 읽어내는 단계; 및

b) 상기 읽어낸 관리 블록의 데이터를 참조하여, 상기 데이터 블록의 결함이 있는 페이지 어드레스를 상기 예비 블록의 페이지 어드레스로 변환해주는 단계를 포함하는 배드 블록 관리방법.

### 청구항 12.

제 11 항에 있어서,

진행성 배드 블록이 발생된 경우에 상기 관리 블록을 업-데이트하는 단계를 더 포함하는 것을 특징으로 하는 배드 블록 관리 방법.

### 청구항 13.

제 11 항에 있어서,

소거 명령 및 어드레스가 입력된 경우에 상기 관리 블록을 업-데이트하고 상기 예비 블록에 대해 소거 동작을 수행하는 단계를 더 포함하는 것을 특징으로 하는 배드 블록 관리 방법.

### 청구항 14.

제 11 항에 있어서,

상기 관리 블록은, 상기 데이터 블록의 어드레스를 저장하는 제 1 영역;

상기 데이터 블록의 페이지에 대한 결함 정보를 저장하는 제 2 영역; 및

변환될 예비 블록의 어드레스를 저장하는 제 3 영역을 포함하는 것을 특징으로 하는 배드 블록 관리 방법.

### 청구항 15.

제 14 항에 있어서,

상기 관리 블록은, 상기 데이터 블록이 배드 블록인지에 대한 정보를 저장하는 제 4 영역을 더 포함하는 것을 특징으로 하는 배드 블록 관리 방법.



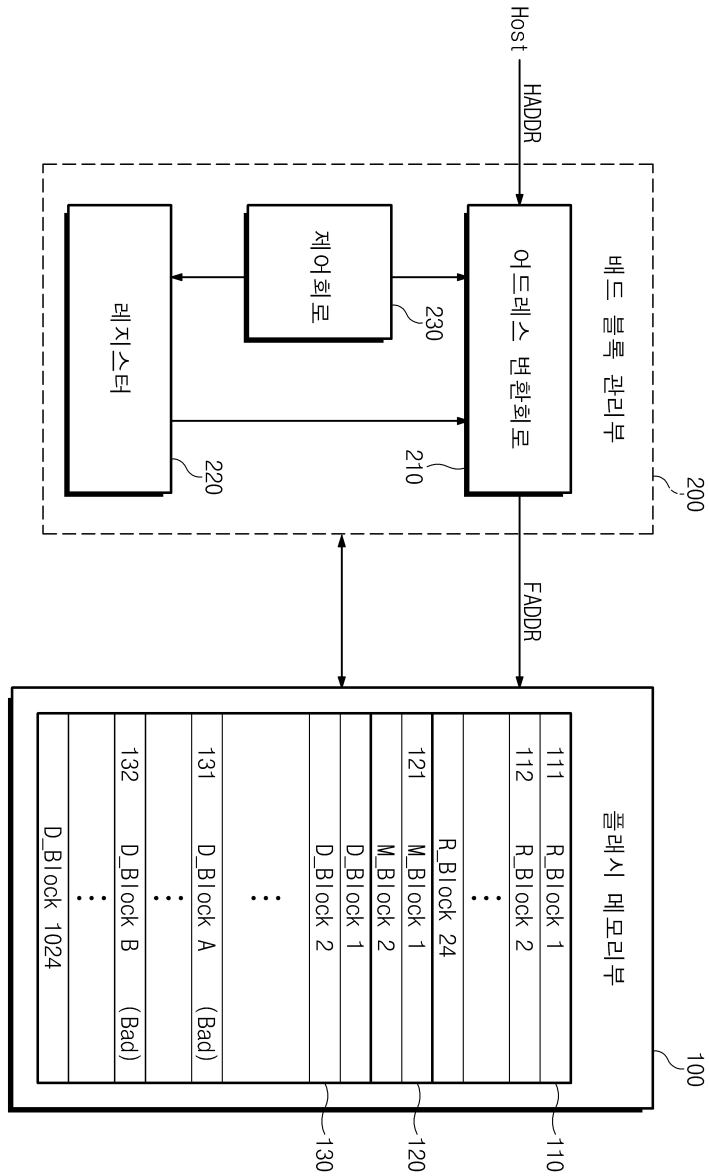
청구항 16.

제 14 항에 있어서,

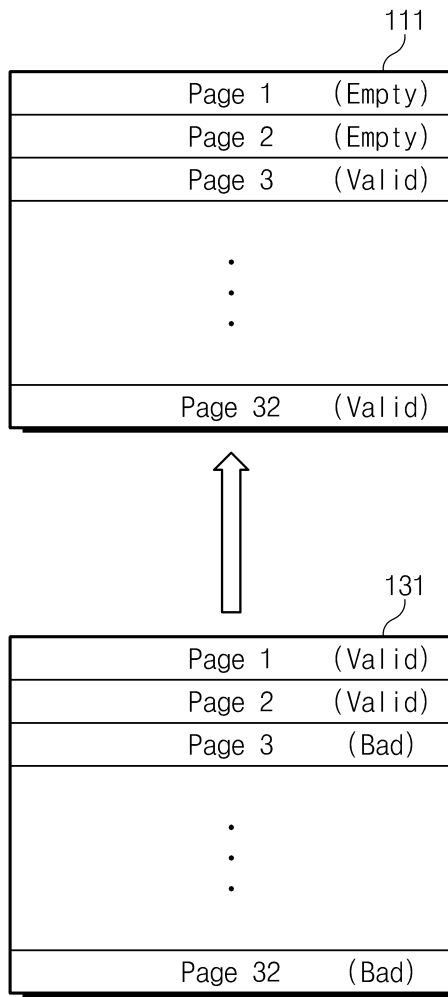
상기 관리 블록은, 상기 데이터 블록이 소거된 블록인지에 대한 정보를 저장하는 제 5 영역을 더 포함하는 것을 특징으로 하는 플래시 메모리 시스템.

도면

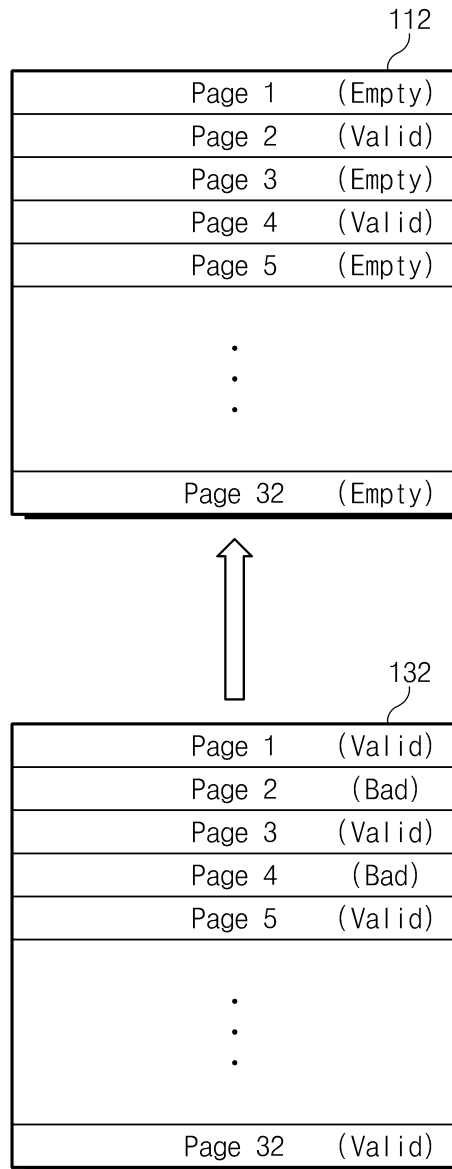
도면1



도면2



도면3



도면4

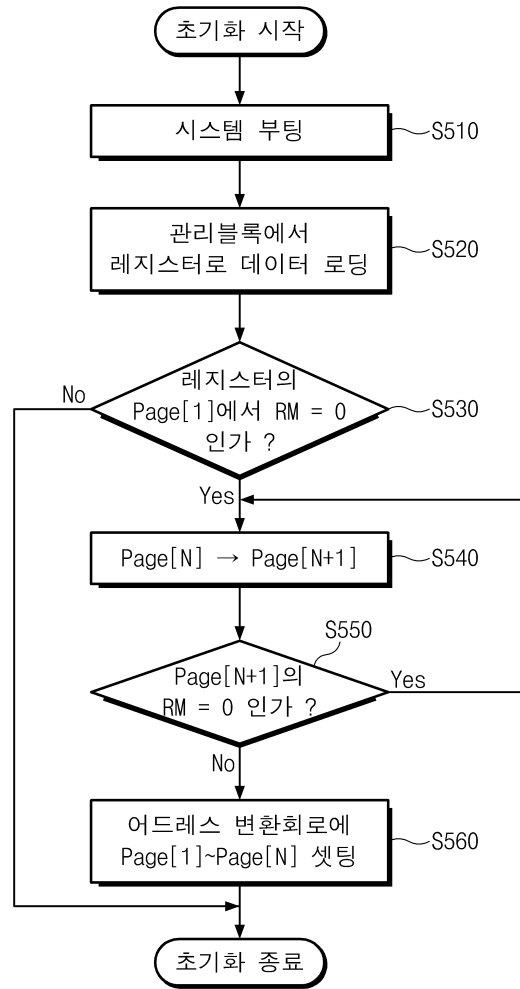
Page	RM	CM	HADDR		FADDR	
1	0	1	D_Block A	11000 . . . 00	R_Block 1	00111 . . . 11
2	0	0	D_Block B	10101 . . . 11	R_Block 2	01010 . . . 00
3	1	1	111 . . . 1	11111 . . . 11	11111	11111 . . . 11
⋮						
24	1	1	111 . . . 1	11111 . . . 11	11111	11111 . . . 11
⋮						
⋮						
32	1	1	111 . . . 1	11111 . . . 11	11111	11111 . . . 11

121

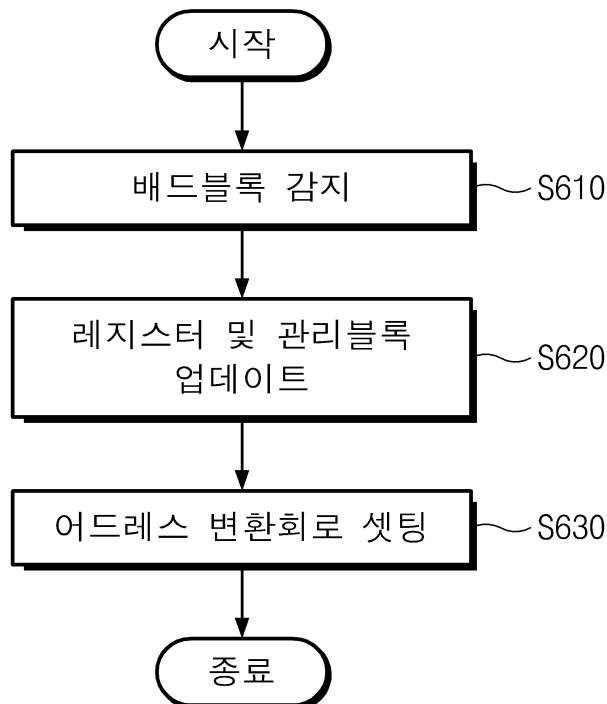
Page1 → Page32

Page1 → Page32

도면5



도면6



도면7

