



Государственный комитет  
СССР  
по делам изобретений  
и открытий

# О П И С А Н И Е И З О Б Р Е Т Е Н И Я

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 911574

(61) Дополнительное к авт. свид-ву --

(22) Заявлено 28.07.80 (21) 2962749/18-24

с присоединением заявки №--

(23) Приоритет --

Опубликовано 07.03.82. Бюллетень № 9

Дата опубликования описания 07.03.82

(51) М. Кл.<sup>3</sup>

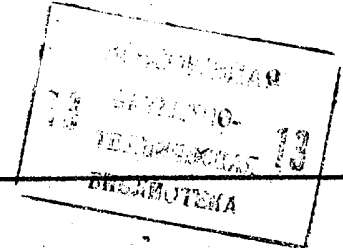
G 06 K 15/00

(53) УДК 681.327  
(088.8)

(72) Авторы  
изобретения

Л. Б. Бодаревский и Л. А. Новиков

(71) Заявитель



(54) УСТРОЙСТВО ДЛЯ ВЫВОДА ИНФОРМАЦИИ НА ПЕЧАТЬ

1

Изобретение относится к вычислительной технике и может быть использовано в устройствах вывода информации из ЦВМ.

Известно печатающее устройство, формирующее сигнал готовности (запроса) для приема и печати следующего слова в строке [1].

Недостатком устройства является потеря информации при возникновении случайного сбоя.

Известно устройство вывода информации на печать, содержащее печатающий блок, блок преобразования, блок контроля, шину готовности, адресную и кодовые шины [2].

Недостатками устройства являются искажение информации, выводимой на печать при возникновении случайного сбоя во время ее приема или печати, а также отсутствие регистрации на бумаге факта (момента) сбоя.

Цель изобретения - повышение надежности устройства вывода информации

2

на печать и фиксация момента сбоя устройства без нарушения формата печатаемой таблицы.

Поставленная цель достигается тем, что в устройство для вывода информации на печать, содержащее печатающий блок, блок сравнения и блок контроля, входы которого соединены с одними выходами блока сравнения, другие выходы которого соединены с входами печатающего блока, первый выход которого соединен с первым входом блока контроля, первый выход которого соединен с первым входом печатающего блока, второй выход которого соединен с первым входом блока сравнения, второй вход которого соединен с одним входом устройства, а третьи входы блока сравнения соединены с другими входами устройства, введены формирователь сигналов состояния устройства, блок памяти, первый, второй и третий элементы И и формирователь импульсов, выход которого соединен с вторым вхо-

дом печатающего блока, третий выход которого соединен с первым входом формирователя импульсов, второй вход которого соединен с первым выходом блока памяти, первый вход которого соединен с первым выходом формирователя сигналов состояния устройства, второй выход которого соединен с вторым входом блока памяти, первый вход формирователя сигналов состояния устройства соединен с четвертым выходом печатающего блока, первый выход которого соединен с вторым входом формирователя сигналов состояния устройства, третий вход которого соединен с первым выходом блока контроля и с первым входом первого элемента И, выход которого соединен с первым входом второго элемента И и с первым входом третьего элемента И, второй вход которого соединен с вторым выходом блока памяти, третий выход которого соединен с вторым входом второго элемента И, второй выход блока контроля соединен с четвертым входом формирователя сигналов состояния устройства, третий выход которого соединен с вторым входом первого элемента И, пятый вход формирователя сигналов состояния устройства соединен с входом устройства, выход второго элемента И и выход третьего элемента соединены соответственно с первым и вторым выходами устройства.

Формирователь сигналов состояния устройства содержит триггер, первый, второй, третий и четвертый элемент И, первый вход которого соединен с первым выходом триггера, второй выход которого соединен с первым входом третьего элемента И и с третьим выходом формирователя сигналов состояния устройства, первый вход которого соединен с первым входом второго элемента И, выход которого соединен с первым входом триггера, второй вход которого соединен с выходом первого элемента И, первый вход которого соединен с пятым входом формирователя сигналов состояния устройства, третий вход которого соединен с вторым входом первого элемента И и вторым входом второго элемента И, четвертый вход формирователя сигналов состояния устройства соединен с вторым входом третьего элемента И и с вторым входом четвертого элемента И, выход которого соединен с вторым выходом

формирователя сигналов состояния устройства, первый выход которого соединен с выходом третьего элемента И, третий вход триггера соединен с вторым входом формирователя сигналов состояния устройства.

Блок памяти содержит первый и второй элементы памяти, элемент ИЛИ, элемент НЕ и элемент блокировки, выход которого соединен с первым входом первого элемента памяти и с первым входом второго элемента памяти, второй вход которого соединен с вторым входом блока памяти, первый вход которого соединен со вторым входом первого элемента памяти, выход которого соединен с первым входом элемента блокировки и с первым входом элемента ИЛИ, второй вход которого соединен с вторым входом элемента блокировки, с выходом второго элемента памяти, с вторым выходом блока памяти и с выходом элемента НЕ, выход которого соединен с третьим выходом блока памяти, первый выход которого соединен с выходом элемента ИЛИ.

На фиг. 1 изображена структурная схема последовательно-параллельного печатающего устройства, у которого непрерывно вращающийся цифровой барабан и четыре печатающих электромагнита размещены на каретке, перемещающейся вдоль строки на один шаг каждый раз после параллельной печати очередного 4-х разрядного числа; на фиг. 2 - пример печати при появлении сбоя в фазе готовности и фазе печати.

Устройство содержит печатающий блок 1 последовательно-параллельного типа, блок 2 сравнения, счетчик 3, входной регистр 4, компаратор 5 кода, усилители 6, блок 7 контроля, формирователь 8 сигналов состояния устройства, элементы И 9-11, блок 12 памяти, формирователь 13 импульсов, шину 14 запроса нового слова "Готовность", шину 15 запроса предыдущего слова "Готовность 2", кодовые шины 16, адресную шину 17, шину 18 запрета сигналов печати и шага каретки, шину 19 сигнала обратной связи "Шаг произведен", шину 20 синхронизирующего нуля-импульса (маркера), шину 21 разрешения переписи сигнала состояния устройства, шину 22 сигнала перемещения строки, транспарант 23, бумажную ленту 24, на которой приведен пример печати при появлении сбоя в состо-

янии готовности (ожидания) 25 и в состоянии печати 26, триггер 27, элементы И 28-31, элементы 32 и 33 памяти, элемент ИЛИ 34, элемент НЕ 35, элемент 36 блокировки, логическую схему 37 выявления сбоев, узел 38 памяти сбоев, элемент ИЛИ 39, элемент 40 и шину 41 сброса.

С целью защиты от коротких помех элементы 32 и 33 памяти выполнены на герконах, а элемент 36 блокировки на реле.

Устройство работает следующим образом.

В ответ на сигнал готовности, посылаемый в ЦВМ по шине 14 или 15, в блок 2 сравнения по шинам 16 поступает код регистрируемого слова и сопровождающий его адресный импульс (или импульс начала выдачи слова).

Записанный во входном регистре 4 код сравнивается в компараторе 5 с кодом счетчика 3 позиционных импульсов и при совпадении кодов выдает через усилители 6 импульсы печати на электромагниты печатающего блока 1. За один оборот цифрового барабана осуществляется параллельная печать одного слова. После окончания печати очередного слова каретка вместе с барабаном и электромагнитами делает шаг по строке и печатающий блок 1 выдает по шине 19 сигнал "Шаг произведен". Каждое слово обычно представляет собой цифровое значение одного из параметров А, В, С и т. д., образующих вместе с транспарантом 23 таблицу.

Схема 37 выявления сбоев с помощью свертки по модулю 3 и аппаратно-тестовых средств контроля проверяет достоверность приема и прохождения до магнитов информационных и контрольных слов, а также выявляет ложные сигналы помех при отсутствии входной информации в состоянии готовности (ожидания). При отсутствии сбоев элементы И 28, 29 открыты и триггер 27 поочередно устанавливается импульсом 19 "Шаг произведен" в состояние "Готовность", а адресным импульсом - в состояние "Печатать", при котором производится печатание очередного слова А, В, С и т.д.

Кроме того, по сигналу "Шаг произведен" через элемент 36 блокировки первоначально устанавливается, а затем периодически подтверждается нулевое состояние элементов 32 и 33 памя-

ти, соответствующее открытому элементу И 10. Поскольку элемент И 9 открыт, то на шине 14 в соответствии с выходным сигналом формирователя 8 сигналов состояния появляется и пропадает с приемом слова сигнал "Готовность 1".

При возникновении сбоя в состоянии готовности 25 блок 7 контроля с помощью узла 38 памяти фиксирует факт сбоя, блокирует с помощью элементов И 28, 29 входы триггера 27, прекращает с помощью элемента И 9 выдачу по шине 14 сигнала "Готовность 1", выдает в печатающий блок 1 по шине 18 сигнал запрета печати и шага, а после небольшой временной задержки 40, переписывает по сигналу 21 в блок 12 памяти состояние устройства, зафиксированное формирователем сигналов состояния устройства в момент сбоя. Элемент 32 памяти устанавливается в состояние "1" и с помощью элемента 36 блокировки блокирует свой вход и вход элемента 33, а сигнал на выходе схемы ИЛИ 34 разрешает формирователю 13 с приходом ближайшего нуля-импульса (маркера) 20 выдать в печатающий блок 1 один импульс для внепрограммного перемещения бумаги 24 на интервал одной строки. После смены строки печатающий блок 1 по шине 41 подтверждает нулевое состояние триггера 27 ("Состояние готовности") и обнуляет узел 38 памяти сбоев. При этом блок 7 контроля снимает блокировку входов формирователя 8 сигналов состояния устройства и снимает запрет сигналов печати, шага и готовности. По шине 14 возобновляется выдача прерванного сигнала запроса "Готовность 1". Поступившие после этого слова В, С, D и т. д. (фиг. 2) печатаются строкой ниже.

При возникновении сбоя в фазе печати 26 блок 7 контроля с помощью узла 38 памяти фиксирует факт сбоя, блокирует с помощью элементов И 28, 29 входы триггера 27, запрещает с помощью схемы И 9 возможную выдачу сигналов готовности, выдает в печатающий блок 1 по шине 18 сигнал запрета печати и шага и после задержки 40 по сигналу 21 переписывает в блок 12 памяти, состояние устройства, зафиксированное формирователем 8 сигналов состояния. Элемент 33 памяти устанавливается в состояние "1", закрывает

элемент И 10, открывает элемент И 11 и с помощью элемента 36 блокирует свой вход и вход элемента 32 памяти, а сигнал на выходе схемы ИЛИ 34 разрешает формирователю 13 с приходом ближайшего нуль-импульса 20 выдать в печатающий блок 1 один импульс для внепрограммного перемещения бумаги 24 на интервал одной строки. После смены строки печатающий блок 1 по шине 41 обнуляет триггер 27 ("Состояние готовности") и узел 38 памяти сбоев. При этом блок 7 контроля снимает блокировку входов формирователя 8 сигналов состояния устройства и снимает запрет сигналов печати шага готовности.

По шине 15 начинает выдаваться сигнал "Готовность 2", который требует от ЦВМ повторить неверно отпечатанный параметр С (фиг. 2). Новый параметр С из-за имевшего место запрета шага будет отпечатан строкой ниже в своем столбце и общий формат печатаемой таблицы не нарушится.

В обоих случаях при возникновении сбоев 25 и 26 в строке образуется "ступенька", регистрирующая факт возникновения сбоя с привязкой его ко времени (первому параметру в строке). Описанный способ регистрации сбоев по сравнению с другими возможными способами (например, печатанием специального слова или знака после недостоверного слова в той же строке) не нарушает формата таблицы.

При двукратном сбое производится двойная смена строки, а блок контроля зажигает сигнал неисправности и выключает печатающее устройство.

Часто документирование многорядных слов производится по частям. Например, после четного шага каретки печатается первая половина записанного в регистре 4 слова, а после нечетного шага - вторая. В этом случае при сбое формирователь 8 сигналов состояния устройства указывает, а блок 12 запоминает соответственно одно из трех состояний "Готовность", "Печать первого полуслова" или "Печать второго полуслова" и после приема от ЦВМ повторного слова блок 1 печатает строкой ниже только ту половину слова, во время печати которой произошел сбой. При этом блоки 8 и 12 содержат дополнительные элементы памяти и связи.

Использование новых элементов - формирователя сигналов состояния устройства, блока памяти, формирователя одиночных импульсов трех элементов И и второй шины готовности - выгодно отличает предлагаемое печатающее устройство от известного, так как, во-первых, исключается возможность потери информации за счет повторного печатания недостоверного слова (или его части), которое в общем случае может осуществляться многократно, во-вторых, производится регистрация сбоев и неисправностей с привязкой их ко времени с целью последующей статистической обработки. Дополнительным достоинством предлагаемого устройства является то, что указанные преимущества обеспечиваются без нарушения формата печатаемой таблицы.

Исключение потери информации при документировании позволяет повысить общую надежность цифрового вычислительного комплекса и обеспечивает большую объективность принятия решений, основанных на зарегистрированной информации.

Статистическая обработка зарегистрированных сбоев и неисправностей в самом печатающем устройстве позволяет устранить причины их возникновения.

#### Формула изобретения

1. Устройство для вывода информации на печать, содержащее печатающий блок, блок сравнения и блок контроля, входы которого соединены с одними выходами блока сравнения, другие выходы которого соединены с входами печатающего блока, первый выход которого соединен с первым входом блока контроля, первый выход которого соединен с первым входом печатающего блока, второй выход которого соединен с первым входом блока сравнения, второй вход которого соединен с одним входом устройства, а третьи входы блока сравнения соединены с другими входами устройства, отличающееся тем, что, с целью повышения надежности устройства, в него введены формирователь сигналов состояния устройства, блок памяти, первый, второй и третий элементы И и формирователь импульсов, выход которого соединен с вторым входом печатающего блока, третий выход

которого соединен с первым входом формирователя импульсов, второй вход которого соединен с первым выходом блока памяти, первый вход которого соединен с первым выходом формирователя сигналов состояния устройства, второй выход которого соединен с вторым входом блока памяти, первый вход формирователя сигналов состояния устройства соединен с четвертым выходом печатающего блока, первый выход которого соединен с вторым входом формирователя сигналов состояния устройства, третий вход которого соединен с первым выходом блока контроля и с первым входом второго элемента И и с первым входом третьего элемента И, второй вход которого соединен с вторым выходом блока памяти, третий выход которого соединен с вторым входом второго элемента И, второй выход блока контроля соединен с четвертым входом формирователя сигналов состояния устройства, третий выход которого соединен с вторым входом первого элемента И, пятый вход формирователя сигналов состояния устройства соединен с входом устройства, выход второго элемента И и выход третьего элемента И соединены соответственно с первым и вторым выходами устройства.

2. Устройство по п. 1, отличающееся тем, что формирователь сигналов состояния устройства содержит триггер, первый, второй, третий и четвертый элемент И, первый вход которого соединен с первым выходом триггера, второй выход которого соединен с первым входом третьего элемента И и с третьим выходом формирователя сигналов состояния устройства, первый вход которого соединен с первым входом второго элемента И, выход которого соединен с первым входом триггера, второй вход которого соединен с выходом первого элемента И,

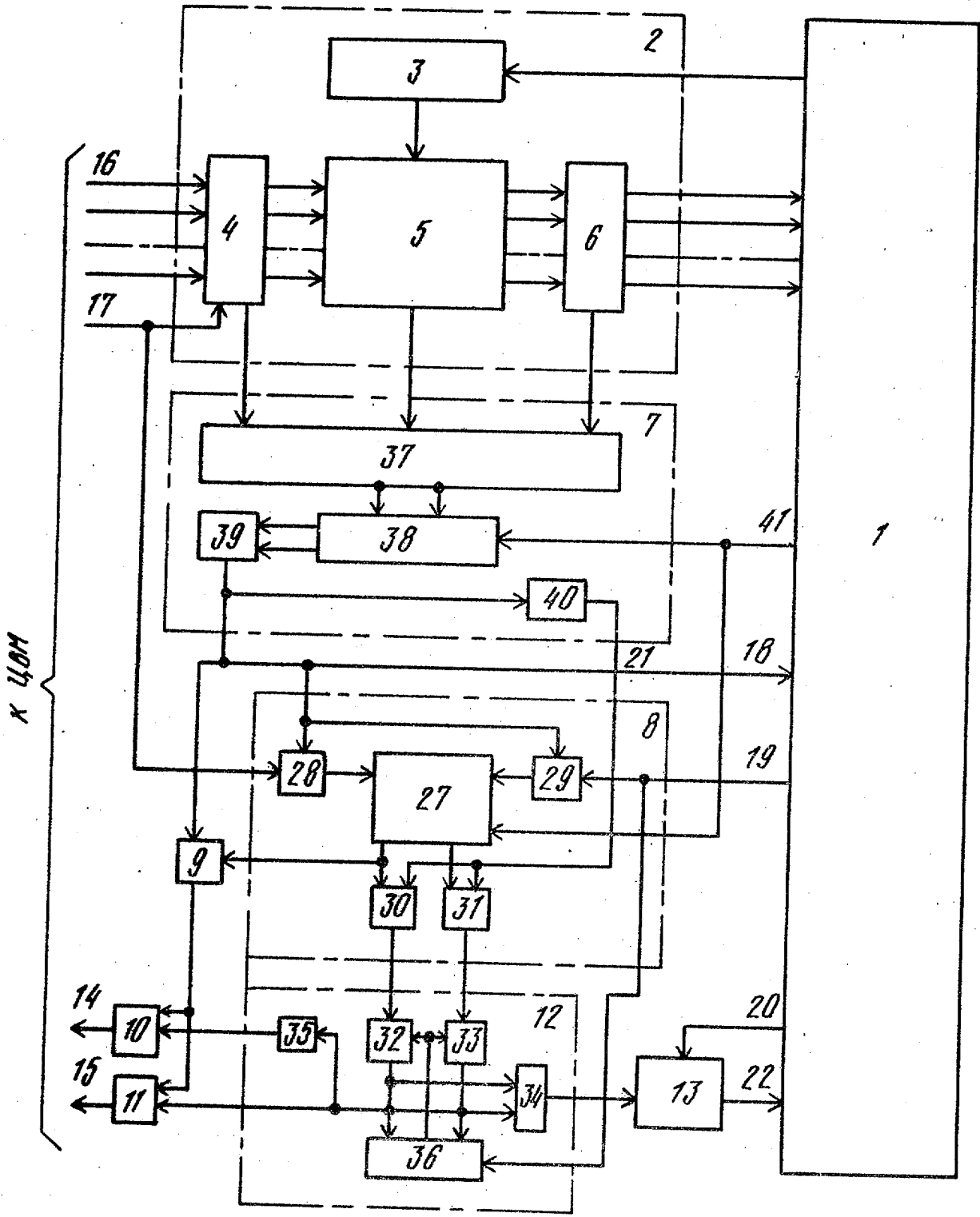
первый вход которого соединен с пятым входом формирователя сигналов состояния устройства, третий вход которого соединен с вторым входом первого элемента И и вторым входом второго элемента И, четвертый вход формирователя сигналов состояния устройства соединен с вторым входом третьего элемента И и с вторым входом четвертого элемента И, выход которого соединен с вторым выходом формирователя сигналов состояния устройства, первый выход которого соединен с выходом третьего элемента И, третий вход триггера соединен с вторым входом формирователя сигналов состояния устройства.

3. Устройство по п. 1, отличающееся тем, что блок памяти содержит первый и второй элементы памяти, элемент ИЛИ, элемент НЕ и элемент блокировки, выход которого соединен с первым входом первого элемента памяти и с первым входом второго элемента памяти, второй вход которого соединен с вторым входом блока памяти, первый вход которого соединен с вторым входом первого элемента памяти, выход которого соединен с первым входом элемента блокировки и с первым входом элемента ИЛИ, второй вход которого соединен с вторым входом элемента блокировки, с выходом второго элемента памяти, с вторым выходом блока памяти и с выходом элемента НЕ, выход которого соединен с третьим выходом блока памяти, первый выход которого соединен с выходом элемента ИЛИ.

Источники информации, принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 486337, кл. G 06 K 15/02, 1974.

2. Авторское свидетельство СССР № 377830, кл. G 06 K 15/02, 1973 (прототип).



Фиг. 1

Время	А	В	С	D	E	F
0000	0000	0000	0000	0000	0000	0000
0030	0000	0000	0000	0000	0000	0000
0100	0000	0000	0000	0000	0000	0000
0130	0000	0000	0300	0000	0000	0000
0200	0000	0000	0000	0000	0000	0000
0230	0000	0000	0000	0000	0000	0000

Фиг. 2

Редактор В. Гилипенко      Составитель А. Махотин      Техред Т. Маточка      Корректор О. Билак

Заказ 1132/43      Тираж 732      Подписное  
 ВНИПИ Государственного комитета СССР  
 по делам изобретений и открытий  
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4