

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(10) 国際公開番号

WO 2010/084529 A1

(43) 国際公開日

2010 年 7 月 29 日(29.07.2010)

PCT

- (51) 国際特許分類:
G06F 13/14 (2006.01) G06F 13/36 (2006.01)
- (21) 国際出願番号: PCT/JP2009/000260
- (22) 国際出願日: 2009 年 1 月 23 日(23.01.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人 (米国を除く全ての指定国について): 株式会社日立製作所(HITACHI, LTD.) [JP/JP]; 〒1008280 東京都千代田区丸の内一丁目 6 番 6 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 八木伸夫 (YAGI, Nobuo) [JP/JP]; 〒2591392 神奈川県秦野市堀山下 1 番地株式会社日立製作所エンタープライズサーバ事業部内 Kanagawa (JP).
- (74) 代理人: ポレール特許業務法人(Polaire I.P.C.); 〒1040032 東京都中央区八丁堀二丁目 7 番 1 号 Tokyo (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

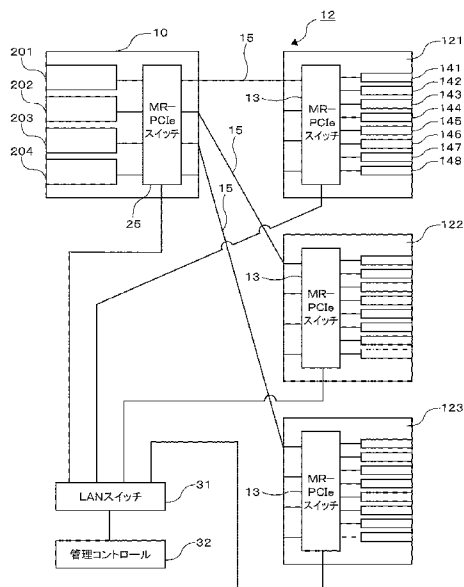
[続葉有]

(54) Title: INFORMATION PROCESSING SYSTEM

(54) 発明の名称: 情報処理システム

【図1】

図 1



25 MR-PCIe switch
13 MR-PCIe switch
13 MR-PCIe switch
13 MR-PCIe switch
31 LAN switch
32 Management control

(57) Abstract: A single information processing unit, wherein a system to which can be connected many input/output devices and an inexpensive system whereby input/output devices are shared by a plurality of servers are flexibly realized. An information processing system, in which a server chassis has a processor, a memory, a plurality of server blades having root complexes, and a first multi-root-compliant PCIe switch connected with the server blades, and an IO chassis has a plurality of PCIe slots into which input/output devices are mounted, and a second multi-root-compliant PCIe switch connected to the PCIe slots, wherein the first multi-root-compliant PCIe switch and the second multi-root-compliant PCIe switch are connected by a PCIe cable.

(57) 要約: 単一の情報処理装置において、多くの入出力装置を接続可能なシステム、複数のサーバから入出力装置を共有する安価なシステムを柔軟に実現する。サーバシャーシは、プロセッサ、メモリ、及びルートコンプレックスを持つ複数のサーバブレードと、各サーバブレードと接続される第1のマルチルート対応PCIeスイッチを有し、IOシャーシは、入出力装置が装着される複数のPCIeスロットと、各PCIeスロットと接続される第2のマルチルート対応PCIeスイッチを有する、情報処理システムにおいて、第1のマルチルート対応PCIeスイッチと第2のマルチルート対応PCIeスイッチをPCIeケーブルで接続する。

WO 2010/084529 A1



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

情報処理システム

技術分野

[0001] 本発明は、情報処理システムに係り、特に、P C I e (Peripheral Component Interconnect Express) 規格を用いて、コンピュータと複数の入出力装置 (I O) を接続して、 I O 集約や共有、拡張を実現する情報処理システム、及び情報処理システムにおける P C I e ケーブルの接続確認方法に関するものである。

背景技術

[0002] 大規模な情報処理システムにおいて、1つコンピュータに多くの I O を接続する場合、一般的に、拡張 I O シャーシを用いて多数の I O を搭載している。例えば、図 2 4 に示すような、コンピュータシステムにおいて、メモリ 2 4 0 1 及び C P U 2 4 0 2 、ルートコンプレックス 2 4 0 3 、 P C I e スロット 2 4 0 4 を有するサーバシャーシ 2 4 0 と、 P C I e スイッチ 2 4 2 1 及び P C I e スロット 2 4 2 2 を有する拡張 I O シャーシ 2 4 2 を接続する場合、サーバシャーシ 2 4 0 の P C I e スロット 2 4 0 4 に、パススルーカードを接続し、そのパススルーカードと拡張 I O シャーシ 2 4 2 の間を P C I e ケーブル 2 4 4 で接続することによって、 I O の拡張を実現している。

[0003] また、コンピュータシステムの原価を低減するために、1つの I O を複数のコンピュータで共有したいという要求がある。そのために、マルチルート P C I e 技術を用いて、サーバシャーシ内にて複数のサーバブレードから1つの I O を共有する。例えば、従来、1つのコンピュータで専有することしか出来なかった I O を、複数のコンピュータから発行されたトランザクションに、そのトランザクションの発行元のコンピュータを示すタグをつけることにより、複数のコンピュータからの共有を実現する。

P C I e 技術を使用した情報処理システムに関して、例えば、特許文献 1 には

、１つのホストCPUセット３１０がPCIルートコンプレックス３５０及びPCIeスイッチ３６０を介してPCIeエンドポイント３７０－３９０に接続して、PCIルートコンプレックスの入出力を仮想化する手法（図３）や、複数のホストシステム１０１０、１０２０がMRAスイッチを介して、そのエンドポイントである仮想プレーン１０４０、１０５０に接続したコンピュータシステム（図１０）が開示されている。

[0004] 特許文献１：特開２００８－１５２７８３公報

発明の開示

発明が解決しようとする課題

[0005] マルチルートPCIe技術は、コスト削減のため、IOリソースを共有することで、効率的に使用することを目的とした技術であり、従来、マルチルートPCIeに対応した拡張IOを持つ筐体とケーブル接続をしてIOを拡張することが出来なかった。また、マルチルートPCIeに対応した拡張IOの筐体を複数のサーバシャーシとケーブル接続して共有する構成も実現されていない。また、拡張IOの筐体によってIOを拡張することは可能であるが、IOを共有する具体的な技術的手段は実現していない。

また、上記特許文献１に記載された、PCIe技術を利用したデータ処理システムはいずれも、同じマルチルート・ブレード・クラスタ・システム内の個別のブレードに関するものであり、当該ブレードを有するコンピュータが、IOシャーシとどのように接続される、及び複数のコンピュータと１つIOシャーシとの接続、更には１のコンピュータと複数のIOシャーシとの接続等については、何ら記載されていない。

本発明の目的は、多数のIOの接続を可能とし、かつ複数のサーバから多数のIOを共有することが可能な、PCIe技術を利用した情報処理システム及びPCIeケーブルの接続確認を実現することにある。

課題を解決するための手段

[0006] 本発明は、好ましくは、プロセッサ、メモリ、及びルートコンプレックスを持つ複数のサーバブレードと、該サーバブレードと接続される第１のマル

チルルート対応P C I eスイッチを有するサーバシャーシと、
入出力装置が装着される複数のP C I eスロットと、該P C I e スロットと接続される第2のマルチルート対応P C I eスイッチを有するI Oシャーシとを
備え、該第1のマルチルート対応P C I eスイッチと該第2のマルチルート
対応P C I eスイッチをP C I eケーブルで接続してなる情報処理システム
である。

好ましい例では、1台の前記サーバシャーシの前記第1のマルチルート対応P
C I eスイッチは、複数の前記I Oシャーシの第2のマルチルート対応P C
I eスイッチに接続される。

また、好ましい他の例によれば、複数の前記サーバシャーシの前記第1のマル
チルート対応P C I eスイッチは、1台の前記I Oシャーシの第2のマル
チルート対応P C I eスイッチに接続される。

また、好ましい他の例によれば、複数の前記サーバシャーシの前記第1のマル
チルート対応P C I eスイッチは、複数の前記I Oシャーシの第2のマル
チルート対応P C I eスイッチに接続される。

また、好ましくは、前記第1のマルチルート対応P C I eスイッチは、前記
サーバブレードが接続される複数の上流ポートと、複数の下流ポートと、複
数の仮想スイッチと、該複数の上流スイッチと該複数の仮想スイッチの接続
を切り替える上流スイッチと、該複数の仮想スイッチと該複数の下流ポート
の接続を切り替える下流スイッチと、該複数の上流スイッチと該複数の仮想
スイッチの接続の割当てを管理する上流ポーター仮想スイッチ割当表と、該
複数の仮想スイッチと該複数の下流ポートの接続の割当てを管理する仮想ス
イッチー下流ポート割当表と、該上流ポーター仮想スイッチ割当表及び該仮
想スイッチー下流ポート割当表の設定を管理する第1の管理マイコンを有し
、該上流ポーター仮想スイッチ割当表によって該上流スイッチの切り替えを
制御し、該仮想スイッチー下流ポート割当表によって該下流スイッチの切り
替えを制御して、該サーバシャーシのサーバブレードと前記I Oシャーシの
前記第2のマルチルート対応P C I eスイッチとを接続する。

また、好ましくは、前記第2のマルチルート対応P C I eスイッチは、前記第1のマルチルート対応P C I eスイッチと接続される複数の上流ポートと、該I OシャーシのP C I eスロットと接続される複数の下流ポートと、複数の仮想スイッチと、該複数の上流スイッチと該複数の仮想スイッチの接続を切り替える上流スイッチと、該複数の仮想スイッチと該複数の下流ポートの接続を切り替える下流スイッチと、該複数の上流スイッチと該複数の仮想スイッチの接続の割当てを管理する上流ポーター仮想スイッチ割当表と、該複数の仮想スイッチと該複数の下流ポートの接続の割当てを管理する仮想スイッチー下流ポート割当表と、該上流ポーター仮想スイッチ割当表及び該仮想スイッチー下流ポート割当表の設定を管理する第2の管理マイコンを有し、該上流ポーター仮想スイッチ割当表によって該上流スイッチの切り替えを制御し、該仮想スイッチー下流ポート割当表によって該下流スイッチの切り替えを制御して、該サーバシャーシのサーバブレードの前記第1のマルチルート対応P C I eスイッチと該I OシャーシのP C I eスロットとを接続する。また、好ましくは、前記第1及び第2の管理マイコンは、L A Nケーブルを介して管理コンソールに接続され、該管理コンソールから入力される設定情報に基づき、該第1及び第2の管理マイコンは、前記上流ポーター仮想スイッチ割当表及び前記仮想スイッチー下流ポート割当表を作成する。

[0007] 本発明に係るP C I eケーブルの接続確認方法は、好ましくは、サーバシャーシに備えられた、サーバブレードと接続される第1のマルチルート対応P C I eスイッチと、I Oシャーシに備えられた、入出力装置が装着される複数のP C I eスロットと接続される第2のマルチルート対応P C I eスイッチの間を、P C I eケーブルで接続してなる情報処理システムにおけるP C I eケーブルの接続確認方法であって、前記第1及び第2のマルチルート対応P C I eスイッチが有する管理マイコンの実行の下、予め設定された、上流ポーター仮想スイッチの割当てを規定する第1割当表と、仮想スイッチー下流ポートの割当てを規定する第2割当表に基づいて、各ポートが対象となるポートに正しく接続されているかを順次確認し、

該確認の結果を、対象となるポートに実装された表示子に表示することを特徴とするP C I eケーブルの接続確認方法として構成される。

また、好ましい例では、前記第1管理表及び前記第2管理表は、該サーバブレード及びI Oシャーシに接続された管理コンソールで作成され、該管理コンソールから各該サーバブレード及びI Oシャーシへ配信される。

発明の効果

[0008] 本発明によれば、システムの要求に応じて、多数のI Oの接続することが可能でかつ1又は複数のサーバから多数のI Oを共有することが可能な、P C I e技術を利用した情報処理システムを実現することができる。すなわち、サーバシャーシ内の複数のサーバブレードを集約する第1のMR-P C I eスイッチと、複数のI /Oを接続可能な第2のMR-P C I eスイッチとをP C I eケーブル配線を接続することで、1又は複数のサーバブレードが1又は複数のI Oシャーシを共有することが可能となる。

発明を実施するための最良の形態

[0009] 以下、図面を用いて本発明の実施例を詳細に説明する。

[実施例1]

図1はI O拡張した情報処理システムの構成例を示す。

1台のサーバシャーシ10は、P C I eケーブル15を介して3台のI Oシャーシ121～123（総称して12と示す）と接続される。サーバシャーシ10の具体的な構成は後述するが、サーバシャーシ10は、主に4つのサーバブレード201～204と、マルチルート（MR）-P C I eスイッチ25を有し、このMR-P C I eスイッチ25によって、複数のI Oシャーシ12と接続される。

I Oシャーシ12は、それぞれMR-P C I eスイッチ13と、I Oを搭載する8個のP C I eスロット141～148（総称して14と示す）を有する。I Oシャーシ12の各MR-P C I eスイッチ13は、P C I eケーブル15によりサーバシャーシ10のMR-P C I eスイッチ25と接続される。この接続構成によって、サーバシャーシ1内のサーバブレード201～20

4は、最大24個のPCIeスロット（8個のPCIeスロット×3台のIOシャーシ）に対しアクセスすることが可能となる。

また、サーバシャーシ10及びIOシャーシ12の各MR-PCIeスイッチ25、13は、LANスイッチ31を介して管理コンソール32に接続される。管理コンソール32は、例えばパーソナルコンピュータで構成され、入出力機能及びハードディスク等の記憶手段を有する。

ユーザ（システム管理者）は、管理コンソール32を操作して、サーバシャーシ10とIOシャーシ12との接続構成を構築し、またIOスロット14へのIOの装着を監視することができる。

[0010] 図2は、サーバシャーシ10の詳細な構成例を示す。

サーバシャーシ10は、4台のサーバブレード201～204（総称して20と示す）と、バックプレーン24と、MR-PCIeスイッチ25を有して構成される。サーバブレード20は、メモリ21、プロセッサ（CPU）22、CUPを接続するための複数のPCIeポートを持つルートコンプレックス23を有する。バックプレーン24は、サーバブレード20内のルートコンプレックス23とMR-PCIeスイッチ25を接続する。

サーバシャーシ10には最大4台のサーバブレード20が実装可能であるが、必ずしも最大4台のサーバブレードが装着されている必要はない。

[実施例2]

図3は、複数のサーバシャーシが1台のIOを共有する情報処理システムの構成例である。

3台のサーバシャーシ101～103（総称して10と示す）が、PCIeケーブル15を介して1台のIOシャーシ121に接続して、情報処理システムが構成される。サーバシャーシ10及びIOシャーシ13の構成、LANスイッチ31、管理コンソール32等は、図1及び図2に示したものと同一である。

各サーバシャーシ10は、それぞれ4台のサーバブレード20を有するので、最大12台のサーバブレード20から、IOシャーシ121内の8個のP

PCIeスロット14（即ち8台のIO）を共有することが可能である。

[実施例3]

図4は、複数のサーバシャーシ101～103が複数のIO121～123を共有する情報処理システムの構成例である。なお、サーバシャーシ10及びIOシャーシ13の構成は、図1及び図2に示したものと同一である。

LANスイッチ31や管理コンソール32の図示は省略してある。

この構成によれば、1台のサーバブレード201が、それぞれのPCIeスロット14を使用して、最大24個のIOと接続することが可能である。また、1個のPCIeスロット14を最大12台のサーバブレード20で共有することが可能となる。

[0011] サーバシャーシ10のMR-PCIeスイッチ（第1のMR-PCIeスイッチ）と、IOシャーシ12の（第2のMR-PCIeスイッチ）とをPCIeケーブルで接続することにより、システム（ユーザ）の要求により、接続するサーバシャーシ数、拡張IOシャーシ数を柔軟に変更することが出来る。また、第1及び第2からなる2段のMR-PCIeスイッチにより、サーバブレードとPCIeスロットの接続を柔軟に行えるようになる。

[0012] 図5は、MR-PCIeスイッチの詳細な構成を示す。

サーバシャーシ10及びIOシャーシ12内のマルチルートPCIeスイッチ25、13は、それぞれが持つポートの接続先が異なるが、内部の構成は同一である。

MR-PCIeスイッチは、スイッチの設定を管理する管理マイコン（マイクロCPU）51と、スイッチLSI52を有する。

スイッチLSI52は、4つの上流ポートと、8つの下流ポートを持ち、MR-PCIeスイッチの機能を実現する。その内部構成として、16個の仮想スイッチ57と、上流ポートと仮想スイッチ57を接続する上流接続スイッチ15と、仮想スイッチ57と下流ポートとを接続する下流スイッチ16と、上流ポートと仮想スイッチ57の割当てを管理する上流ポートー仮想スイッチ割当て表53と、仮想スイッチ57と下流ポートの割当てを管理する仮想

スイッチー下流スイッチ割当表 5 4 を有する。

管理マイコン 5 1 は、また LAN スwitch 3 1 に接続され、システム（ユーザ）の要求により管理コンソール 3 2 からの指示によって、管理マイコン 5 1 の制御の下、管理表 5 3, 5 4 の内容が設定、変更される。

[実施例 1 におけるスイッチの割当管理]

次に、図 6 ～図 9 を参照して、実施例 1 の情報処理システム（図 1）におけるスイッチ割当管理表 5 3, 5 4 を用いたスイッチの割当てについて説明する。

ここで、サーバシャーシ 1 0 1 の MR-PCI e スwitch 2 5 は 4 つの上流ポートを使用して 4 つのサーバブレードに接続可能であり、また 4 つの下流ポートを使用して 4 つの I O シャーシに接続可能であるが、以下の説明では、MR-PCI e スwitch 2 5 の上流ポートには 1 つのサーバブレード 2 0 1 が接続され、また 3 つの下流ポートを使用して 3 つの I O シャーシ 1 2 の MR-PCI e スwitch 1 3 が接続されるものとする。

[0013] 図 6 は、サーバシャーシ 1 0 1 の MR-PCI e スwitch 2 5 内の上流ポートー仮想スイッチ割当表 5 3 である。1 つの上流ポート 1 に接続されるサーバブレード 2 0 1 が、1 つの仮想スイッチ 1 を使用することを示している。

[0014] 図 7 は、同じく、サーバシャーシ 1 0 1 の MR-PCI e スwitch 2 5 内の仮想スイッチー下流ポート割当表 5 4 である。仮想スイッチ 1 の各仮想下流ポート 1 ～ 4 が物理的な下流ポート 1 ～ 4 に接続されている。

[0015] 図 6 及び図 7 のポートの割当てにより、例えばサーバブレード 2 0 1 がサーバシャーシ 1 0 上 の MR-PCI e スwitch 2 5 の下流ポート 1 ～ 4 を占有することが可能となる。

[0016] 図 8 は、I O シャーシ 1 2 1 ～ 1 2 3 にある MR-PCI e スwitch 1 3 内の上流ポートー仮想スイッチ割当表 5 3 である。I O シャーシ 1 2 1 の上流ポート 1 がサーバシャーシ 1 0 の下流ポート 1 と接続されているため、I O シャーシ 1 2 1 の仮想スイッチ 1 はサーバブレード 2 0 1 が使用する。同

様に、I Oシャーシ122、123内の仮想スイッチ1もサーバブレード201が使用する。

- [0017] 図9は、I Oシャーシ121～123にあるMR-PCIeスイッチ13内の仮想スイッチー下流ポート割当表54である。I Oシャーシ上のPCIeスイッチ13の下流ポート1～8は、PCIeスロット141～148に接続される。I Oシャーシ121の仮想スイッチの各仮想下流ポート1～8は、物理的な下流ポート1～8に接続されている。

図6～図8に示される各割当表は、管理コンソール32内の処理手段（CPU及びそこで実行されるソフトウェア）によって作成され、MR-PCIeスイッチ内の管理マイコン51に転送される。

- [0018] 上記の割当てにより、1台のサーバブレード201は、3台のI Oシャーシ121～123の全てのPCIeスロット（即ち合計24個のI O）を使用することが可能となる。

[実施例2におけるスイッチの割当管理]

次に、図10～図13を参照して、実施例2の情報処理システム（図3）におけるスイッチ割当管理表53、54を用いたスイッチの割当てについて説明する。

- [0019] 図10は、サーバシャーシ101～103上のMR-PCIeスイッチ25内の上流ポートー仮想スイッチ割当表53である。上流ポート1に接続されるサーバブレード201が仮想スイッチ1を使用する。同様に、上流ポート2、3、4に接続されるサーバブレード202、203、204が仮想スイッチ2、3、4を使用することを示している。

- [0020] 図11は、サーバシャーシ101～102上のMR-PCIeスイッチ25内の仮想スイッチー下流ポート割当表54である。仮想スイッチ1～4の各仮想下流ポート1が物理的な下流ポート1の仮想ポート1～4に接続されている。

- [0021] 図10、図11のポートの割当てにより、サーバブレード201～204がサーバシャーシ101～103上のMR-PCIeスイッチ53の下流ポ

ート1を共有し、サーバブレード201～204が仮想ポート1～4を使用することが可能となる。

[0022] 図12は、I Oシャーシ121上のMR-PCI eスイッチ13内の上流ポートー仮想スイッチ割当表53である。I Oシャーシ121の上流ポート1がサーバシャーシ101の下流ポート1と接続されているため、また、サーバシャーシ101の下流ポート1は、サーバブレード201～204で共有されているため、I Oシャーシ121の仮想スイッチ1～4はサーバシャーシ101上のサーバブレード201～204が使用する。同様に、仮想スイッチ5～8は、サーバシャーシ102上のサーバブレード201～204が使用し、仮想スイッチ9～12は、サーバシャーシ103上のサーバブレード201～204が使用する。

[0023] 図13は、I Oシャーシ121上のMR-PCI eスイッチ54内の仮想スイッチー下流ポート割当表である。I Oシャーシ121のPCI eスイッチの下流ポート1～8は、PCI eスロット141～148に接続される。I Oシャーシ121の各仮想スイッチ1～12の仮想下流ポート1～8は、物理的な下流ポート1～8に接続されている。

図9～図13に示される各割当表は、管理コンソール32内の処理手段（CPU及びそこで実行されるソフトウェア）によって作成され、MR-PCI eスイッチ内の管理マイコン51に転送される。

[0024] 以上の設定により、サーバシャーシ101～103のサーバブレード201～204はI Oシャーシ121の各PCI eスロット141～148を共有することができる。

[実施例3におけるスイッチの割当管理]

次に図14～17を参照して、実施例3の情報処理システム（図4）におけるスイッチ割当管理表53，54を用いたスイッチの割当てについて説明する。

この例では、サーバシャーシ101の下流ポート1，2，3が、I Oシャーシ121，122，123の上流ポート1にそれぞれ接続している。同様に

、サーバシャーシ102の下流ポート1, 2, 3が、IOシャーシ121, 122, 123の上流ポート2にそれぞれ接続し、サーバシャーシ103の下流ポート1, 2, 3が、IOシャーシ121, 122, 123の上流ポート3にそれぞれ接続している。

[0025] 図14は、サーバシャーシ101～103上のMR-PCIeスイッチ253内の上流ポートー仮想スイッチ割当表53である。上流ポート1に接続されるサーバブレード201が仮想スイッチ1を使用する。同様に、上流ポート2, 3, 4に接続されるサーバブレード202, 203, 204が、仮想スイッチ2, 3, 4をそれぞれ使用する。

[0026] 図15は、サーバシャーシ101～103上のMR-PCIeスイッチ25内の仮想スイッチー下流ポート割当表54である。仮想スイッチ1～4の各仮想下流ポート1が、物理的な下流ポート1の仮想ポート1～4に接続されている。同様に、仮想スイッチ1～4の各仮想下流ポート2, 3, 4が、物理的な下流ポート2, 3, 4の仮想ポート1～4にそれぞれ接続されている。

[0027] 図14、図15の設定により、サーバブレード201～204がサーバシャーシ101～103上のMR-PCIeスイッチ25の下流ポート1～3を共有し、サーバブレード201～204が仮想ポート1～4を使用することができる。

[0028] 図16は、IOシャーシ121～123上のMR-PCIeスイッチ13内の上流ポートー仮想スイッチ割当表53である。IOシャーシ121～123の上流ポート1がサーバシャーシ101の下流ポート1に接続され、かつ、サーバシャーシ101の下流ポート1が、サーバブレード201～204で共有されているため、IOシャーシ121の仮想スイッチ1～4をサーバシャーシ101上のサーバブレード201～204が使用することができる。同様に、仮想スイッチ5～8をサーバシャーシ102上のサーバブレード201～204が使用し、仮想スイッチ9～12をサーバシャーシ103上のサーバブレード201～204が使用することができる。

[0029] 図17は、I Oシャーシ121上のMR-PCI eスイッチ13内の仮想スイッチー下流ポート割当表54である。I Oシャーシ上のPCI eスイッチの下流ポート1～8は、PCI eスロット141～148に接続される。I Oシャーシ121の各仮想スイッチ1～12の仮想下流ポート1～8は、物理的な下流ポート1～8に接続される。

図14～図17に示される各割当表は、管理コンソール32内の処理手段（CPU及びそこで実行されるソフトウェア）によって作成され、MR-PCI eスイッチ内の管理マイコン51に転送される。

[0030] 以上により、サーバシャーシ101～1-3のサーバブレード201～204がI Oシャーシ121～8-3の各PCI eスロットを共有する設定となる。

[PCI eケーブル及びPCI e配線の共有化]

次に、PCI eケーブル及びPCI e配線の共有化について説明する。この説明では、実施例2を引用する。

MR-PCI eスイッチは、図18に示す、PCI eパケット1801にタグとして仮想port番号1802を付加する。この仮想port番号は前記の仮想スイッチー下流ポート割当表54に基づいて付加される。

例えば、図19に示すように、サーバシャーシ101上のサーバブレード201から発行されたPCI eパケットAは、MR-PCI eスイッチ25の上流ポート1に入る。上流ポートー仮想スイッチ割当表53に従って仮想スイッチ1に入り、さらに仮想スイッチー下流ポート割当表54に従って下流ポート1の仮想ポート1に送られる。この時、PCI eパケットAはそのタグに仮想ポート「1」を付けて発行され、サーバシャーシ101とI Oシャーシ121間のPCI eケーブルへ送出される。

更に、このPCI eパケットはI Oシャーシ121上のMR-PCI eスイッチ13に入り、上流ポートー仮想スイッチ割当表53に従って仮想スイッチ1に入る。仮想スイッチ1内では、PCI eの仕様に従い、アドレスもしくはRIDによりルーティングされ、例えば、仮想ポート1に送られる。そ

して、仮想スイッチ下流ポート割当表 5 4 に従って下流ポート 1 の仮想ポート 1 に送られる。

同様に、サーバシャーシ 1 0 1 上のサーバブレード 2 0 1 から発行された P C I e パケット B は、そのタグに仮想ポート「2」を付けて発行され、サーバシャーシ 1 0 1 と I O シャーシ 1 2 1 間の P C I e ケーブル 1 5 に送出される。そして、仮想ポート「2」のタグを付けて発行され、MR-P C I e スイッチ 1 3 から P C I e スロット 1 4 1 に送られる。

サーバシャーシ 1 0 2 上のサーバブレード 2 0 1 から発行された P C I e パケット C は、そのタグに仮想ポート「1」を付けて発行され、サーバシャーシ 1 0 2 と I O シャーシ 1 2 1 間の P C I e ケーブル 1 5 に送出される。そして、仮想ポート「5」のタグを付けて発行され、MR-P C I e スイッチ 1 3 から P C I e スロット 1 4 1 に送られる。

サーバシャーシ 1 0 2 上のサーバブレード 2 0 2 から発行された P C I e パケット D は、そのタグに仮想ポート「1」を付けて発行され、サーバシャーシ 1 0 2 と I O シャーシ 1 2 1 間の P C I e ケーブル 1 5 に送出され、I O シャーシ 1 2 1 の MR-P C I e スイッチ 1 3 から、仮想ポート「6」を付けて P C I e スロット 1 4 1 に送られる。

[0031] 次に、図 2 2 ~ 図 2 4 を参照して、情報処理システムの構築する方法について説明する。例えば実施例 2 に（図 3）において、ユーザは、管理コンソール 3 2 を操作して、構築したいシステム構成をスイッチ管理マイコンに入力する。そのために、ユーザは、管理コンソール 3 2 から各サーバシャーシの I D 及び I P アドレスの割当て、及び各 I O シャーシの I D 及び I P アドレスの割当てを入力する。これらの割当ては、図 2 0 に示すようになり、管理コンソール 3 2 内の記憶手段に登録される。

管理コンソール 3 2 は、記憶手段に予め登録された I P アドレスを基に、各サーバシャーシ、I O シャーシの管理マイコン 5 1 と通信できるか L A N の接続チェックを行う（図 2 3）。

次に、ユーザは、管理コンソール 3 2 からシステム（サーバグループ）に属す

るサーバシャーシ、拡張 I Oシャーシに関する情報を入力し、それらの情報を記憶手段に登録する(図 2 1)。ここで、サーバグループとは、MR-PCIeケーブルで接続されているサーバシャーシ、拡張 I Oシャーシの纏まり(図 1 或いは図 3、図 4 のようなそれぞれの纏まり)をいう。

さらに、ユーザは管理コンソール 3 2 から I Oシャーシ上の各 PCIe スロットがどのサーバシャーシ上のどのサーバブレードから共有するかを、記憶手段に登録する(図 2 2)。

管理コンソール 3 2 は、上記登録情報を基に上流ポート-仮想スイッチ割当表 5 3 および仮想スイッチ-上流ポート割当表 5 4 を作成して、それらの割当表をサーバシャーシ 1 0 上の MR-PCIe スイッチ 2 5、及び I Oシャーシ上の MR-PCIe スイッチ 1 3 にある各管理マイコン 5 1 に配信する。各スイッチ管理マイコン 5 1 は、この割当表を基に、接続先のスイッチの属するサーバシャーシ ID、I Oシャーシ ID および、ポート番号を判断する。

その後、サーバシャーシ上の管理マイコン 5 1 は、I Oシャーシ上の管理マイコン 5 1 と通信しながら、ユーザに対して、PCIe ケーブルの接続状態を、ポートに実装された表示子(例えば LED)を表示することで指示する。

すなわち、サーバシャーシ上の管理マイコン 5 1 は、管理コンソールから配信されたサーバグループのポートの接続割当表(図 2 2)を参照しながら、サーバシャーシ 1 0 1 の下流ポート“1”と I Oシャーシ 1 2 1 の上流ポート“1”の接続を指示する。管理マイコン 5 1 は、この 2 つのポートのリンクの接続状態をチェックして、正しく接続されているか確認する。このチェックは、各ポートに予め設定された固有の ID が、管理マイコン 5 1 で認識できるか否かにより行われる。

上記接続チェックの結果、正しく接続されている時には、ポートに実装されている緑色 LED の点灯を消去して、次のケーブルのチェックに進む。即ち、サーバシャーシ 1 0 1 の下流ポート“1”と I Oシャーシ 1 2 1 の上流ポ

ート“2”の接続を指示する。

一方、上記接続チェックの結果、上記2つのポートがリンクしていない時は、上記2つのポートに実装されている緑色LEDを点灯させる。また、誤って接続している時には、誤って接続されている2つのポートに実装されているLEDを赤色点灯させる。ケーブル抜去により、リンクダウンが確認されたら、本来の接続すべき2つのポートの緑色LEDを点灯させる。その後、正しい接続が確認されたら、緑色LEDを消灯し、次のケーブルのチェック、即ち、サーバシャーシ101の下流ポート“1”とIOシャーシ121の上流ポート“2”の接続を指示する。

このようにして、サーバシャーシ101の下流ポートの番号1～iと、IOシャーシ121の上流ポートの番号1～jを順次更新しながら、図22の割当表に登録された全ての上流ポートと下流のポートについて接続チェックを行う。

次に、上記と同様にして、サーバシャーシ101の管理マイコン51はサーバシャーシ101の下流ポート2とIOシャーシ122の上流ポート1の接続を指示する。同様にLEDによりユーザに接続指示をすることで全ポート間の接続を行う。

図面の簡単な説明

[0032] [図1]実施例1による情報処理システムの構成図。

[図2]実施例1の情報処理システムにおけるサーバシャーシ10の構成図。

[図3]実施例2による情報処理システムの構成図。

[図4]実施例3による情報処理システムの構成図。

[図5]MR-PCIeスイッチの構成図。

[図6]実施例1におけるサーバシャーシ10のMR-PCIeスイッチ25内の上流ポートー仮想スイッチ割当表53を示す図。

[図7]実施例1におけるサーバシャーシ10のMR-PCIeスイッチ25内の仮想スイッチー下流ポート割当表54を示す図。

[図8]実施例1におけるIOシャーシ12のMR-PCIeスイッチ13内の

上流ポーター仮想スイッチ割当表 53 を示す図。

[図9] 実施例 1 における IOシャーシ 12 の MR-PCI e スイッチ 13 内の仮想スイッチー下流ポート割当表 54 を示す図。

[図10] 実施例 2 におけるサーバシャーシ 10 の MR-PCI e スイッチ 25 内の上流ポーター仮想スイッチ割当表 53 を示す図。

[図11] 実施例 2 におけるサーバシャーシ 10 の MR-PCI e スイッチ 25 内の仮想スイッチー下流ポート割当表 54 を示す図。

[図12] 実施例 2 における IOシャーシ 12 の MR-PCI e スイッチ 13 内の上流ポーター仮想スイッチ割当表 53 を示す図。

[図13] 実施例 2 における IOシャーシ 12 の MR-PCI e スイッチ 13 内の仮想スイッチー下流ポート割当表 54 を示す図。

[図14] 実施例 3 におけるサーバシャーシ 10 の MR-PCI e スイッチ 25 内の上流ポーター仮想スイッチ割当表 53 を示す図。

[図15] 実施例 3 におけるサーバシャーシ 10 の MR-PCI e スイッチ 25 内の仮想スイッチー下流ポート割当表 54 を示す図。

[図16] 実施例 3 における IOシャーシ 12 の MR-PCI e スイッチ 13 内の上流ポーター仮想スイッチ割当表 53 を示す図。

[図17] 実施例 3 における IOシャーシ 12 の MR-PCI e スイッチ 13 内の仮想スイッチー下流ポート割当表 54 を示す図。

[図18] マルチルートトランザクションパケットの構成を示す図。

[図19] マルチルートトランザクションパケットのルーティングの例を示す図。

[図20] サーバシャーシ ID—IP アドレス、IOシャーシ—IP アドレスの割当表を示す図。

[図21] サーバグループへのサーバシャーシ ID、IOシャーシ ID 割当表を示す図。

[図22] PCI e スロットの共有マップを示す図。

[図23] サーバシャーシと IOシャーシの接続チェックの動作例を示す図。

[図24]従来のコンピュータシステムにおけるI/O拡張の例を示す図。

符号の説明

- [0033] 10、101～103：サーバシャーシ
12、121～123：I/Oシャーシ
201～204：サーバブレード 21：メモリ 22：CPU 23：ルートコンプレックス 24：バックプレーン
25、13：MR-PCIeスイッチ
14、141～148：PCIeスロット 15：PCIeケーブル
51：管理マイコン 52：MR-PCIeスイッチLSI
53：上流ポーター仮想スイッチ割当表
54：仮想スイッチー下流ポート割当表
55：上流ポーター仮想スイッチ接続スイッチ
56：仮想スイッチー下流ポート接続スイッチ
57：仮想スイッチ。

請求の範囲

- [1] プロセッサ、メモリ、及びルートコンプレックスを持つ複数のサーバブレードと、該サーバブレードと接続される第1のマルチルート対応PCIeスイッチを有するサーバシャーシと、
入出力装置が装着される複数のPCIeスロットと、該PCIeスロットと接続される第2のマルチルート対応PCIeスイッチを有するIOシャーシとを備え、
該第1のマルチルート対応PCIeスイッチと該第2のマルチルート対応PCIeスイッチをPCIeケーブルで接続してなる情報処理システム。
- [2] 1台の前記サーバシャーシの前記第1のマルチルート対応PCIeスイッチは、複数の前記IOシャーシの第2のマルチルート対応PCIeスイッチに接続されることを特徴とする請求項1の情報処理システム。
- [3] 複数の前記サーバシャーシの前記第1のマルチルート対応PCIeスイッチは、1台の前記IOシャーシの第2のマルチルート対応PCIeスイッチに接続されることを特徴とする請求項1の情報処理システム。
- [4] 複数の前記サーバシャーシの前記第1のマルチルート対応PCIeスイッチは、複数の前記IOシャーシの第2のマルチルート対応PCIeスイッチに接続されることを特徴とする請求項1の情報処理システム。
- [5] 前記第1のマルチルート対応PCIeスイッチは、前記サーバブレードが接続される複数の上流ポートと、複数の下流ポートと、複数の仮想スイッチと、該複数の上流スイッチと該複数の仮想スイッチの接続を切り替える上流スイッチと、該複数の仮想スイッチと該複数の下流ポートの接続を切り替える下流スイッチと、該複数の上流スイッチと該複数の仮想スイッチの接続の割当てを管理する上流ポートー仮想スイッチ割当表と、該複数の仮想スイッチと該複数の下流ポートの接続の割当てを管理する仮想スイッチー下流ポート割当表と、該上流ポートー仮想スイッチ割当表及び該仮想スイッチー下流ポート割当表の設定を管理する第1の管理マイコンを有し、
該上流ポートー仮想スイッチ割当表によって該上流スイッチの切り替えを制

御し、該仮想スイッチー下流ポート割当表によって該下流スイッチの切り替えを制御して、該サーバシャーシのサーバブレードと前記ＩＯシャーシの前記第２のマルチルート対応ＰＣＩｅスイッチとを接続することを特徴とする請求項１乃至４のいずれかの項記載の情報処理システム。

- [6] 前記第２のマルチルート対応ＰＣＩｅスイッチは、前記第１のマルチルート対応ＰＣＩｅスイッチと接続される複数の上流ポートと、該ＩＯシャーシのＰＣＩｅスロットと接続される複数の下流ポートと、複数の仮想スイッチと、該複数の上流スイッチと該複数の仮想スイッチの接続を切り替える上流スイッチと、該複数の仮想スイッチと該複数の下流ポートの接続を切り替える下流スイッチと、該複数の上流スイッチと該複数の仮想スイッチの接続の割当てを管理する上流ポートー仮想スイッチ割当表と、該複数の仮想スイッチと該複数の下流ポートの接続の割当てを管理する仮想スイッチー下流ポート割当表と、該上流ポートー仮想スイッチ割当表及び該仮想スイッチー下流ポート割当表の設定を管理する第２の管理マイコンを有し、
該上流ポートー仮想スイッチ割当表によって該上流スイッチの切り替えを制御し、該仮想スイッチー下流ポート割当表によって該下流スイッチの切り替えを制御して、該サーバシャーシのサーバブレードの前記第１のマルチルート対応ＰＣＩｅスイッチと該ＩＯシャーシのＰＣＩｅスロットとを接続することを特徴とする請求項１乃至５のいずれかの項記載の情報処理システム。
- [7] 前記第１及び第２の管理マイコンは、ＬＡＮケーブルを介して管理コンソールに接続され、該管理コンソールから入力される設定情報に基づき、該第１及び第２の管理マイコンは、前記上流ポートー仮想スイッチ割当表及び前記仮想スイッチー下流ポート割当表を作成することを特徴とする請求項５又は６の情報処理システム。
- [8] サーバシャーシに備えられた、サーバブレードと接続される第１のマルチルート対応ＰＣＩｅスイッチと、ＩＯシャーシに備えられた、入出力装置が装着される複数のＰＣＩｅスロットと接続される第２のマルチルート対応ＰＣＩｅスイッチの間を、ＰＣＩｅケーブルで接続してなる情報処理システムにお

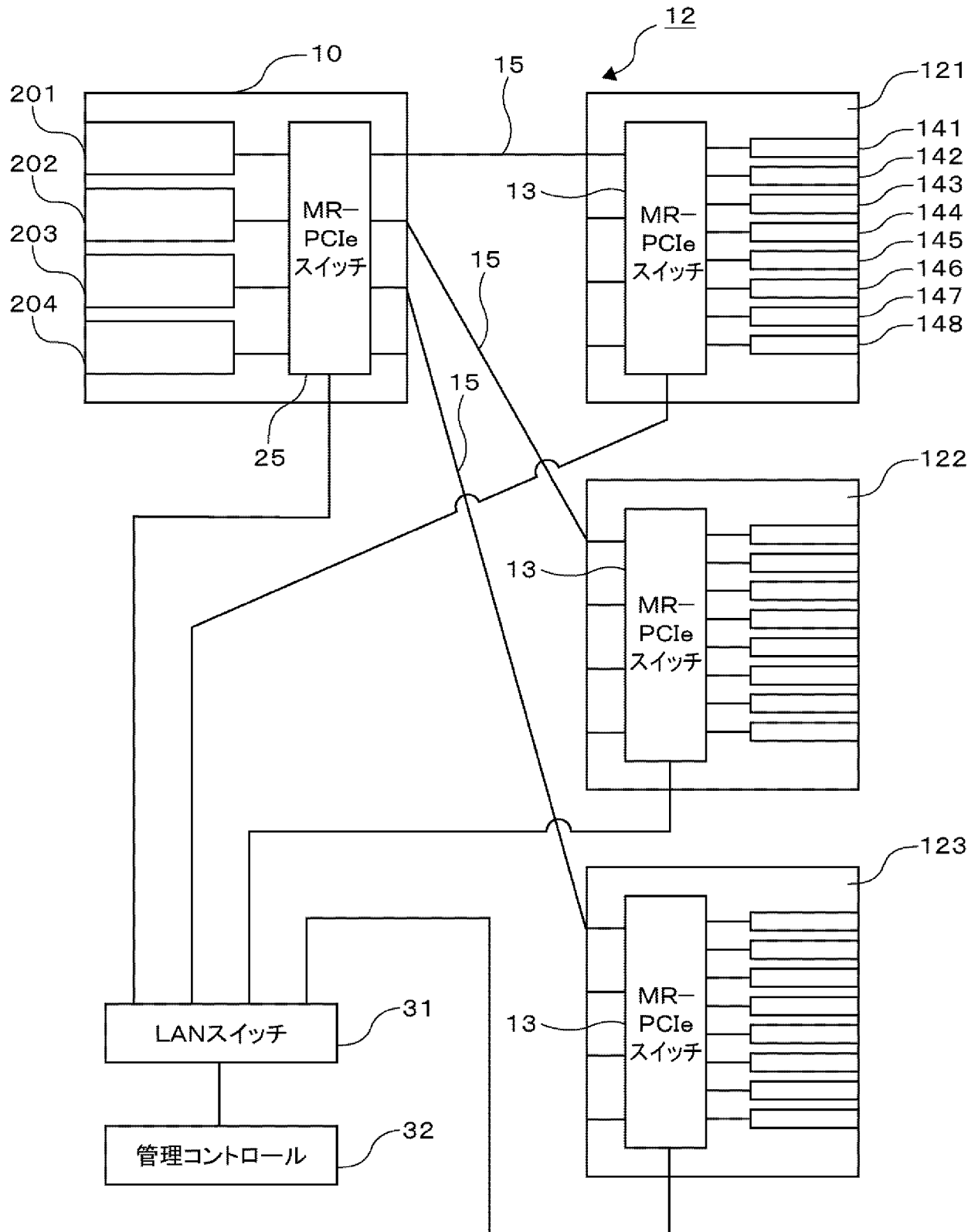
けるPCIeケーブルの接続確認方法であって、
前記第1及び第2のマルチルート対応PCIeスイッチが有する管理マイコンの実行の下、予め設定された、上流ポーター仮想スイッチの割当てを規定する第1割当表と、仮想スイッチー下流ポートの割当てを規定する第2割当表に基づいて、各ポートが対象となるポートに正しく接続されているかを順次確認し、

該確認の結果を、対象となるポートに実装された表示子に表示することを特徴とするPCIeケーブルの接続確認方法。

- [9] 前記第1管理表及び前記第2管理表は、該サーバブレード及びIOシャーシに接続された管理コンソールで作成され、該管理コンソールから各該サーバブレード及びIOシャーシへ配信されることを特徴とする請求項8のPCIeケーブルの接続確認方法。

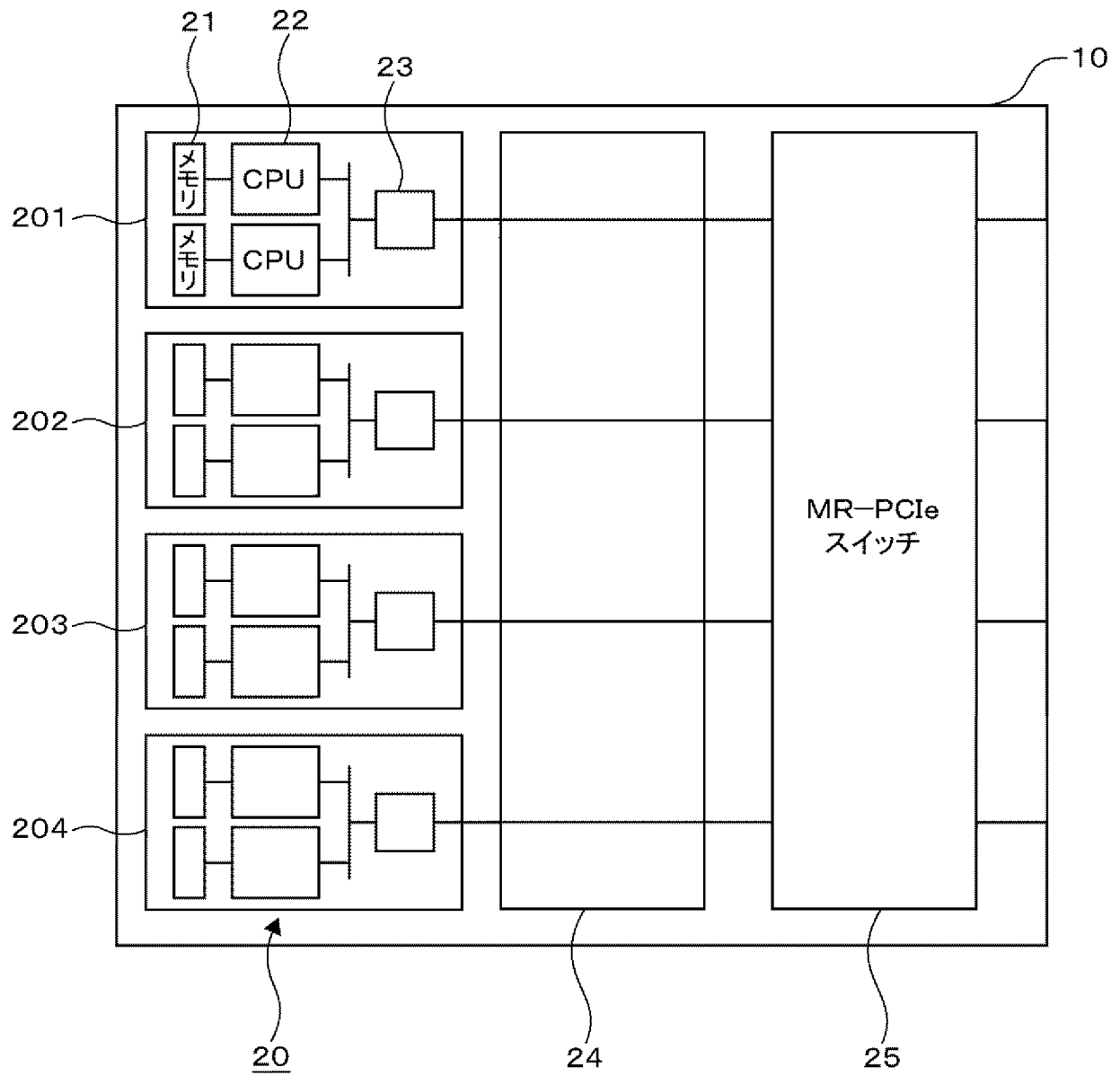
[図1]

図 1



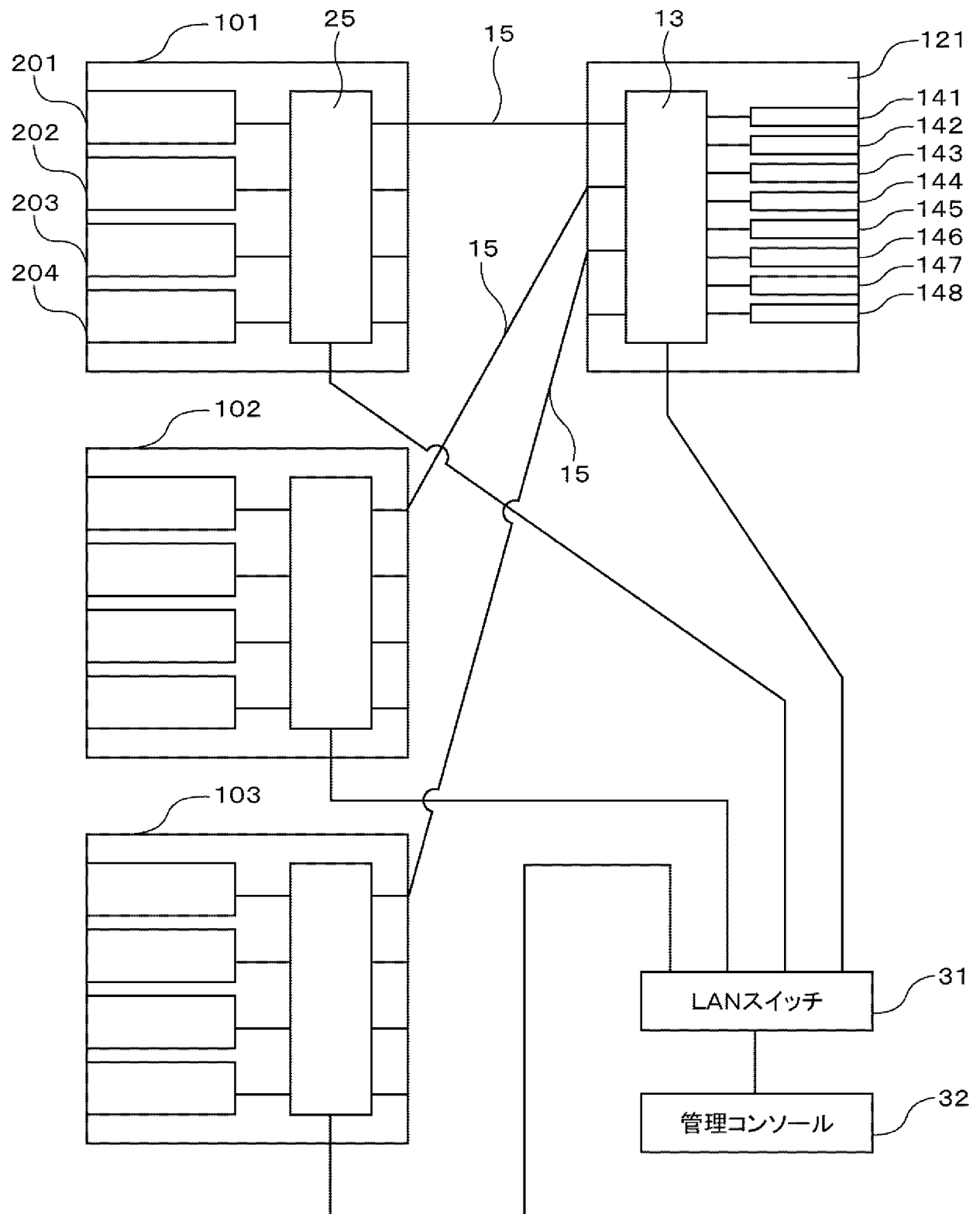
[図2]

図 2



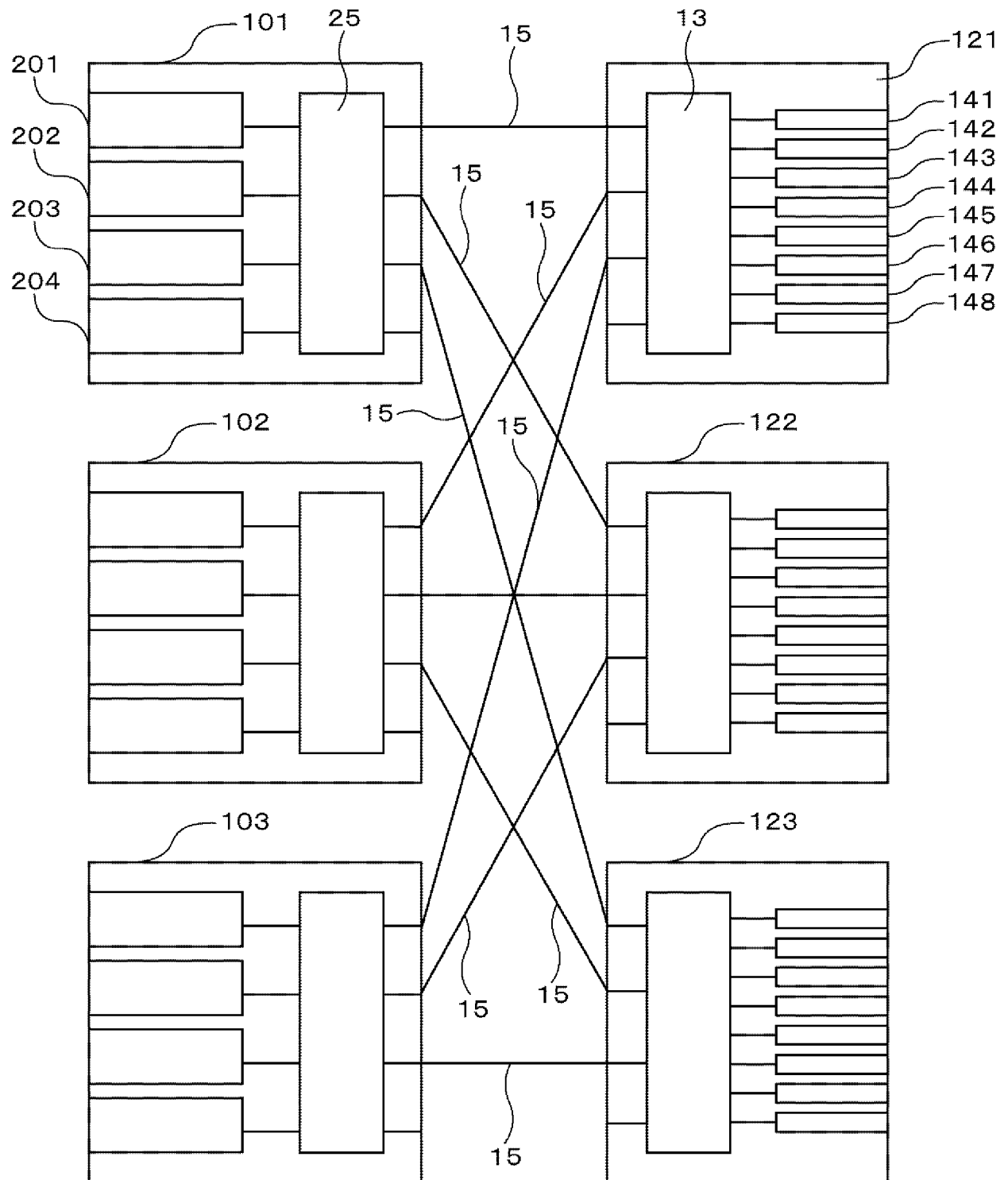
[図3]

図 3



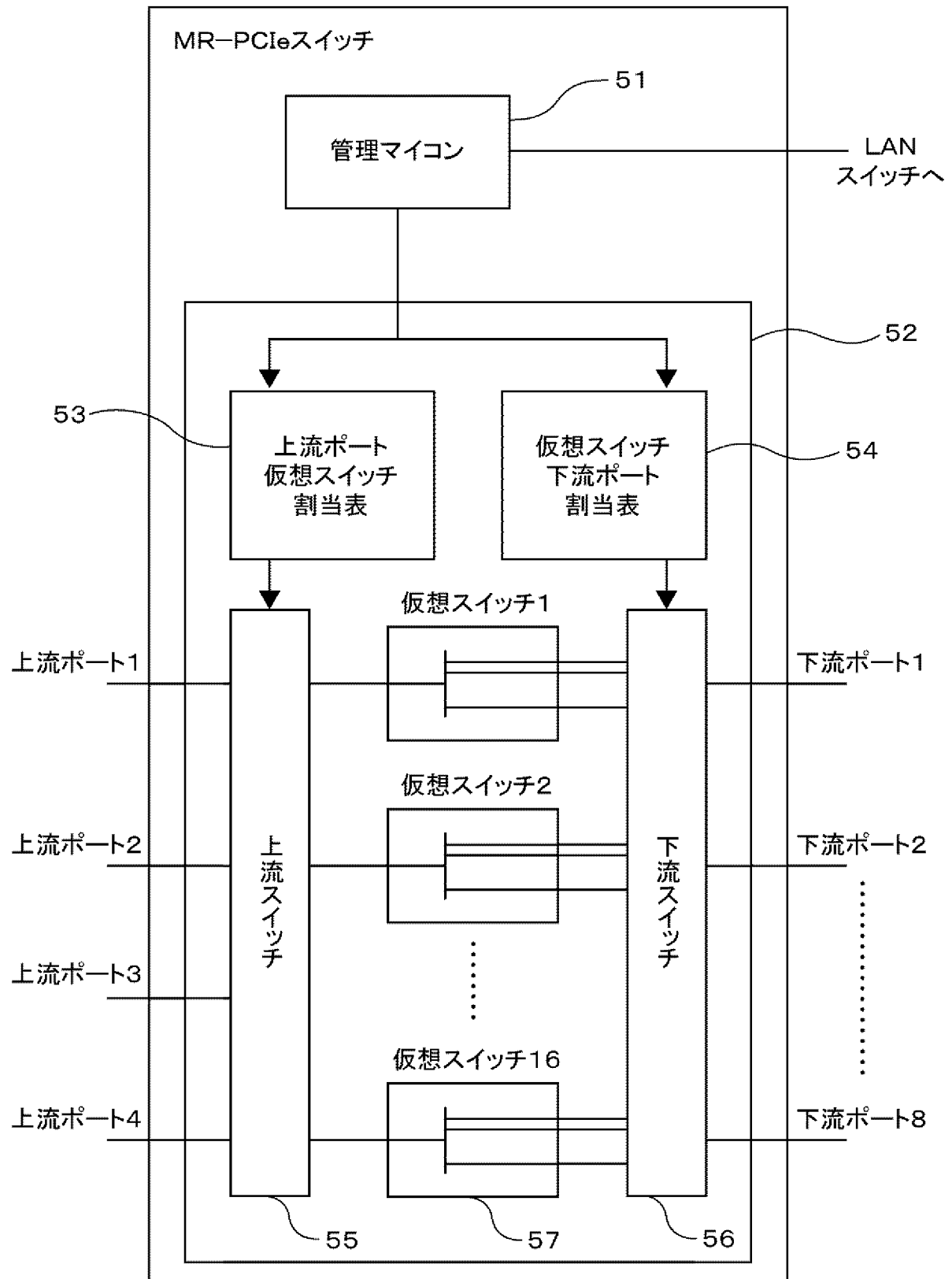
[図4]

図 4



[図5]

図 5



[図6]

図 6

サーバシャーシ10のマルチルートPCIeスイッチ25内
上流ポートー仮想スイッチ割当表53

上流ポート #		仮想スイッチ #
	仮想ポート #	
1	—	1

[図7]

図 7

サーバシャーシ10のマルチルートPCIeスイッチ25内
仮想スイッチー下流ポート割当表54

仮想スイッチ#	下流ポート#		
	仮想ポート#		仮想ポート#
1	1	1	—
1	2	2	—
1	3	3	—
1	4	4	—

[図8]

図 8

IOシャーシ121～123上のマルチルートPCIeスイッチ13内
上流ポートー仮想スイッチ割当表53

上流ポート #		仮想スイッチ #
	仮想ポート #	
1	—	1

[図9]

図 9

IOシャーシ121～123上のマルチルートPCIeスイッチ13内
仮想スイッチー下流ポート割当表54

仮想スイッチ #	下流ポート #		
	仮想ポート #		仮想ポート #
1	1	1	—
1	2	2	—
1	3	3	—
1	4	4	—
1	5	5	—
1	6	6	—
1	7	7	—
1	8	8	—

[図10]

図 10

サーバシャーシ101～103のマルチルートPCIeスイッチ25内
上流ポートー仮想スイッチ割当表53

上流ポート #	仮想スイッチ #	
	仮想ポート #	
1	—	1
2	—	2
3	—	3
4	—	4

[図11]

図 1 1

サーバシャーシ101～103のマルチルートPCIeスイッチ25内
仮想スイッチー下流ポート割当表54

仮想スイッチ #	下流ポート #		
	仮想ポート #		仮想ポート #
1	1	1	1
2	1	1	2
3	1	1	3
4	1	1	4

[図12]

図 1 2

IOシャーシ121上のマルチルートPCIeスイッチ13内
上流ポートー仮想スイッチ割当表53

上流ポート #	仮想スイッチ #	
	仮想ポート #	
1	1	1
1	2	2
1	3	3
1	4	4
2	1	5
2	2	6
2	3	7
2	4	8
3	1	9
3	2	10
3	3	11
3	4	12

[図13]

図 1 3

IOシャーシ121上のマルチルートPCIeスイッチ13内
仮想スイッチー下流ポート割当表54

仮想スイッチ#	下流ポート#		
	仮想ポート#		仮想ポート#
1	1	1	1
1	2	2	1
1	3	3	1
1	4	4	1
1	5	5	1
1	6	6	1
1	7	7	1
1	8	8	1
2	1	1	2
2	2	2	2
2	3	3	2
2	4	4	2
2	5	5	2
2	6	6	2
2	7	7	2
2	8	8	2
...	...	...	...
...	...	...	...
12	1	1	12
12	2	2	12
12	3	3	12
12	4	4	12
12	5	5	12
12	6	6	12
12	7	7	12
12	8	8	12

[図14]

図 1 4

サーバシャーシ101～103上のマルチルートPCIeスイッチ25内
上流ポートー仮想スイッチ割当表53

上流ポート#		仮想スイッチ#
	仮想ポート#	
1	—	1
2	—	2
3	—	3
4	—	4

[図15]

図 1 5

サーバシャーシ101～103上のマルチルートPCIeスイッチ25内
仮想スイッチー下流ポート割当表54

仮想スイッチ#	下流ポート#		
	仮想ポート#		仮想ポート#
1	1	1	1
1	2	2	1
1	3	3	1
1	4	4	1
2	1	1	2
2	2	2	2
2	3	3	2
2	4	4	2
3	1	1	3
3	2	2	3
3	3	3	3
3	4	4	3
4	1	1	4
4	2	2	4
4	3	3	4
4	4	4	4

[図16]

図 1 6

IOシャーシ121～123上のマルチルートPCIeスイッチ13内
上流ポートー仮想スイッチ割当表53

上流ポート#		
	仮想ポート#	仮想スイッチ#
1	1	1
1	2	2
1	3	3
1	4	4
2	1	5
2	2	6
2	3	7
2	4	8
3	1	9
3	2	10
3	3	11
3	4	12

[図17]

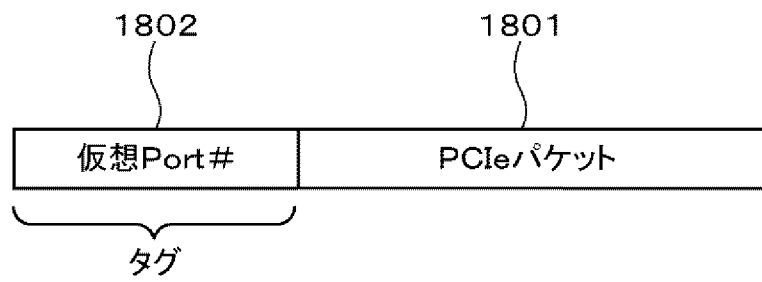
図 1 7

IOシャーシ121～123上のマルチルートPCIeスイッチ13内
仮想スイッチー下流ポート割当表54

仮想スイッチ#	下流ポート#		
	仮想ポート#		仮想ポート#
1	1	1	1
1	2	2	1
1	3	3	1
1	4	4	1
1	5	5	1
1	6	6	1
1	7	7	1
1	8	8	1
2	1	1	2
2	2	2	2
2	3	3	2
2	4	4	2
2	5	5	2
2	6	6	2
2	7	7	2
2	8	8	2
...	...	...	...
...	...	...	...
12	1	1	12
12	2	2	12
12	3	3	12
12	4	4	12
12	5	5	12
12	6	6	12
12	7	7	12
12	8	8	12

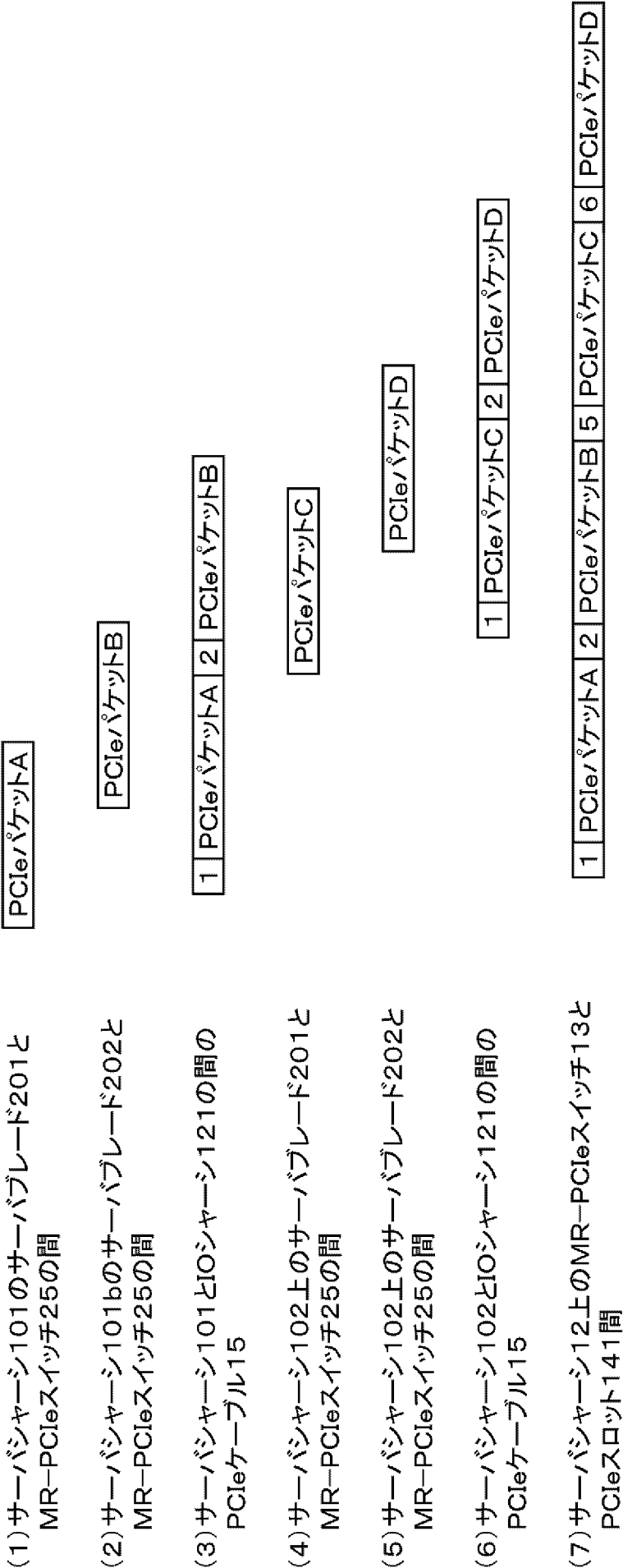
[図18]

図 18



[図19]

図 19



[図20]

図 20

サーバシャーシID	IPアドレス	サーバシャーシID	IPアドレス
1	192.168.0.1	1	192.168.1.1
2	192.168.0.2	2	192.168.1.2
3	192.168.0.3	3	192.168.1.3
4	192.168.0.4	4	192.168.1.4
5	192.168.0.5	5	192.168.1.5
6	192.168.0.6	6	192.168.1.6
7	192.168.0.7	7	192.168.1.7
・	・	・	・
・	・	・	・
・	・	・	・
・	・	・	・
・	・	・	・

[図21]

図 2 1

サーバグループ1

サーバシャーシID	拡張IOシャーシID
1	1
2	—
3	—
—	—

サーバグループ2

サーバシャーシID	拡張IOシャーシID
4	2
5	—
6	—
—	—

サーバグループ3

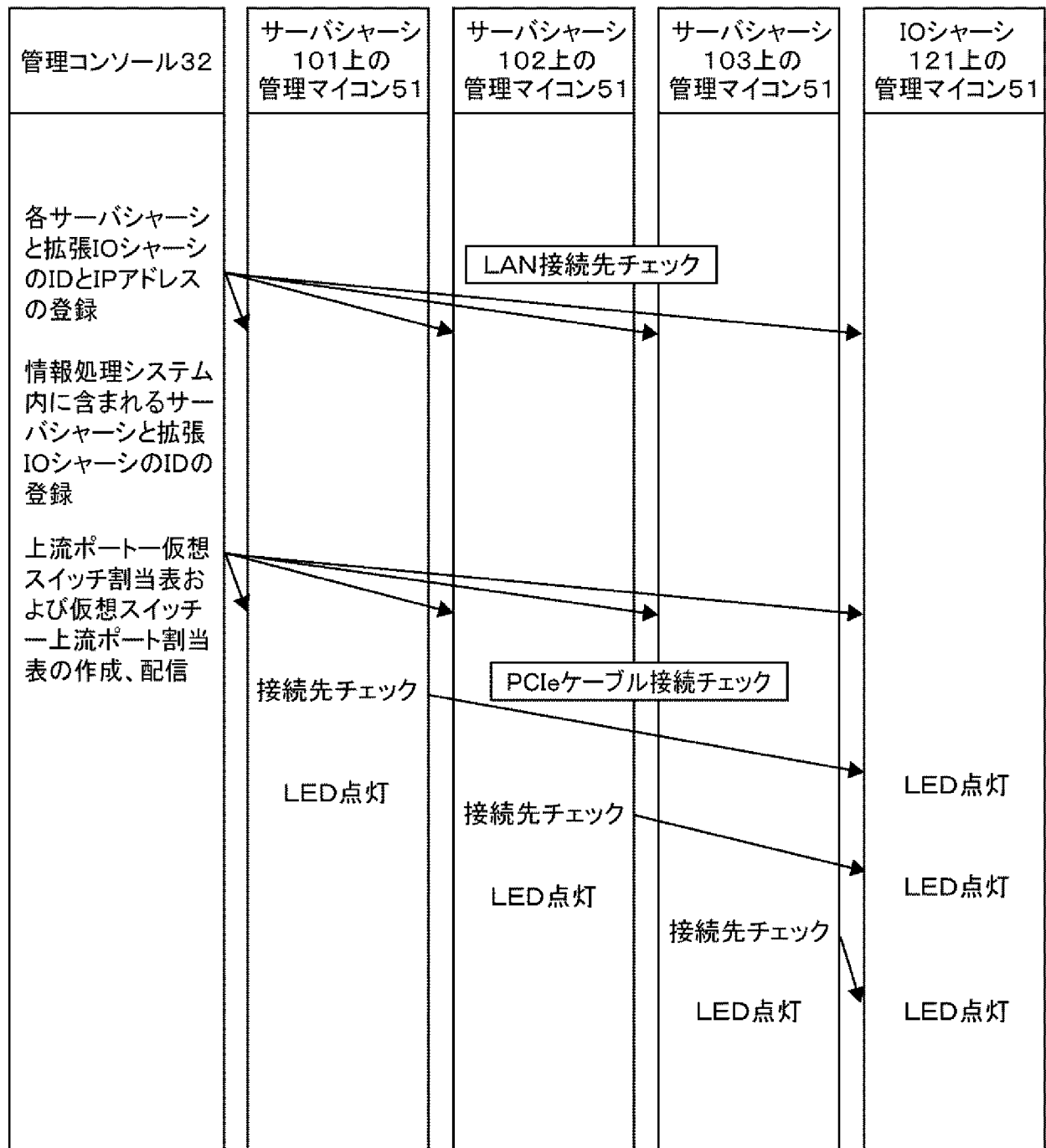
サーバシャーシID	拡張IOシャーシID
7	3
8	—
9	—
—	—

⋮

22 ☒[illegible]

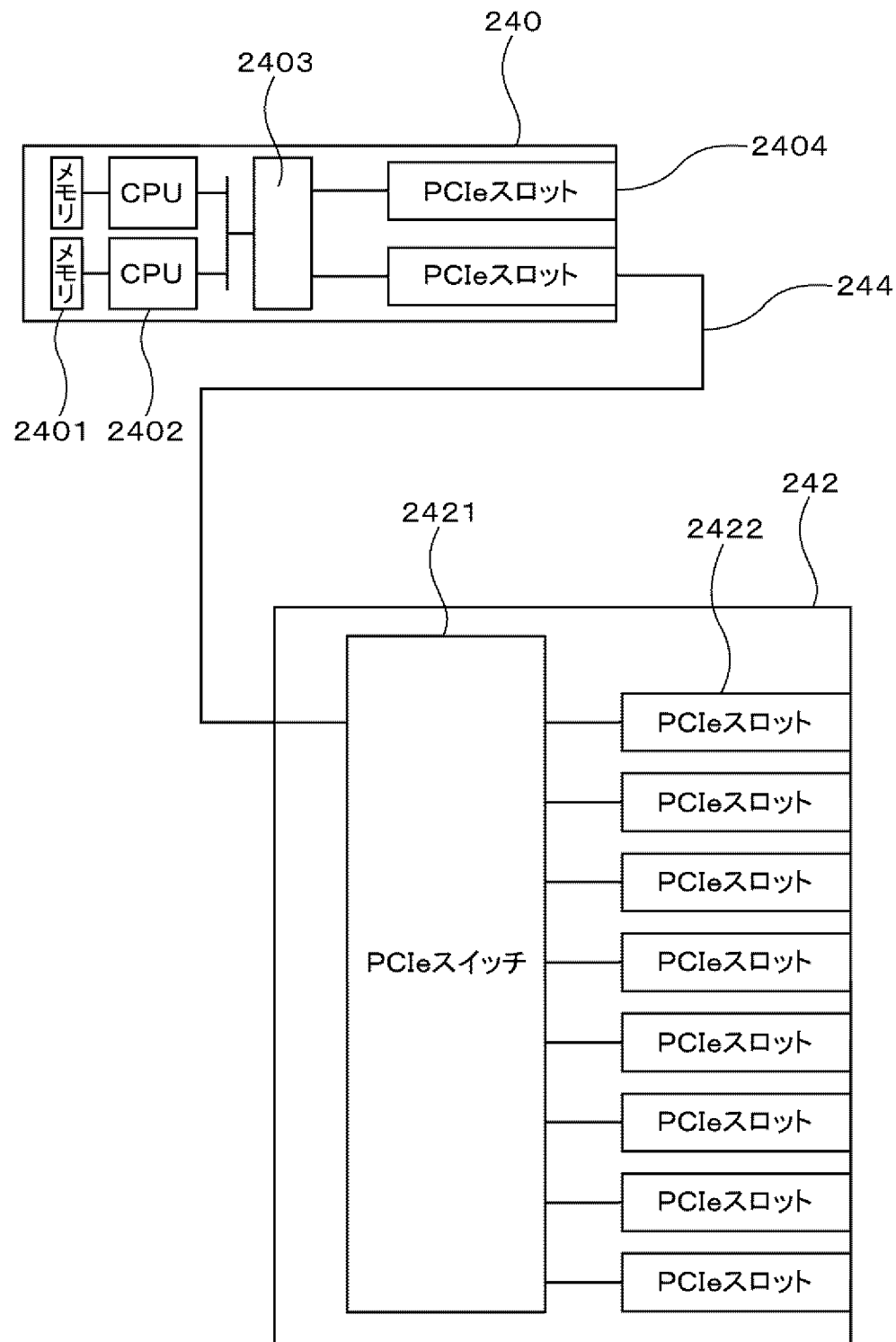
[図23]

図 2 3



[図24]

図 2 4



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/000260

A. CLASSIFICATION OF SUBJECT MATTER

G06F13/14 (2006.01) i, G06F13/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F13/14, G06F13/36

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2008-152783 A (International Business Machines Corp.), 03 July, 2008 (03.07.08), Par. Nos. [0004] to [0009], [0069] to [0081]; Fig. 10 & US 2008/0147938 A1 & CN 101206633 A	1-9
Y	JP 2007-195166 A (International Business Machines Corp.), 02 August, 2007 (02.08.07), Par. Nos. [0002] to [0005], [0018] to [0028]; Fig. 3 & US 2007/0165596 A1 & CN 101013989 A	1-9

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
16 April, 2009 (16.04.09)

Date of mailing of the international search report
12 May, 2009 (12.05.09)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/000260

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2004-342109 A (International Business Machines Corp.), 02 December, 2004 (02.12.04), Par. Nos. [0055] to [0061]; Fig. 3 & US 2004/0230861 A1 & KR 10-2004-0098520 A	1-9

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G06F13/14(2006.01)i, G06F13/36(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G06F13/14, G06F13/36

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 9 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2008-152783 A (インターナショナル・ビジネス・マシーンズ・コーポレーション) 2008.07.03, 段落【0004】 - 【0009】, 段落【0069】 - 【0081】, 図10 & US 2008/0147938 A1 & CN 101206633 A	1-9

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 6 . 0 4 . 2 0 0 9

国際調査報告の発送日

1 2 . 0 5 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

横山 佳弘

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 6 5

5 I

3 5 6 5

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2007-195166 A (インターナショナル・ビジネス・マシーンズ・コーポレーション) 2007.08.02, 段落【0002】－【0005】, 段落【0018】－【0028】, 図3 & US 2007/0165596 A1 & CN 101013989 A	1-9
Y	JP 2004-342109 A (インターナショナル・ビジネス・マシーンズ・コーポレーション) 2004.12.02, 段落【0055】－【0061】, 図3 & US 2004/0230861 A1 & KR 10-2004-0098520 A	1-9