(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2017 年 11 月 30 日 (30.11.2017)

WIPO | PCT

(10) 国际公布号
WO 2017/202035 A1

(51) 国际专利分类号:
H01L 27/32 (2006.01)

(21) 国际申请号: PCT/CN2017/070258

(22) 国际申请日: 2017 年 1 月 5 日 (05.01.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201610364630.6 2016年5月27日 (27.05.2016) CN

(71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。 成都京东方光电科技有限公司 (CHENGDU BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国四川省成都市高新区（西区）合作路 1188 号, Sichuan 611731 (CN)。

(72) 发明人: 董向丹 (DONG, Xiangdan); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。 李坤 (LI, Kun); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。 代磊 (DAI, Lei); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。

(74) 代理人: 中科专利商标代理有限责任公司 (CHINA SCIENCE PATENT & TRADEMARK AGENT LTD.); 中国北京市海淀区西三环北路 87号4-1105室, Beijing 100089 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,

(54) **Title:** PIXEL UNIT AND METHOD FOR PREPARING THE SAME, ARRAY SUBSTRATE AND DISPLAY DEVICE

(54) **发明名称**: 像素单元及其制备方法、阵列基板和显示装置

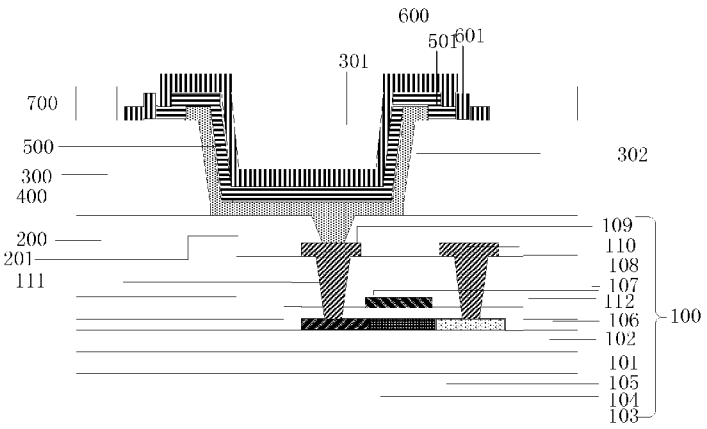


图 2

(57) **Abstract:** A pixel unit, comprising: a pixel limiting layer (300), a pixel electrode (400), a light-emitting layer (500) and a common electrode (600), wherein the pixel electrode (400) comprises a bottom face and a side face, and the side face extends to the top of a sidewall (302) of a first via hole (301) along the sidewall (302) of the first via hole (301); the light-emitting layer (500) is formed on the pixel electrode (400) and covers the pixel limiting layer (300); and the common electrode (600) is formed on the light-emitting layer (500), covers the light-emitting layer (500) and extends along the top face of the pixel limiting layer (300). Further provided is a method for preparing a pixel unit. The pixel unit enables the light-emitting layer (500) to scatter much less light to the surroundings, so that the phenomenon of colour mixing among pixel units is improved greatly, the problem of colour mixing caused by light scattering is solved effectively, the light-emitting area of the pixel unit is increased, overall brightness is enhanced, mask film cost is reduced, and the cost of the whole process is reduced substantially.

WO 2017/202035 A1

[见续页]

QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要：一种像素单元，包括：像素限定层(300)、像素电极(400)、发光层(500)和公共电极(600)，像素电极(400)包括底面和侧面，侧面沿第一过孔(301)的侧壁(302)延伸至第一过孔(301)的侧壁(302)的顶部，发光层(500)形成于像素电极(400)上，并将像素限定层(300)覆盖，公共电极(600)形成于发光层(500)上，并将发光层(500)覆盖并沿像素限定层(300)顶面延伸。还提供了一种像素单元的制备方法。该像素单元使得发光层(500)向周围散射的光大为减少，像素单元之间的混色现象大为改善，有效地解决了光散射带来的混色问题，增大了像素单元的发光面积，提升了整体亮度，减少了掩膜成本并使整个工艺的成本大幅降低。

像素单元及其制备方法、阵列基板和显示装置

相关申请的交叉引用

本申请要求于2016年5月27日向中国国家知识产权局递交的中国专利申请201610364630.6的权益，该申请的公开内容通过引用整体并入本文中。

技术领域

本发明涉及技术显示技术领域，尤其涉及有机发光二极管显示装置中的像素单元及其制备方法、阵列基板和显示装置。

背景技术

有机发光二极管显示装置（OLED）是一种新型发光技术，其利用有机物受激辐射而发光。OLED驱动方式分为有源驱动与无源驱动两种，其中有源驱动采用薄膜晶体管（TFT）作为驱动装置，像素单元由对应的TFT驱动，形成TFT驱动阵列，其中采用低温多晶硅薄膜晶体管（LTPS-TFT）驱动的OLED具有电子迁移速率更快、薄膜电路面积更小、分辨率更高以及结构简单、稳定性高的优点。

发明内容

本发明的至少一个目的在于提供一种像素单元，该像素单元能够避免混色发生，并且其制备方法流程简单、成本较低，不影响发光效果。

本发明的另一个目的在于提供一种像素单元的制备方法，其中该像素单元能够避免混色发生，并且制备方法流程简单、成本较低，不影响发光效果。

本发明的又一个目的在于提供一种阵列基板，该阵列基板中的像素单元能够避免混色发生，并且制备方法流程简单、成本较低，不影响发光效果。

本发明的还一个目的在于提供一种显示装置，该显示装置中的像素单

元能够避免混色发生，并且制备方法流程简单、成本较低，不影响发光效果。

根据本发明的一个方面，提供了一种像素单元，包括：像素限定层、像素电极、发光层和公共电极；其中，像素限定层具有第一过孔，像素电极、发光层和公共电极层叠于第一过孔内；像素电极包括底面和侧面，侧面沿第一过孔的侧壁延伸至第一过孔的侧壁的顶部；发光层形成于像素电极上并覆盖像素电极，公共电极形成于发光层上，将发光层覆盖并沿像素限定层的顶面延伸。

在一些实施例中，像素限定层的第一过孔的侧壁形成为平面、向外凸出的弧形凸面、向内凹陷的弧形凹面或阶梯状。

在一些实施例中，像素电极延伸至像素限定层的顶面，像素电极的端部位于像素限定层的顶面上，发光层和公共电极的端部均为阶梯状。

在一些实施例中，像素单元还包括：保护层，保护层形成于像素限定层上并将像素电极的端部覆盖，发光层覆盖保护层。

在一些实施例中，像素单元还包括：平坦化层，平坦化层在与驱动薄膜晶体管的输出端对应位置处开有第二过孔，像素限定层形成于平坦化层上，第一过孔位于第二过孔正上方并与第二过孔贯通。

根据本发明的另一个方面，提供了一种阵列基板，包括上述任一种像素单元。

根据本发明的又一个方面，提供了一种显示装置，包括上述阵列基板。

根据本发明的再一个方面，提供了一种像素单元的制备方法，用于制备上述像素单元，包括：形成像素限定层，并在像素限定层开设第一过孔；在像素限定层的第一过孔内形成像素电极，其中，像素电极形成有底面和侧面，侧面沿第一过孔的侧壁延伸至第一过孔的侧壁的顶部；形成覆盖像素电极的发光层；以及形成覆盖发光层并沿像素限定层的顶面延伸的公共电极。

在一些实施例中，形成像素限定层，并在像素限定层开设第一过孔包括：依次沉积两层有机材料，通过一次构图工艺形成平坦化层的第二过孔和像素限定层的第一过孔。

在一些实施例中，在像素限定层的第一过孔内形成像素电极和形成覆

盖像素电极的发光层之间还包括：在像素限定层沉积有机材料，通过一次构图工艺形成垫隔层和覆盖像素电极端部的保护层；形成覆盖像素电极的发光层包括：在像素电极上形成覆盖像素电极和保护层的发光层。

附图说明

图 1 为普通低温多晶硅薄膜晶体管有机发光二极管（LTPS-TFT OLED）显示装置的像素单元的结构示意图；

图 2 为本发明第一实施例的像素单元的结构示意图；

图 3 为本发明第二实施例的像素单元的结构示意图；

图 4 为本发明第三实施例的像素单元的结构示意图；

图 5 为本发明第四实施例的像素单元的结构示意图；

图 6 为本发明第五实施例的像素单元的结构示意图；以及

图 7 为本发明第八实施例的像素单元制备方法流程图。

具体实施方式

为使本发明的目的、技术方案和优点更加清楚明白，以下结合具体实施例，并参照附图，对本发明进一步详细说明。

普通低温多晶硅薄膜晶体管有机发光二极管（LTPS-TFT OLED）显示装置的像素单元如图 1 所示，所述像素单元一般包括作为驱动薄膜晶体管 100 的低温多晶硅薄膜晶体管、平坦化层 200、像素限定层 300、像素电极 400、发光层 500 和公共电极 600 等，发光层 500 的两侧面直接接触像素限定层 300，发光层 500 发出的光将通过像素限定层 300 向四周散射，与其四周的其他像素单元的散射光发生混色，严重影响显示效果。而且，发光层 500 只有底面与像素电极 400 接触，发光面积有限，影响整体亮度。另外，制造如图 1 所示的像素单元的工艺流程中的制作顺序一般为多晶硅（Poly）、栅极绝缘层（Gate1）、栅极（Gate2）、层间沉积层（ILD）、源极漏极（SD）、平坦化层（PLN）、像素电极（Anode）、像素限定层（PDL）、垫隔层（PS）、发光层蒸镀（EL）以及公共电极（Vcom），该流程中通常采用两道工艺先后制备平坦化层 200 过孔和像素限定层 300 过孔，因此需

要两套掩膜板，流程较复杂，成本较高。而且该流程中先形成像素电极 400 再形成像素限定层 300 的方式，会使形成像素限定层 300 过程后的像素电极材料残留物污染像素电极 400，进而影响发光效果。因此，本领域迫切需要一种能够避免混色现象发生的像素单元和流程简单、成本较高低，不影响发光效果的像素电极制备方法。

参见图 2，图 2 示出了本发明第一实施例的像素单元的结构示意图。像素单元形成于驱动薄膜晶体管上，包括：平坦化层（PLN 层）200、像素限定层（PDL 层）300、像素电极 400、发光层 500 和公共电极 600。

在此实施例中，驱动薄膜晶体管可以是低温多晶硅薄膜晶体管，包括衬底 101，形成于衬底 101 上的缓冲层 102，形成于缓冲层 102 上的输出极 103、沟道 104 和输入极 105，形成于缓冲层 102 以及输出极 103、沟道 104 和输入极 105 上的栅极绝缘层 106，形成于栅极绝缘层 106 上的控制端 107，形成于控制端 107 和栅极绝缘层 106 上的层间沉积层 108（ILD 层），输出极 103 和输入极 105 正上方分别开有贯穿层间沉积层 108 和栅极绝缘层 106 的第三过孔 111 和第四过孔 112，输出端 109 和输入端 110 一端分别连接输出极 103 和输入极 105，分别由第三过孔 111 和第四过孔 112 引出，另一端露出于层间沉积层 108 上。

对于本实施例的驱动薄膜晶体管，若选用 N 型薄膜晶体管，则控制端 107 为驱动薄膜晶体管的栅极，输入极 105 为其漏极，输入端 110 为漏极金属，输出极 103 为其源极，输出端 109 为源极金属；若选用 P 型薄膜晶体管，则控制端 107 为驱动薄膜晶体管的栅极，输入极 105 为其源极，输入端 110 为源极金属，输出极 103 为其漏极，输出端 109 为漏极金属。

平坦化层 200 形成于驱动薄膜晶体管的层间沉积层 108 和输出端 109、输入端 110 上，并在输出端 109 正上方开有第二过孔 201。像素限定层 300 形成于平坦化层 200 上，并在第二过孔 201 正上方开有第一过孔 301，第一过孔 301 尺寸大于第二过孔 201，并与第二过孔 201 贯通。

像素限定层 300 上依次形成像素电极 400、发光层 500 和公共电极 600，其中，像素电极 400 包括底面部分与侧面部分，底面部分铺满第一过孔 301 底部并经第二过孔 201 与输出端 109 连接，侧面部分沿第一过孔 301 的侧壁 302 延伸至第一过孔 301 侧壁 302 的顶部，发光层 500 形成于像素电极

400 上，并将像素电极层 400 覆盖，公共电极 600 形成于发光层 500 上，并将发光层 500 覆盖并沿像素限定层 300 顶面延伸。此外，在像素限定层 300 上形成垫隔层 700。本发明实施例中，像素电极 400 为氧化铟锡/银/氧化铟锡（ITO/Ag/ITO）材料形成的反射电极，或由不透光导电材料形成。本发明实施例中的像素单元，由于像素限定层 300 与发光层 500 之间存在像素电极 400，发光层 500 发出的光部分被 ITO/Ag/ITO 材料形成的反射电极反射，或被不透光导电材料阻挡，使得发光层 500 向周围散射的光大为减少，因而像素单元之间的混色现象大为改善，有效地解决了光散射带来的混色问题。像素电极 400 具有侧面部分，增大了像素电极 400 的面积，使得像素电极 400 与发光层 500 的接触面积增大，而且在不改变像素单元开口率的情况下，增大了像素单元的发光面积，提升了整体亮度。

本发明实施例中，衬底 101 为玻璃材料；缓冲层 102 为氮化硅（SiN_x）或二氧化硅（SiO_2）或铝（Al）或氧化铝（Al_2O_3）材料；输出极 103、沟道 104 和输入极 105 为多晶硅（P-Si）材料；栅极绝缘层 106 为二氧化硅（SiO_2）或二氧化硅（SiO_2）/氮化硅（SiN_x）双层材料，或 TEOS 材料；控制端 107 为钼铌材料；输出端 109 和输入端 110 为 Ti-Al-Ti 材料；层间沉积层 108 为氮化硅（SiN_x）或二氧化硅（SiO_2）材料；平坦化层 200 为有机膜材料；像素限定层 300 为聚酰亚胺（PI）材料；发光层 500 为有机发光材料，例如 Alq、Balq 和 DPVBi 等；公共电极 600 为金属合金，例如 Mg-Ag。

在一些实施例中，如图 2 所示，像素电极 400 可以进一步延伸至像素限定层 300 的顶面，像素电极 400 的端部位于像素限定层 300 顶面上；发光层端部 501 为阶梯状并将像素电极 400 的端部覆盖；公共电极端部 601 为阶梯状并将发光层端部 501 覆盖，并沿像素限定层 300 顶面延伸。这进一步增大了像素电极 400 和发光层 500 的面积，使得像素电极 400 与发光层 500 的接触面积进一步增大，在不改变像素单元开口率的情况下，在防止光散射带来的混色问题同时，进一步提升了整体亮度。

图 3 为本发明的第二实施例的像素单元，为了达到简要说明的目的，上述第一实施例中任何可作相同应用的技术特征叙述皆并于此，无需再重复相同叙述。以下仅描述第二实施例中与第一实施例不同的技术特征。

像素限定层 300 的第一过孔 301 侧壁 302 具有向外凸出的弧形凸面，像素电极 400 侧面沿第一过孔 301 的弧形凸面状侧壁 302 延伸至第一过孔 301 侧壁 302 的顶部，发光层 500 形成于像素电极 400 上，并将像素限定层 300 覆盖，公共电极 600 形成于发光层 500 上，并将发光层 500 覆盖并沿像素限定层 300 顶面延伸。第二实施例像素单元的第一过孔 301 侧壁 302 面积大于第一实施例像素单元的第一过孔 301 侧壁 302 面积，进一步增大了像素电极 400 和发光层 500 的面积，使得像素电极 400 与发光层 500 的接触面积进一步增大，在不改变像素单元开口率的情况下，在防止光散射带来的混色问题同时，进一步提升了整体亮度。

在一些实施例中，如图 3 所示，像素电极 400 可以进一步延伸至像素限定层 300 的顶面，像素电极 400 的端部位于像素限定层 300 顶面上；发光层端部 501 为阶梯状并将像素电极 400 的端部覆盖；公共电极端部 601 为阶梯状并将发光层端部 501 覆盖，并沿像素限定层 300 顶面延伸，这进一步增大了像素电极 400 和发光层 500 的面积，使得像素电极 400 与发光层 500 的接触面积进一步增大，在不改变像素单元开口率的情况下，在防止光散射带来的混色问题同时，进一步提升了整体亮度。

图 4 为本发明的第三实施例的像素单元，为了达到简要说明的目的，上述任一实施例中任何可作相同应用的技术特征叙述皆并于此，无需再重复相同叙述。以下仅描述第三实施例中与其它实施例不同的技术特征。

像素限定层 300 的第一过孔 301 侧壁 302 具有向内凹陷的弧形凹面，像素电极 400 侧面沿第一过孔 301 的弧形凹面状侧壁 302 延伸至第一过孔 301 侧壁 302 的顶部，发光层 500 形成于像素电极 400 上，并将像素限定层 300 覆盖，公共电极 600 形成于发光层 500 上，并将发光层 500 覆盖并沿像素限定层 300 顶面延伸。第三实施例像素单元的第一过孔 301 侧壁 302 面积大于第一实施例像素单元的第一过孔 301 侧壁 302 面积，进一步增大了像素电极 400 和发光层 500 的面积，使得像素电极 400 与发光层 500 的接触面积进一步增大，在不改变像素单元开口率的情况下，在防止光散射带来的混色问题同时，进一步提升了整体亮度。

在一些实施例中，如图 4 所示，像素电极 400 可以进一步延伸至像素限定层 300 的顶面，像素电极 400 的端部位于像素限定层 300 顶面上；发

光层端部 501 为阶梯状并将像素电极的端部覆盖；公共电极端部 601 为阶梯状并将发光层端部 501 覆盖，并沿像素限定层 300 顶面延伸，这进一步增大了像素电极 400 和发光层 500 的面积，使得像素电极 400 与发光层 500 的接触面积进一步增大，在不改变像素单元开口率的情况下，在防止光散射带来的混色问题同时，进一步提升了整体亮度。

图 5 为本发明的第四实施例的像素单元，为了达到简要说明的目的，上述任一实施例中任何可作相同应用的技术特征叙述皆并于此，无需再重复相同叙述。以下仅描述第四实施例中与其它实施例不同的技术特征。

像素限定层 300 的第一过孔 301 的上半部分外扩，形成一台阶，构成一阶梯状的侧壁 302，像素电极 400 侧面沿第一过孔 301 的阶梯状的侧壁 302 延伸至第一过孔 301 侧壁 302 的顶部，发光层 500 形成于像素电极 400 上，并将像素限定层 300 覆盖，公共电极 600 形成于发光层 500 上，并将发光层 500 覆盖并沿像素限定层 300 顶面延伸。第四实施例像素单元的第一过孔 301 侧壁 302 面积大于第一实施例像素单元的第一过孔 301 侧壁 302 面积，进一步增大了像素电极 400 和发光层 500 的面积，使得像素电极 400 与发光层 500 的接触面积进一步增大，在防止光散射带来的混色问题同时，进一步提升了整体亮度。

在一些实施例中，如图 5 所示，像素电极 400 可以进一步延伸至像素限定层 300 的顶面，像素电极 400 的端部位于像素限定层 300 顶面上；发光层端部 501 为阶梯状并将像素电极的端部覆盖；公共电极端部 601 为阶梯状并将发光层端部 501 覆盖，并沿像素限定层 300 顶面延伸，这进一步增大了像素电极 400 和发光层 500 的面积，使得像素电极 400 与发光层 500 的接触面积进一步增大，在防止光散射带来的混色问题同时，进一步提升了整体亮度。

图 6 为本发明的第五实施例的像素单元，为了达到简要说明的目的，上述任一实施例中任何可作相同应用的技术特征叙述皆并于此，无需再重复相同叙述。以下仅描述第五实施例中与其它实施例不同的技术特征。

作为本发明的另一个可选实施例，像素单元还包括：保护层 800。保护层 800 形成于像素限定层 300 上并将像素电极 400 的端部覆盖；发光层 500 形成于像素电极上并将保护层 800 覆盖；公共电极 600 形成于发光层

500 上，将发光层 500 覆盖并沿像素限定层 300 顶面延伸。

本实施例的保护层可形成于本发明上述第一至第四实施例中的任一实施例所述的像素单元上。以包含保护层的图 1 所示的像素单元为例进行说明，如图 6 所示，保护层 800 将像素电极 400 端部覆盖，使得像素电极 400 端部和公共电极 600 相互隔离，可防止像素电极 400 和公共电极 600 之间的尖端放电现象发生，提高了像素单元的显示稳定性和显示效果。

本发明的第六实施例提供了一种阵列基板，阵列基板包括栅线、数据线和上述任一实施例中的像素单元，栅线连接像素单元驱动薄膜晶体管的控制端 107，数据线连接驱动薄膜晶体管的输入端 110。

本发明的第七实施例提供了一种显示装置，显示装置包括第六实施例中的阵列基板以及盖板。

本发明第八实施例提供了一种像素单元的制备方法，如图 7 所示，用于制备上述第一至第五实施例中任一实施例所述的像素单元。制备方法可以具体包括如下步骤。

步骤 101：在驱动薄膜晶体管上依次形成平坦化层和像素限定层，并通过构图工艺形成第二过孔和第一过孔。

上述构图工艺可以但不限于半色调掩膜（Half Tone Mask）工艺，只要能加工出第二过孔和第一过孔即可。

当采用半色调掩膜工艺时，步骤 101 具体包括：涂布有机膜材料，在有机膜材料上沉积聚酰亚胺（PI）材料，采用半色调掩膜光刻工艺，使用一张半色调掩膜版（Half Tone Mask），一次性刻出平坦化层的第二过孔和像素限定层第一过孔。半色调掩膜版是一种多灰度掩膜，整个掩膜分为不透光部分、半透光部分和透光部分，使用半色调掩膜版可以在一次曝光后呈现出曝光部分、半曝光部分和未曝光部分三种曝光层次。具体来说，使用半色调掩膜版的透光部分曝光出第二过孔，半透光部分曝光出第一过孔，从而在一次性光刻出平坦化层的第二过孔和像素限定层的第一过孔。

现有技术通过两道工艺先后制备第二过孔和第一过孔，需要两套掩膜板，当采用半色调掩膜工艺形成第二过孔和第一过孔时，只需一套半色调掩膜版，一次光刻工艺就制备出第二过孔和第一过孔，简化了工艺流程，缩短了生产时间，减少了掩膜成本并使整个工艺的成本大幅降低，提高了

产能。现有技术的先形成像素电极再形成像素限定层的方式，会使形成像素限定层过程后的像素电极材料残留物污染像素电极，进而影响发光效果，而本发明提供的工艺流程先形成像素限定层后形成像素电极，从而避免了上述问题，极大提升了发光效果。

步骤 201：形成像素电极。

步骤 201 可以具体包括：依次进行 ITO 镀膜、Ag 镀膜、ITO 镀膜，经光刻、湿刻、去胶和退化在像素限定层的第一过孔内形成像素电极，像素电极具有底面部分和侧面部分，其侧面部分沿第一过孔的侧壁延伸至第一过孔侧壁的顶部。

步骤 301：形成垫隔层。

步骤 301 可以具体包括：在像素限定层上沉积聚酰亚胺（PI）材料，经光刻形成垫隔层。

在本发明的另一个实施例中，步骤 301 还可以具体包括：在像素限定层上沉积聚酰亚胺（PI）材料，通过一次构图工艺形成垫隔层和覆盖像素电极端部的保护层。

本实施例的步骤 301 可以通过一次沉积和构图工艺同步加工出垫隔层和保护层，并不会因保护层而增加工艺步骤，有利于简化工艺流程和控制成本。

步骤 401：形成发光层和公共电极。

步骤 401 可以具体包括：

子步骤 4011：采用真空热蒸镀工艺，沉积有机发光材料并通过构图工艺在像素电极上形成覆盖像素电极的发光层。

在本发明的另一个实施例中，子步骤 4011 也可以具体包括：采用真空热蒸镀工艺，沉积有机发光材料并通过构图工艺在像素电极上形成覆盖像素电极和保护层的发光层。

子步骤 4012：采用真空热蒸镀工艺，沉积金属合金并通过构图工艺在发光层上形成覆盖发光层并沿像素限定层顶面延伸的公共电极。

在一些实施例中，在制备像素单元前还包括制备驱动薄膜晶体管的步骤，该驱动薄膜晶体管是低温多晶硅薄膜晶体管，所述步骤包括：

子步骤 011：在衬底上依次形成缓冲层和有源层。

子步骤 011 可以具体包括：

清洗玻璃衬底并对进行预处理；

在玻璃衬底上形成缓冲层，再形成有源层，有源层为 a-Si 材料，并进行去氢处理；其中，选用等离子体增强化学气相沉积（PECVD）工艺形成缓冲层、有源层；

对有源层旋转清洗（spin clean），并利用准分子激光晶化（ELA）工艺进行多晶硅晶化，生成多晶硅 P-Si。

子步骤 012：多晶硅刻蚀，形成输出极、输入极和沟道。

子步骤 012 可以具体包括：利用光刻工艺刻蚀多晶硅 P-Si，得到图形化的输出极、输入极和沟道。

子步骤 013：形成栅极绝缘层。

子步骤 013 可以具体包括：先旋转清洗（spin clean），利用等离子体增强化学气相沉积（PECVD）工艺沉积二氧化硅（SiO_2）或二氧化硅（SiO_2）/氮化硅（SiN_x）双层材料，并通过构图工艺形成栅极绝缘层。

子步骤 014：在栅极绝缘层上形成控制端。

子步骤 014 可以具体包括：先旋转清洗（spin clean），将钼铌材料沉积成膜、光刻、增强电容耦合等离子干刻（ECCP）、去胶得到图形化的控制端。

子步骤 015：形成层间沉积层并刻蚀层间沉积层和栅极绝缘层的第三过孔和第四过孔。

子步骤 015 可以具体包括：先经氢氟酸（BHF）清洗，将氮化硅（SiN_x）或二氧化硅（SiO_2）材料成膜并氢化，再经光刻、感应耦合等离子（ICP）刻蚀和去胶形成第三过孔和第四过孔。

子步骤 016：形成输出端和输入端。

子步骤 016 可以具体包括：先经氢氟酸（BHF）清洗，将 Ti-Al-Ti 材料成膜，并经光刻、增强电容耦合等离子干刻（ECCP）、去胶和金属退火形成输出端和输入端。

由上可知，本发明实施例提供的有机发光二极管显示装置中的像素单元及其制备方法、阵列基板和显示装置至少具有以下有益效果之一。

（1）像素电极侧面部分沿第一过孔的侧壁延伸至第一过孔顶部，使

得发光层向周围散射的光大为减少，像素单元之间的混色现象大为改善，有效地解决了光散射带来的混色问题。

（2）像素电极面积增大，使得像素电极与发光层的接触面积增大，在不改变像素单元开口率的情况下，增大了像素单元的发光面积，提升了整体亮度。

（3）发光层和公共电极的阶梯状端部进一步增大了发光面积，进一步提升了整体亮度。

（4）制备方法可利用半色调掩膜版，一次光刻工艺制备出第二过孔和第一过孔，简化了工艺流程，缩短了生产时间，减少了掩膜成本并使整个工艺的成本大幅降低，提高了产能。

（5）先形成像素限定层后形成像素电极，从而避免了形成像素限定层过程后的像素电极材料残留物污染像素电极，提升了发光效果。

（6）保护层将像素电极的端部覆盖，使得像素电极端部和公共电极相互隔离，可防止像素电极和公共电极间的尖端放电现象发生，提高了像素单元的显示稳定性和显示效果。

至此，已经结合附图对本实施例进行了详细描述。依据以上描述，本领域技术人员应当对本发明提供的像素单元及其制备方法、阵列基板和显示装置有了清楚的认识。

需要说明的是，在附图或说明书正文中，未绘示或描述的实现方式，均为所属技术领域中普通技术人员所知的形式，并未进行详细说明。此外，上述对各元件的定义并不仅限于实施例中提到的各种具体结构、形状或方式，本领域普通技术人员可对其进行简单地更改或替换，例如：

（1）第一过孔侧壁还可以采用其他形状；

（2）实施例中提到的方向用语，例如“上”、“下”、“前”、“后”、“左”、“右”等，仅是参考附图的方向，并非用来限制本发明的保护范围；

（3）上述实施例可基于设计及可靠度的考虑，彼此混合搭配使用或与其他实施例混合搭配使用，即不同实施例中的技术特征可以自由组合形成更多的实施例。

以上所述的具体实施例，对本发明的目的、技术方案和有益效果进行了进一步详细说明，所应理解的是，以上所述仅为本发明的具体实施例而

已，并不用于限制本发明，凡在本发明的精神和原则之内，所做的任何修改、等同替换、改进等，均应包含在本发明的保护范围之内。

权 利 要 求

1、一种像素单元，其特征在于，包括：像素限定层、像素电极、发光层和公共电极；其中，

所述像素限定层具有第一过孔，像素电极、发光层和公共电极层叠于所述第一过孔内；

所述像素电极包括底面部分和侧面部分，所述侧面部分沿第一过孔的侧壁延伸至第一过孔的侧壁的顶部；

所述发光层形成于像素电极上并覆盖像素电极，所述公共电极形成于发光层上，覆盖发光层并沿像素限定层的顶面延伸。

2、如权利要求 1 所述的像素单元，其特征在于，所述像素限定层的第一过孔的侧壁形成为平面、向外凸出的弧形凸面、向内凹陷的弧形凹面或阶梯状。

3、如权利要求 1 所述的像素单元，其特征在于，所述像素电极延伸至像素限定层的顶面，所述像素电极的端部位于像素限定层的顶面上，所述发光层和公共电极的端部均为阶梯状。

4、如权利要求 1 所述的像素单元，其特征在于，还包括：保护层，所述保护层形成于所述像素限定层上并将所述像素电极的端部覆盖，所述发光层覆盖所述保护层。

5、如权利要求 1 所述的像素单元，其特征在于，还包括：平坦化层，所述平坦化层在与驱动薄膜晶体管的输出端对应位置处开有第二过孔，所述像素限定层形成于平坦化层上，所述第一过孔位于所述第二过孔正上方并与所述第二过孔贯通。

6、一种阵列基板，其特征在于，包括如权利要求 1-5 中任一项权利要求所述的像素单元。

7、一种显示装置，其特征在于，包括如权利要求 6 所述的阵列基板。

8、一种像素单元的制备方法，其特征在于，用于制备如权利要求 1 所述的像素单元，包括：

形成像素限定层，并在所述像素限定层开设第一过孔；

在所述像素限定层的第一过孔内形成像素电极，其中，所述像素电极

形成有底面和侧面，所述侧面沿第一过孔的侧壁延伸至第一过孔的侧壁的顶部；

形成覆盖像素电极的发光层；以及

形成覆盖发光层并沿像素限定层的顶面延伸的公共电极。

9、如权利要求 8 所述的制备方法，其特征在于，所述形成像素限定层，并在所述像素限定层开设第一过孔包括：

依次沉积两层有机材料，通过一次构图工艺形成平坦化层的第二过孔和像素限定层的第一过孔。

10、如权利要求 8 所述的制备方法，其特征在于，所述在像素限定层的第一过孔内形成像素电极之后和所述形成覆盖像素电极的发光层之前还包括：

在像素限定层沉积有机材料，通过一次构图工艺形成垫隔层和覆盖像素电极端部的保护层；以及

所述形成覆盖像素电极的发光层还包括：

在像素电极上形成覆盖像素电极和保护层的发光层。

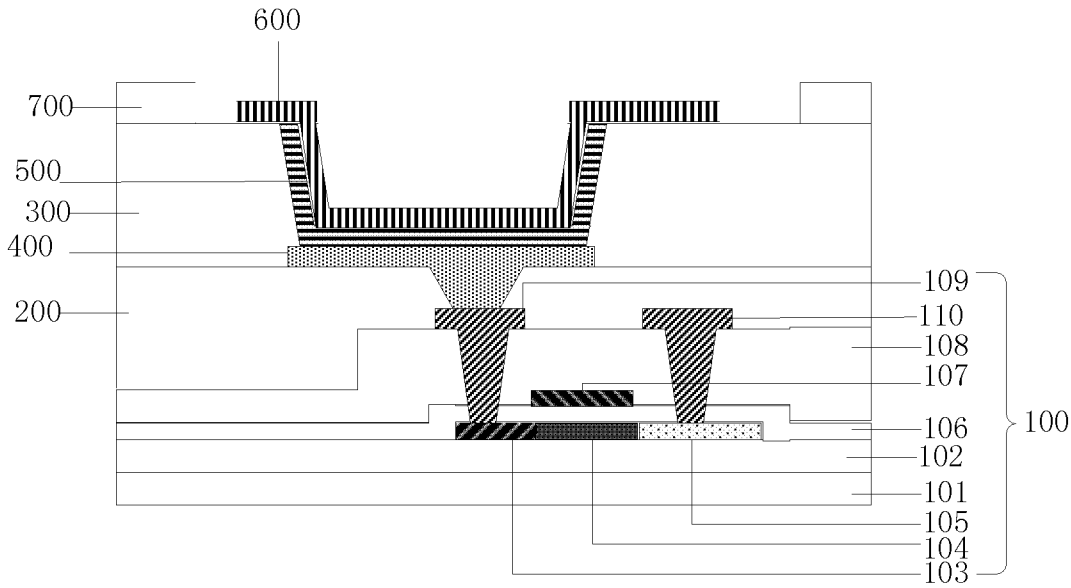

600
700
500
300
400
200
109
110
108
107
106
102
101
105
104
103
100

图 1

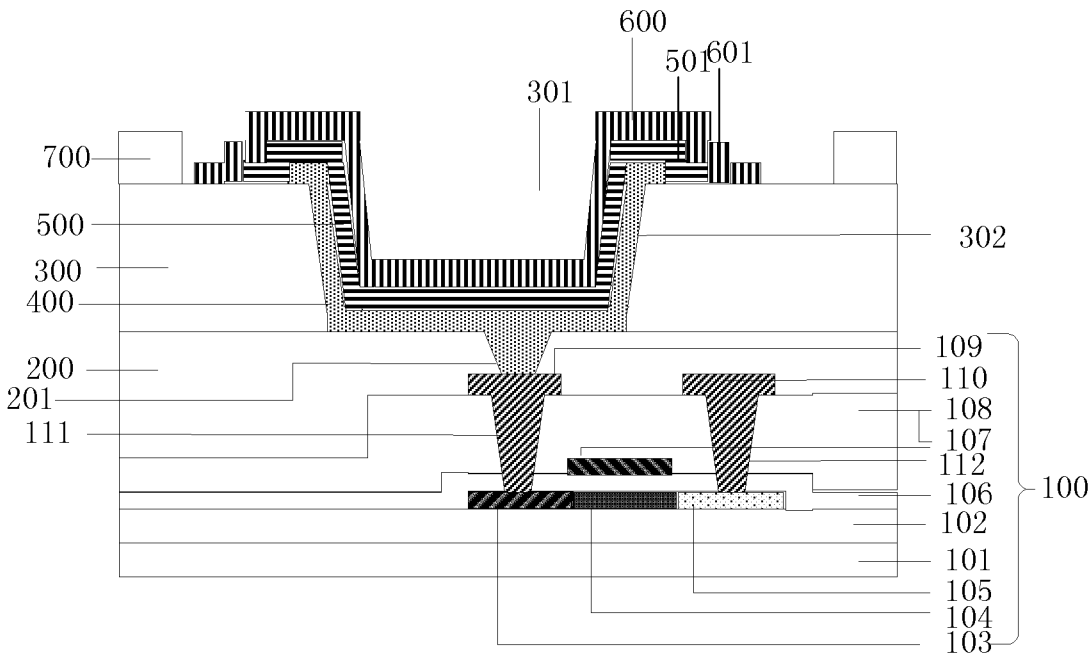

600
501
601
301
700
500
300
400
302
200
201
111
109
110
108
107
112
106
102
101
105
104
103
100

图 2

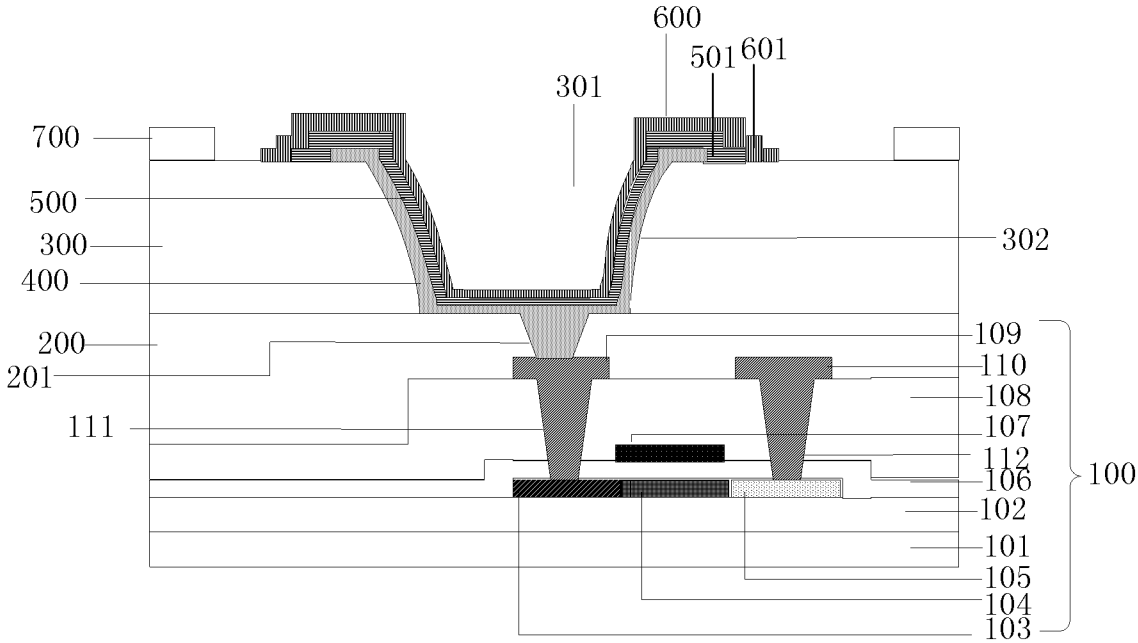

600
501
601
301
700
500
300
400
200
201
111
302
109
110
108
107
112
106
102
101
105
104
103
100

图 3

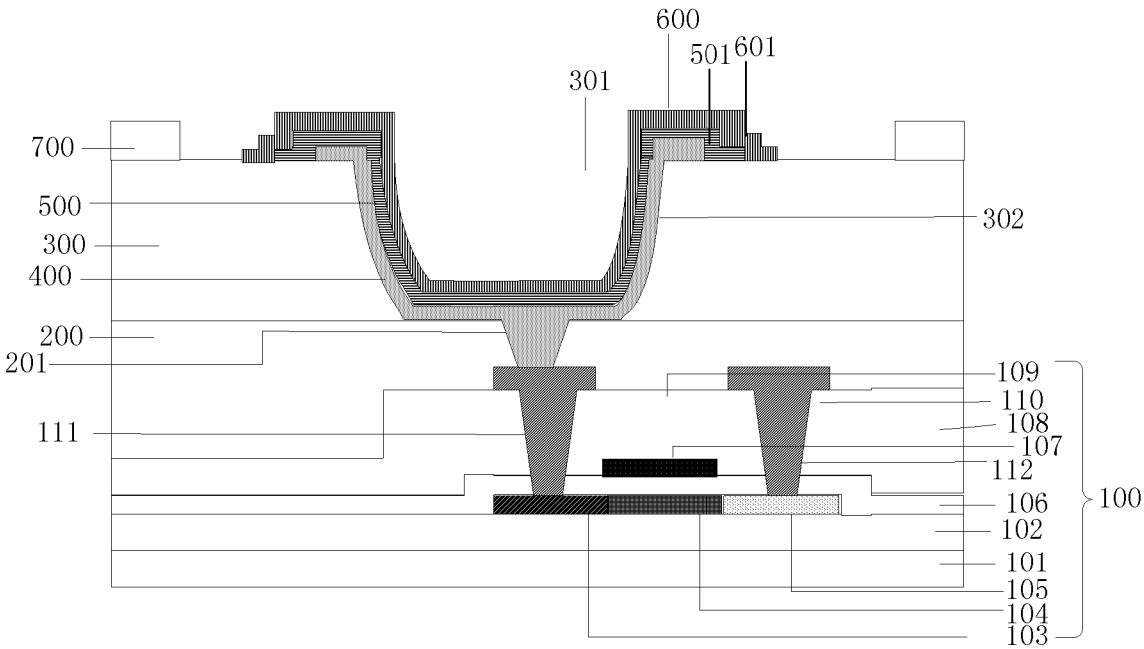

600
501
601
301
700
500
300
400
200
201
111
302
109
110
108
107
112
106
102
101
105
104
103
100

图 4

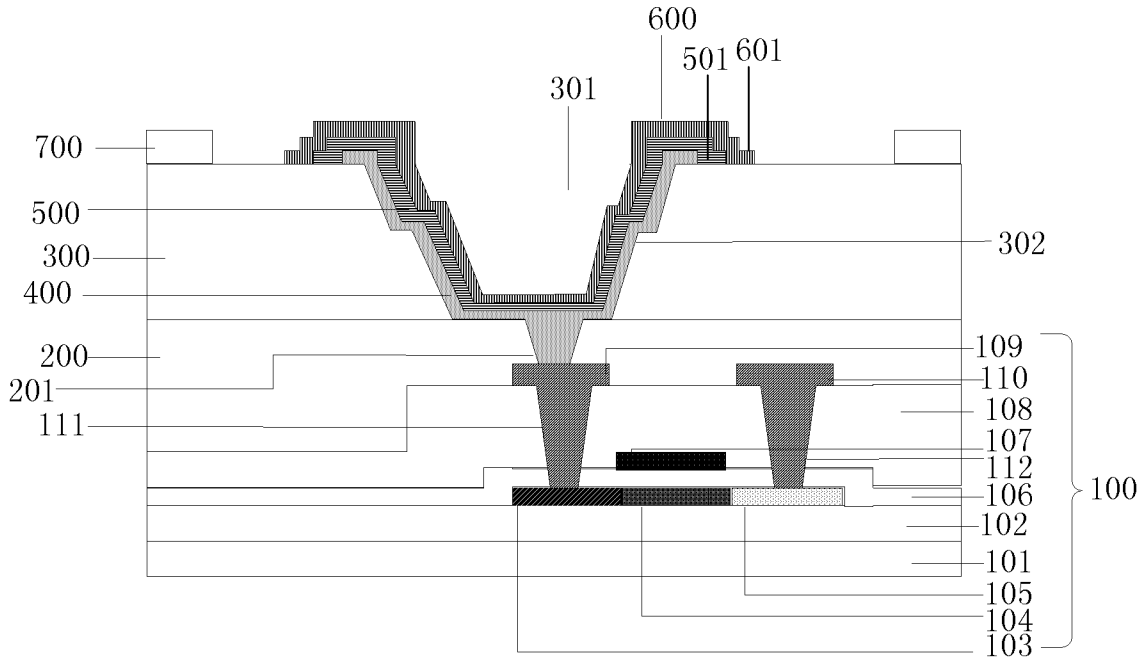

600
501
601
301
700
500
300
400
302
200
201
111
109
110
108
107
112
106
102
101
105
104
103
100

图 5

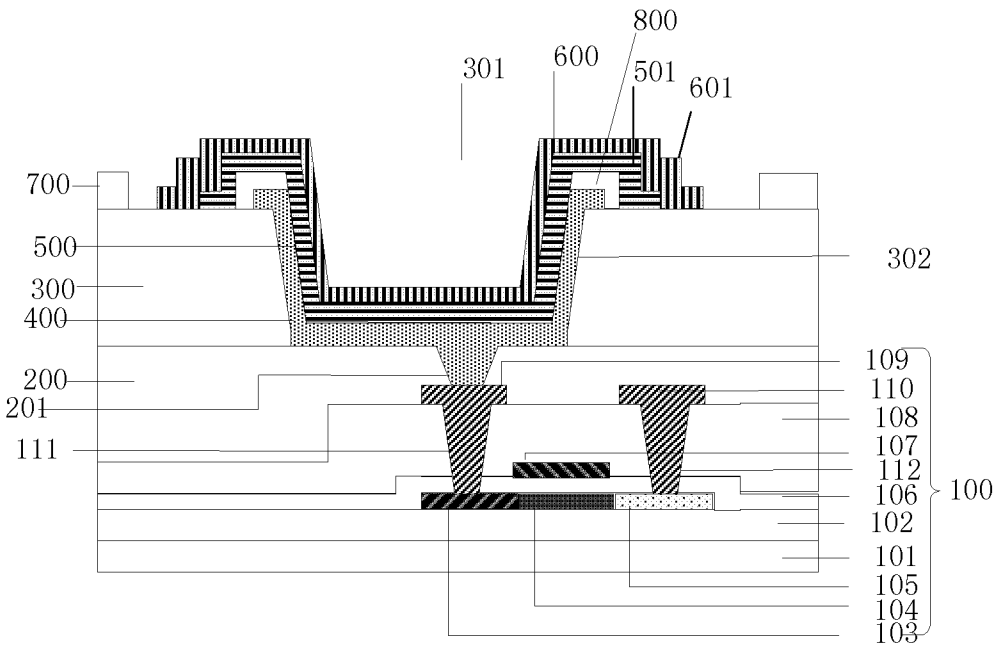

800
301
600
501
601
700
500
300
400
302
200
201
111
109
110
108
107
112
106
102
101
105
104
103
100

图 6

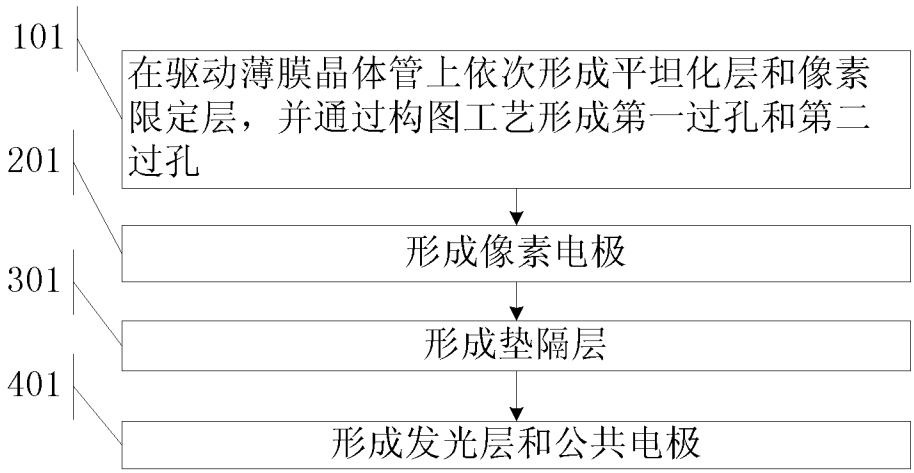

101
在驱动薄膜晶体管上依次形成平坦化层和像素限定层，并通过构图工艺形成第一过孔和第二过孔
201
形成像素电极
301
形成垫隔层
401
形成发光层和公共电极

图 7

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/070258

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/32 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L; H05B

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI: pixel, define, electrode, hole, colour mixing, reflect

WPI, EPODOC: pixel, defin+, electrode?, hole?, via?, color, colour, mix+, reflect+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 105810719 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 27 July 2016 (27.07.2016), claims 1-10	1-10
X	CN 1607879 A (SAMSUNG SDI CO., LTD.), 20 April 2005 (20.04.2005), description, page 4, lines 2-6 and page 7, lines 2-17, and figures 2 and 4	1-10
A	CN 105428366 A (SAMSUNG DISPLAY CO., LTD.), 23 March 2016 (23.03.2016), the whole document	1-10
A	US 2014239259 A1 (SAMSUNG DISPLAY CO., LTD.), 28 August 2014 (28.08.2014), the whole document	1-10

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
07 February 2017 (07.02.2017)	**08 March 2017 (08.03.2017)**
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer **LIU, Jing** Telephone No.: (86-10) **62413952**

Form PCT/ISA/210 (second sheet) (July 2009)

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/070258

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 105810719 A	27 July 2016	None	
CN 1607879 A	20 April 2005	CN 100448056 C	31 December 2008
		US 7227306 B2	05 June 2007
		US 2005046342 A1	03 March 2005
		KR 20050022991 A	09 March 2005
		KR 100552962 B	15 February 2006
		KR 20050052291 A	02 June 2005
		KR 100615199 B	25 August 2006
CN 105428366 A	23 March 2016	US 2016079286 A1	17 March 2016
		KR 20160032339 A	24 March 2016
		EP 2996147 A1	16 March 2016
US 2014239259 A1	28 August 2014	US 2015236295 A1	20 August 2015
		US 9041035 B2	26 May 2015
		KR 20140108029 A	05 September 2014
		US 9520452 B2	13 December 2016

国际检索报告

国际申请号
PCT/CN2017/070258

A. 主题的分类

H01L 27/32(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L; H05B

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNPAT，CNKI：像素，象素，限定，电极，孔，混色，反射 WPI, EPODOC: pixel, defin+, electrode?, hole?, via?, color, colour, mix+, reflect+

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
PX	CN 105810719 A (京东方科技集团股份有限公司 等) 2016年 7月 27日 (2016-07-27) 权利要求1-10	1-10
X	CN 1607879 A (三星SDI株式会社) 2005年 4月 20日 (2005-04-20) 说明书第4页第2-6行，第7页第2-17行，附图2，4	1-10
A	CN 105428366 A (三星显示有限公司) 2016年 3月 23日 (2016-03-23) 全文	1-10
A	US 2014239259 A1 (SAMSUNG DISPLAY CO., LTD.) 2014年 8月 28日 (2014-08-28) 全文	1-10

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2017年 2月 7日	2017年 3月 8日

ISA/CN的名称和邮寄地址	受权官员
中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088	刘婧
传真号 (86-10)62019451	电话号码 (86-10)62413952

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2017/070258

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	105810719	A	2016年 7月 27日	无			
CN	1607879	A	2005年 4月 20日	CN	100448056	C	2008年 12月 31日
				US	7227306	B2	2007年 6月 5日
				US	2005046342	A1	2005年 3月 3日
				KR	20050022991	A	2005年 3月 9日
				KR	100552962	B	2006年 2月 15日
				KR	20050052291	A	2005年 6月 2日
				KR	100615199	B	2006年 8月 25日
CN	105428366	A	2016年 3月 23日	US	2016079286	A1	2016年 3月 17日
				KR	20160032339	A	2016年 3月 24日
				EP	2996147	A1	2016年 3月 16日
US	2014239259	A1	2014年 8月 28日	US	2015236295	A1	2015年 8月 20日
				US	9041035	B2	2015年 5月 26日
				KR	20140108029	A	2014年 9月 5日
				US	9520452	B2	2016年 12月 13日