

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6539209号
(P6539209)

(45) 発行日 令和1年7月3日 (2019. 7. 3)

(24) 登録日 令和1年6月14日 (2019. 6. 14)

(51) Int.Cl.	F I
H03M 13/19 (2006.01)	H03M 13/19
H03M 13/25 (2006.01)	H03M 13/25
H03M 13/27 (2006.01)	H03M 13/27

請求項の数 4 (全 30 頁)

(21) 出願番号	特願2015-547645 (P2015-547645)	(73) 特許権者	000004352
(86) (22) 出願日	平成26年11月13日 (2014. 11. 13)		日本放送協会
(86) 国際出願番号	PCT/JP2014/005715		東京都渋谷区神南2丁目2番1号
(87) 国際公開番号	W02015/072145	(74) 代理人	100147485
(87) 国際公開日	平成27年5月21日 (2015. 5. 21)		弁理士 杉村 憲司
審査請求日	平成29年10月2日 (2017. 10. 2)	(74) 代理人	100161148
(31) 優先権主張番号	特願2013-236956 (P2013-236956)		弁理士 福尾 誠
(32) 優先日	平成25年11月15日 (2013. 11. 15)	(72) 発明者	鈴木 陽一
(33) 優先権主張国	日本国 (JP)		東京都世田谷区砧一丁目10番11号 日
特許権者において、実施許諾の用意がある。		(72) 発明者	橋本 明記
			東京都世田谷区砧一丁目10番11号 日
			本放送協会放送技術研究所内

最終頁に続く

(54) 【発明の名称】 符号化器、復号器、送信装置及び受信装置

(57) 【特許請求の範囲】

【請求項1】

符号化率毎に固有の検査行列を用いてデジタルデータをLDPC符号化する符号化器であって、

44880ビットからなる符号長で符号化率毎に予め定めた検査行列初期値テーブルを初期値として、符号化率93／120に応じた情報長に対応する部分行列の1の要素を、列方向に374列毎の周期で配置して構成した検査行列を用いてLDPC符号化を行い、前記符号化率93／120の検査行列初期値テーブルは、

【表 3】

符号化率93／120の検査行列初期値テーブル(前半)

521	781	2081	2419	3589	5877	6085	6267	6657
1769	2029	2315	5799	6215	7255	7281	7385	9361
547	651	1873	2159	2471	7671	8581	8659	8919
2107	3069	3953	4851	5851	8555	9113	8815	9049
131	4935	5038	5565	6406	7515	7593	8074	7905
495	1821	2705	3095	3485	7459	8452	8503	8841
638	880	2073	2426	5014	6475	7307	8968	9179
27	910	2731	3199	4915	7923	8061	9543	9595
869	3081	3396	4109	6137	6345	7320	7880	8619
2226	1979	2178	4701	5331	6423	9738	9224	9491
2353	2937	4337	3458	4496	4375	4889	9532	9725
9138	1381	1809	1449	1535	4655	8303	8113	8269
4855	7552	6470	8936	7994	7002	9233	9174	9647
1991	6823	3584	6083	6115	5899	7302	7463	8529
2777	2603	2707	3615	3823	5123	6995	9153	
573	1941	7936	7524	7112	7047	9023	9673	
1892	1847	2689	7176	7661	8559	7801	9465	
7764	7894	7957						
3756	5481	8893						
3403	7657	8373						
3572	4670	4343						
8924	7853	8217						
4000	6095	9101						
1743	6759	7541						
1249	7827	9439						
3312	5833	7177						
3017	5985	5773						
497	5080	9231						
1301	5407	4837						
878	2598	2887						
7100	5900	6605						
2644	5537	8243						
4601	5311	5253						
6722	8930	9777						
3332	4132	5227						
8551	8991	9335						
2419	2602	4421						
5390	4626	8035						
4110	5955	7879						
2589	5643	6709						
917	6697	8139						
838	7638	9517						
1230	2913	7619						
2497	3519	5903						
3307	4131	4577						
5096	5435	7021						
4121	7554	9621						

10

20

30

40

【表 4】

符号化率93／120の検査行列初期値テーブル(後半)

6742	5965	8945
6140	6781	8321
2452	6557	7697
5034	4842	9205
4057	5398	9309
2445	3982	8191
3641	8639	7775
4946	7418	8737
1862	1613	3147
7115	2965	5201
1405	6891	8763
915	1431	8971
5167	4965	5721
1926	1888	5461
2686	2165	7099
2802	2055	5539
1329	4737	9413
1660	469	1951
5124	9257	9387
3015	5560	7983
4083	4239	4785
3348	6541	8165
6843	6820	9803
7736	5291	6371
1880	5079	9699
79	2033	6189
5874	5487	7762
6655	9299	9075
6139	5381	7567
1406	5583	6839
4609	3306	5513
319	3991	6917
5989	8846	9569
4735	4497	4447
2814	6943	8633
5453	5702	6059
3708	5981	9751
6368	5169	7333
3369	8002	9283
2628	2838	5383
7740	5424	7645
2130	1372	3121
1608	5747	8997
7097	7238	8399
2816	5125	5409
649	1657	2835

からなる符号化器。

10

20

30

40

50

【請求項 2】

請求項 1 に記載の符号化器で符号化したデータを、前記検査行列に基づいて LDPC 復号する復号器。

【請求項 3】

請求項 1 に記載の符号化器を備える送信装置。

【請求項 4】

請求項 2 に記載の復号器を備える受信装置。

【発明の詳細な説明】

【関連出願の相互参照】

【0001】

10

本出願は、2013 年 11 月 15 日に出願された日本国特許出願 2013-236956 号の優先権を主張するものであり、この先の出願の開示全体をここに参照のために取り込む。

【技術分野】

【0002】

本発明は、衛星放送及び地上放送並びに固定通信及び移動通信の技術分野に関するものであり、特に、デジタルデータの符号化器、復号器、送信装置及び受信装置に関する。

【背景技術】

【0003】

20

デジタル伝送方式では、各サービスで利用可能な周波数帯域幅において、より多くの情報が伝送可能なよう、多値変調方式がよく用いられる。周波数利用効率を高めるには、変調信号 1 シンボルあたりに割り当てるビット数（変調次数）を高めるのが有効であるが、周波数 1 Hz あたりに伝送可能な情報速度の上限値と信号対雑音比の関係はシャノン限界で制限される。衛星伝送路を用いた情報の伝送形態の一例として、衛星デジタル放送が挙げられる。

【0004】

衛星デジタル放送においては、衛星中継器のハードウェア制限上、電力効率のよい TWT A（進行波管増幅器）がよく用いられる。また、限られた衛星中継器のハードウェア制限を最大限生かすため、衛星中継器出力が最大となるよう、飽和領域で増幅器を動作させることが望ましい。しかし、増幅器で発生する歪は伝送劣化につながるため、電力増幅器で発生する歪で生じる伝送劣化に強い耐性をもつ変調方式として、位相シフトキーイング（PSK：Phase Shift Keying）がよく利用される。現在日本では衛星デジタル放送の伝送方式として ISDB-S とよばれる伝送方式が用いられ、BPSK, QPSK, 8PSK といった PSK 変調が利用可能である。

30

【0005】

また、欧州の伝送方式である DVB-S2 では振幅位相シフトキーイング（APSK）も利用可能とし、さらなる周波数利用効率の改善を図った変調方式の実用化が成されている。例えば、16APSK であれば周波数利用効率は最大 4 bps/Hz であり、32APSK であれば最大 5 bps/Hz 伝送することが可能である。

【0006】

40

現在利用されている衛星デジタル放送では、誤り訂正符号を用いた受信装置における情報訂正が行われている。パリティビットと呼ばれる冗長信号を送るべき情報に付加することで信号の冗長度（符号化率）を制御し、雑音に対する耐性を上げることが可能である。誤り訂正符号と変調方式は密接に関わっており、信号対雑音比に対する周波数利用効率の理論的な上限値はシャノン限界と呼ばれる。シャノン限界に迫る性能を有する強力な誤り訂正符号の一つとして LDPC（Low Density Parity Check）符号が 1962 年にギャラガーによって提案されている（例えば、非特許文献 1 参照）。

【0007】

LDPC 符号は、非常に疎な検査行列 H（検査行列の要素が 0 と 1 からなり、且つ 1 の数が非常に少ない）により定義される線形符号である。

50

【0008】

L D P C 符号は符号長を大きくし、適切な検査行列を用いることによりシャノン限界に迫る伝送特性が得られる強力な誤り訂正符号であり、D V B - S 2 や、A R I B S T D - B 4 4 に記載の高度広帯域衛星デジタル放送の伝送方式（以下、高度衛星放送方式と呼ぶ。例えば、非特許文献2参照）及び、広帯域無線アクセス規格 I E E E 8 0 2 . 1 6 e においても L D P C 符号が採用されている。多値 A P S K 変調と L D P C 符号をはじめとする強力な誤り訂正符号を組み合わせることで、より高い周波数利用効率の伝送が可能となっている。

【0009】

高度衛星放送方式を例にした場合、本方式における L D P C 符号の符号長は、前方向誤り訂正方式（F E C : Forward Error Correction）フレームで構成され、4 4 8 8 0 ビットであり、B P S K 限界（信号点配置を B P S K とした場合の信号対雑音比に対する周波数利用効率の理論的な上限値）から約 1 d B 以内の性能を有することが示されている（例えば、非特許文献3参照）。

【0010】

また、高度衛星放送方式においては、L D P C 符号化率として、 $41/120$ ($1/3$)、 $49/120$ ($2/5$)、 $61/120$ ($1/2$)、 $73/120$ ($3/5$)、 $81/120$ ($2/3$)、 $89/120$ ($3/4$)、 $97/120$ ($4/5$)、 $101/120$ ($5/6$)、 $105/120$ ($7/8$)、及び、 $109/120$ ($9/10$) が定められ（例えば、非特許文献2参照）、これら以外にも、 $11/40$ の L D P C 符号化率が提案されている（例えば、特許文献1, 2参照）。

【先行技術文献】

【特許文献】

【0011】

【特許文献1】特許第4688841号明細書

【特許文献2】特許第4856608号明細書

【非特許文献】

【0012】

【非特許文献1】R. G Gallager, “Low Density Parity Check Codes,” in Research Monograph series Cambridge, MIT Press, 1963

【非特許文献2】“高度広帯域衛星デジタル放送の伝送方式 標準規格 ARIB STD-B44 1.0版、[online]、平成21年7月29日策定、ARIB、[平成25年10月30日検索]、インターネット〈URL: <http://www.arib.or.jp/english/html/overview/doc/2-STD-B44v1#0.pdf>〉

【非特許文献3】鈴木他, “高度 B S デジタル放送用 L D P C 符号の設計”、映像情報メディア学会誌、一般社団法人映像情報メディア学会、映像情報メディア vol.62、No.12、2008年12月1日、pp.1997-2004

【発明の概要】

【発明が解決しようとする課題】

【0013】

ここで、L D P C 符号の性能を高めるためには、特許文献1, 2に示されるように、符号化率の選択だけでなく、各符号化率に適した検査行列初期値テーブルを定める必要がある。特に、L D P C 符号に多値変調を適用した場合の所要 C / N は、シャノン限界（及び、各変調方式の限界値）で示される所要 C / N に対してギャップが拡大する傾向がある。このため、例えば 1 6 A P S K や 3 2 A P S K の採用を鑑みた場合、適切な L D P C 符号化率及び検査行列初期値テーブルを採用することが、要望される所要 C / N において周波数利用効率の向上を実現する上で重要な技術課題となる。

【0014】

本発明は、上述のとおり、多値変調を適用時の L D P C 符号の性能改善を図り、耐雑音性に優れたデジタルデータの符号化器、復号器、送信装置及び受信装置を提供することを目的とする。

【課題を解決するための手段】

【0015】

本発明に係る送信装置及び受信装置において、本発明に係る符号化器及び復号器はLDPC符号率 $93/120$ のLDPC符号に関する処理を備え、さらにLDPC符号率 $93/120$ の特性を効果的に改善させる検査行列初期値テーブルを用いてLDPC符号に関する処理を実行する。また、本発明に係る送信装置及び受信装置は、それぞれ当該LDPC符号率 $93/120$ の検査行列初期値テーブルを用いたLDPC符号に関して変調方式毎に選択的にビット読み出し方向を制御して動作するビットインターリーブ処理部及び変調方式毎に選択的にビット書き込み方向を制御して動作するデインターリーブ処理部を備えるように構成する。

10

【0016】

即ち、本発明の符号化器は、符号化率毎に固有の検査行列を用いてデジタルデータをLDPC符号化する符号化器であって、44880ビットからなる符号長で符号化率毎に予め定めた検査行列初期値テーブルを初期値として、符号化率 $93/120$ に応じた情報長に対応する部分行列の1の要素を、列方向に374列毎の周期で配置して構成した検査行列を用いてLDPC符号化を行うことを特徴とする。

【0017】

また、本発明の符号化器において、前記符号化率 $93/120$ の検査行列初期値テーブル（表1）は、以下の表からなることを特徴とする。

【0018】

20

【表 1】

符号化率93／120の検査行列初期値テーブル(前半)

521	781	2081	2419	3589	5877	6085	6267	6657
1769	2029	2315	5799	6215	7255	7281	7385	9361
547	651	1873	2159	2471	7671	8581	8659	8919
2107	3069	3953	4851	5851	8555	9113	8815	9049
131	4935	5038	5565	6406	7515	7593	8074	7905
495	1821	2705	3095	3485	7459	8452	8503	8841
638	880	2073	2426	5014	6475	7307	8968	9179
27	910	2731	3199	4915	7923	8061	9543	9595
869	3081	3396	4109	6137	6345	7320	7880	8619
2226	1979	2178	4701	5331	6423	9738	9224	9491
2353	2937	4337	3458	4496	4375	4889	9532	9725
9138	1381	1809	1449	1535	4655	8303	8113	8269
4855	7552	6470	8936	7994	7002	9233	9174	9647
1991	6823	3584	6083	6115	5899	7302	7463	8529
2777	2603	2707	3615	3823	5123	6995	9153	
573	1941	7936	7524	7112	7047	9023	9673	
1892	1847	2689	7176	7661	8559	7801	9465	
7764	7894	7957						
3756	5481	8893						
3403	7657	8373						
3572	4670	4343						
8924	7853	8217						
4000	6095	9101						
1743	6759	7541						
1249	7827	9439						
3312	5833	7177						
3017	5985	5773						
497	5080	9231						
1301	5407	4837						
878	2598	2887						
7100	5900	6605						
2644	5537	8243						
4601	5311	5253						
6722	8930	9777						
3332	4132	5227						
8551	8991	9335						
2419	2602	4421						
5390	4626	8035						
4110	5955	7879						
2589	5643	6709						
917	6697	8139						
838	7638	9517						
1230	2913	7619						
2497	3519	5903						
3307	4131	4577						
5096	5435	7021						
4121	7554	9621						

10

20

30

40

【 0 0 1 9 】

【表 2】

符号化率93／120の検査行列初期値テーブル(後半)

6742	5965	8945
6140	6781	8321
2452	6557	7697
5034	4842	9205
4057	5398	9309
2445	3982	8191
3641	8639	7775
4946	7418	8737
1862	1613	3147
7115	2965	5201
1405	6891	8763
915	1431	8971
5167	4965	5721
1926	1888	5461
2686	2165	7099
2802	2055	5539
1329	4737	9413
1660	469	1951
5124	9257	9387
3015	5560	7983
4083	4239	4785
3348	6541	8165
6843	6820	9803
7736	5291	6371
1880	5079	9699
79	2033	6189
5874	5487	7762
6655	9299	9075
6139	5381	7567
1406	5583	6839
4609	3306	5513
319	3991	6917
5989	8846	9569
4735	4497	4447
2814	6943	8633
5453	5702	6059
3708	5981	9751
6368	5169	7333
3369	8002	9283
2628	2838	5383
7740	5424	7645
2130	1372	3121
1608	5747	8997
7097	7238	8399
2816	5125	5409
649	1657	2835

10

20

30

40

【0 0 2 0】

また、本発明の復号器は、本発明の符号化器で符号化したデータを、前記検査行列に基づいてLDPC復号することの特徴とする。

【0 0 2 1】

また、本発明の送信装置は、本発明の符号化器を備えることを特徴とする。

50

【0023】

また、本発明の受信装置は、本発明の復号器を備えることを特徴とする。

【発明の効果】

【0025】

本発明によれば、要望される所要 C/N において、LDPC符号の性能を高め周波数利用効率の向上を実現することが可能となる。

【図面の簡単な説明】

【0026】

【図1】本発明による一実施例の伝送システムにおける多重フレームの構成を示す図である。

10

【図2】本発明による一実施例の伝送システムにおける送信装置のブロック図である。

【図3】本発明による一実施例の伝送システムにおける受信装置のブロック図である。

【図4】本発明による一実施例の変調波信号の一例を示す図である。

【図5】LDPC符号用検査行列の基本構造を示す図である。

【図6】本発明による一実施例の符号化器の処理過程を示すフローチャートである。

【図7】本発明による一実施例の伝送システムにおける検査行列初期値テーブル（符号化率 $93/120$ ）の説明図である。

【図8】本発明による一実施例の送信装置における送信信号を生成するフローチャートである。

【図9】本発明による一実施例の送信装置におけるM値変調におけるビットインターリーブ処理の構成図である。

20

【図10】本発明による一実施例の受信装置における復号器の処理過程を示すフローチャートである。

【図11】本発明による一実施例の受信装置における受信信号を生成するフローチャートである。

【図12】本発明による一実施例の受信装置におけるM値変調におけるデインターリーブ処理の構成図である。

【図13】本発明に係るLDPC符号化率 $93/120$ の際のLDPC符号検査行列の仕様を示す図である。

【図14】本発明に係るLDPC符号化率 $93/120$ のLDPC符号検査行列適用時のビットインターリーブの読み出し方向を示す図である。

30

【図15】16APSKの信号点配置を示す図である。

【図16】32APSKの信号点配置を示す図である。

【図17】本発明に係る16APSKにおけるLDPC符号化率 $93/120$ のLDPC符号検査行列適用時の半径比の好適例を示す図である。

【図18】本発明に係る32APSKにおけるLDPC符号化率 $93/120$ のLDPC符号検査行列適用時の半径比の好適例を示す図である。

【図19】本発明に係る検査行列初期値テーブル（表1）によるLDPC符号化率 $93/120$ に関する $\pi/2$ シフトBPSK変調時の C/N 対BER特性を示す図である。

【図20】本発明に係る検査行列初期値テーブル（表1）によるLDPC符号化率 $93/120$ に関するQPSK変調時の C/N 対BER特性を示す図である。

40

【図21】本発明に係る検査行列初期値テーブル（表1）によるLDPC符号化率 $93/120$ に関する8PSK変調時の C/N 対BER特性を示す図である。

【図22】本発明に係る検査行列初期値テーブル（表1）によるLDPC符号化率 $93/120$ に関する16APSK変調時の C/N 対BER特性を示す図である。

【図23】本発明に係る検査行列初期値テーブル（表1）によるLDPC符号化率 $93/120$ に関する32APSK変調時の C/N 対BER特性を示す図である。

【図24】本発明に係るLDPC符号化率 $93/120$ における変調方式別の所要 C/N を例示する図である。

【図25】本発明に係るLDPC符号化率 $93/120$ における変調方式8PSKのイン

50

ターリーバの構成を示す図である。

【図26】本発明に係るLDPC符号化率 $93/120$ における変調方式16APSKのインターリーバの構成を示す図である。

【図27】本発明に係るLDPC符号化率 $93/120$ における変調方式32APSKのインターリーバの構成を示す図である。

【図28】本発明に係るLDPC符号化率 $93/120$ における変調方式8PSKのデインターリーバの構成を示す図である。

【図29】本発明に係るLDPC符号化率 $93/120$ における変調方式16APSKのデインターリーバの構成を示す図である。

【図30】本発明に係るLDPC符号化率 $93/120$ における変調方式32APSKのデインターリーバの構成を示す図である。

【発明を実施するための形態】

【0027】

以下、本発明による一実施例の伝送システムを説明する。本発明による一実施例の伝送システムは、本発明に係る符号化器及び変調器を有する送信装置と、本発明に係る復調器及び復号器を有する受信装置から構成される。特に、本発明においては、既存のLDPC符号化率のみでは十分な伝送性能が得られない場合を考慮して、新たにLDPC符号率 $93/120$ を定めるとともに、このLDPC符号率 $93/120$ に対して有効な検査行列初期値テーブル(表1)を導き出したことに伴い、伝送性能を有利に改善する16APSKや32APSKなどの多値変調時におけるビットインターリーブ、デインターリーブ及び変調マッピングを最適化した点にある。したがって、本発明に係る送信装置及び受信装置は、特許文献1, 2に開示されるものと同様の機能を有するが、本発明に係る符号化器及び復号器がLDPC符号率 $93/120$ のLDPC符号に関する処理を備える点、本発明に係る符号化器及び復号器がLDPC符号率 $93/120$ の特性を効果的に改善させる検査行列初期値テーブルを用いてLDPC符号に関する処理を実行する点、本発明に係る送信装置及び受信装置が、それぞれ当該LDPC符号率 $93/120$ の検査行列初期値テーブルを用いたLDPC符号に関して変調方式毎に選択的にビット読み出し方向を制御して動作するビットインターリーブ処理部、変調方式毎に選択的にビット書き込み方向を制御して動作するデインターリーブ処理部を備える点、及び、本発明に係る送信装置の変調器及び受信装置の復調器が変調方式(特に、多値変調)に応じて、当該LDPC符号率 $93/120$ の検査行列初期値テーブルを用いたLDPC符号に適した半径比で変調シンボルを選択的に割り当てるマッピング処理を備える点で相違することに留意する。

【0028】

(伝送システム)

まず、本実施例の伝送システムで用いる多重フレームの構成について説明する。

【0029】

(多重フレーム構成)

図1は、本実施例の複数変調・時分割多重型伝送システムで用いる多重フレームの構成を示す図である。本発明による実施例の送信装置(図2を参照。詳細については後述する。)は、図1に示す多重フレーム構成を用いることにより、伝送方式及び符号化率を指定し、符号化及び変調を行なう。そして、本発明による実施例の受信装置(図3を参照。詳細については後述する。)は、このフレーム構成に基づいて、復調及び誤り訂正符号の復号を行なう。

【0030】

図1に示すように、この多重フレーム構成において、スロットは制御情報、データ、外符号パリティ、スタッフビット及び内符号パリティにより構成され、その長さはSIビット、1フレームを構成するスロット数はN本となっている。また、スロットとは別に、同期、パイロット、及びTMCCとその誤り訂正パリティも備えており、その長さは、それぞれSyビット、Plビット及びTビットとなっており、スロット#1～#N/Eでは、それぞれ $Sy \times N/E$ 、 $Pl \times N/E$ 及び $T \times N/E$ のビット数が割り当てられている。

【0031】

ここで、スタッフビットは、バイト単位での処理をしやすくするために必要な場合のみ挿入されるビットである。このため、バイト単位での処理をしやすくする必要がない場合には挿入されない。例えば、制御情報として確保できるビット数が182ビットだったとし、その後にデータがXバイト後続したとする。この場合、制御情報は182ビット＝22バイト＋6ビットとなるため、バイト単位を基本として処理しようとする、後続するバイト単位のデータをわざわざ2ビットシフトして、制御情報末尾の6ビットと接続して書き込む必要が生じ、受信装置側ではこの接続を元に戻し、元のバイト単位のデータに復元する必要が生じる。このような場合、制御情報に使えるビット数のうち、6ビットは情報伝送に使わないスタッフビットとする方がハードウェア化の点でメリットが大きい。

10

【0032】

本実施例に係る多重フレーム構成では、内符号パリティをも包含している。このため、ダミースロットを挿入する規則は、デジタル変調方式（以下、単に変調方式とも称する）自体の周波数利用効率のみを考慮すればよい。

【0033】

また、既知の多重フレーム構成と異なり、後述するように、利用対象とする変調方式に割り当てられるダミースロット数が、符号化率に依存することなく決定される。尚、伝送制御信号（即ち、TMCC信号）には、伝送の制御を行なう情報（以下、伝送制御情報とも称する）が書き込まれており、各スロットに対し、伝送モードを指定できる、伝送モードに対応した値を有する。ここでいう伝送モードは、変調方式と内符号符号化率の組み合わせとして指定できるものである。

20

【0034】

図1において、Nはフレームあたりのスロット数を示している。実際のNの値としては、1スロットあたりのビットレートを満たすように設定される。

【0035】

例えば、構成しようとする伝送システムで採用する変調方式群のうち最大効率の変調方式が、8PSK（3bps/Hz）、16APSK（又は16QAM、4bps/Hz）及び32APSK（又は32QAM、5bps/Hz）の場合、2bps/Hzで48スロットとすると、それぞれ1.5倍、2倍及び2.5倍となることから、スロット数Nはそれぞれ、48スロット×1.5＝72スロット、48スロット×2＝96スロット、及び48スロット×2.5＝120スロットとすることが望ましい。

30

【0036】

同期、パイロット並びにTMCC及びその誤り訂正パリティの領域の下にダミー（Dummy）領域を設けているのは、採用する変調方式群のうち最大効率の変調方式で伝送される主信号に対しては、一般に効率の低い変調方式を採用することが多く、その分だけ余分に変調シンボルを占有することになるから、この時間領域を確保しておくためである。尚、ダミー領域は仮想的なものであり、この領域のデータは実際には伝送されないことから、これに対応するメモリ領域を装備する必要はない。また、ダミーの量を規定しているEの値は、採用する変調方式群のうち最大効率の変調方式の周波数利用効率に対する、これらの信号を伝送する変調方式の周波数利用効率の比である。例えば、採用する変調方式群のうち最大効率の変調方式が32APSK（または32QAM、5bps/Hz）で、これらの信号を伝送する変調方式がBPSK（1bps/Hz）であった場合、Eの値は5となる。同様に、採用する変調方式群のうち最大効率の変調方式が16APSK（又は16QAM、4bps/Hz）で、これらの信号を伝送する変調方式がBPSK（1bps/Hz）であった場合、Eの値は4となる。

40

【0037】

スロット長Slは、符号の長さ（符号長）に依存する。特許文献1、2や非特許文献3に記載されているように、44880とすることが望ましい。これは、データとLDPCパリティとの配分を柔軟に行なうために、制御情報と外符号パリティとスタッフビットのビット数の和として、LDPCの周期Mt（＝374）の整数倍とすることを意図してい

50

る。従って、以下、複数の変調方式で1スロットのデータをバイト単位で効率的に処理できるように、スロット長S1は44880の多重フレーム構造を扱う場合の送信装置及び受信装置について説明する。

【0038】

次に、本発明による実施例の送信装置について説明する。

【0039】

(送信装置)

図2は、本発明による実施例の送信装置1の構成を示す図である。この送信装置1は、フレーム生成部10、LDPC符号化部11-1、11-2、BCH符号化部11-3、11-4、エネルギー拡散部12、13、スイッチ14、マッピング部15及び時分割多重/直交変調部16を備え、データストリームを送信する場合に、図1に示した多重フレームの信号を生成してから変調波信号を生成するまでの一連の処理を行う。以下、LDPC符号化部11-1、11-2は、単に符号化器とも称し、マッピング部15及び時分割多重/直交変調部16によりマッピング部15で割り当てられたシンボルを変調する処理ブロックを、単に変調器とも称する。

10

【0040】

フレーム生成部10は、スロットS1ビットについて、制御信号と、データと、BCH符号化部11-3により制御情報とデータが符号化された外符号パリティと、スタッフビットと、符号化器11-1により制御情報、データ、及び外符号パリティ及びスタッフビットがLDPC符号化された内符号パリティとにより構成したスロット#1~#Nからなるフレームを生成し、エネルギー拡散部12に出力する。また、フレーム生成部10は、TMC信号について、BCH符号化部11-4によりBCHパリティを生成し、さらに符号化器11-2によりLDPCパリティを生成する。尚、フレーム生成部10により生成される多重フレームは、スロット数N、ダミーの量を規定するE、スロット長S1、同期ビット長Sy、パイロットビット長P1、並びにTMC及びパリティビット長Tが前述した数になるように生成される。

20

【0041】

BCH符号化部11-3、11-4は、外符号として、必要に応じて設けられる誤り訂正符号化処理であり、所定のデータに対してBCH符号化を施す。BCH符号化の符号化処理は、非特許文献2に規定されているものと同様とすることができ、その詳細は省略する。

30

【0042】

符号化器11-1、11-2は、内符号として、所定のデータ又はBCH符号化データに対して、周期MtのLDPC符号化を施す。尚、本発明に係る符号化器11-1、11-2の検査行列を用いたLDPC符号化についての詳細は、後述する。

【0043】

エネルギー拡散部12は、フレーム生成部10により生成されたスロット#1~#Nを入力し、これらのデータ等全体に対して、エネルギー拡散(ビットランダム化)を行なう。これは、擬似ランダムな「1」及び「0」のパターンを、M系列を使って発生させ、これとスロット内のデータとでMOD2により加算することにより実現する。これにより、「1」又は「0」が連続することがなくなることから、後述する受信装置において、同期再生の安定化を図ることができる。なお、LDPC符号化部11-1で付加されるパリティビットは、エネルギー拡散後の信号を元に算出した場合も、十分な拡散効果が期待できることから、LDPC符号化部11-1の処理と、エネルギー拡散部12の処理は、順序交換が可能であり、この場合、受信装置においても、送信装置側と対となる信号処理を行う。

40

【0044】

エネルギー拡散部13は、フレーム生成部10により生成された各スロットに対応する#1~#N/Eの所定の制御情報(図1に示すTビット内の情報)を入力し、エネルギー拡散部12とともに、これらのデータ等全体に対して、エネルギー拡散(ビットランダム

50

化)を行なう。なお、LDPC符号化部11-2で付加されるパリティビットは、エネルギー拡散後の信号を元に算出した場合も、十分な拡散効果が期待できることから、LDPC符号化部11-2の処理と、エネルギー拡散部13の処理は、順序交換が可能であり、この場合、受信装置においても、送信装置側と対となる信号処理を行う。

【0045】

スイッチ14は、同期及びパイロット信号を適宜挿入しながら、スロット#1~#Nを各種変調方式に応じて切り換え、マッピング部15により、TMCC同期で指定された変調方式によるマッピングを行なう。

【0046】

時分割多重/直交変調部16は、フレーム単位の時分割多重を行い、直交変調を施して、変調波信号を生成する。

10

【0047】

例えば、最大効率の変調方式を32APSK(又は32QAM)とし、 $N=120$ 、 $E=5$ 、 $S1=44880$ 、 $Sy=120$ 、 $P1=160$ 、 $T=1320$ とした場合、変調波信号は、1フレーム分の情報を#1~#120の変調スロットに分割して伝送される(図4参照)。奇数番号の変調スロットは、まず $\pi/2$ シフトBPSK変調されたスロット同期Sync1(24シンボル)又はその反転パターン!Sync1(24シンボル)及び当該変調スロットの変調方式に対応したパイロット信号(32シンボル)が伝送される。続いて、TMCC信号により指定された変調方式で変調された、映像・音声・データ放送等が多重された主信号データ(136シンボル)と、 $\pi/2$ シフトBPSK変調されたTMCC信号(4シンボル)とが交互に66回伝送される。偶数番号の変調スロットは、まず $\pi/2$ シフトBPSK変調されたスロット同期Sync2(24シンボル)及び当該変調スロットの変調方式に対応したパイロット信号(32シンボル)が伝送される。続いて、TMCC信号により指定された変調方式で変調された、映像・音声・データ放送等が多重された主信号データ(136シンボル)と、 $\pi/2$ シフトBPSK変調されたTMCC信号(4シンボル)とが交互に66回伝送される。

20

【0048】

上記の同期パターンSync1、及びその反転パターン!Sync1、Sync2は擬似同期を避けるために、それ自体が鋭い自己相関ピークを持つものであるとともに、互いに低い相互相関を持つものである必要がある。このような符号として、Sync1として0x52f866=010100101111100001100110、そのビット反転パターン!Sync1として0xad0799=101011010000011110011001、Sync2として0x36715a=001101100111000101011010とすると擬似同期の少ない受信が可能となる。

30

【0049】

このような処理を、120変調スロット分繰り返して行うことにより、TMCC信号に書き込まれた情報が後述する受信装置2へ伝送される。受信装置2は、TMCC信号の情報を絶えず監視することにより、送信装置1において様々な伝送制御が行われたとしても、それに追従して受信方式等を切り替えることができる。

【0050】

40

次に、本発明による実施例の受信装置について説明する。

【0051】

(受信装置)

図3は、本発明による実施例の受信装置2の構成を示す図である。この受信装置2は、チャンネル選択部20、直交検波部21、伝送制御信号復号部22、復号器23、エネルギー逆拡散部24及び外符号復号部(BCH復号部)25を備えている。

【0052】

チャンネル選択部20は、送信装置1からの変調波信号を受信し、所定の周波数帯のチャンネルを選択し、そのチャンネルの信号を直交検波部21で扱うI成分(In-phase)信号、Q成分(Quadrature-phase)信号からなるベースバンド信号に変換して出力する。

50

【0053】

直交検波部21は、チャンネル選択部20により選択されたチャンネルのベースバンド信号を入力し、同期ベースバンド信号に変換する。

【0054】

伝送制御信号復号部22は、直交検波部21により変換された同期ベースバンド信号を入力し、まずスロット同期Sync2、次いでフレーム同期!Sync1およびSync1を検出し、それを基準として、周期的に多重されている $\pi/2$ シフトBPSK変調波であるTMCC信号の位置も検出する。また、TMCC信号により伝送される変調方式・誤り訂正の情報についての検出もここで行う。伝送制御信号復号部22により復号された情報は、直交検波部21、復号器23、エネルギー逆拡散部24及び外符号復号部25に入力される。

10

【0055】

復号器23は、LDPC復号器として構成され、直交検波部21から同期ベースバンド信号が入力されると共に、伝送制御信号復号部22により検出された変調方式・誤り訂正の情報が入力され、各変調方式に合わせた復号を行なう。尚、本発明に係る復号器23の検査行列を用いたLDPC復号についての詳細は後述する。

【0056】

エネルギー逆拡散部24は、送信装置1のエネルギー拡散部12, 13において擬似ランダム符号がMOD2により加算された処理を元に戻すため、再度同じ擬似ランダム符号をMOD2により加算し、エネルギー逆拡散処理を行う。

20

【0057】

外符号復号部25は、送信装置1の外符号符号化部11-3, 11-4で、例えばBCH符号化した信号に対し、復号を行なう。

【0058】

以上のように、本発明による実施例において、送信装置1及び受信装置2は、長い符号長を持つLDPCのような誤り訂正符号にも対応することができ、且つ、変調方式と符号化率とを自由に組み合わせることができる。従って、MPEG-2 TS及びその他のデジタルデータストリームを効率良く伝送することが可能である。

【0059】

次に、上述の複数変調・時分割多重型伝送システムにおいて、本発明に係る符号化器及び復号器、並びに送信装置及び受信装置の処理過程を説明する。

30

【0060】

まず、本実施例の符号化器11-1, 11-2の処理過程について説明する。

【0061】

(符号化器の処理過程)

検査行列Hの符号長 $N = 44880$ と設定する。また、検査行列HにLDGM構造を適用する。 $H = [H_A | H_B]$ であり、部分行列 H_A として、列重みが符号化率毎に大小2種類の値(列重み種類数は3種類以上としてもよい)で構成される行列を適用する。 H_B は下三角構造を持つ部分行列であり、 H_B の行重みは1行目が1で残りの行重みは全て2、列重みは全ての列で2(ただし、最後列のみ1)である階段行列である。

40

【0062】

図5に検査行列Hの基本構造を示す。この場合、情報長 $44880 \times R$ (R : LDPC符号化率) = N (検査行列の符号長) - P 、パリティ長 $P = 44880 \times (1 - R)$ である。

【0063】

図6を参照しながら、符号化器11-1, 11-2の処理をステップS101~S106について説明する。

【0064】

ステップS101で、所定の符号化率が決定される。例えば、符号化率 $93/120$ の検査行列を用いてLDPC符号化を行なうことが設定される。

50

【0065】

ステップS102で、ステップS101にて決定された符号化率に該当する、予め定められた検査行列初期値テーブル（例えば、符号化率93/120用の表1）を用意する。符号化器11-1、11-2が、所定のメモリ領域（図示せず）に格納された検査行列初期値テーブルを読み出すとして説明する。検査行列初期値テーブルの説明図を図7に示す。検査行列初期値テーブルは検査行列の列方向の1の行番号（行番号の先頭値を0とする）をその列が持つ列重みの数だけ、上から1+374×0列目、1+374×1列目、1+374×2列目、・・・1+374×k列目の順に記載したものである。kの値は符号化率によって異なる。符号化率93/120の場合、k=92である。情報長（N-P）とkとの間には、式（1）の関係が成り立つ。

10

【0066】

$$N-P = (k+1) \times 374 \quad (1)$$

【0067】

符号化率93/120の場合、検査行列の列重みは1列目から5236列目までは9、検査行列の列重みは5237列目から6358列目までは8、6359列目から34782列目までは3の3種類の値で構成される。検査行列初期値テーブルの列重みに着目すると、上から14行目までが列重み9に相当し、14行目から17行目までが列重み8に相当する。同様に、18行目から93行目までが列重み3に相当する。

【0068】

表1の場合、1行目は521、781、2081、2419、3589、5877、6085、6267、6657であり、これは検査行列の1列目の1の行位置が521番目、781番目、2081番目、2419番目、3589番目、5877番目、6085番目、6267番目、6657番目にあることを示している。これら読み出した行番号を h_{i-j} で現すと、 $h_{1-1}=521$ 、 $h_{1-2}=781$ 、 $h_{1-3}=2081$ 、 $h_{1-4}=2419$ 、 $h_{1-5}=3589$ 、 $h_{1-6}=5877$ 、 $h_{1-7}=6085$ 、 $h_{1-8}=6267$ 、及び $h_{1-9}=6657$ となる。ここで、 h_{i-j} のiは検査行列初期値テーブルの行番号であり、 h_{i-j} のjは検査行列初期値テーブルの列番号である。

20

【0069】

次に、所定のメモリ領域から読み出した検査行列初期値テーブルの1行目に記載された検査行列の行番号及び式（2）を用いて、検査行列の2列目～374列目の検査行列行方向要素リスト H_{q-j} を求める（ $q=2\sim374$ ）。 H_{q-j} は検査行列Hのq列目の1の行番号を示す。 H_{q-j} のjは列重みの要素数の順番を示す。従って、列重み9の場合、 $j=1\sim9$ である。q=1は検査行列初期値テーブルの1行目を用いることになる。

30

【0070】

$$H_{q-j} = \text{mod} \{ (h_{i-j} + \text{mod}((q-1), 374)) \times Q, P \} \quad (2)$$

【0071】

ここで、 $\text{mod}(x, y)$ はxをyで割った余りを意味する。式（2）のQは、符号化率毎に異なる値をもち、Qは式（3）で求められる。

【0072】

$$Q = P / 374 \quad (3)$$

40

【0073】

検査行列の2列目（ $q=2$ ）を式（2）に従って計算して得られた値を検査行列2列目の行番号として使用する。同様に $q=3\sim374$ についても式（2）による計算を行い、検査行列1列目から374列目までの検査行列の行番号が求まる。

【0074】

ステップS103で、検査行列初期値テーブルの2行目からk+1行目（最終行）まで用いて、上述の方法で検査行列の列方向の行番号を全て計算する。以上により検査行列Hの列方向の1の行番号が全て決定し、検査行列Hの1の要素位置が全て確定する。

【0075】

ステップS104で、ステップS103にて求めた検査行列Hを所定のメモリ領域から

50

読み出し、ステップS105で、検査行列HがLDGM構造を用いているため、式(4)によりパリティビット列Pを順次決定する。

【0076】

$$H \cdot C^T = 0 \quad (4)$$

【0077】

C_i ($i = 1 \sim 44880$) は符号語であり、 $C = [I | P]$ である。情報ビット列 I_i に対するパリティビット列 P_i が、式(4)から逐次的に算出できるため、符号語 C_i を構成させることができるようになる。尚、式(4)におけるTは転置行列を示す。

【0078】

ステップS106で、情報ビット列 I_i にステップS105にて求めたパリティビット列 P_i を付加し、1スロットの符号語 C_i ($i = 1 \sim 44880$) を構成する。

10

【0079】

他の符号化率の条件で符号化する場合は、検査行列初期値テーブルを変更することにより、ステップS101～ステップS106の処理によって符号化をすることが可能である。このように、検査行列は、符号化率毎に固有の行列であって、予め定めた検査行列初期値テーブル(例えば、表1)を初期値として、符号化率に応じた情報長に対応する部分行列の1の要素を、列方向に374列毎の周期で配置して構成される。従って、本符号化器11-1は44880ビットを符号長としていることから、本実施例の伝送システムで示されるスロット構造の符号長44880ビットのケースに本実施例の符号化器11-1を適用した場合、スロット毎に符号化率を変更して符号化を行うことが可能となる。

20

【0080】

続いて、本実施例の送信装置の処理過程について説明する。

【0081】

(送信装置の処理過程)

送信装置の送信信号生成過程を、図8を参照して説明する。

【0082】

ステップS201で、フレーム生成部10により、所定の変調方式及び符号化率が決定される。例えば、決定した変調方式及び符号化率は、伝送モードの情報を含む伝送制御情報としてTMCC信号により受信装置2に伝送される。

【0083】

30

ステップS202で、情報ビット列 I_i ($i = 1 \sim n$) を用意する。ここで、情報ビット列 I_i は0と1から構成されるビット列であり、符号化率によって情報ビット列 I_i の長さ n は異なる。想定される情報ビット列としては、MPEG-2 TSストリーム等が挙げられる。また、伝送性能をより高めるために情報ビット列 I_i は事前に別の誤り訂正符号(BCH符号化又はリードソロモン符号化などのブロック符号化に限らず、畳み込み符号又は別のLDPC符号でもよい)によって符号化された信号を用いることも可能である(ステップS203)。

【0084】

ステップS204で、前述したように、符号化器11-1によって情報ビット I_i ($i = 1 \sim n$) に対しLDPC符号化を行い、1スロットの符号語 C_i ($i = 1 \sim 44880$) を生成する。

40

【0085】

ステップS205で、スイッチ14により、横方向が $44880/M$ 、縦方向が M に相当する2次元構造をもつ一時メモリを用意し、符号語 C_i ($i = 1 \sim 44880$) を先頭から一時メモリの横方向に $44880/M$ ビット記録する操作を縦方向に M 回行う。ここで M は変調次数に相当し、位相変調の場合、QPSKでは $M = 2$ 、8PSKでは $M = 3$ 、16APSKでは $M = 4$ 、32APSKでは $M = 5$ である。記録終了後、記録した符号語 C_i ($i = 1 \sim 44880$) を一時メモリの横方向の先頭から縦方向に向かって M ビット読み出す操作を横方向に $44880/M$ 回繰り返す。以上の操作をビットインターリーブ処理という。ビットインターリーブ処理部による、 M 値変調におけるビットインターリー

50

ブ処理の構成図を図9に示す。

【0086】

ステップS206で、マッピング部15により、一時メモリから読み出したビットインターリーブ処理が施された符号語 C_i ($i = 1 \sim 44880$)をMビット毎に変調方式で定める各位相点へ配置し、変調シンボルを生成する。また、Mは変調次数に相当するため、上記操作により符号語 C_i ($i = 1 \sim 44880$)をすべて過不足なく各位相点へ配置することが可能となる。

【0087】

ステップS207で、時分割多重／直交変調部16により、ステップS206における変調シンボルを用いて直交変調を行い、送信信号（即ち、変調波信号）を生成する。

10

【0088】

以上のステップS201～ステップS207の処理を繰り返す事で、本送信装置1から44880ビット毎に変調方式及び符号化率を変更し、44880ビット毎にLDPC符号化した送信信号の生成が可能となる。

【0089】

本符号化器11-1は44880ビットを基本単位としており、また、44880は1, 2, 3, 4, 5, 6, 8, 10, 11, 12, 15, 16等の値で割り切れる値である。よって本送信装置は変調次数Mとして非常に多様な値を用いることが可能であり、BPSK ($\pi/2$ シフトBPSK)、QPSK、8PSK、16APSK (16QAM)、32APSK (32QAM)、64QAM、256QAM、1024QAM等非常に多様な多値変調方式に対応可能である。よって、本送信装置により非常に柔軟な変調方式及び符号化率を組み合わせた信号送信が可能となる。尚、ステップ204のLDPC符号化に用いた検査行列のための検査行列初期値テーブルは、補助情報として送信装置1から受信装置2に送信することができ、或いはまた、受信装置2により予め保持させてもよい。或いは、送信装置1から受信装置2に検査行列自体を送信することができ、又は、検査行列自体を受信装置2により予め保持させてもよい。

20

【0090】

続いて、本実施例の復号器の処理過程について説明する。

【0091】

（復号器の処理過程）

30

図10に、本発明による一実施例の受信装置における復号器の処理過程を示す。また、以下の説明では簡単のため、変調方式はBPSKなどの2値変調を想定する。

【0092】

ステップS301で、復調器（即ち、図3に示す直交検波部21）を経て復号した伝送制御情報から符号化率情報を読み出し、当該符号化率に相当する検査行列を決定する。

【0093】

以下、シンボル番号を i 、ビット番号を n と表記する。また、送信シンボル x_i を構成するビットを $x_{n,i}$ 、受信シンボル y_i を構成するビット $y_{n,i}$ の尤もらしさを表す指標である対数尤度比を $\lambda_{n,i}$ と表記する。

【0094】

40

ステップS302で、送信シンボル x_i に相当する送信ビット $x_{n,i}$ 及び受信シンボル y_i に基づいて対数尤度比 $\lambda_{n,i}$ （2値変調の場合、 $i = 1 \sim 44880$ 、 $n = 1 \sim 44880$ ）を算出する。対数尤度比 $\lambda_{n,i}$ とは送るビット0と1の確からしさの比の自然対数であり、 x_i に相当する送信ビット $x_{n,i}$ 及び受信シンボル y_i を用いて式（5）で表される。

【0095】

$$\lambda_{n,i} = \ln \{ P(y_i | x_{n,i} = 0) / P(y_i | x_{n,i} = 1) \} \quad (5)$$

【0096】

2値変調以外の多値変調を用いる場合、例えば、16APSKのような16値変調を利用する場合には、シンボル x_i を構成するビット数は4であるから、シンボル x_i を構成す

50

るビットを $x_{0,i}$ 、 $x_{1,i}$ 、 $x_{2,i}$ 、および $x_{3,i}$ 、各ビットの対数尤度比を $\lambda_{0,i}$ 、 $\lambda_{1,i}$ 、 $\lambda_{2,i}$ 、および $\lambda_{3,i}$ とすれば、

$$\lambda_{0,i} = \ln \{ P(y_i | x_{0,i} = 0) / P(y_i | x_{0,i} = 1) \}$$

$$\lambda_{1,i} = \ln \{ P(y_i | x_{1,i} = 0) / P(y_i | x_{1,i} = 1) \}$$

$$\lambda_{2,i} = \ln \{ P(y_i | x_{2,i} = 0) / P(y_i | x_{2,i} = 1) \}$$

$$\lambda_{3,i} = \ln \{ P(y_i | x_{3,i} = 0) / P(y_i | x_{3,i} = 1) \}$$

を計算する。

【0097】

また、例えば、32APSKのような32値変調を利用する場合には、シンボルを構成するビット数は5であるから、シンボル x_i を構成するビットを $x_{0,i}$ 、 $x_{1,i}$ 、 $x_{2,i}$ 、 $x_{3,i}$ 、および $x_{4,i}$ 、各ビットの対数尤度比を $\lambda_{0,i}$ 、 $\lambda_{1,i}$ 、 $\lambda_{2,i}$ 、 $\lambda_{3,i}$ 、および $\lambda_{4,i}$ とすれば、

$$\lambda_{0,i} = \ln \{ P(y_i | x_{0,i} = 0) / P(y_i | x_{0,i} = 1) \}$$

$$\lambda_{1,i} = \ln \{ P(y_i | x_{1,i} = 0) / P(y_i | x_{1,i} = 1) \}$$

$$\lambda_{2,i} = \ln \{ P(y_i | x_{2,i} = 0) / P(y_i | x_{2,i} = 1) \}$$

$$\lambda_{3,i} = \ln \{ P(y_i | x_{3,i} = 0) / P(y_i | x_{3,i} = 1) \}$$

$$\lambda_{4,i} = \ln \{ P(y_i | x_{4,i} = 0) / P(y_i | x_{4,i} = 1) \}$$

を計算する。

【0098】

ステップS303で、ステップS302において求めた対数尤度比を用いてsum-product復号法等によるLDPC復号法を行なう。この際、復号器23は、送信装置1の符号化器11-1、11-2において決定した検査行列を用いて復号を行う。復号器23で、符号化器11-1、11-2の場合と同様に、検査行列初期値テーブルを用いて検査行列を算出しても良い。反復復号回数は任意の値とする。また、LDPC復号においてはsum-product復号法以外にもmin-sum復号法等多様な手段が提案されているが、検査行列を用いた対数尤度比を最大化する手法においては本発明の方法は適用可能である。

【0099】

ステップS304で、ステップS303において復号した復号語 C'_i ($i = 1 \sim 44880$) を出力する。ステップS305で、復号器によるLDPC復号化が終了するまで、順次復調された信号についてステップS301～S304を繰り返し、全ての復号が終了すれば（図示Yes）、一連のLDPC復号処理が終了する。

【0100】

続いて、本実施例の受信装置の処理について説明する。図11に、受信装置2の処理過程を示す。

【0101】

（受信装置の処理過程）

ステップS401で、送信装置1から送信された変調信号を受信し復調器（即ち、図3に示す直交検波部21）により復調する。

【0102】

ステップS402で、予め、受信する変調信号の変調方式及び符号化率を決定しておき、チャンネル選択部20及び直交検波部21を経て復調したTMCC信号から、伝送制御信号復号部22で復号することにより伝送制御情報を読み出す。これにより、伝送制御情報の伝送モード情報から、変調方式及び符号化率の情報を読み出すことができる。

【0103】

ステップS403で、チャンネル選択部20及び直交検波部21により、受信装置2が受信した信号を復調し、受信シンボル y_i ($i = 1 \sim 44880/M$) を生成する。

【0104】

ステップS404で、復号器23により、受信シンボル y_i ($i = 1 \sim 44880/M$) から対数尤度比 $\lambda_{n,i}$ ($n = 1 \sim 44880$) を計算する。対数尤度比 $\lambda_{n,i}$ の計算は本復号器のステップS302の処理と同じである。

10

20

30

40

50

【0105】

ステップS405で、復号器23又は他のデインターリーブ処理部（図示せず）により、横方向がM、縦方向が $44880/M$ に相当する2次元構造をもつ一時メモリを用意し、対数尤度比 $\lambda_{n,i}$ を先頭から一時メモリの横方向にM記録する操作を縦方向に $44880/M$ 回繰り返す。一例として、デインターリーブ処理部による、M値変調におけるデインターリーブ処理の構成図を図12に示す。記録終了後、一時メモリの横方向の先頭から縦方向に向かって対数尤度比 $\lambda_{n,i}$ を $44880/M$ ビット毎に読み出す操作を横方向にM回読み出す。以上の操作をデインターリーブ処理という。

【0106】

ステップS406で、復号器23により、ステップS405において読み出したデインターリーブ処理後の対数尤度比 $\lambda_{n,i}$ を用いて、LDPC復号を行い、復号語 C'_i （ $i = 1 \sim 44880$ ）を出力し、情報ビット列 I'_i （ $i = 1 \sim 44880 - P$ ）を出力する。

【0107】

ステップS407で、送信装置1においてLDPC符号に接続して他の誤り訂正符号で情報ビット列を符号化していた場合（例えば、BCH符号）は、情報ビット列 I'_i （ $i = 1 \sim 44880 - P$ ）を用いて、外符号復号部25により、用いた誤り訂正符号に対応した復号処理を行い、復号結果を出力する。BCH符号を用いた場合は、LDPC復号した情報ビット列 I'_i （ $i = 1 \sim 44880 - P$ ）のビット列からシンドローム計算を実施し、バーレンカンプ・マッシィ法等により、正味の情報ビット列を復号することが可能である。

【0108】

以上、ステップS401～ステップS407を繰り返すことにより、本実施例の送信装置1で生成した送信信号を 44880 ビット単位で受信することが可能となる。

【0109】

このように、受信装置2は、送信装置1において生成した多様な符号化率及び変調方式の組み合わせに対応した送信信号を受信し、本発明に係る検査行列に基づくLDPC符号の伝送特性を有して、多様な符号化率及び変調方式の信号を受信することが可能となる。

【0110】

ここで、本発明に係る送信装置1及び受信装置2は、特許文献1及び2の機能を同様に有するが、特許文献1及び2の技法とは異なる構成として、本発明に係る符号化器11-1及び復号器23がLDPC符号率 $93/120$ のLDPC符号に関する処理を備え、LDPC符号率 $93/120$ の特性を効果的に改善させる検査行列初期値テーブルを用いてLDPC符号に関する処理を実行することを可能とする点にある。また、本発明に係る送信装置1及び受信装置2が、それぞれ当該LDPC符号率 $93/120$ の検査行列初期値テーブルを用いたLDPC符号に関して変調方式毎に選択的にビット読み出し方向を制御して動作するビットインターリーブ処理部及び変調方式毎に選択的にビット書き込み方向を制御して動作するデインターリーブ処理部を備え、本発明に係る送信装置1の変調器及び受信装置2の復調器が変調方式（特に、多値変調）に応じて、当該LDPC符号率 $93/120$ の検査行列初期値テーブルを用いたLDPC符号に適した半径比で変調シンボルを選択的に割り当てるマッピング処理を備える点にある。

【0111】

図13に、LDPC符号化率 $93/120$ の際のLDPC符号検査行列の仕様を示す。また、図14に、LDPC符号化率 $93/120$ のLDPC符号検査行列適用時のビットインターリーブの読み出し方向を、図25から図27に、LDPC符号化率 $93/120$ の際の8PSK、16APSK、32APSKのインターリーブの構成を、図28から図30に、LDPC符号化率 $93/120$ の際の8PSK、16APSK、32APSKのデインターリーブの構成を示す。既存のビットインターリーブでは、符号化率に応じて順方向・逆方向の選択的な制御を行うことがあるが、本発明に係る符号化率 $93/120$ では、変調方式に応じて順方向・逆方向の選択的な制御を行うように構成する。これは、シ

10

20

30

40

50

ンボルを構成するビットのうちMSB側（順方向）から読み出すかLSB側（逆方向）から読み出すかの相違であるが、32APSKを用いる場合、送信装置1のビットインターリーブにおいては、LSB側から読み出し、受信装置2のデインターリーブにおいては、LSB側から書き込むことで、訂正能力の向上を図ることが可能である。

【0112】

図15は、16APSKの信号点配置を示す図である。16APSKでは、半径が R_2 の外周円に12個の信号点、半径が R_1 （ $R_2 > R_1$ ）の内周円に4個の信号点を配し、外周円上の信号点の位相間隔は30度、内周円の信号点の位相間隔は90度で、内周円の4つの信号点の位相角上に、外周円の信号点のうち4つの信号点が配置される。16APSKの半径比（「リング比」とも称される。） γ は、 R_2/R_1 で与えられる。

10

【0113】

一方、図16は、32APSKの信号点配置を示す図である。32APSKは、半径が R_3 の外周円に16個の信号点、半径が R_1 （ $R_3 > R_1$ ）の第1内周円に4個の信号点、半径が R_2 （ $R_2 > R_1$ ）の第2内周円に12個の信号点を配し、外周円上の信号点の位相間隔は22.5度、第1内周円の信号点の位相間隔は90度、第2内周円の信号点の位相間隔は30度で、第1内周円の4つの信号点の位相角上に、第2内周円上及び外周円上の信号点のうちそれぞれ4つの信号点が配置される。32APSKの半径比 γ_1 、 γ_2 は、それぞれ R_2/R_1 及び R_3/R_1 で与えられる。

【0114】

ここで、符号化率93/120のLDPC符号に対して好適な結果をもたらす半径比は、例えば、上述した検査行列初期値テーブル（表1）を用いた検査行列Hから得られるLDPC符号の16APSK及び32APSKのそれぞれにおいて、LDPC符号化された変調信号を送信したときのBERを計測するシミュレーションにより、BERを最小にする値を求めることで定めることができる。

20

【0115】

より具体的は、符号化率93/120のLDPC符号に対して、16APSKにおいては、LDPC符号化率93/120のLDPC符号検査行列適用時の半径比 γ を2.87とし（図17参照）、32APSKにおいてはLDPC符号化率93/120のLDPC符号検査行列適用時の半径比 γ_1 、 γ_2 を、それぞれ2.87、5.33とする（図18参照）。後述する図19～図23の結果から分かるように、上記の検査行列初期値テーブル（表1）によるLDPC符号化率93/120のLDPC符号の符号語に対して、図17及び図18で示される半径比で割り当てられた多値変調シンボルを伝送する際、伝送劣化を抑え好適な結果をもたらすことが分かった。

30

【0116】

図19～図23は、検査行列初期値テーブル（表1）によるLDPC符号化率93/120についてC/N対BER特性を計算機シミュレーションにより計算した変調方式毎のC/N対BER特性について示している。尚、図19～図23は、非特許文献2（ARIB STD B44）に基づくBCH符号（訂正能力12ビット）による誤り訂正後の結果であり、復号アルゴリズムは、sum-product復号法（例えば、非特許文献1参照）を利用した。sum-product復号法の復号反復回数は50回である。図19～図23を参照して分かるように、LDPC符号化率93/120は、LDPC符号化率89/120（3/4）と、LDPC符号化率97/120（4/5）との間で推移するC/N対BER特性が得られることから、LDPC符号化率89/120（3/4）と、LDPC符号化率97/120（4/5）などの既存のLDPC符号化率に対してより自由度のある伝送性能を提供できるようになる。また、LDPC符号化率93/120における変調方式別の所要C/Nについて図24に示す。所要C/Nは、図19～図23の結果を基に、非特許文献2（ARIB STD B44）における参考資料2：A2.5の技法により算出した。

40

【0117】

図24の結果から、本発明に係る送信装置1及び受信装置2を用いることで、符号長4

50

4880ビットにおいてLDPC符号特有の高い符号化利得が得られることが分かる。したがって、白色雑音に対する耐性の優れた情報伝送が可能となる。

【0118】

以上のように、送信装置1は、LDPC符号化部11-1にて、LDPC符号化率93/120で検査行列初期値テーブル(表1)による検査行列Hを用いてLDPC符号化を行うことにより、誤り訂正の性能を向上させることができる。

【0119】

さらに、送信装置1は、マッピング部15にて、LDPC符号化率93/120で検査行列初期値テーブル(表1)による検査行列Hを用いて得られるLDPC符号を、前述した最適値の半径比(γ , γ_1 , γ_2)の信号点にマッピングすることにより、伝送特性の劣化を防止することができるようになる。

【0120】

上述した実施例に関して、符号化器及び復号器、並びに送信装置及び受信装置として機能するコンピュータを構成させ、符号化器及び復号器、並びに送信装置及び受信装置の各手段を機能させるためのプログラムを好適に用いることができる。具体的には、各手段を制御するための制御部をコンピュータ内の中央演算処理装置(CPU)で構成でき、且つ、各手段を動作させるのに必要となるプログラムを適宜記憶する記憶部を少なくとも1つのメモリで構成させることができる。即ち、そのようなコンピュータに、CPUによって該プログラムを実行させることにより、上述した各手段の有する機能を実現させることができる。更に、各手段の有する機能を実現させるためのプログラムを、前述の記憶部(メモリ)の所定の領域に格納させることができる。そのような記憶部は、装置内部のRAM又はROMなどで構成させることができ、或いは又、外部記憶装置(例えば、ハードディスク)で構成させることもできる。また、そのようなプログラムは、コンピュータで利用されるOS上のソフトウェア(ROM又は外部記憶装置に格納される)の一部で構成させることができる。更に、そのようなコンピュータに、各手段として機能させるためのプログラムは、コンピュータ読取り可能な記録媒体に記録することができる。また、上述した各手段をハードウェア又はソフトウェアの一部として構成させ、各々を組み合わせることで実現させることもできる。

【0121】

上述の実施例については代表的な例として説明したが、本発明の趣旨及び範囲内で、多くの変更及び置換することができることは当業者に明らかである。例えば、LDPC符号化と組み合わせられる場合の他の誤り訂正符号化として、BCH符号化以外に、リードソロモン符号化などのブロック符号化のみならず、畳込み符号化であってもよく、又は他のLDPC符号化を組み合わせても良い。従って、本発明は、上述の実施例によって制限するものと解するべきではなく、特許請求の範囲によってのみ制限される。

【産業上の利用可能性】

【0122】

本発明による符号化器及び復号器、並びに送信装置及び受信装置は、各種伝送方式においてLDPC符号の符号長が異なる場合において、複数種類のデジタル変調方式を時分割多重する伝送システムにおいて有用である。

【符号の説明】

【0123】

- 1 送信装置
- 2 受信装置
- 10 フレーム生成部
- 11-1, 11-2 符号化器(LDPC符号化)
- 11-3, 11-4 外符号符号化部(BCH符号化)
- 12, 13 エネルギー拡散部
- 14 スイッチ
- 15 変調マッピング部

- | | |
|-----|---------------|
| 1 6 | 時分割多重／直交変調部 |
| 2 0 | チャンネル選択部 |
| 2 1 | 直交検波部 |
| 2 2 | 伝送制御信号復号部 |
| 2 3 | 復号器（LDPC復号） |
| 2 4 | エネルギー逆拡散部 |
| 2 5 | 外符号復号部（BCH復号） |

【図 1】

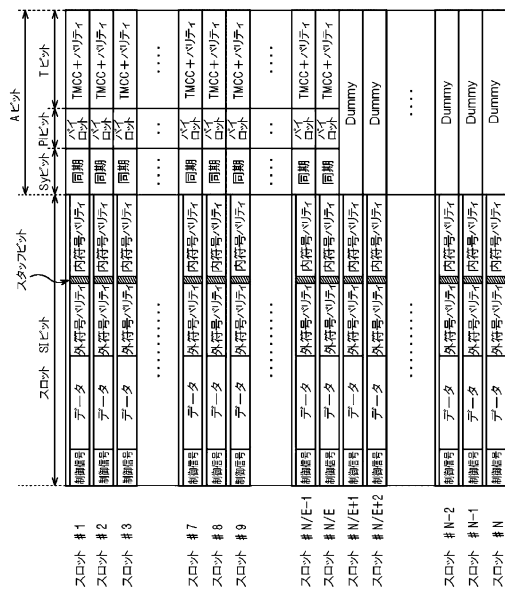


FIG. 1

多重フレームの構成

【図 2】

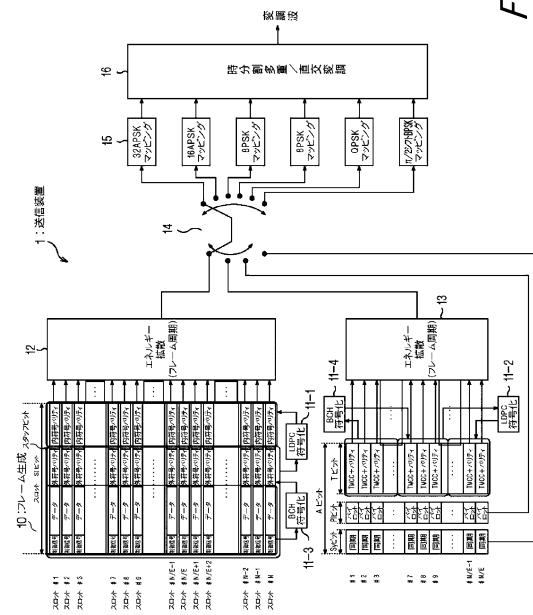


FIG. 2

【図 3】

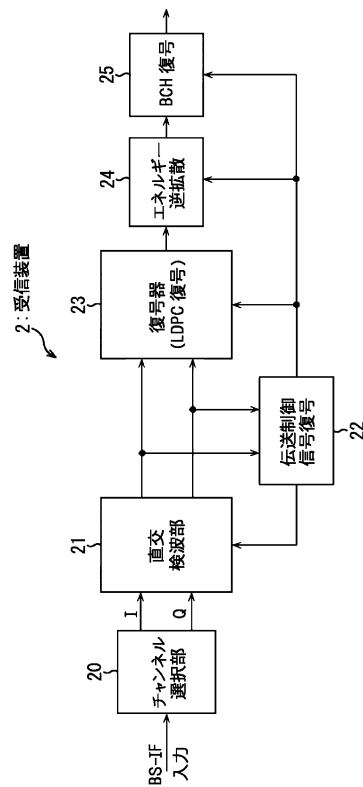


FIG. 3

【図 4】

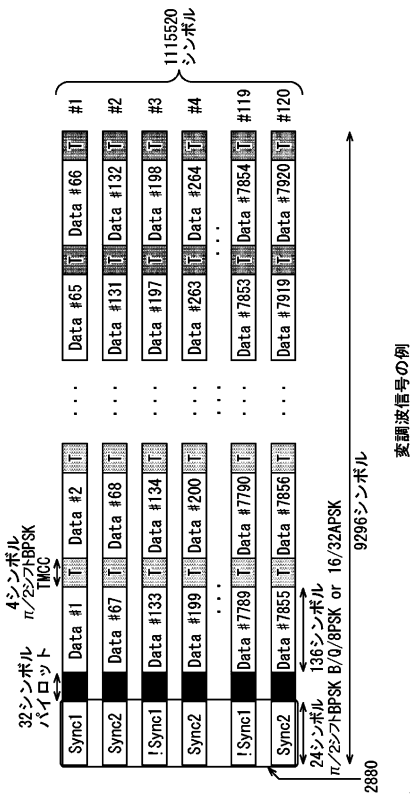


FIG. 4

【図 5】

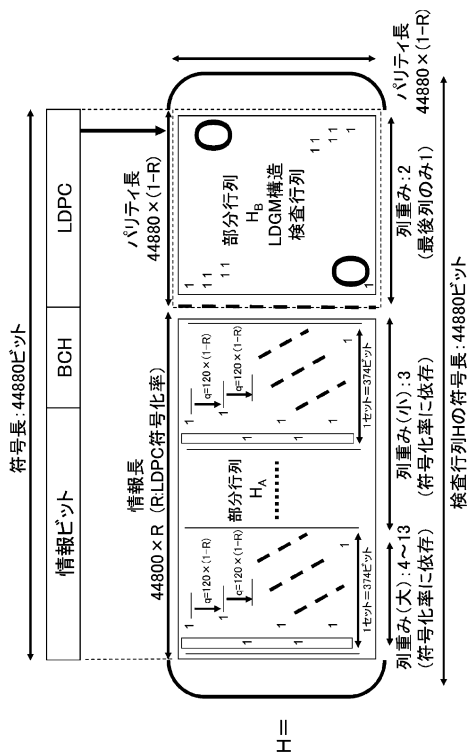


FIG. 5

LDPC符号検査行列: LDGM (Low Density Generator Matrix)

【図 6】

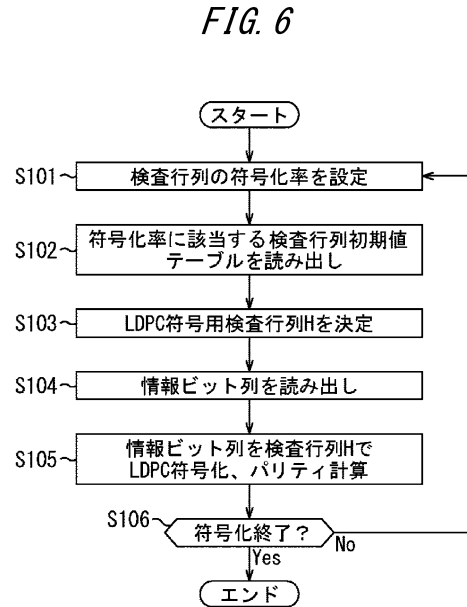


FIG. 6

【図 7】

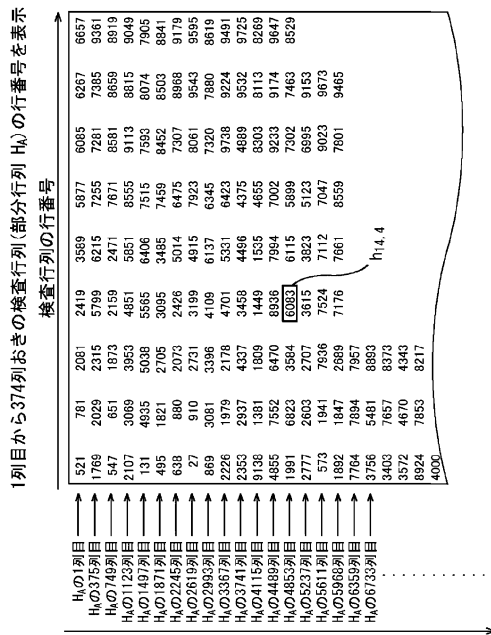
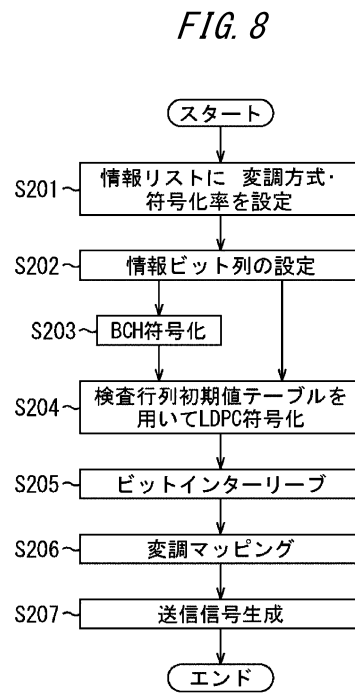


FIG. 7

【図 8】



【図 9】

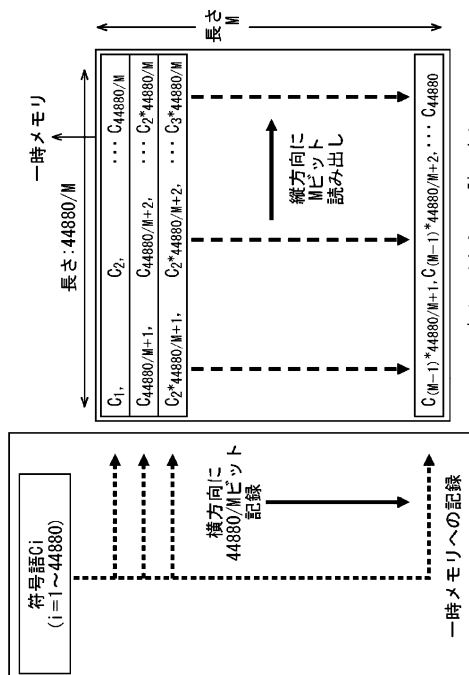
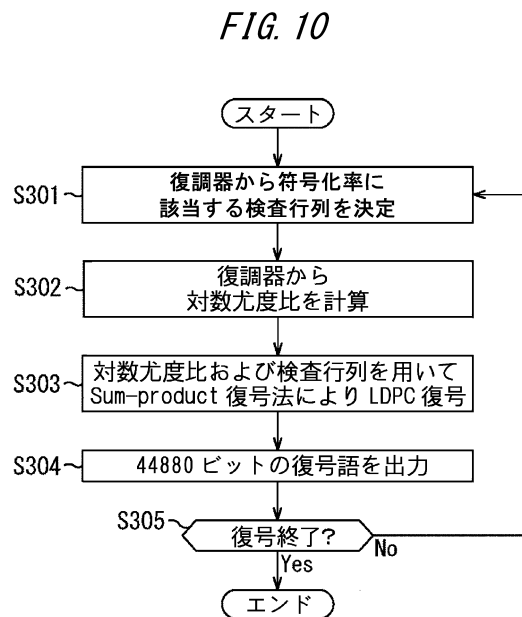
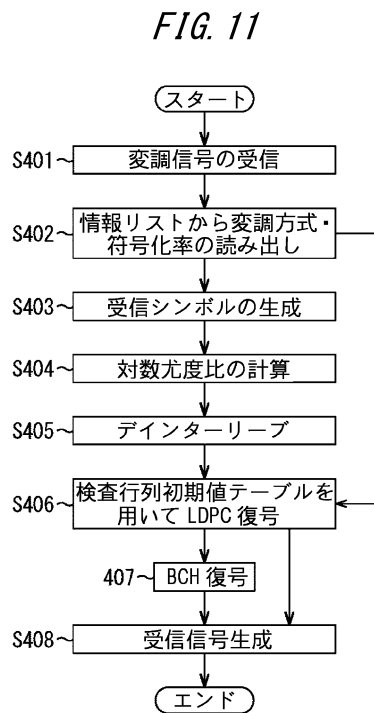


FIG. 9

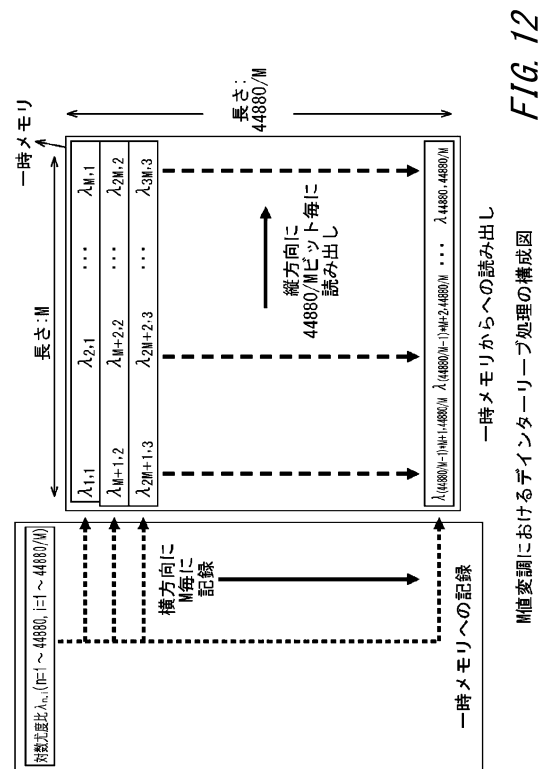
【図 10】



【図 1 1】



【図 1 2】



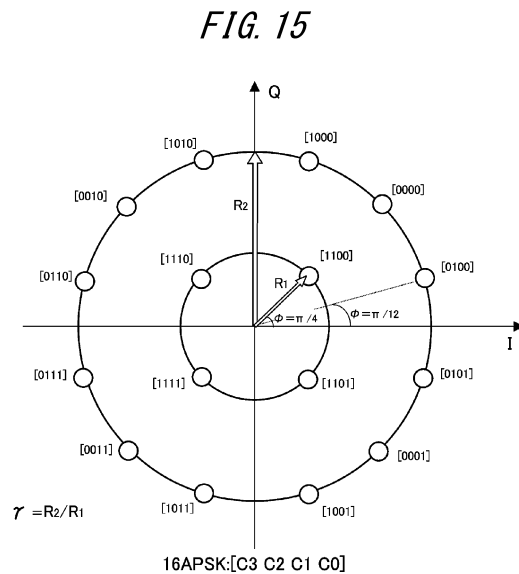
【図 1 3】

FIG. 13

LDPC符号検査行列(93/120)の仕様

符号長[bit]	44,880
情報長[bit]	34,782
パリティ長[bit]	10,098
MPEG2-TS 収容パケット数 (187Byte)	23パケット
検査行列最大列重み	9
検査行列平均列重み	3.6
検査行列平均行重み	16

【図 1 5】



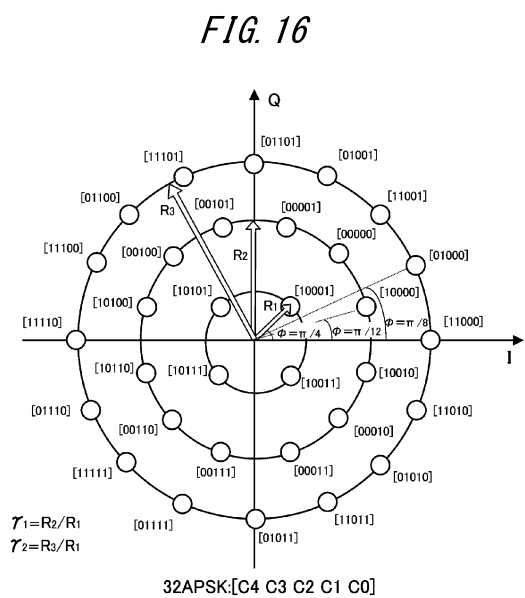
【図 1 4】

FIG. 14

符号化率93/120 LDPC符号検査行列適用時の
ビットインターリーブ

変調	インターリーブ読み出し方向
8PSK	順方向
16APSK	順方向
32APSK	逆方向

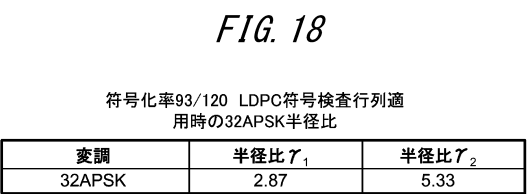
【図 1 6】



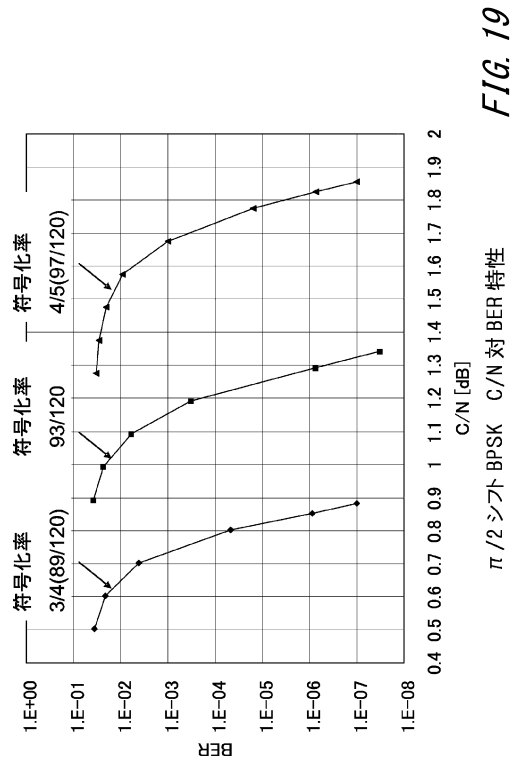
【図 1 7】



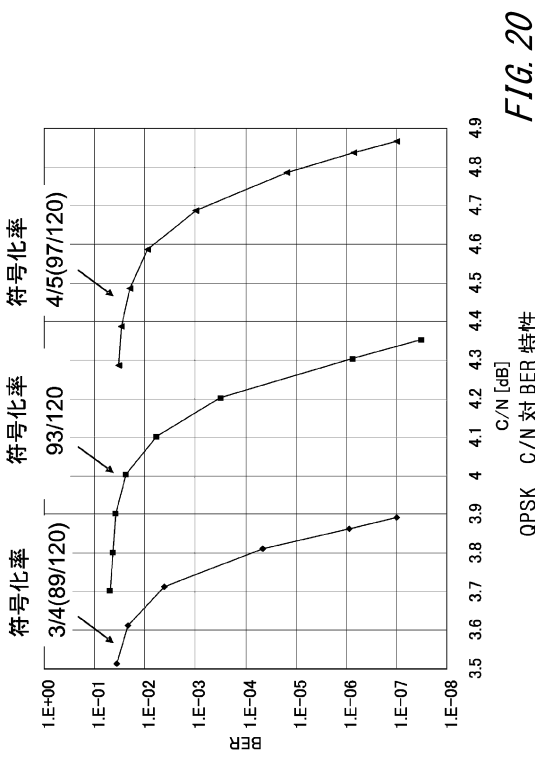
【図 1 8】



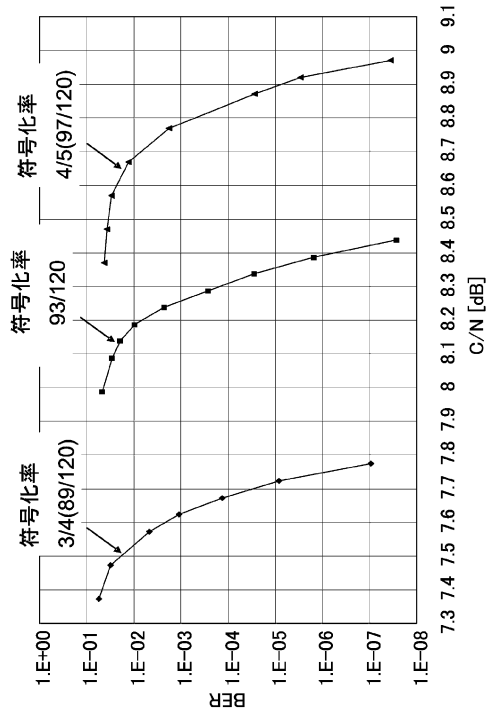
【図 1 9】



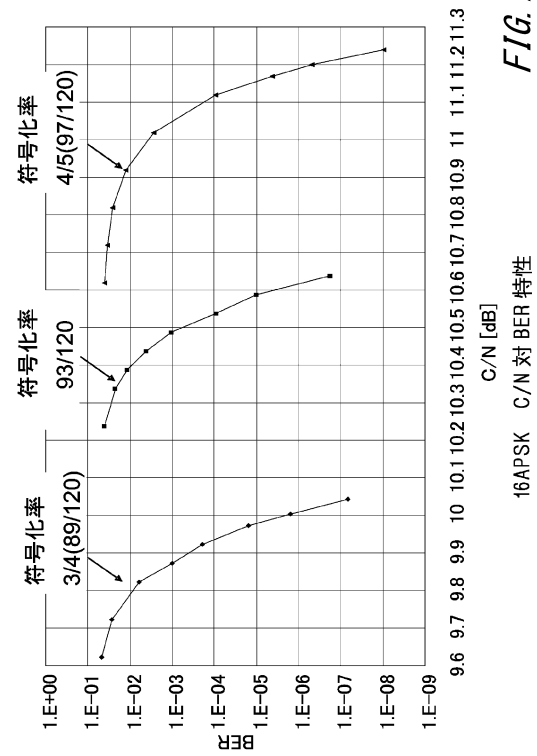
【図 2 0】



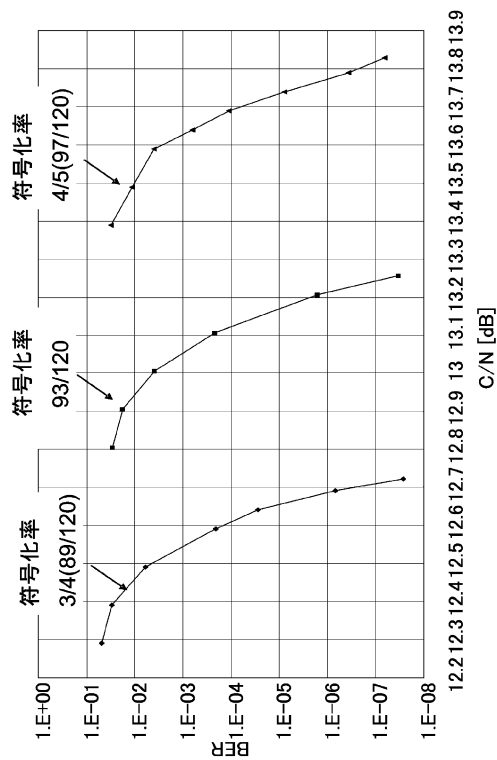
【図 2 1】



【図 2 2】



【図 2 3】



【図 2 4】

FIG. 24

所要C/N一覧

変調方式・符号化率	所要C/N [dB]
$\pi/2$ シフトBPSK 93/120	1.5
QPSK 93/120	4.5
8PSK 93/120	8.6
16APSK 93/120	10.8
32APSK 93/120	13.4

【図 25】

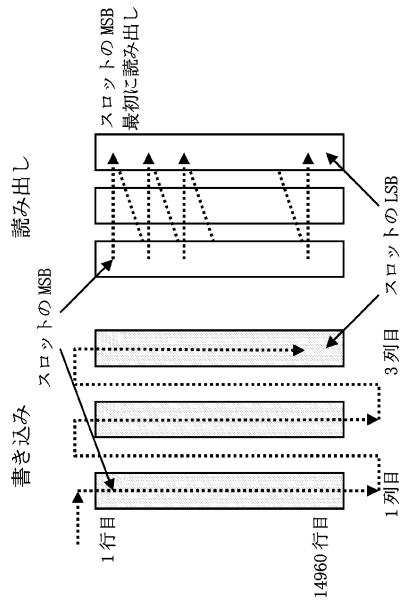


FIG. 25

【図 26】

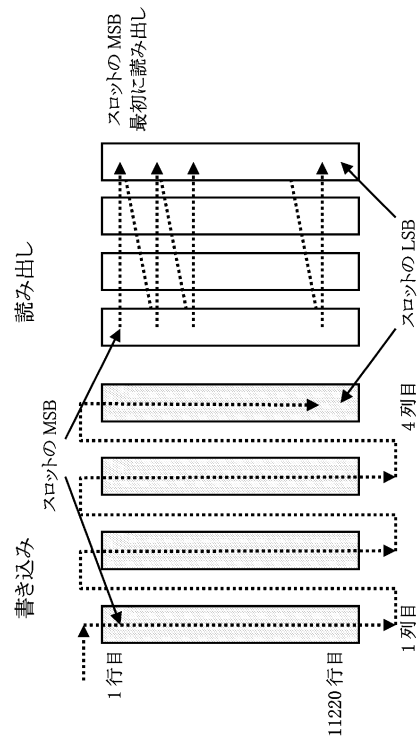


FIG. 26

【図 27】

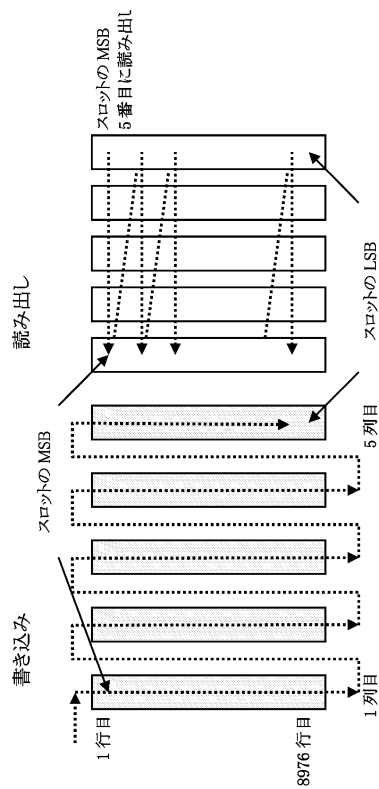


FIG. 27

【図 28】

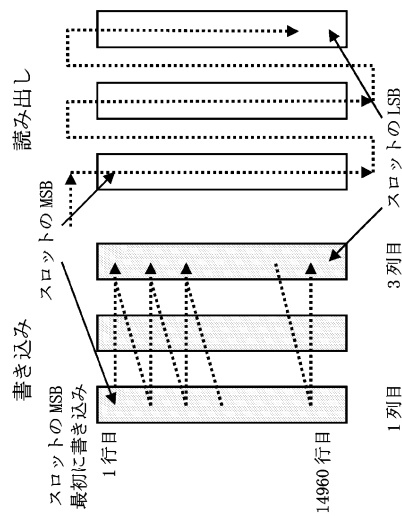


FIG. 28

【図 29】

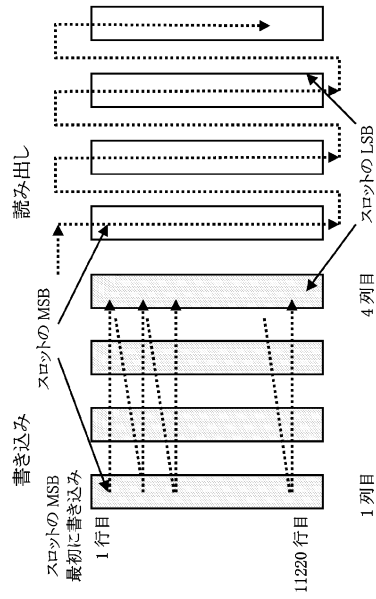


FIG. 29

【図 30】

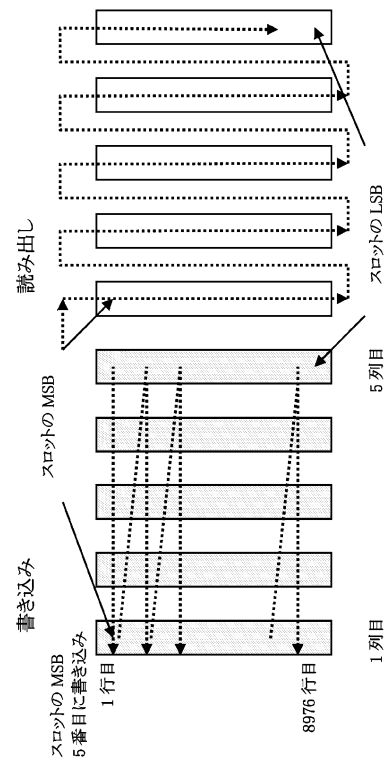


FIG. 30

フロントページの続き

- (72)発明者 田中 祥次
東京都世田谷区砧一丁目10番11号 日本放送協会放送技術研究所内
- (72)発明者 土田 健一
東京都世田谷区砧一丁目10番11号 日本放送協会放送技術研究所内
- (72)発明者 木村 武史
東京都世田谷区砧一丁目10番11号 日本放送協会放送技術研究所内
- (72)発明者 松▲崎▼ 敬文
東京都世田谷区砧一丁目10番11号 日本放送協会放送技術研究所内

審査官 高野 洋

- (56)参考文献 特開2012-049734 (JP, A)
特開2009-81821 (JP, A)
高度衛星デジタル放送 伝送路符号化方式 報告書案(技術的条件), 2008年 6月17日, pp.12,17-19, URL, http://www.soumu.go.jp/main_sosiki/joho_tsusin/policyreports/joho_tsusin/housou_system/pdf/080620_1_s2_2.pdf
社団法人電波産業会, 高度広帯域衛星デジタル放送の伝送方式, ARIB STD-B44, 2009年 7月29日, 1.0版, pp.15,37-39, URL, http://www.arib.or.jp/english/html/overview/doc/2-STD-B44v1_0.pdf
鈴木陽一、松崎敬文、橋本明記、土田健一、田中祥次、木村武史, SHV衛星放送実現に向けたLDP C符号設計に関する検討, 2014年電子情報通信学会総合大会講演論文集, 電子情報通信学会, 2014年 3月 4日, 通信1, p.306
鈴木陽一、土田健一、松崎敬文、橋本明記、田中祥次、池田哲臣、奥村直司, 「超高精細度テレビジョン放送のための衛星デジタル放送の伝送方式」 ARIB実証実験, 映像情報メディア学会技術報告, 日本, 映像情報メディア学会, 2014年 2月28日, Vol.38, pp.33-38

- (58)調査した分野(Int.Cl., DB名)
H03M 13/19
H03M 13/25
H03M 13/27