公告本

406392

申請日期	86 年 9 月 26 日
案號	86114086
類別	H01L 23/522, 21/3205

A4
C4

（以上各欄由本局填註）

發明 ~~新型~~ 專利說明書

406392

一、~~發明~~ ~~新型~~ 名稱	中文	形成半導體裝置的電氣連接之方法
	英文	Method of forming electrical connections for a semiconductor device
二、~~發明~~ ~~創作~~ 人	姓名	(1) 杉本茂樹 (2) 奧村勝彌
	國籍	(1) 日本　　(2) 日本
	住、居所	(1) 日本國橫浜市磯子區汐見台二－五－三　二五一五－一五三四 (2) 日本國橫浜市青葉區美丘一－四－六
三、申請人	姓名（名稱）	(1) 東芝股份有限公司 株式会社東芝
	國籍	(1) 日本
	住、居所（事務所）	(1) 日本國神奈川縣川崎市幸區堀川町七二番地
	代表人姓名	(1) 西室泰三

裝　訂　線

經濟部中央標準局員工消費合作社印製

406392

（由本局填寫）

承辦人代碼：	A6 B6
大　　類：	
ＩＰＣ分類：	

本案已向：

國（地區）	申請專利，申請日期：	案號：	，□有　□無主張優先權
美國	1996 年 9 月 30 日	08/724,735	☑有主張優先權

有關微生物已寄存於：　　，寄存日期：　　，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部中央標準局員工消費合作社印製

五、發明說明（1　）

發明背景

1．技術領域

本發明相關於形成半導體裝置的電氣連接之方法，尤其相關於形成高積體半導體裝置的電氣連接之方法。

2．相關技術的敘述

各種不同的方法被用於半導體裝置的製造中來形成裝置元件與連接裝置至外部裝置的接線之間的電氣連接。例如，已發現多層金屬化方法有用於簡化大型積體（ＬＳＩ）裝置的製造。可執行此種方法來同時形成接線層及接點。此種多層金屬化方法之一爲所謂的「雙金屬鑲嵌（dual damascene）」法。以下參考圖１（ａ）至１（ｇ）大略敘述雙金屬鑲嵌法。圖１（ａ）顯示多個第一層導電結構１０，其形成於形成在矽基體５上的絕緣膜７上。導電結構１０可例如由鋁（Ａｌ），鎢（Ｗ），矽化鎢（WSi_x），矽化鉬（$MoSi_x$），矽化鈦（$TiSi_x$），及類似者形成。這些導電結構１可例如爲接線，閘極電極，位元線，或多層金屬化配置中的下層金屬。如圖１（ａ）所示，例如爲二氧化矽的絕緣膜３５形成於半導體基體５及導電結構１０上。然後如圖１（ｂ）所示形成第一圖型抗蝕劑膜４０，且藉著使用例如爲反應離子蝕刻（ＲＩＥ）法的蝕刻法來蝕刻絕緣膜３５而形成暴露導電結構１０之一的接觸孔４５，如圖１（ｃ）所示。然後如圖１（ｄ）所示形成第二圖型抗蝕劑膜５０，且隨後藉著例

（請先閱讀背面之注意事項再填寫本頁）

裝　訂　線

經濟部中央標準局員工消費合作社印製

五、發明說明（2）

如爲ＲＩＥ法的蝕刻法來蝕刻絕緣膜３５而形成接線溝５５，如圖１（ｅ）所示。其次，藉著濺射而如圖１（ｆ）所示形成鋁膜６０。然後藉著化學機械拋光（ＣＭＰ）來拋光鋁膜６０，如圖１（ｇ）所示。ＣＭＰ是機械與化學磨損的組合，且可以酸性或鹼性的膏劑實施。材料由於機械磨光及酸或鹼的作用而從晶圓被移除。

上述的金屬鑲嵌金屬化法形成高度可靠的接線及接點，且提供層間介電層的良好平面度。隨著半導體裝置的積體密度增加，接線的厚度比接線的寬度減小的較慢。並且，隨積體密度的增加，接點的厚度不改變或是比接點的寬度減小的較慢。結果，形成於絕緣膜的接線溝及接點或通孔的高寬比（亦即深度／寬度）增加，因而需要高高寬比充填方法。在用來形成半導體裝置的接線及接點的習知金屬化方法中，例如上述的方法中，使用濺射法澱積鋁膜以充填接線溝／接觸孔。然後使用例如ＣＭＰ移除過量的鋁。鋁被廣泛的用於半導體裝置中的互連及接線層，因其具有低電阻係數且易於製造。但是，鋁濺射製程的階梯覆蓋並不能有效地在無空隙之下充填具有高高寬比的接線溝及／或接觸孔。甚至是使用１９９５年７／８月版的J. Vac. Sci. Tech.，Ｂ１３（４），（第１９０６－１９０９頁）所敘述的鋁的長投（long throw）濺射法，或是鋁的回焊濺射法，也只有高寬比小於２的接線溝及／或接觸孔才可在無空隙下被充填。鋁接線及接點中空隙的存在使接線及接點的可靠性惡化，且有害地影響半導體裝置的性能

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線

經濟部中央標準局員工消費合作社印製

五、發明說明（3 ）

。

發明概說

根據本發明，使用低壓化學汽相澱積法（ＬＰＣＶＤ）澱積矽膜以充填形成於例如爲絕緣膜的基體的開口中。「開口」廣泛地指接觸孔，通孔，溝，管道等。此種矽膜具有良好的階梯覆蓋，且可在很少或沒有空隙下充填高高寬比的開口。然後在矽膜上（例如藉著濺射）形成鋁膜及金屬膜，且執行熱處理或退火。此熱處理使澱積的鋁取代開口中的矽。矽轉移至金屬膜而形成金屬矽化物膜。於開口中取代矽的鋁具有非常少的空隙或是沒有任何空隙。然後使用例如ＣＭＰ移除金屬矽化膜及任何存留的鋁膜部份。高電阻係數的矽化物層的移除使得在開口中只留下低電阻係數的鋁。使用本發明的技術，可在無空隙下以鋁充填具有高寬比（例如大於３）的開口。

從閱讀以下連同附圖的詳細敘述可更瞭解本發明的特徵及優點。

較佳實施例的敘述

以下參考圖２（ａ）至２（ｊ）說明本發明的電氣連接形成方法。以下所述的方法是相關於用來形成可用於例如邏輯電路的半導體裝置及包含動態隨機存取記憶器（ＤＲＡＭ），靜態隨機存取記憶器（ＳＲＡＭ）及類似者的半導體記憶裝置的多層金屬化結構的方法。但是，本發

（請先閱讀背面之注意事項再填寫本頁）

裝 訂

經濟部中央標準局員工消費合作社印製

五、發明說明（4）

明的方法不受限於此方面，而可應用於其他單層或多層製程，以用來形成半導體裝置的電氣連接，例如接點及接線。從以下的敘述很明顯，本發明特別適用於用來充填溝及／或接觸孔的所謂的金屬鑲嵌方法，因爲此金屬鑲嵌方法移除形成在形成有溝及／或接觸孔的基體表面上的任何具有高電阻係數的膜。這些具有高電阻係數的膜的移除使得在溝及／或接觸孔中只留下具有低電阻係數的膜。

參考圖２（ａ），二氧化矽（SiO_2）的絕緣膜７０形成在矽（Ｓｉ）基體５０上。可使用其他基體，且本發明不受限於此方面。然後接線１００形成在絕緣膜７０上。然後在接線１００及絕緣膜７０上形成二氧化矽的絕緣膜１３５。然後如圖２（ｂ）所示形成第一圖型抗蝕劑膜１４０，且藉著使用例如反應離子蝕刻（ＲＩＥ）的蝕刻方法蝕刻絕緣膜１３５而形成暴露接線１００之一的接點或通孔１４５，如圖２（ｃ）所示。然後如圖２（ｄ）所示形成第二圖型抗蝕劑膜１５０，且隨後藉著使用例如ＲＩＥ的蝕刻方法蝕刻絕緣膜１３５而形成接線溝１５５，如圖２（ｅ）所示。應用本發明的接觸孔及／或接線溝的尺寸及方向很明顯取決於特定的電路設計。

其次，如圖２（ｆ）所示，使用ＬＰＣＶＤ澱積非晶矽膜１７０在基體上。膜１７０也可由單晶矽或多晶矽形成。但是，非晶矽較有利，因爲在退火期間非晶矽比單晶矽及多晶矽容易移動。因此，使用非晶矽所需的退火溫度較低或退火時間較短。如果想要，可澱積摻雜有例如硼的

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製

五、發明說明（5）

雜質的矽膜。此摻雜矽膜與未摻雜矽膜相比可於較低的澱積溫度澱積。在接線１００由鋁形成的情況中此較低的澱積溫度特別有利，因爲在上述情況中溫度必須低於５００℃。爲充填接觸孔，非晶矽膜１７０的厚度必須大於要被充填的最大接觸孔的直徑的一半。爲充填接線溝，非晶矽膜１７０的厚度必須大於接線溝的深度。一般而言，接線溝的深度爲決定要使用的矽膜的厚度的支配因素。在形成非晶矽膜１７０之後，實施例如ＣＭＰ方法，以使得非晶矽只存留於接線溝１５５及接觸孔１４５中，如圖２（ｇ）所示。

其次，藉著濺射或ＣＶＤ而如圖２（ｈ）所示連續形成鋁膜１７５及鈦膜１８０。膜１８０不受限於由鈦形成，而可由例如鎢（Ｗ），鉬（Ｍｏ），鉭（Ｔａ），鈷（Ｃｏ），鉑（Ｐｔ），鉿（Ｈｆ），或鎳（Ｎｉ）等金屬形成。膜１７５及１８０的厚度是根據充填接線溝１５５及接觸孔１４５的非晶矽的體積。明確地說，因爲如以下會說明的，鋁會取代接線溝１５５及接觸孔１４５中的非晶矽，所以鋁膜１７５必須具有使鋁的總體積等於或大於會被取代的矽的總體積的厚度。另外，鈦膜１８０必須具有使鈦的總體積在退火期間足以與轉移至膜１８０的所有非晶矽反應以形成矽化鈦的厚度。

然後在爐中以含有１０％的H_2的N_2形成氣體於４５０℃的溫度將基體退火。如果想要，也可使用其他種退火，例如氫（H_2），氬（Ａｒ），氮（N_2），或真空

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製

五、發明說明（6）

退火。以來自鋁膜１７５的鋁取代非晶矽的速率是由矽及鋁的擴散率決定。較低的退火溫度需要較長的退火時間，而較高的退火溫度需要較短的退火時間。總非晶矽體積及接觸孔／接線溝深度也影響退火溫度／時間。因此，大非晶矽體積及／或深的接觸孔／接線溝結構需要較長的退火時間或較高的退火溫度。雖然可瞭解退火溫度取決於這些及其他因素，但是目前相信退火溫度可在從３５０℃至５５０℃的範圍內。必須注意如果下層接線１００爲鋁接線，則退火溫度必須爲５００℃或更低。在退火過程期間，接觸孔１４５及接線溝１５５中的非晶矽轉移至鈦膜１８０，且於基體的頂部形成矽化鈦膜１９０，如圖２（ｉ）所示。膜１９０也會含有某些鋁原子。另外，鋁從鋁膜１７５轉移至接觸孔１４５及接線溝１５５內而取代矽。結果，接線溝１５５及接觸孔１４５爲鋁層１８５充填。更明確地說，在退火期間，矽原子從接觸孔／接線溝中的非晶矽擴散至鋁膜１７５內。同時，鋁原子從鋁膜１７５擴散至非晶矽內。到達鈦膜１８０的矽原子與鈦原子結合而形成矽化鈦膜１９０。矽化鈦於退火溫度非常穩定，因此與鈦原子結合的矽原子不會再進一步擴散或轉移。在充分的退火之後，所有的矽原子均會已與鈦膜１８０的鈦原子結合而形成矽化鈦膜１９０。在並非所有的鋁均從鋁膜１７５轉移至接觸孔／接線溝的情況中，如圖２（ｉ）所示，鋁膜１７５'存留於矽化鈦膜１９０下方。然後使用例如ＣＭＰ移除矽化鈦膜１９０及存留的鋁膜１７５'

（請先閱讀背面之注意事項再填寫本頁）

表 訂

經濟部中央標準局員工消費合作社印製

五、發明說明（7　）

，如圖２（ｊ）所示，使得鋁層１８５充填接觸孔１４５及接線溝１５５。

在上述的本發明的方法中，接線溝及接觸孔在一開始是被具有優異的階梯覆蓋的非晶矽充填。然後鋁在退火期間取代非晶矽。根據此方法，可在很少空隙或沒有空隙下以鋁充填高高寬比的接線溝及接觸孔，以提供具有低電阻係數及高可靠性的層。另外，因爲上述的方法是絕緣膜１３５上的高電阻係數的矽化物膜１９０（及任何存留的鋁）被移除的金屬鑲嵌方法，所以只有低電阻係數的例如鋁存留於接線溝及／或接觸孔中。以此方式，可形成具有低電阻係數的薄層。

根據上述方法的第一變化，如果接線層１００是由鋁形成，則可藉著濺射或ＣＶＤ在如圖３所示的接線層１００的頂部上形成具有１０ｎｍ（毫微米）厚度的氮化鈦膜２００。在高高寬比的情況中，膜２００最好藉著ＣＶＤ形成。膜２００可由其他材料形成，例如氮化鎢。膜２００的作用爲防止非晶矽從矽膜１７０擴散至鋁接線１００內。

根據上述的圖２（ａ）至２（ｊ）的方法的第二變化，可在圖２（ｆ）中的非晶矽膜１７０的澱積前藉著濺射或ＣＶＤ澱積氮化鈦膜２１０。膜２１０可由其他材料形成，例如氮化鎢。在高高寬比的情況中，膜２１０最好藉著ＣＶＤ形成。膜２１０如圖４所示存留在接觸孔及接線溝的底部及側壁，因而增進電氣連接可靠性。

（請先閱讀背面之注意事項再填寫本頁）

裝　訂　線

經濟部中央標準局員工消費合作社印製

五、發明說明（8）

根據上述的圖2（a）至2（j）的方法的第三變化，可在圖2（f）中的非晶矽膜170的澱積前藉著濺射或CVD澱積鈦膜或鎢膜。在高高寬比的情況中，膜最好藉著CVD形成。在退火期間，$TiSi_x$或WSi_x膜會形成在接觸孔或接線溝的底部及側壁。因此，如圖5所示，$TiSi_x$或WSi_x層220會存留。層220也增進電氣連接的可靠性。

雖然已顯示及敘述本發明的較佳實施例，但是熟習此技術者可知在不離開由附隨的申請專利範圍所界定的本發明的精神及範圍下可實施各種不同的修正。

圖式的簡要敘述

圖1（a）至1（g）顯示用來形成多層電氣連接的習知方法。

圖2（a）至2（j）顯示本發明的電氣連接形成方法。

圖3，4，及5顯示根據圖2（a）至2（j）的方法的變化所形成的電氣連接。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製

四、中文發明摘要（發明之名稱：　形成半導體裝置的電氣連接之方法）

使用低壓化學汽相澱積法（LPCVD）澱積矽膜以充填形成於例如爲絕緣膜的基體的開口中。然後在矽膜上形成鋁膜及金屬膜。然後執行熱處理。此熱處理使澱積的鋁取代開口中的矽，因爲矽轉移至金屬膜而形成金屬矽化物膜。於開口中取代矽的鋁具有非常少的空隙或是沒有任何空隙。然後使用例如CMP移除金屬矽化膜及任何存留的鋁膜部份。

英文發明摘要（發明之名稱：METHOD OF FORMING ELECTRICAL CONNECTIONS FOR A SEMICONDUCTOR DEVICE

A silicon film is deposited using low pressure chemical vapor deposition (LPCVD) to fill in openings formed in a substrate such as an insulating film. An aluminum film and a metal film are then formed on the silicon film. A thermal process is then carried out. This thermal process causes the deposited aluminum to replace the silicon in the openings because the silicon migrates to the metal and forms a metal silicide film. The aluminum which replaces the silicon in the openings has few or no voids. The metal silicide film any remaining portion of the aluminum film are then removed using CMP, for example.

（請先閱讀背面之注意事項再填寫本頁各欄）

裝 訂 線

經濟部中央標準局員工消費合作社印製

六、申請專利範圍

1．一種充填形成於基體的開口的方法，包含以下的步驟：

澱積充填該開口的矽膜；

形成鋁膜於該矽膜上；

形成金屬膜於該鋁膜上；

實施熱處理，以使鋁從該鋁膜轉移而取代該開口中的矽膜，及使矽從該矽膜轉移至該金屬膜且反應而形成金屬矽化物膜；及

移除該金屬矽化物膜及任何存留的該鋁膜的未轉移部份，以留下該鋁膜於該開口中。

2．如申請專利範圍第1項的方法，其中使用低壓化學汽相澱積法澱積該矽膜。

3．如申請專利範圍第1項的方法，其中該矽膜爲非晶矽膜。

4．如申請專利範圍第1項的方法，其中該鋁膜是藉著濺射而形成。

5．如申請專利範圍第1項的方法，其中該金屬膜是藉著濺射而形成。

6．如申請專利範圍第1項的方法，其中該金屬膜爲鈦膜。

7．如申請專利範圍第1項的方法，其中該金屬膜是由選擇自由鎢（W），鉬（Mo），鉭（Ta），鈷（Co），鉑（Pt），鉿（Hf），及鎳（Ni）所組成的群類的金屬形成。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製

六、申請專利範圍

8．如申請專利範圍第1項的方法，其中熱處理是於從350℃至550℃的範圍中的溫度實施。

9．如申請專利範圍第1項的方法，其中熱處理是於低於500℃的溫度實施。

10．如申請專利範圍第1項的方法，其中該金屬矽化物膜及存留的該鋁膜的未轉移部份是藉著化學機械拋光而移除。

11．如申請專利範圍第1項的方法，其中該開口具有至少3的高寬比。

12．一種形成對上面形成有絕緣膜的接線層的連接的方法，包含以下步驟：

形成開口於該絕緣膜以暴露該接線層的一部份；

澱積充填該開口的矽膜；

形成鋁膜於該矽膜上；

形成金屬膜於該鋁膜上；

實施熱處理，以使鋁從該鋁膜轉移而取代該開口中的矽膜，及使矽從該矽膜轉移至該金屬膜且反應而形成金屬矽化物膜；及

移除該金屬矽化物膜及任何存留的該鋁膜的未轉移部份，以留下該鋁膜於該開口中成爲對該接線層的連接。

13．如申請專利範圍第12項的方法，其中該矽膜爲非晶矽膜。

14．如申請專利範圍第12項的方法，其中該矽膜爲摻雜矽膜。

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

六、申請專利範圍

１５．如申請專利範圍第１２項的方法，其中該金屬膜爲鈦膜。

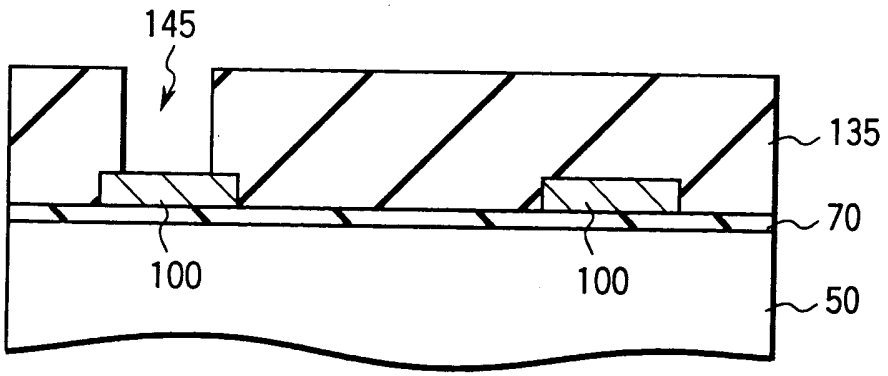
１６．如申請專利範圍第１２項的方法，其中該金屬膜是由選擇自由鎢（Ｗ），鉬（Ｍｏ），鉭（Ｔａ），鈷（Ｃｏ），鉑（Ｐｔ），鉿（Ｈｆ），及鎳（Ｎｉ）所組成的群類的金屬形成。

１７．如申請專利範圍第１２項的方法，其中該接線層爲鋁接線層。

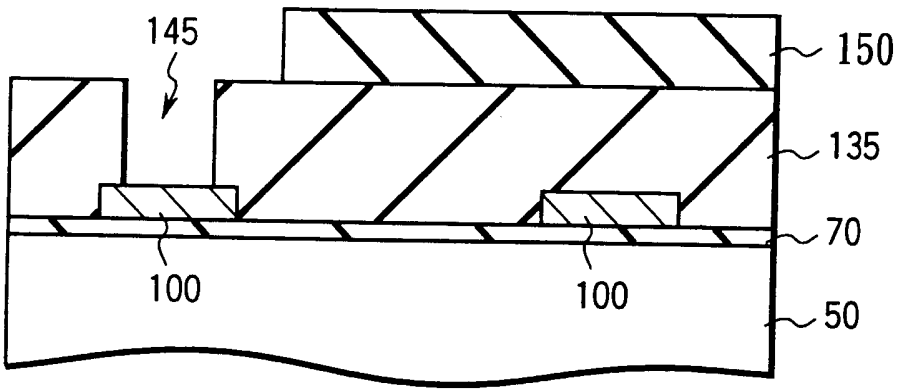
１８．如申請專利範圍第１７項的方法，其中熱處理是於低於５００℃的溫度實施。

１９．一種半導體裝置的電氣連接，由如申請專利範圍第１２項的方法製造。

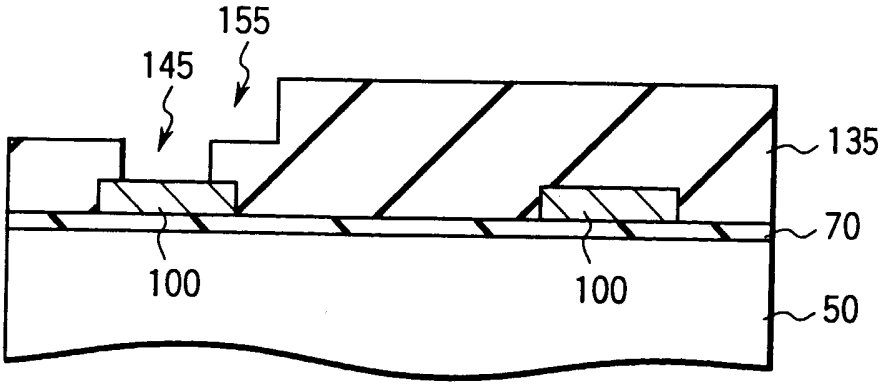
（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製



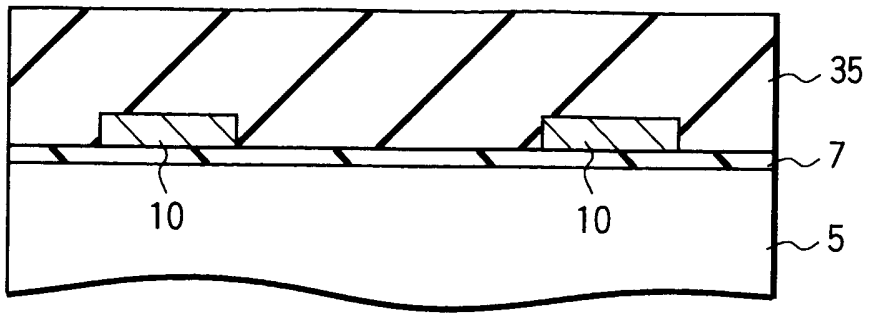
第2(c)圖



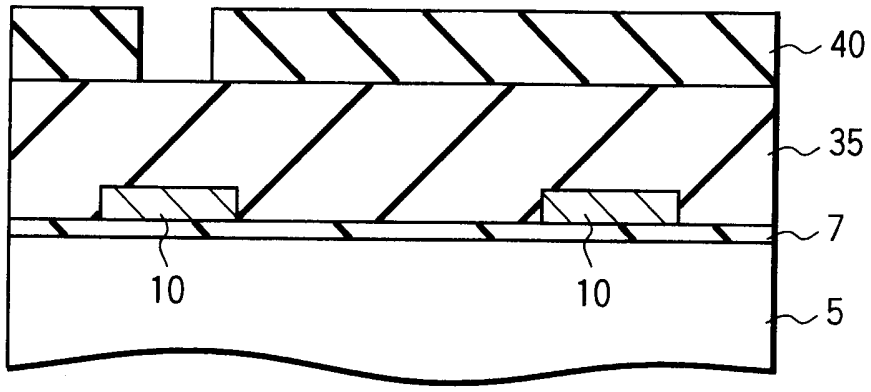
第2(d)圖



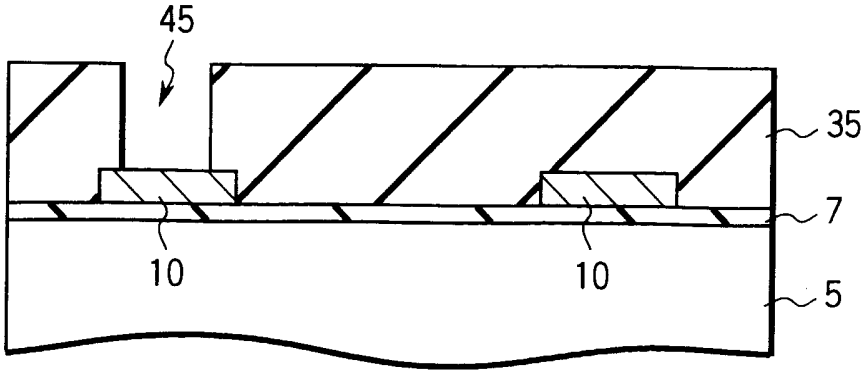
第2(e)圖



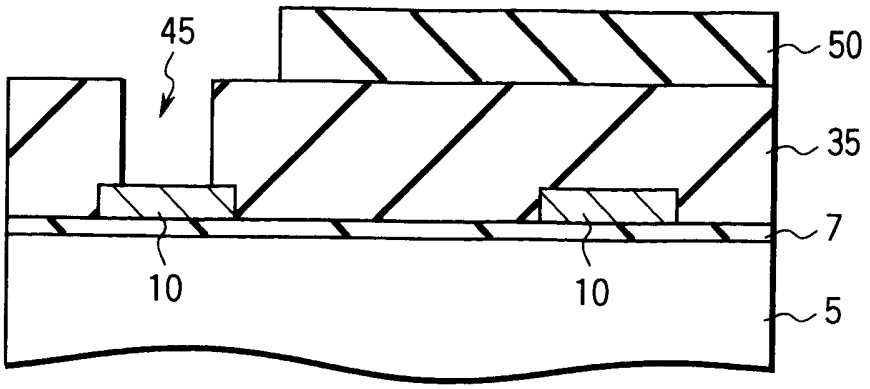
第1(a)圖



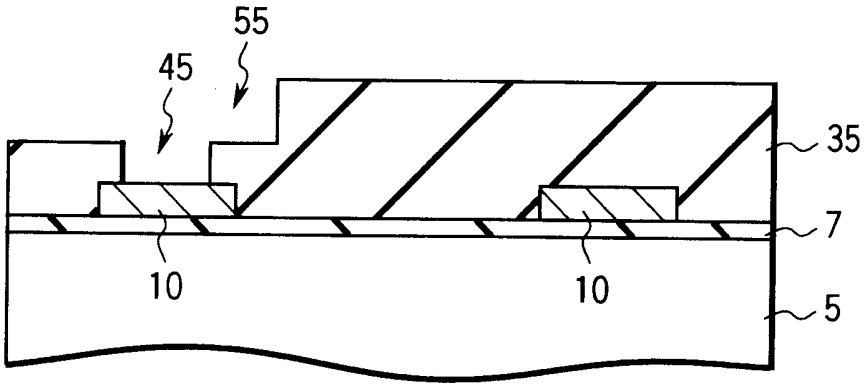
第1(b)圖



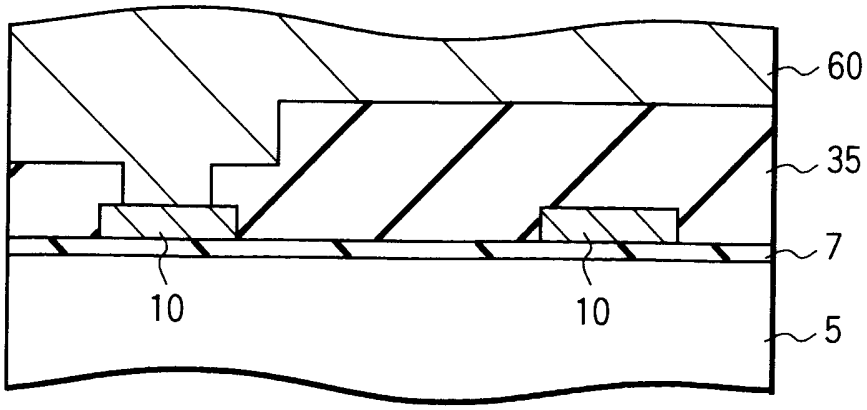
第1(c)圖



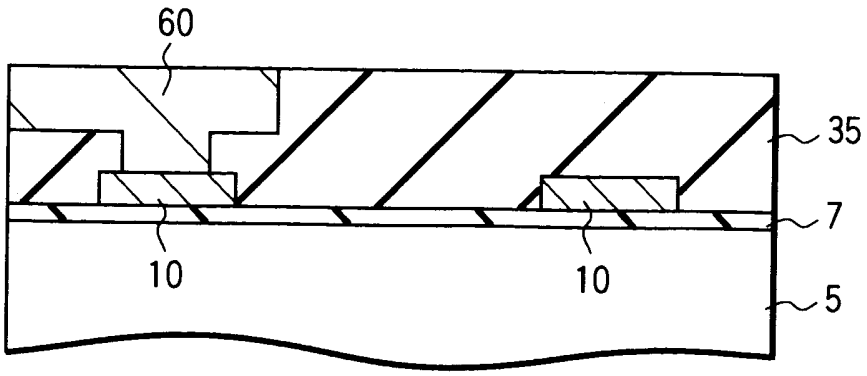
第1(d)圖



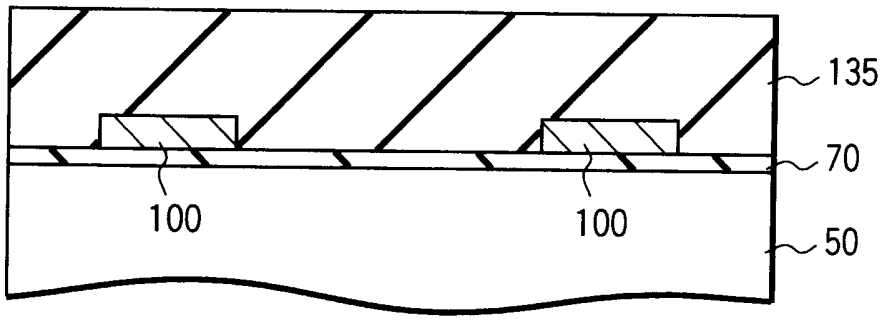
第1(e)圖



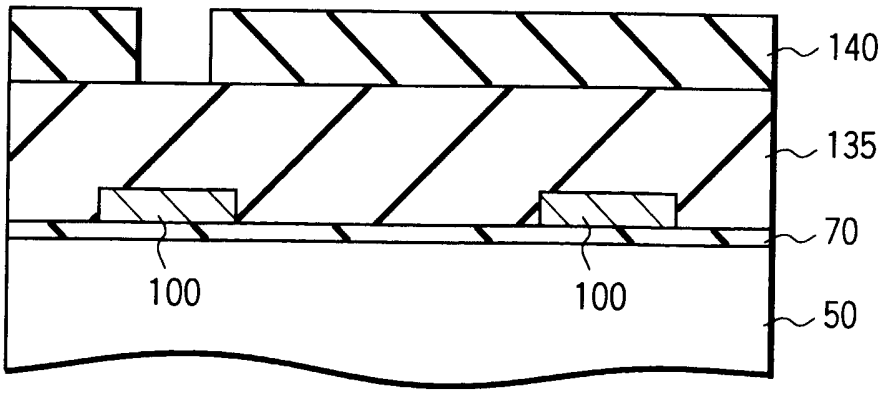
第1(f)圖



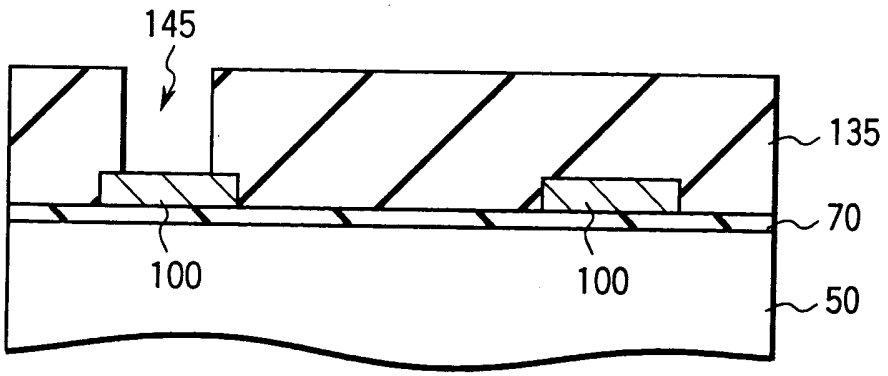
第1(g)圖



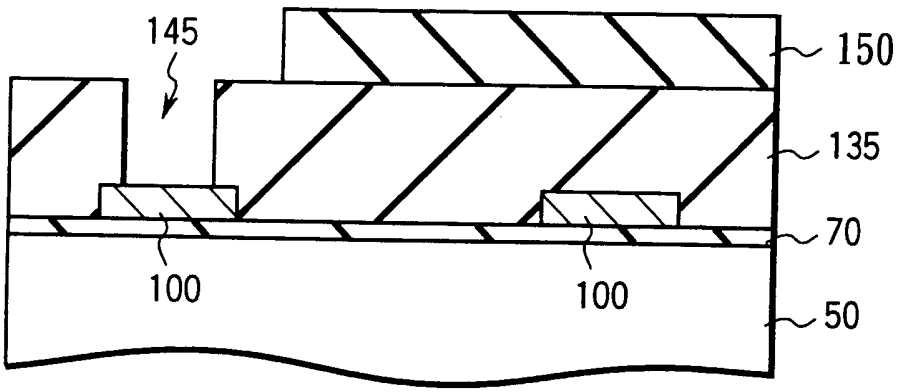
第2(a)圖



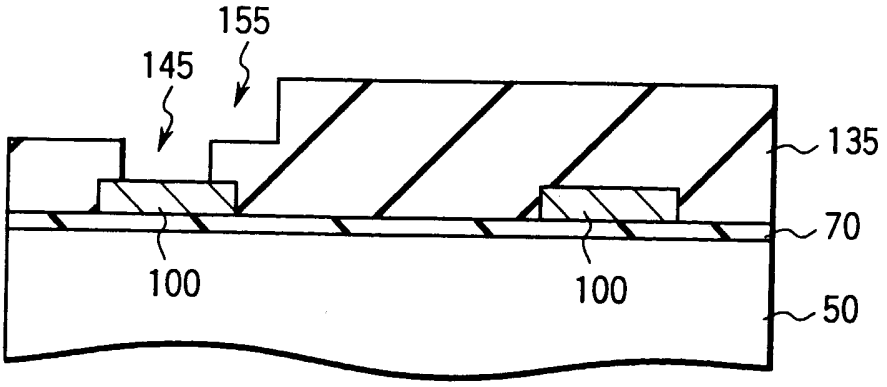
第2(b)圖



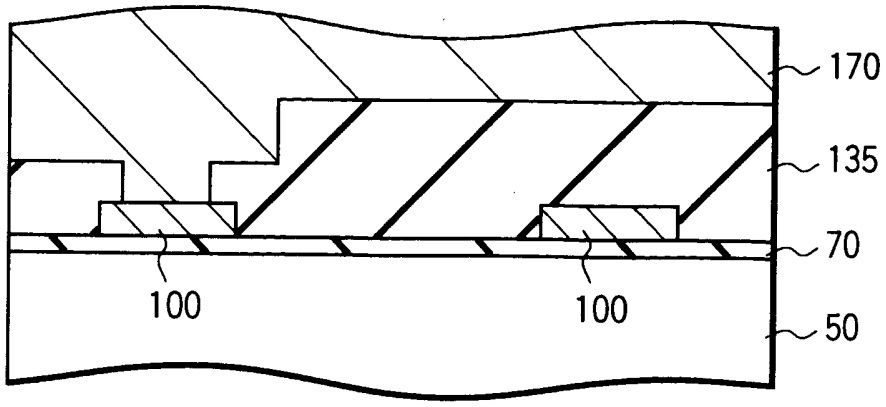
第2(c)圖



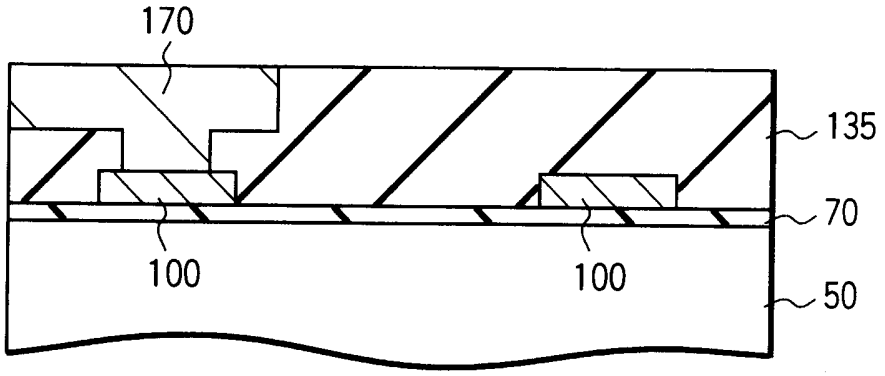
第2(d)圖



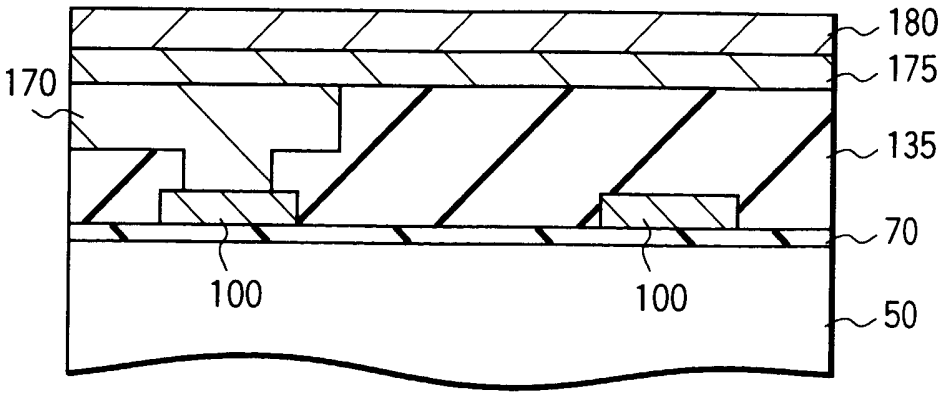
第2(e)圖



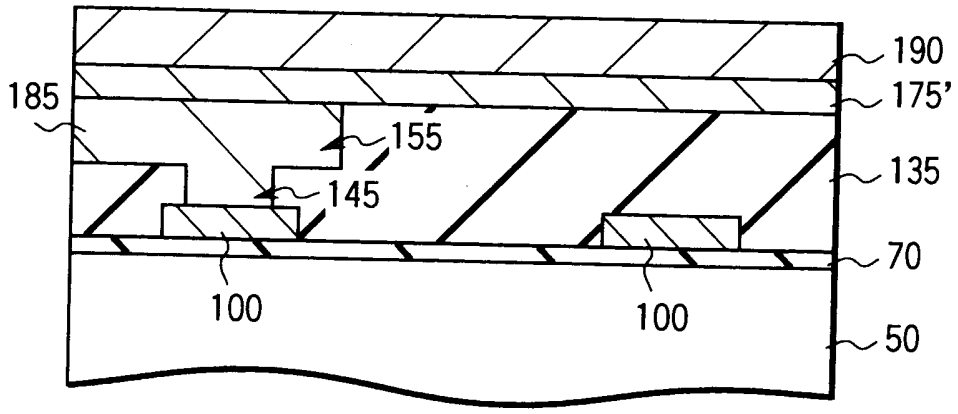
第2(f)圖



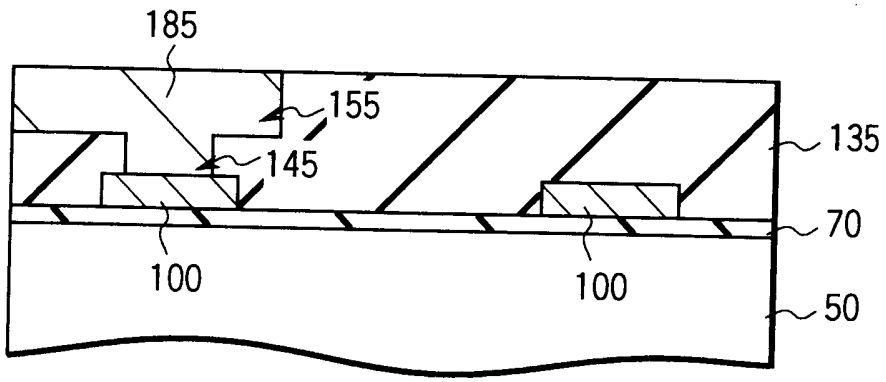
第2(g)圖



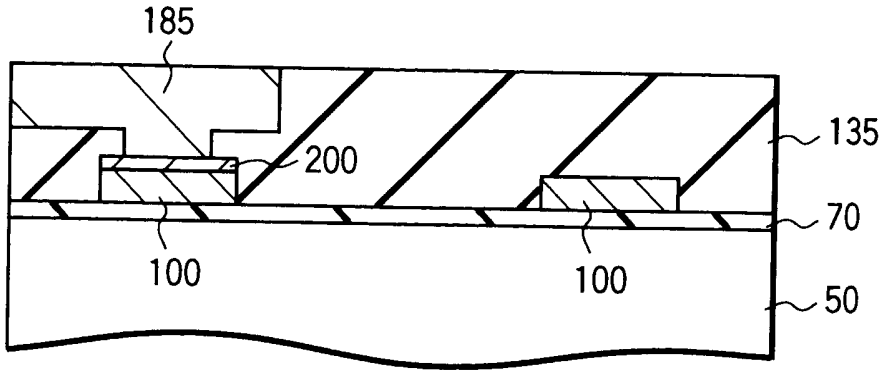
第2(h)圖


190
185
175'
155
135
145
70
100
100
50

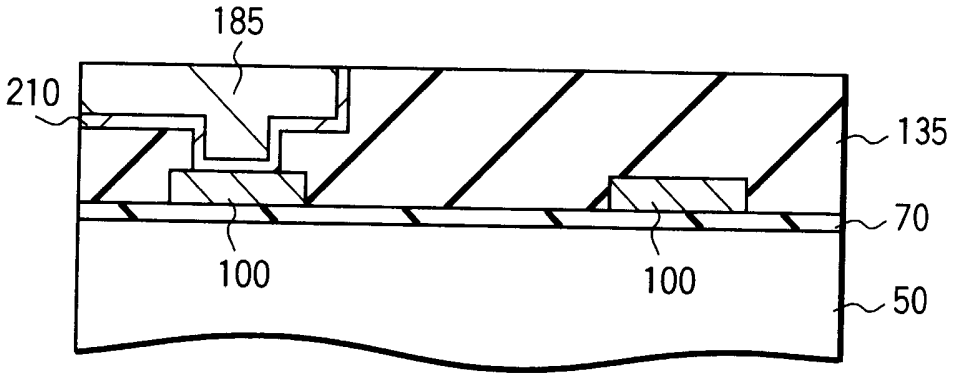
第2(i)圖


185
155
135
145
70
100
100
50

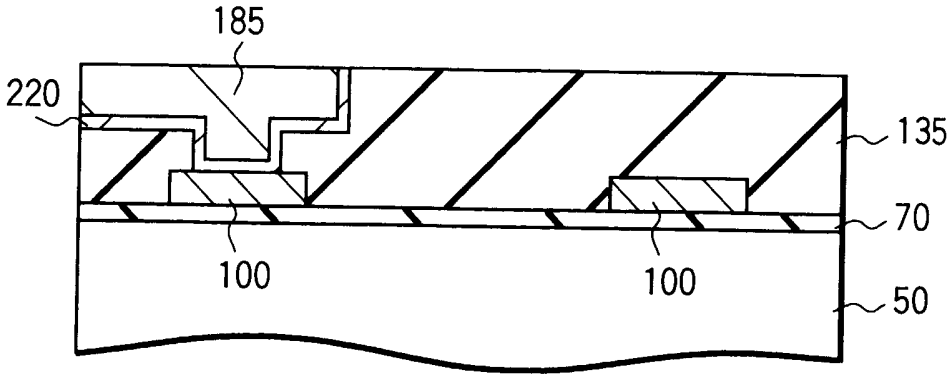
第2(j)圖


185
200
135
70
100
100
50

第 3 圖


185
210
135
70
100
100
50

第 4 圖


185
220
135
70
100
100
50

第 5 圖