

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6040433号  
(P6040433)

(45) 発行日 平成28年12月7日(2016.12.7)

(24) 登録日 平成28年11月18日(2016.11.18)

(51) Int. Cl. F I  
**HO2M 3/28 (2006.01)** HO2M 3/28 C

請求項の数 5 (全 16 頁)

|  |  |
|--|--|
| <p>(21) 出願番号 特願2011-212493 (P2011-212493)</p> <p>(22) 出願日 平成23年9月28日 (2011. 9. 28)</p> <p>(65) 公開番号 特開2013-74737 (P2013-74737A)</p> <p>(43) 公開日 平成25年4月22日 (2013. 4. 22)</p> <p>審査請求日 平成26年5月23日 (2014. 5. 23)</p> <p>前置審査</p> | <p>(73) 特許権者 000002037<br/>                 新電元工業株式会社<br/>                 東京都千代田区大手町2丁目2番1号</p> <p>(74) 代理人 100106909<br/>                 弁理士 棚井 澄雄</p> <p>(74) 代理人 100149548<br/>                 弁理士 松沼 泰史</p> <p>(74) 代理人 100160093<br/>                 弁理士 小室 敏雄</p> <p>(72) 発明者 大野 明<br/>                 埼玉県飯能市南町10番13号 新電元工業株式会社工場内</p> <p>審査官 ▲桑▼原 恭雄</p> |
|--|--|

最終頁に続く

(54) 【発明の名称】 電力変換装置および該電力変換装置における過電圧保護方法

(57) 【特許請求の範囲】

【請求項1】

第1入力端子と第2入力端子との間に印加された直流入力をトランスの1次巻線に断続的に供給することにより該トランスの2次巻線に電圧を誘起させ、前記2次巻線に誘起された電圧を整流して所望の直流出力を第1出力端子と第2出力端子との間に発生させる電力変換装置であって、

前記トランスの2次巻線の一端と前記第1出力端子との間の第1電流経路と、前記2次巻線の他端と前記第2出力端子との間の第2電流経路との間に現れる過電圧を検出する検出部と、

前記検出部が前記過電圧を検出した場合、前記第1電流経路と前記第2電流経路との間を短絡する短絡部と、

前記検出部が前記過電圧を検出した場合、前記トランスの1次巻線への前記直流入力の供給を遮断する遮断部と

を備え、

前記遮断部は、

前記トランスの1次巻線と前記電力変換装置の電力変換動作を制御するスイッチングトランジスタとが直列に接続された直列回路に直列に接続される回路素子であって、前記第1入力端子と前記トランスの1次巻線の一端との間の第3電流経路または前記第2入力端子と前記1次巻線の他端との間の第4電流経路のうちの何れかの電流経路上に介挿され、前記検出部が前記過電圧を検出した場合に、導通状態から非導通状態に制御される回路素

10

20

子を備えた電力変換装置。

【請求項 2】

前記短絡部は、

前記第 1 電流経路と前記第 2 電流経路との間に接続され、前記検出部が前記過電圧を検出した場合に導通されるスイッチ素子を備えた請求項 1 記載の電力変換装置。

【請求項 3】

前記回路素子はヒューズである請求項 1 又は 2 の何れか 1 項記載の電力変換装置。

【請求項 4】

前記遮断部は、

前記第 1 入力端子と前記第 2 入力端子との間に前記ヒューズと直列接続されるようにして、前記第 3 電流経路と前記第 4 電流経路との間に接続され、前記検出部が前記過電圧を検出した場合に導通されるスイッチ素子を更に備えた請求項 3 記載の電力変換装置。

【請求項 5】

第 1 入力端子と第 2 入力端子との間に印加された直流入力をトランスの 1 次巻線に断続的に供給することにより該トランスの 2 次巻線に電圧を誘起させ、前記 2 次巻線に誘起された電圧を整流して所望の直流出力を第 1 出力端子と第 2 出力端子との間に発生させる電力変換装置における過電圧保護方法であって、

前記トランスの 2 次巻線の一端と前記第 1 出力端子との間の第 1 電流経路と、前記 2 次巻線の他端と前記第 2 出力端子との間の第 2 電流経路との間に現れる過電圧を検出する段階と、

前記過電圧が検出された場合、前記第 1 電流経路と前記第 2 電流経路との間を短絡する段階と、

前記過電圧が検出された場合、前記トランスの 1 次巻線への前記直流入力の供給を遮断する段階と

を含み、

前記直流入力の供給を遮断する段階は、

前記トランスの 1 次巻線と前記電力変換装置の電力変換動作を制御するスイッチングトランジスタとが直列に接続された直列回路に直列に接続される回路素子であって、前記第 1 入力端子と前記トランスの 1 次巻線の一端との間の第 3 電流経路または前記第 2 入力端子と前記 1 次巻線の他端との間の第 4 電流経路のうちの何れかの電流経路上に介挿された回路素子を、前記過電圧が検出された場合に、導通状態から非導通状態に制御する段階を含む、

電力変換装置における過電圧保護方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、DC - DC コンバータ等の電力変換装置に関し、特に過電圧保護機能を有する電力変換装置および該電力変換装置における過電圧保護方法に関する。

【背景技術】

【0002】

従来、直流入力電圧を所望の直流出力電圧に変換する電力変換装置において、この電力変換装置が備えるトランスの 2 次側に発生する過電圧から本装置の構成部品および外部負荷を保護する機能（以下、「過電圧保護機能」と称す）を有した装置がある。

【0003】

図 6 に、過電圧保護機能を有する従来の電力変換装置 3 の構成例を示す。

電力変換装置 3 は、基本的には、直流入力電圧  $V_{in}$  を、この直流入力電圧  $V_{in}$  よりも低い出力電圧  $V_{out}$  に変換するものであって、この電力変換に関する構成要素として、直流入力電圧  $V_{in}$  が印加された入力端子  $T_{INH}$  および  $T_{INL}$ 、入力電源逆接続防止用のダイオード  $D_1$ 、入力コンデンサ  $C_1$ 、高周波電流吸収用のコイル  $L_{01}$  およびコンデンサ  $C_{01}$ 、電圧変換用のトランス  $T$ 、スイッチング用の  $n$  型 MOS トランジスタ  $Q$

10

20

30

40

50

1、同期整流用のn型MOSトランジスタQ2、環流ダイオードD2、平滑用のコイルL02およびコンデンサC02、外部負荷LDが接続された出力端子TOUTHおよびTOUTL、スイッチング制御用の制御回路CNT、電圧レギュレータVRGを備える。

【0004】

加えて、電力変換装置3は、過電圧保護機能に関する構成要素として、2次側過電圧検出回路OVDと、1次側過電圧ラッチ停止回路LTCとを備える。このうち、2次側過電圧検出回路OVDは、抵抗素子R201、R202、R203、コンパレータCMP、発光ダイオードP201から構成される。ここで、抵抗素子R201とR202は、高電圧側の出力端子TOUTHと低電圧側の出力端子TOUTLとの間に直列接続される。これら抵抗素子R201と抵抗素子R202との間のノードは、コンパレータCMPの正入力部に接続され、その負入力部には基準電圧VREFが供給される。コンパレータCMPの出力部と出力端子TOUTHとの間には、抵抗素子R203と発光ダイオードP201が直列接続される。

10

【0005】

一方、1次側過電圧ラッチ停止回路LTCは、抵抗素子R301と受光トランジスタP301から構成される。これら抵抗素子R301および受光トランジスタP301は、動作電源電圧VCCを供給する電圧レギュレータVRGの出力部と、制御回路CNT内のラッチ回路LTの入力部との間に直列接続される。ラッチ回路LTは、制御回路CNT内の駆動回路DRの動作を制御するためのものであり、ラッチ回路LTにハイレベルの信号が保持されると、駆動回路DRの動作が非活性状態に制御され、n型MOSトランジスタQ1のスイッチング動作が停止される。

20

【0006】

電圧レギュレータVRGは、直流入力電圧Vinから制御回路CNTの動作電源電圧VCCを生成するためのものであり、その詳細については、後述の本発明の実施形態において説明する。ただし、電圧レギュレータVRGは、本発明に本質的なものではない。

【0007】

上述のように構成された電力変換装置3によれば、制御回路CNTでn型MOSトランジスタQ1のスイッチングを制御することにより、トランスTの2次側に出力電圧Voutを発生させる。このとき、図示しない出力検出回路により出力電圧Voutを検出し、この出力電圧Voutが所望の電圧値になるように、制御回路CNTがn型MOSトランジスタQ1のスイッチングをフィードバック制御している。

30

【0008】

このようなフィードバック制御において、例えば信号線の断線などの何らかの要因により、出力電圧Voutを検出するための出力検出回路がオープン状態になると、上述のフィードバック制御が機能しなくなる。この結果、出力電圧Voutは、(直流入力電圧Vin)×(トランスTの2次側コイルL2の巻数)/(トランスTの1次側コイルL1の巻数)によって与えられる電圧にまで上昇する。このように出力電圧Voutが上昇すると、トランスTの2次側を構成する各部品や外部負荷LDに過大な電圧が印加されるため、これらに損傷を与えるおそれがある。

【0009】

そこで、従来の電力変換装置3では、出力電圧Voutが上昇して過電圧が発生した場合、n型MOSトランジスタQ1のスイッチング動作を停止させることにより、電力変換動作を停止させるようにしている。

40

【0010】

具体的には、図6に示す2次側過電圧検出回路OVDにおいて、出力電圧Voutの上昇により、抵抗素子R201と抵抗素子R202との間のノードの電位が基準電圧VREFを超えると、コンパレータCMPがロウレベルを出力する。これにより、発光ダイオードP201が通電されて発光する。

【0011】

発光ダイオードP201が発光すると、この発光ダイオードP201と光学的に結合さ

50

れた1次側過電圧ラッチ停止回路LTC内の受光トランジスタP301が導通する。これにより、抵抗素子R301および受光トランジスタP301を介して制御回路CNT内のラッチ回路LTにハイレベルの信号が入力され、この信号をラッチ回路LTが保持する。ラッチ回路LTがハイレベルの信号を保持すると、駆動回路DRが非活性化され、この結果、n型MOSトランジスタQ1のスイッチングが停止する。

【0012】

n型MOSトランジスタQ1のスイッチングが停止すると、トランスTの1次巻線L1には交流電流が供給されなくなるため、このトランスTの2次巻線L2には電圧が誘起されなくなる。従って、電力変換装置3における電力変換動作が停止され、これにより出力電圧Voutが低下して過電圧が抑制される。

10

【先行技術文献】

【特許文献】

【0013】

【特許文献1】特開2000-184727号公報

【発明の概要】

【発明が解決しようとする課題】

【0014】

しかしながら、上述の従来技術によれば、トランスTの1次巻線L1と2次巻線L2との間の絶縁破壊に起因した過電圧を抑制することができないという問題がある。

【0015】

20

この問題について、図7の波形図を参照して具体的に説明する。

トランスTの絶縁破壊が発生する時刻t1の前においては、図7に示すように、電圧VC1として、直流入力電圧Vinが1次側のダイオードD1のカソード側に現れ、そのときの出力電圧Voutは、前述のフィードバック制御に基づく所望の電圧値となる。この状態から、何らかの要因により時刻t1においてトランスTの絶縁破壊が発生すると、図6に示す電氣的抵抗値の小さい抵抗rで示された絶縁破壊部分を介してトランスTの1次側巻線L1の一端と2次巻線L2の一端との間が短絡される。この場合、図7において、時刻t1以降の波形に示すように、抵抗rを介して2次側の出力電圧Voutが1次側の電圧VC1により引き上げられ、抵抗rの電氣的抵抗値が十分に小さければ、出力電圧Voutが電圧VC1と概ね等しくなる。これにより、出力電圧Voutが上昇し、トランスTの2次側に過電圧が発生する。

30

【0016】

このようにトランスTの絶縁破壊に起因した過電圧が発生した場合、従来の電力変換装置3が備える前述の過電圧保護機能によりn型MOSトランジスタQ1のスイッチング動作を停止させたとしても、トランスTの絶縁破壊部分を通じて、直流入力電圧Vinにより与えられる1次側の電圧VC1が出力電圧Voutとして2次側に現れるため、過電圧は消失しない。

【0017】

本発明は、上記事情に鑑みてなされたものであり、トランスの絶縁破壊に起因した過電圧を抑制することを可能とする電力変換装置および該電力変換装置における過電圧保護方法を提供することを目的とする。

40

【課題を解決するための手段】

【0018】

上記課題を解決するために、本発明に係る電力変換装置は、第1入力端子と第2入力端子との間に印加された直流入力をトランスの1次巻線に断続的に供給することにより該トランスの2次巻線に電圧を誘起させ、前記2次巻線に誘起された電圧を整流して所望の直流出力を第1出力端子と第2出力端子との間に発生させる電力変換装置であって、前記トランスの2次巻線の一端と前記第1出力端子との間の第1電流経路と、前記2次巻線の他端と前記第2出力端子との間の第2電流経路との間に現れる過電圧を検出する検出部と、前記検出部が前記過電圧を検出した場合、前記第1電流経路と前記第2電流経路との間を

50

短絡する短絡部と、前記検出部が前記過電圧を検出した場合、前記トランスの1次巻線への前記直流入力の供給を遮断する遮断部とを備え、前記遮断部は、前記トランスの1次巻線と前記電力変換装置の電力変換動作を制御するスイッチングトランジスタとが直列に接続された直列回路に直列に接続される回路素子であって、前記第1入力端子と前記トランスの1次巻線の一端との間の第3電流経路または前記第2入力端子と前記1次巻線の他端との間の第4電流経路のうちの何れかの電流経路上に介挿され、前記検出部が前記過電圧を検出した場合に、導通状態から非導通状態に制御される回路素子を備えた電力変換装置の構成を有する。

【0019】

また、本発明に係る電力変換装置における過電圧保護方法は、第1入力端子と第2入力端子との間に印加された直流入力をトランスの1次巻線に断続的に供給することにより該トランスの2次巻線に電圧を誘起させ、前記2次巻線に誘起された電圧を整流して所望の直流出力を第1出力端子と第2出力端子との間に発生させる電力変換装置における過電圧保護方法であって、前記トランスの2次巻線の一端と前記第1出力端子との間の第1電流経路と、前記2次巻線の他端と前記第2出力端子との間の第2電流経路との間に現れる過電圧を検出する段階と、前記過電圧が検出された場合、前記第1電流経路と前記第2電流経路との間を短絡する段階と、前記過電圧が検出された場合、前記トランスの1次巻線への前記直流入力の供給を遮断する段階とを含み、前記直流入力の供給を遮断する段階は、前記トランスの1次巻線と前記電力変換装置の電力変換動作を制御するスイッチングトランジスタとが直列に接続された直列回路に直列に接続される回路素子であって、前記第1

【0020】

上記構成によれば、検出部が過電圧を検出すると、短絡部が、トランスの2次巻線の一端と第1出力端子との間の第1電流経路と、前記トランスの2次巻線の他端と第2出力端子との間の第2電流経路との間を短絡する。また、遮断部が、トランスの1次巻線への直流入力の供給を遮断する。これにより、前記第2電流経路と前記第1電流経路との間の電位差が減少されて過電圧が抑制される。

【発明の効果】

【0021】

本発明によれば、トランスの絶縁破壊に起因する過電圧を抑制することができる。

【図面の簡単な説明】

【0022】

【図1】本発明の第1実施形態による電力変換装置の構成を示す回路図である。

【図2】本発明の第1実施形態による電力変換装置の動作を説明するための波形図である。

【図3】本発明の第1実施形態による電力変換装置の第1変形例を示す回路図である。

【図4】本発明の第1実施形態による電力変換装置の第2変形例を示す回路図である。

【図5】本発明の第2実施形態による電力変換装置の構成を示す回路図である。

【図6】従来技術による電力変換装置の構成例を示す回路図である。

【図7】従来技術による電力変換装置の動作を説明するための波形図である。

【発明を実施するための形態】

【0023】

以下、図1～5を参照して、本発明の実施形態を説明する。

なお、各図において前述の図6に示す構成要素と共通する要素には同一符号を付す。

【0024】

(第1実施形態)

図1に、本発明の第1実施形態による電力変換装置1の構成を示す。この電力変換装置

10

20

30

40

50

1は、高電圧側の入力端子TINHと低電圧側の入力端子VINLとの間に印加された直流入力電圧Vinを、この直流入力電圧Vinよりも低い所望の出力電圧Voutに電力変換するものであって、直流入力電圧VinをトランスTの1次巻線L1に断続的に供給することにより該トランスTの2次巻線L2に電圧を誘起させ、この2次巻線L2に誘起された電圧を整流することにより、所望の出力電圧Voutを高電圧側の出力端子TOUTHと低電圧側の出力端子TOUTLとの間に発生させるように構成される。

【0025】

即ち、電力変換装置1は、電力変換に関する構成要素として、直流入力電圧Vinが印加された入力端子TINHおよびTINL、入力電源逆接続防止用のダイオードD1、入力コンデンサC1、高周波電流吸収用のコイルL01およびコンデンサC01、電圧変換用のトランスT、スイッチング用のn型MOSトランジスタQ1、同期整流用のn型MOSトランジスタQ2、環流ダイオードD2、平滑用のコイルL02およびコンデンサC02、外部負荷LDが接続された出力端子TOUTHおよびTOUTL、電圧レギュレータ30を備える。入力端子TINLと出力端子TOUTLは、電力変換装置1の外部で電氣的に接続されている。上記構成に加え、過電圧保護機能に関する構成要素として、電力変換装置1は、検出部10、短絡部20、遮断部30を備える。

なお、図1では省略されているが、電力変換装置1は、n型MOSトランジスタQ1、Q2のスイッチングを制御するための前述の図6に示す制御回路CNTを更に備え、この制御回路CNTの動作電源電圧VCCは電圧レギュレータ30から供給される。

【0026】

更に詳細に電力変換装置1の構成を説明する。

入力端子TINHと入力端子TINLとの間に直流入力電圧Vinが印加され、入力端子TINHには、入力電源逆接続防止用のダイオードD1のアノードが接続される。このダイオードD1は任意的な構成要素であり、電力変換装置1に必須の要素ではない。ダイオードD1のカソードはヒューズFの一端に接続され、このヒューズFの他端はコイルL01の一端に接続される。また、ヒューズFの他端と入力端子TINLとの間には入力コンデンサC1が接続され、コイルL01の他端と入力端子TINLとの間にはコンデンサC01が接続される。コイルL01の他端は、トランスTの1次巻線L1の一端に接続され、この1次巻線L1の他端はn型MOSトランジスタQ1のドレインに接続され、このn型MOSトランジスタQ1のソースは入力端子TINLに接続される。

【0027】

トランスTの2次巻線L2の一端は、平滑回路を構成するコイルL02の一端に接続され、このコイルL02の他端は出力端子TOUTHに接続される。トランスTの2次巻線L2の他端は、同期整流用のn型MOSトランジスタQ2のドレインに接続され、このn型MOSトランジスタQ2のソースは出力端子TOUTLに接続される。また、トランスTの2次巻線L2の一端は、環流用のダイオードD2のカソードに接続され、このダイオードD2のアノードは出力端子TOUTLに接続される。コイルL02の他端と出力端子TOUTLとの間には、コイルL02と共に平滑回路を構成するコンデンサC02が接続され、出力端子TOUTHと出力端子TOUTLとの間には外部負荷LDが接続される。

【0028】

以下では、トランスTの2次巻線L2の一端（高電圧端子）と出力端子TOUTHとの間の電流経路、即ち、2次巻線L2の一端からコイルL02を介して出力端子TOUTHに至る電流経路を「第1電流経路」と称し、トランスTの2次巻線L2の他端（低電圧端子）と出力端子TOUTLとの間の電流経路、即ち、2次巻線L2の他端からn型MOSトランジスタQ2を介して出力端子TOUTLに至る電流経路を「第2電流経路」と称す。また、入力端子TINHとトランスTの1次巻線L1の一端（高電圧端子）との間の電流経路、即ち、入力端子TINHから、ダイオードD1、ヒューズF、コイルL01を介して1次巻線L1の一端に至る電流経路を「第3電流経路」と称し、入力端子TINLとトランスTの1次巻線L1の他端（低電圧端子）との間の電流経路、即ち、入力端子TINHから、n型MOSトランジスタQ1を介して1次巻線L1の他端に至る電流経路を「

10

20

30

40

50

第4電流経路」と称す。

【0029】

続いて、電力変換装置1が有する過電圧保護機能に関する検出部10、短絡部20、遮断部30の各構成を説明する。

検出部10は、上記第1電流経路と2電流経路との間に現れる過電圧を検出するためのものであり、上記第1電流経路と2電流経路との間に直列接続された発光ダイオードP11、ツェナーダイオードZ11、抵抗素子R11、R12から構成される。ここで、抵抗素子R11の一端は、上記第1電流経路上に位置する出力端子TOUTHに接続され、この抵抗素子R11の他端は発光ダイオードP11の一端(アノード)に接続される。発光ダイオードP11の他端(カソード)はツェナーダイオードZ11のカソードに接続され、このツェナーダイオードZ11のアノードは抵抗素子R12の一端に接続される。抵抗素子R12の他端は、上記第2電流経路上に位置する出力端子TOUTLに接続される。

10

なお、発光ダイオードP11、ツェナーダイオードZ11、抵抗素子R11、R12の接続順は、この例に限定されず、任意に入れ替えてもよい。

【0030】

短絡部20は、検出部10が過電圧を検出した場合に導通状態に制御されて、上記第1電流経路と第2電流経路との間を短絡するものであり、上記第1電流経路と第2電流経路との間に接続されたサイリスタTH21(スイッチ素子)と安定化用のコンデンサC21から構成される。ここで、サイリスタTH21のアノードは、上記第1電流経路上に位置する出力端子TOUTHに接続され、そのカソードは、上記第2電流経路上に位置する出力端子TOUTLに接続される。サイリスタTH21の制御電極は、検出部10を構成するツェナーダイオードZ11のアノードと抵抗素子R12の一端との間に接続される。

20

なお、この例では、サイリスタTH21の制御電極は、ツェナーダイオードZ11のアノードと抵抗素子R12の一端との間のノードに接続されているが、この例に限定されず、抵抗素子R11と抵抗素子R12との間のノードであれば、どこのノードに接続されてもよい。

【0031】

遮断部30は、検出部10が過電圧を検出した場合に開放状態に制御されて、トランスTの1次巻線への直流入力電圧Vinの供給を遮断するものであり、本実施形態ではヒューズF(回路素子)を備えて構成される。このヒューズFは、入力端子TINHとトランスの1次巻線L1の一端との間の第3電流経路上に介挿される。本実施形態では、ヒューズFの一端はダイオードD1のカソードに接続され、このヒューズFの他端はコイルL01の一端に接続される。ただし、この例に限定されず、トランスTの1次巻線への直流入力電圧Vinの供給を遮断することができる限度において、ヒューズFは第3電流経路上のどの位置に介挿されてもよい。

30

【0032】

なお、本実施形態では、トランスTの1次巻線L1の高電圧側の一端と2次巻線L2の高電圧側の一端との間の絶縁破壊に起因した過電圧に対処するため、上記第3電流経路上にヒューズFを介挿するものとするが、トランスTの1次巻線L1の低電圧側の他端と2次巻線L2の低電圧側の他端との間の絶縁破壊に起因した過電圧に対処する場合には、ヒューズFは上記第4電流経路上に介挿される。即ち、ヒューズFは、過電圧をもたらす絶縁破壊部分の部位に応じて、この絶縁破壊部分と直列接続されるように、第3電流経路または第4電流経路の何れかに介挿される。

40

【0033】

遮断部30は、更に、検出部10が過電圧を検出した場合にヒューズFを溶断させるための構成要素として、サイリスタTH31(スイッチ素子)、コンデンサC32、抵抗素子R31、R32、受光トランジスタP31、pnp型バイポーラトランジスタQ31、抵抗素子R33、R34、R35、R36を備える。

【0034】

具体的に説明すると、サイリスタTH31は、入力端子TINHと入力端子TINLと

50

の間にヒューズFと直列接続されるようにして、上記第3電流経路と第4電流経路との間に接続される。即ち、サイリスタTH31のアノードは、上記第3電流経路上に位置するヒューズFの他端に接続され、そのカソードは、上記第4電流経路上に位置する入力端子TINLに接続される。

【0035】

また、電圧レギュレータVRGの出力部と入力端子TINLとの間には、抵抗素子R31, R32および受光トランジスタP31が直列接続される。即ち、電圧レギュレータVRGの出力部には抵抗素子R31の一端が接続され、この抵抗素子R31の他端には抵抗素子R32の一端が接続され、この抵抗素子R32の他端は受光トランジスタP31の一端(コレクタ)に接続され、この受光トランジスタP31の他端(エミッタ)は入力端子TINLに接続される。受光トランジスタP31は上述の検出部10を構成する発光トランジスタP11と光学的に結合され、ホトカブラを構成する。

10

【0036】

pnp型バイポーラトランジスタQ31のエミッタは電圧レギュレータVRGの出力部に接続され、このpnp型バイポーラトランジスタQ31のベースは、抵抗素子R31と抵抗素子R32との間のノードに接続される。また、pnp型バイポーラトランジスタQ31のコレクタとサイリスタTH31の制御電極との間には、抵抗素子R33, R34, R35が直列接続され、サイリスタTH31の制御電極と入力端子TINLとの間には、抵抗素子R36が接続される。

【0037】

また、サイリスタTH31の制御電極と入力端子TINLの間には、コンデンサC32が接続され、pnp型バイポーラトランジスタQ31のエミッタとベースの間には、コンデンサC31が接続される。これらコンデンサC31, C32は安定化のためのものである。即ち、コンデンサC31は、電源投入時にpnp型バイポーラトランジスタQ31をオフ状態に維持するためのものであり、また、コンデンサC32は、電源投入時にサイリスタTH31をオフ状態に維持するためのものであり、これにより、過渡状態におけるヒューズFの誤溶断を防止するためのものである。

20

【0038】

電圧レギュレータVRGは、前述の図6に示すものと同一であり、本来的には、n型MOSトランジスタQ1のスイッチングを制御するための制御回路CNT(図示省略)の動作電源電圧VCCを供給するために備えられたものである。本実施形態では、電圧レギュレータVRGが発生する電圧VCCは、遮断部30の動作電源としても使用される。ただし、この例に限定されず、遮断部30の動作電源として、上記第3電流経路上に現れる電圧(例えば、直流入力電圧Vinまたは電圧VC1)を用いるように構成することも可能である。

30

【0039】

電圧レギュレータVRGは、抵抗素子R101, R102, R103、npn型バイポーラトランジスタQ101、ツェナーダイオードZ101, Z102、コンデンサC101から構成される。抵抗素子R101の一端は、トランスTの1次巻線L1の一端に接続され、この抵抗素子R101の他端は抵抗素子R102の一端に接続される。抵抗素子R102の他端は、npn型バイポーラトランジスタQ101のベースとツェナーダイオードZ101のカソードに接続される。ツェナーダイオードZ101のアノードはツェナーダイオードZ102のカソードに接続され、このツェナーダイオードZ102のアノードは入力端子TINLに接続される。

40

【0040】

抵抗素子R101と抵抗素子R102との間のノードは、抵抗素子R103の一端に接続され、この抵抗素子R103の他端は、npn型バイポーラトランジスタQ101のコレクタに接続される。npn型バイポーラトランジスタQ101のエミッタと入力端子TINLの間には安定化用のコンデンサC101が接続され、このnpn型バイポーラトランジスタQ101のエミッタが電圧レギュレータVRGの出力部となっている。

50

## 【0041】

このような構成を有する電圧レギュレータV R Gによれば、抵抗素子R 1 0 1 , R 1 0 2 とツェナーダイオードZ 1 0 1 , Z 1 0 2 との直列回路によって得られる一定の基準電圧が抵抗素子R 1 0 2 とツェナーダイオードZ 1 0 1 との間のノードに現れる。この基準電圧がn p n型バイポーラトランジスタQ 1 0 1のベースに印加されることにより、n p n型バイポーラトランジスタQ 1 0 1のベース電圧からベース・エミッタ間電圧V b eを差し引いた電圧が動作電源電圧V C Cとして得られる。従って、電圧レギュレータV R Gによれば、高電圧の直流入力電圧V i nから、n型M O SトランジスタQ 1のスイッチングを制御するための制御回路(図示なし)や遮断部3 0に適合する動作電源電圧V C Cを生成することができる。

10

## 【0042】

なお、図1に示す抵抗rは、前述の図6に示した抵抗rと同様の要素であり、トランスTの1次側巻線L 1の一端と2次側巻線L 2の一端との間に絶縁破壊が発生した場合の絶縁破壊部分を示し、電力変換装置1が本来的に備える構成要素ではない。

## 【0043】

次に、トランスTの1次側巻線L 1の高電圧側の一端と2次側巻線L 2の高電圧側の一端との間で絶縁破壊が発生した場合を例とし、電力変換装置1の動作(過電圧保護方法)について、図2に示す波形図を参照しながら過電圧保護機能に着目して説明する。

なお、説明の便宜上、入力端子T I N Lおよび出力端子T O U T Lはグランド電位(0 V)に固定されているものとするが、この例に限定されない。

20

## 【0044】

先ず、トランスTの絶縁破壊が発生する時刻t 1の前の状態では、通常動作により、直流入力電圧V i nから、この直流入力電圧V i nよりも低い所望の出力電圧V o u tが出力されている。

## 【0045】

時刻t 1でトランスTの絶縁破壊が発生すると、トランスTの1次側巻線L 1の一端と2次巻線L 2の一端との間の絶縁破壊部分に抵抗rで示される電流経路が形成される。この結果、1次側の電圧V C 1(入力コンデンサC 1の端子間電圧)と2次側の出力電圧V o u tとの間の電位差により電流が抵抗rを介して1次側から2次側に流れ込み、この電流により出力電圧V o u tが引き上げられて上昇し出す。そして、時刻t 2で、出力電圧V o u tが、検出部1 0を構成するツェナーダイオードZ 1 1の電気的特性によって規定される所定の閾値V t hに達すると、このツェナーダイオードZ 1 1が導通する。この結果、発光ダイオードP 1 1が通電されて発光すると共に、ツェナーダイオードZ 1 1と抵抗素子R 1 2との間のノードの電圧が上昇する。

30

## 【0046】

なお、ツェナーダイオードZ 1 1の電気的特性によって規定される上述の所定の閾値V t hは、過電圧の発生を判定するための値であって、本装置の2次側の構成部品および外部負荷L Dの保護の観点から適切に選択される。

## 【0047】

検出部1 0のツェナーダイオードZ 1 1と抵抗素子R 1 2との間のノードの電圧が上昇すると、この電圧が制御電極に入力される短絡部2 0のサイリスタT H 2 1がターンオンし、このサイリスタT H 2 1により、上記第1電流経路上に位置する出力端子T O U T Hと、上記第2電流経路上に位置する出力端子T O U T Lとの間が短絡される。これにより、上述の絶縁破壊部分の抵抗rを介して1次側から2次側に流れ込む電流が、サイリスタT H 2 1を通じて出力端子V O U T Lに放出され、図2の下段の波形に示すように、時刻t 2以降では、出力電圧V o u tが低下して概ね0 Vになる。従って、トランスTの絶縁破壊に起因する過電圧が抑制され、電力変換装置1の2次側を構成する部品や外部負荷L Dが過電圧から保護される。

40

## 【0048】

上述の動作により、過電圧は抑制されるが、短絡部2 0を構成するサイリスタT H 2 1

50

を通じて、1次側の高電圧側の入力端子である入力端子TINHから2次側の低電圧端子である出力端子TOUTLに向けて電流が流れ、この状態が継続すると、サイリスタTH21が発熱する。そのため、本実施形態では、遮断部30により1次側の直流入力電圧Vinの供給を遮断する。

【0049】

具体的には、上述のように出力電圧Voutが上昇して所定の閾値Vthを超えると、ツェナーダイオードZ11が導通し、発光ダイオードP11が発光する。発光ダイオードP11が発光すると、この発光ダイオードP11と光学的に結合された遮断部30を構成する受光トランジスタP31が導通する。受光トランジスタP31が導通すると、抵抗素子R31と抵抗素子R32との間のノードの電位が低下し、これをベースに入力するpnp型バイポーラトランジスタQ31が導通する。

10

【0050】

pnp型バイポーラトランジスタQ31が導通すると、抵抗素子R35と抵抗素子R36との間のノードの電位が上昇し、これを制御電極に入力するサイリスタTH31がターンオンする。これにより、直流入力電圧Vinが印加された入力端子TINHと入力端子TINLとの間にヒューズFが電氣的に接続され、このときにヒューズFに流れる電流によりヒューズFが溶断される。これにより、図2の上段に示すように、時刻t2以降において、1次側の電圧VC1が低下して0Vになる。

【0051】

ヒューズFが溶断されると、入力端子TINHと1次巻線L1との間の上記第3電流経路が遮断され、この1次巻線L1に対する直流入力電圧Vinの供給が遮断される。これにより、トランスTの1次側と2次側との間の絶縁破壊部分の抵抗rを介して1次側から2次側に流れ込む電流が遮断され、短絡部20を構成するサイリスタTH21を電流が流れなくなる。従ってサイリスタTH21での発熱が抑制される。

20

【0052】

上述したように、第1実施形態によれば、短絡部20により第1電流経路と第2電流経路との間を短絡し、遮断部30により上記第3電流経路を遮断することにより、短絡部20での発熱を抑制しながら、トランスTの絶縁破壊に起因した過電圧を抑制することができる。

【0053】

・第1実施形態の第1変形例

次に、図3を参照して、第1実施形態の第1変形例を説明する。

図3に示す第1変形例による電力変換装置1Aは、上述の図1に示す電力変換装置1の構成において、検出部10および遮断部30に代えて検出部10Aおよび遮断部30Aを備える。このうち、検出部10Aは、発光ダイオードP11を備えない点で検出部10と構成が異なり、遮断部30Aは、ヒューズ溶断回路としてサイリスタTH311を備える点で遮断部30と構成が異なる。

30

【0054】

ここで、サイリスタTH311のアノードは、第3電流経路上に位置するヒューズFの他端に接続され、そのカソードは、第2電流経路上に位置する低電圧側の出力端子TOUTLに接続される。サイリスタTH311の制御電極は、ツェナーダイオードZ11と抵抗素子R12との間のノードに接続される。即ち、サイリスタTH311の制御電極には、短絡部20を構成するサイリスタTH21の制御電極に与えられる信号と同じ信号が与えられる。その他の構成は図1の電力変換装置1と同一である。

40

【0055】

上述の構成を有する第1変形例によれば、出力電圧Voutが上昇して前述の所定の閾値Vthに達すると、検出部10Aを構成するツェナーダイオードZ11と抵抗素子R12との間のノードの電位が上昇し、この電位を制御電極に入力する短絡部20のサイリスタTH21がターンオンすると共に、遮断部30AのサイリスタTH311がターンオンする。ここで、短絡部20のサイリスタTH21がターンオンすることにより、上述の第

50

1 実施形態で説明したように、出力端子 T O U T H と出力端子 T O U T L との間が短絡され、これにより過電圧が抑制される。また、遮断部 3 0 A のサイリスタ T H 3 1 1 がターンオンすることにより、ヒューズ F の他端がサイリスタ T H 3 1 1 を介して低電圧側の出力端子 T O U T L に電氣的に接続され、これによりヒューズ F の熔断に必要なとされる十分な電流がヒューズ F に流れる。従って第 1 変形例によれば、簡易な構成でヒューズ F を熔断し、直流入力電圧 V i n の供給を遮断することができる。

【 0 0 5 6 】

なお、この第 1 変形例では、サイリスタ T H 3 1 1 のカソードを上記第 2 電流経路上に位置する低電圧側の出力端子 T O U T L に接続するものとしたが、上記第 1 電流経路上に位置する高電圧側の出力端子 T O U T H に接続してもよい。この場合、短絡部 2 0 のサイリスタ T H 2 1 がターンオンすれば、遮断部 3 0 A のサイリスタ T H 3 1 1 のカソードは短絡部 2 0 のサイリスタ T H 2 1 を介して低電圧側の出力端子 T O U T L に電氣的に接続される。従って、上述の第 1 変形例と同様にヒューズ F を熔断するための電流を発生させることができる。

10

【 0 0 5 7 】

・第 1 実施形態の第 2 変形例

次に、図 4 を参照して、第 1 実施形態の第 2 変形例を説明する。

図 4 に示す第 2 変形例による電力変換装置 1 B は、上述の図 3 に示した第 1 変形例による電力変換装置 1 A の構成において、遮断部 3 0 A に代えて、ヒューズ F とサイリスタ T H 3 1 2 から構成される遮断部 3 0 B を備える。ここで、サイリスタ T H 3 1 2 のアノードは、上記第 3 電流経路上に位置するヒューズ F の他端に接続され、そのカソードは、上記第 4 電流経路上に位置する低電圧側の入力端子 T I N L に接続される。サイリスタ T H 3 1 2 の制御電極は、ツェナーダイオード Z 1 1 と抵抗素子 R 1 2 との間のノードに接続される。即ち、遮断部 3 0 B のサイリスタ T H 3 1 2 の制御電極には、短絡部 2 0 のサイリスタ T H 2 1 の制御電極に与えられる信号と同じ信号が与えられる。その他の構成は第 1 変形例と同一である。

20

【 0 0 5 8 】

上述の構成を有する第 2 変形例によれば、出力電圧 V o u t が上昇して前述の所定の閾値 V t h に達した場合、遮断部 3 0 B のサイリスタ T H 3 1 2 がターンオンすることにより、ヒューズ F の他端がサイリスタ T H 3 1 2 を介して入力端子 T I N L に電氣的に接続される。これにより、ヒューズ F が入力端子 T I N H と入力端子 T I N L との間に電氣的に接続される。従って、直流入力電圧 V i n がヒューズ F に印加されるので、ヒューズ F に十分な電流を流すことができ、簡易な構成でヒューズ F を速やかに熔断することができる。

30

【 0 0 5 9 】

(第 2 実施形態)

次に、本発明の第 2 実施形態を説明する。

図 5 に、第 2 実施形態による電力変換装置 2 の構成を示す。

この電力変換装置 2 は、前述の第 1 実施形態による図 1 に示す電力変換装置 1 の構成において、遮断部 3 0 に代えて遮断部 4 0 を備える。その他の構成は、図 1 に示す電力変換装置 1 と同様である。

40

【 0 0 6 0 】

第 2 実施形態による遮断部 4 0 は、図 1 のヒューズ F に対応する p 型 M O S トランジスタ Q 4 1 (第 2 回路素子) と、検出部 1 0 が過電圧を検出した場合に p 型 M O S トランジスタ Q 4 1 を非導通状態に制御するための制御回路 C N T 4 1 とから構成される。ここで、p 型 M O S トランジスタ Q 4 1 のソースはコイル L 0 1 の他端に接続され、そのドレインはトランス T の 1 次巻線 L 1 の一端に接続される。

【 0 0 6 1 】

制御回路 C N T 4 1 は、ラッチ回路 L T 4 1、受光トランジスタ P 4 1、抵抗素子 R 4 1、R 4 2 から構成される。受光トランジスタ P 4 1 の一端には、電圧レギュレータ V R

50

Gから動作電源電圧VCCが供給され、この受光トランジスタP41の他端は抵抗素子R41の一端に接続される。抵抗素子R41の他端は、ラッチ回路LT41の入力部に接続されると共に抵抗素子R42の一端に接続され、この抵抗素子R42の他端は入力端子TINLに接続される。ラッチ回路LT41の出力部はp型MOSトランジスタQ41のゲートに接続される。

#### 【0062】

ラッチ回路LT41には、電圧レギュレータVRGから動作電源電圧VCCが供給されるが、このラッチ回路LT41は、例えばレベルシフタ回路またはチャージポンプ回路を内蔵することにより、動作電源電圧VCCよりも高い電圧VC1に相当する振幅を有する信号を出力することが可能なように構成されている。即ち、ラッチ回路LT41は、ロウレベルの信号として0Vを出力し、ハイレベルの信号として電圧VC1に相当する電圧を出力し、これにより、p型MOSトランジスタQ41を導通状態または非導通状態に制御する。

10

#### 【0063】

電圧レギュレータVRGは、前述の第1実施形態による図1に示すものと同様の構成を有するが、第2実施形態では、電圧レギュレータVRGを構成する抵抗素子R101の一端が、上記第3電流経路においてp型MOSトランジスタQ41よりも入力端子TINHに近いノードに接続され、図5の例では、ダイオードD1とコイルL01との間のノードに接続されている。この理由は、遮断部40を構成するp型MOSトランジスタQ41により直流入力電圧Vinの供給が遮断された後の遮断部40の動作を確保するためである。ただし、電圧レギュレータVRGを構成する抵抗素子R101の一端は、入力端子TINHとp型MOSトランジスタQ41との間であれば、どこに接続されてもよく、図5の例に限定されない。

20

#### 【0064】

次に、トランスTの1次側巻線L1の一端と2次側巻線L2の一端との間に絶縁破壊が発生した場合を例とし、第2実施形態による電力変換装置2の動作について、過電圧保護機能に着目して説明する。

#### 【0065】

第2実施形態による電力変換装置2によれば、前述の第1実施形態と同様に、トランスTの絶縁破壊が発生すると、出力電圧Voutが上昇し、この出力電圧Voutが前述の所定の閾値Vthに達すると、短絡部20を構成するサイリスタTH21がターンオンする。サイリスタTH21がターンオンすると、このサイリスタTH21により、上記第1電流経路上に位置する出力端子TOUTHと、上記第2電流経路上に位置する出力端子TOUTLとの間が短絡される。これにより出力電圧Voutが概ね0Vになる。従って、トランスTの絶縁破壊に起因する過電圧の発生が抑制される。

30

#### 【0066】

また、出力電圧Voutが前述の所定の閾値Vthに達すると、検出部10の発光ダイオードP11が発光し、この発光ダイオードP11と光学的に結合された遮断部40の受光トランジスタP41が導通する。この結果、ラッチ回路LT41の入力部にハイレベルの信号が印加され、この信号レベルがラッチ回路LT41に保持される。

40

#### 【0067】

ラッチ回路LT41は、ハイレベルの信号を保持すると、電圧VC1に相当するハイレベルの信号をp型MOSトランジスタQ41のゲートに供給し、これによりp型MOSトランジスタQ41を非導通状態に制御する。p型MOSトランジスタQ41が非導通状態に制御されると、前述の第1実施形態と同様に、直流入力電圧Vinの供給が遮断され、短絡部20のサイリスタTH21を電流が流れなくなる。

#### 【0068】

第2実施形態によれば、ヒューズに代えてp型MOSトランジスタQ41を備えたので、前述の第1実施形態による効果に加え、ヒューズを溶断するための電力を要することなく、直流入力電圧Vinの供給を遮断することができる。

50

【0069】

以上で、本発明の実施形態および変形例を説明したが、本発明は上述の例に限定されるものではなく、本発明の要旨を逸脱しない範囲で種々の変更が可能である。

例えば、前述の第1実施形態では、電力変換装置1は、短絡部20と遮断部30の両方を備えるものとしたが、何れか一方のみを備えるものとして構成することも可能である。第2実施形態についても同様である。

【0070】

また、上述の第1実施形態では、サイリスタTH31により上記第3電流経路と第4電流経路との間を短絡することによりヒューズFを溶断するための電流を発生させるものとしたが、絶縁破壊部分の抵抗rが十分に小さい場合には、この抵抗rとサイリスタTH21を介して流れる電流によりヒューズFを溶断することも可能である。このような絶縁破壊を想定する用途においては、遮断部30をヒューズFのみから構成してもよい。

10

【0071】

また、前述の第1実施形態では、検出部10と遮断部30との間を、発光ダイオードP11および受光トランジスタP31から構成されるホトカプラにより光学的に結合し、過電圧の検出結果を検出部10から遮断部30に光信号により伝達するものとしたが、有線または無線により伝達するように構成することも可能である。第2実施形態についても同様である。

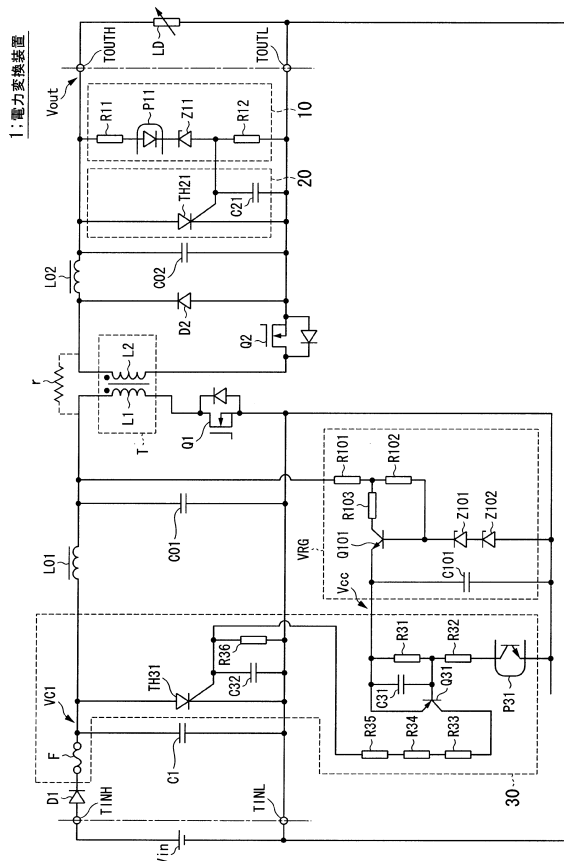
【符号の説明】

【0072】

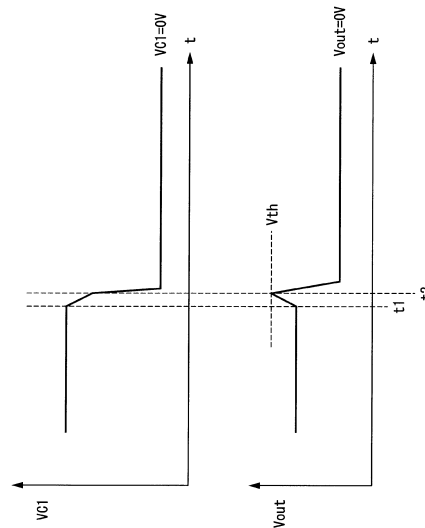
1, 1A, 1B, 2, 3...電力変換装置、10, 10A...検出部、20...短絡部、30, 30A, 30B, 40...遮断部。

20

【図1】

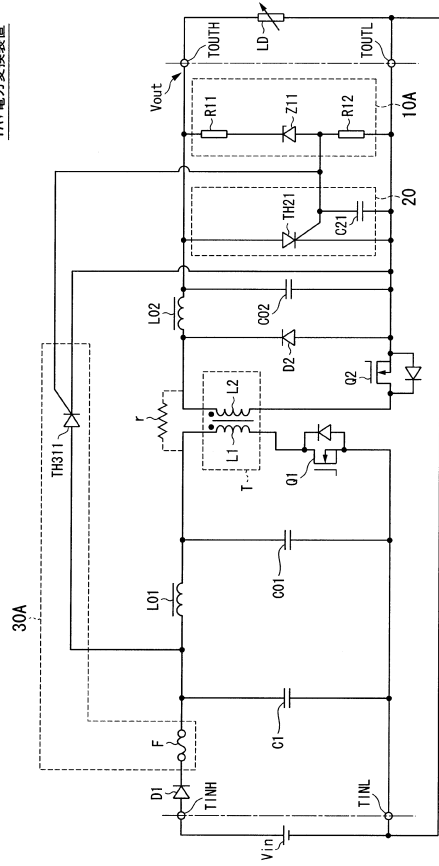


【図2】



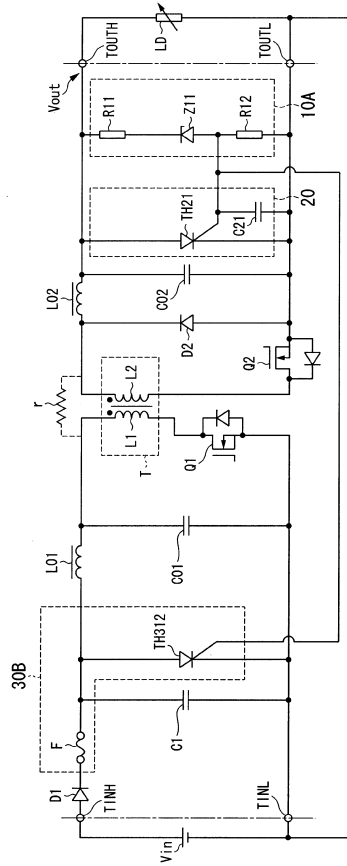
【 図 3 】

1A: 電力変換装置



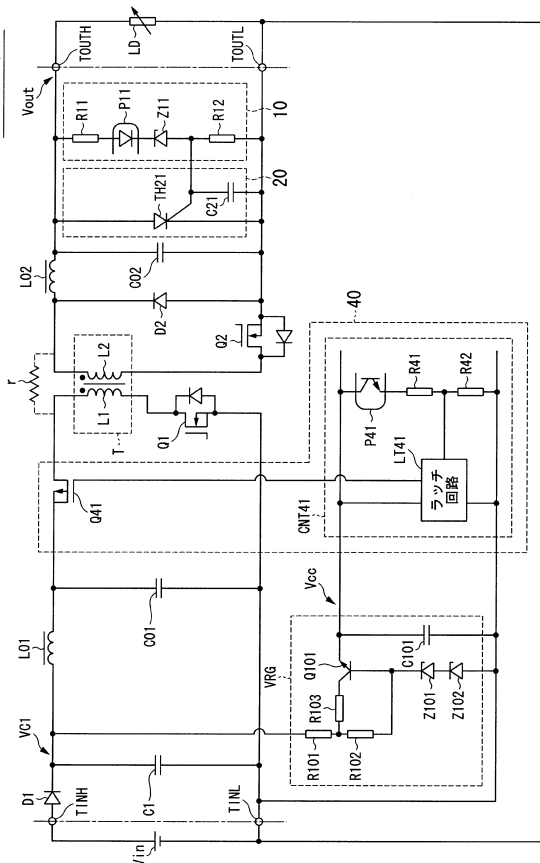
【 図 4 】

1B: 電力変換装置



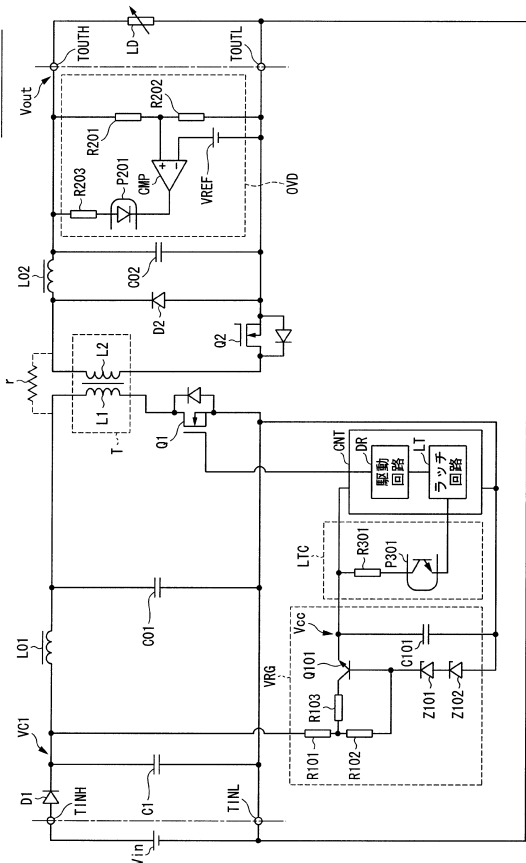
【 図 5 】

2: 電力変換装置

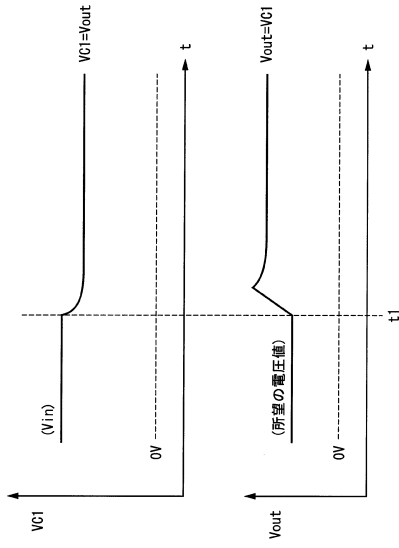


【 図 6 】

3: 電力変換装置



【 7 】



---

フロントページの続き

- (56)参考文献 特開2009-081901(JP,A)  
特開平07-107620(JP,A)  
特開2000-201429(JP,A)  
特開2002-186174(JP,A)

- (58)調査した分野(Int.Cl., DB名)  
H02M 3/28