



(12)发明专利申请

(10)申请公布号 CN 110767581 A

(43)申请公布日 2020.02.07

(21)申请号 201911074499.X

H01L 21/3065(2006.01)

(22)申请日 2015.09.06

H01L 21/02(2006.01)

(30)优先权数据

H01L 21/308(2006.01)

2015-063603 2015.03.26 JP

H01L 21/3213(2006.01)

(62)分案原申请数据

H01L 21/66(2006.01)

201510559637.9 2015.09.06

H01J 37/32(2006.01)

(71)申请人 株式会社日立高新技术

地址 日本东京都

(72)发明人 臼井建人 广田侯然 井上智己

中元茂 福地功祐

(74)专利代理机构 中科专利商标代理有限责任

公司 11021

代理人 李国华

(51)Int.Cl.

H01L 21/67(2006.01)

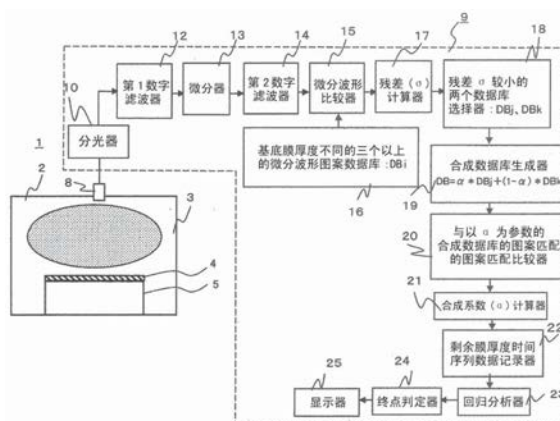
权利要求书2页 说明书14页 附图10页

(54)发明名称

等离子处理装置以及等离子处理方法

(57)摘要

本发明提供一种等离子处理装置以及等离子处理方法,等离子处理方法针对预先形成在真空容器的内部的处理室内所装载的晶片的上表面、且包含处理对象的膜以及配置于该膜的下方的基底膜的膜构造,利用形成于处理室内的等离子来进行处理,其具备:在任意的晶片上的膜构造的处理中所得到的干涉光的以波长为参数的强度的实际图案与在任意的晶片的处理前预先对具有处理对象的膜以及基底膜的三个以上不同厚度的基底膜的膜构造进行处理所获得的干涉光的以波长为参数的强度的图案之中,对将两个图案合成后的检测用图案的数据和实际图案的数据进行比较,并利用比较的结果来计算任意的晶片的处理中的时刻的处理对象的膜的蚀刻量的步骤。



1. 一种等离子处理方法, 针对在载置于真空容器的内部的处理室内的晶片的上表面预先形成的膜构造、即包含处理对象的膜以及配置于该膜的上方的掩膜层的膜构造, 利用在所述处理室内所形成的等离子来进行处理,

所述等离子处理方法的特征在于, 具备:

对在任意的所述晶片上的所述膜构造的处理中从所述处理对象的膜得到的干涉光的以波长为参数的强度的实际图案的数据、和在所述任意的晶片在处理之前预先将针对具有所述处理对象的膜以及所述掩膜层的膜构造的所述处理对象的膜的膜厚的所述干涉光的以波长为参数的强度的多个图案即所述掩膜层的厚度分别不同的三个以上的图案之中的两个图案进行合成而得到的检测用图案的数据进行比较, 利用比较的结果来计算所述任意的晶片在处理中的时刻的所述处理对象的膜的蚀刻量的步骤; 和

利用所述蚀刻量来判定所述处理对象的膜是否达到所述处理的目标的步骤。

2. 根据权利要求1所述的等离子处理方法, 其特征在于,

所述等离子处理方法具备: 在所述任意的晶片的所述膜构造的处理中, 对所述三个以上的基本图案之中按与所述实际图案的差异最小的顺序利用两个图案所生成的所述检测用图案的数据和所述实际图案的数据进行比较, 利用比较的结果来计算所述蚀刻量的步骤。

3. 根据权利要求1或2所述的等离子处理方法, 其特征在于,

所述等离子处理方法具备: 对在所述任意的晶片上的所述膜构造的处理中从所述处理对象的膜得到的干涉光的以波长为参数的强度的微分值的时间序列数据所构成的实际图案、和在所述任意的晶片在处理之前预先将针对具有所述处理对象的膜以及所述掩膜层的膜构造的所述处理对象的膜的膜厚的所述干涉光的以波长为参数的强度的微分值的时间序列数据所构成的多个图案即所述掩膜层的厚度分别不同的三个以上的图案之中的两个图案进行合成而得到的检测用图案的数据进行比较, 利用比较的结果来计算所述任意的晶片在处理中的时刻的所述处理对象的膜的蚀刻量的步骤。

4. 根据权利要求1或2所述的等离子处理方法, 其特征在于,

利用计算出的所述任意的时刻所涉及的蚀刻量的值、和预先存储的所述处理中的所述任意的时刻之前的时刻所涉及的所述蚀刻量的值来再次计算该所述任意的时刻的蚀刻量, 并利用该再次检测出的蚀刻量来判定是否达到所述处理的目标。

5. 一种等离子处理装置, 具备: 处理室, 其被配置在真空容器的内部; 和试料台, 其被配置在该处理室内, 在该试料台的上表面载置晶片,

所述等离子处理装置针对预先形成在所述晶片的上表面的膜构造中所含的处理对象的膜, 利用形成于所述处理室内的等离子来进行处理,

所述等离子处理装置的特征在于, 具备:

计算器, 其构成为, 对于在任意的所述晶片上的所述膜构造的处理中从所述处理对象的膜得到的干涉光的以波长为参数的强度的实际图案、和在所述任意的晶片在处理之前预先将针对具有所述处理对象的膜以及所述掩膜层的膜构造的所述处理对象的膜的膜厚的所述干涉光的以波长为参数的强度的多个图案即所述掩膜层的厚度分别不同的三个以上的图案之中的两个图案进行合成而得到的检测用图案的数据进行比较, 利用比较的结果来计算所述任意的晶片在处理中的时刻的所述处理对象的膜的蚀刻量; 和

判定器,其构成为利用该蚀刻量来判定是否达到所述处理的目标。

6. 根据权利要求5所述的等离子处理装置,其特征在于,

所述计算器构成为:在所述任意的晶片的所述膜构造的处理中,对所述三个以上的基本图案之中按与所述实际图案的差异最小的顺序利用两个图案所生成的所述检测用图案的数据和所述实际图案的数据进行比较,利用比较的结果来计算所述蚀刻量。

7. 根据权利要求5或6所述的等离子处理装置,其特征在于,

所述计算器构成为:对在所述任意的晶片上的所述膜构造的处理中从所述处理对象的膜得到的干涉光的以波长为参数的强度的微分值的时间序列数据所构成的实际图案、和在所述任意的晶片的处理之前预先将针对具有所述处理对象的膜以及所述掩膜层的膜构造的所述处理对象的膜的膜厚的所述干涉光的以波长为参数的强度的微分值的时间序列数据所构成的多个图案即所述掩膜层的厚度分别不同的三个以上的图案之中的两个图案进行合成而得到的检测用图案的数据进行比较,利用比较的结果来计算所述任意的晶片的处理中的时刻的蚀刻量。

8. 根据权利要求5或6所述的等离子处理装置,其特征在于,

所述计算器构成为利用计算出的所述任意的时刻所涉及的蚀刻量的值、和预先存储的所述处理中的所述任意的时刻之前的时刻所涉及的所述蚀刻量的值来再次计算该所述任意的时刻的蚀刻量,所述判定器构成为利用该再次检测出的蚀刻量来判定是否达到所述处理的目标。

等离子处理装置以及等离子处理方法

[0001] 本申请是申请日为2015年09月06日、申请号为201510559637.9、发明名称为“等离子处理装置以及等离子处理方法”的发明专利申请的分案申请。

技术领域

[0002] 本发明涉及在半导体集成电路的制造等中对基板状的试料进行蚀刻处理时检测蚀刻结束点的等离子处理装置或者等离子处理方法,特别涉及在使用形成于处理室内的等离子对如下的膜构造实施蚀刻处理的同时对处理的状态进行检测的等离子处理装置以及等离子处理方法,其中,所述膜构造是被预先设置在真空容器的处理室内所配置的半导体晶片等的基板状的试料的上表面上的包括处理对象的膜在内的构造。

背景技术

[0003] 在由半导体晶片等的基板状的试料来制造半导体器件的工序中,针对该晶片的表面上所形成的各种材料的膜层、特别是电介质材料的膜层的去除或者该膜上的图案的形成而广泛使用如下干蚀刻技术,在所述干蚀刻技术中使用真空容器内的处理室中所形成的等离子。在使用这种等离子体的蚀刻处理装置中,一般情况下,使电场或者磁场作用于被导入到作为真空容器内的处理用空间即处理室内的处理气体从而使其等离子化,并通过使所得到的等离子内的离子等带电粒子、高活性的粒子(原子团)与被预先配置于晶片表面上的包括处理对象的膜层在内的膜构造发生反应,从而对该处理对象的膜进行蚀刻加工。

[0004] 在这种晶片的蚀刻处理中,已知所形成的等离子体的发光中的特定的波长的强度随着被处理膜的蚀刻的进行而变化。因此,一直以来已知有如下技术,即,在处理中对来自这种处理中的等离子体的特定波长的发光强度的变化进行检测,并基于该检测出的结果来检测膜通过蚀刻被去除或者达到了所期望的深度的蚀刻的终点。

[0005] 特别是,为了实现半导体器件的更高层次的集成化与加工的微细化,在蚀刻处理的工序中使被处理膜的剩余厚度成为规定值而结束处理变得较为重要。作为这种使被处理膜的厚度成为规定值而结束蚀刻处理的技术,已知有如下技术,即:利用随着蚀刻的进行被处理膜的剩余厚度减少,与此相应地来自包括被处理膜在内的晶片表面的光会形成发生干涉的波形的这一情况,并使用发生干涉的光(干涉光)的强度的变化而对剩余膜厚度进行检测。

[0006] 此外,在晶片上涂覆了掩膜材料之后,例如存在对硅基板进行蚀刻,并在硅上形成用于使晶片上的元件电分离的槽的工序。在该情况下,以被决定的深度量对硅基板进行蚀刻并使处理结束变得较为重要。

[0007] 例如,在专利文献1中公开了如下内容,即,对干涉光的至少两种波长进行检测,并使用这些多个波长的干涉光的强度的值来对被处理膜的剩余厚度进行检测。此外,在专利文献2中公开了如下技术,即,对多个波长的干涉光进行检测,并通过对与预先求得的多个波长的波长为参数的干涉光的强度相关的数据的图案、和与实际所得到的干涉光的强度相关的数据进行比较,从而对被处理膜的剩余厚度进行检测。

[0008] 此外,在专利文献3中,已知如下的方法,即,使来自外部的已知光入射,对从晶片反射出的三个光的波长进行观测,并实施频率解析,来计算蚀刻深度。在专利文献4中,已知如下的方法,即,对等离子光通过被处理材料反射出的干涉光进行观测,并使干涉波形利用波段而分离掩膜成分和台阶成分,来计算蚀刻深度。

[0009] [在先技术文献]

[0010] [专利文献]

[0011] [专利文献1]JP特开2001-085388号公报

[0012] [专利文献2]JP特开2003-083720号公报

[0013] [专利文献3]JP特开2010-034582号公报

[0014] [专利文献4]JP特开2003-83720号公报

发明内容

[0015] [发明要解决的课题]

[0016] 由于上述现有技术对以下几点考虑不周,因此会产生问题。

[0017] 例如,已知利用LPCVD (Low Pressure Chemical Vapor Deposition, 低压化学气相沉积) 而成膜的氧化膜其膜的厚度的再现性较低,可以说其再现性为10%左右。另一方面,即使在蚀刻工序中被处理膜的厚度具有这种偏差,在专利文献1或专利文献2公开的技术中,也能够通过对与剩余膜厚度的绝对值相对应的干涉光的强度的变化进行检测,从而高精度地对被处理膜的剩余厚度进行检测。

[0018] 但是,被处理膜的下层的膜即基底膜的膜是透光的材质,其厚度针对每个试料而具有较大偏差的情况下,由于纵使被处理膜的剩余厚度相同,在各个晶片所得到的干涉光的强度也有所不同,因此产生了无法正确地对被处理膜的剩余厚度进行检测的问题。关于这种问题,在上述现有技术中并未予以考虑。

[0019] 本发明的第1目的在于,提供一种在使用了等离子的蚀刻处理中精密地对处理对象的膜的剩余厚度进行检测以使处理的成品率提高的等离子处理装置以及等离子处理方法。

[0020] 此外,为了将晶片上所形成的各个元件间分离开来,以被决定的深度量对形成于硅上的槽的深度进行蚀刻以使处理结束是较为重要的。

[0021] 但是,在专利文献3中,在以下这点上会产生问题。从晶片反射的光仅仅考虑了被蚀刻膜(硅)的表层与蚀刻底部之间的干涉。实际上,由于也会从被形成在硅上部上的、例如抗蚀掩膜的表层进行反射,因此有必要考虑抗蚀掩膜的剩余膜量。因此,在这种方式中,将无法正确地对被蚀刻膜(硅)的深度进行检测。

[0022] 此外,在专利文献4中,在以下这点上会产生问题。例如,在所有波长中掩膜成分的干涉波形与台阶成分的干涉波形互相重合时,在波段中将无法对掩膜成分与台阶成分进行分离。因此,在这种方式中,存在无法正确地对被蚀刻膜(硅)的深度进行检测的情况。

[0023] 本发明的第2目的在于,提供一种降低被形成在基板上的掩膜材料的影响并高精度地对蚀刻量进行检测从而使处理的成品率提高的等离子处理装置或者等离子处理方法。

[0024] [用于解决课题的手段]

[0025] 上述目的通过如下方式实现,提供一种等离子处理方法,针对在载置于真空容器

的内部的处理室内的晶片的上表面预先形成的膜构造、即包含处理对象的膜以及配置于该膜的上方的掩膜层的膜构造,利用在所述处理室内所形成的等离子来进行处理,所述等离子处理方法的特征在于,具备:对在任意的所述晶片上的所述膜构造的处理中从所述处理对象的膜得到的干涉光的以波长为参数的强度的实际图案的数据、和在所述任意的晶片的处理之前预先将针对具有所述处理对象的膜以及所述掩膜层的膜构造的所述处理对象的膜的膜厚的所述干涉光的以波长为参数的强度的多个图案即所述掩膜层的厚度分别不同的三个以上的图案之中的两个图案进行合成而得到的检测用图案的数据进行比较,利用比较的结果来计算所述任意的晶片的处理中的时刻的所述处理对象的膜的蚀刻量的步骤;和利用所述蚀刻量来判定所述处理对象的膜是否达到所述处理的目标的步骤。

[0026] [发明效果]

[0027] 能够在考虑到形成于被处理材料下方的基底膜的影响的基础上正确地检测被处理材料的剩余膜厚值。此外,能够在考虑到形成于被处理材料上的掩膜材料的影响的基础上正确地检测被处理材料的深度值。而且,能够对基底膜厚度、掩膜初始膜厚度进行管理并反馈至前一工序的CVD工艺中。

附图说明

[0028] 图1是示意性地表示本发明的第1实施例所涉及的等离子处理装置构成的概要的图。

[0029] 图2是示意性地表示作为图1所示的等离子处理装置的蚀刻处理的对象的晶片上的膜构造的图。

[0030] 图3是表示图2所示的膜构造所涉及的干涉光的强度的值与基底膜的厚度之间的关系的关系的曲线图。

[0031] 图4是表示对图1所示的第1实施例所涉及的等离子处理装置的蚀刻量进行检测的动作用的流程的流程图。

[0032] 图5是表示在图1所示的第1实施例中被蚀刻处理的晶片的实施结果的曲线图。

[0033] 图6是示意性地表示本发明的第2实施例所涉及的等离子处理装置的构成的概要的图。

[0034] 图7是示意性地表示图6所示的第2实施例所涉及的等离子处理装置实施处理的膜构造的构成的纵向剖视图。

[0035] 图8是表示图6所示的第2实施例所涉及的等离子处理装置所实施的处理的流程的流程图。

[0036] 图9是表示在使用图6所示的变形例所涉及的等离子处理装置对具有图7所示的膜构造的晶片进行了蚀刻处理情况下所得到的微分波形图案的曲线图。

[0037] 图10是表示对来自掩膜膜层的干涉光的理论微分波形图案进行计算,并通过从来自膜构造的干涉光的实际微分波形图案的各个数据中减去该理论微分波形图案所对应的各个数据,由此对实际台阶微分波形图案进行计算的动作用的流程的流程图。

[0038] [符号说明]

[0039] 1...等离子处理装置

[0040] 2...真空处理室

- [0041] 3…等离子
- [0042] 4…晶片
- [0043] 5…试料台
- [0044] 8…光接收器
- [0045] 9…蚀刻量检测装置
- [0046] 10…分光器
- [0047] 12…第1数字滤波器
- [0048] 13…微分器
- [0049] 14…第2数字滤波器
- [0050] 15…微分波形比较器
- [0051] 16…微分波形图案数据库
- [0052] 17…残差计算器
- [0053] 18…数据库选择器
- [0054] 19…合成数据库生成器
- [0055] 20…图案匹配比较器
- [0056] 21…合成系数计算器
- [0057] 22…剩余膜厚度时间序列数据记录器
- [0058] 23…回归分析器
- [0059] 24…终点判定器
- [0060] 25…显示器
- [0061] 201…多晶硅膜
- [0062] 202…基底膜
- [0063] 203…基板
- [0064] 211…基底膜
- [0065] 212…基底膜
- [0066] 116…微分波形图案数据库
- [0067] 122…深度时间序列数据记录器。

具体实施方式

[0068] 以下,使用附图来对本发明的实施方式进行了说明。

[0069] [实施例1]

[0070] 以下,使用图1至图5来对本发明的第1实施例进行了说明。

[0071] 在图1中图示了本发明的第1实施例所涉及的等离子处理装置1。图1为示意性地表示本发明的实施例所涉及的等离子处理装置的构成的概要的图。

[0072] 等离子处理装置1具备被配置于真空容器内部的真空处理室2。此外,虽然真空容器下部未图示,但所述真空容器下部与具有涡轮分子泵等的真空泵的排气装置连结。此外,在具有圆筒形的真空容器的上方以及周围,配置有未图示的供给高频电力的同轴电缆与天线或传播微波的波导管等的电场的产生单元或者螺形管线圈等的磁场的产生单元,从而构成能够向真空处理室2内部供给电场或者磁场。

[0073] 本实施例的等离子处理装置1的真空容器的外侧侧壁与未图示的其他的真空容器即真空搬送容器连结,并且在与该真空搬送容器内的被减压了的内部空间即搬送室之间,搬送并交换处理对象的晶片4。此外,在真空处理室2的下部的中央部配置有试料台5,所述试料台5具有圆筒形状且使晶片4载置在其上表面。而且,真空容器与未图示的气体供给用的供给管连结,气体供给管与真空处理室2的上部或者顶棚面上所配置的多个气体导入孔连通。

[0074] 在这种等离子处理装置1中,作为试料的晶片4被载置于真空搬送容器内所配置的搬送用的机器人的手臂的前端部上而在搬送室内被搬送,通过伸长手臂从而穿过被配置于所述真空容器的侧壁上作为开口的闸门并进入到真空处理室2内,并将该晶片4递到被配置于真空处理室2内的试料台5的上方。之后,通过使机器人手臂收缩而从真空处理室2中退出,闸门利用未图示的闸门阀而从真空处理室2的外侧被气密封堵,真空处理室2内部被密封。

[0075] 而且,晶片4通过静电而被吸附并保持在作为其载置面的试料台5的由电介质体构成的上表面上。在晶片4的背面与试料台5的载置面之间供给有He等的热传递用的气体,从而促进了晶片4与试料台5之间的热传导。

[0076] 在真空处理室2内被导入通过从气体导入孔连结到气体源上的气体供给管而被供给的处理用的气体,并且真空处理室2内部通过排气装置的动作而被排气,真空处理室2内部通过气体供给量的速度与排气量的速度的平衡而被减压至适于半导体晶片等的基板状的试料的处理的真空度的压力。在该状态下,从电场或者磁场的产生单元向真空处理室2内部供给电场或者磁场,从而处理用气体的粒子被激发,由此形成等离子3。将预先形成在试料台5上的晶片4的上表面上的多个膜层叠在一起而形成的膜构造通过该等离子3所含的带电粒子或者具有较高反应性的粒子(活性粒子)而被蚀刻。

[0077] 由于该等离子3中包含的被激发了的粒子以光的形式而放出较高的能量,因此等离子3会产生发光。在真空处理室2的上方的顶棚面、即真空容器的上部,配置有用于接收并检测该等离子3的发光的光接收器等具有透光性部件的光接收器8。等离子3的发光直接或者在晶片上表面上被反射后,被光接收器8接收光,并作为信号而传递到以电、光的方式连结或连接的蚀刻量检测装置9中。

[0078] 使用图2对在本实施例中被实施蚀刻处理的膜构造的典型示例进行说明。图2为示意性地表示作为图1所示的等离子处理装置的蚀刻处理的对象的晶片上的膜构造的图。

[0079] 如图2(A)所示,本实施例的处理对象的膜构造被构成为具有:作为被处理膜的多晶硅膜201、在所述多晶硅膜201的下方以与其边界接触的方式被配置的膜层即作为氧化膜的基底膜202、和硅基板203。来自针对这种结构的膜构造而入射的等离子3的光,在各个膜间的边界或者界面处反射从而产生反射光。在该反射光中,存在由多晶硅膜201表面反射的反射光221、由多晶硅膜201与基底膜202的边界反射的反射光222、和由基底膜202与硅基板203的边界反射的反射光223。

[0080] 由于在这些反射光之间产生有光程差,因此形成了干涉光。此外,由于随着蚀刻的进行作为被处理膜的多晶硅膜201的膜的厚度将减少,因此各个反射光的光程差将发生变化,从而产生针对每个光的波长而其强度的变化的周期不同的干涉现象。

[0081] 强度如此变化的干涉光经由在图1的真空处理室2的上部面向等离子3而设的光接

收器8,被传递至蚀刻量检测装置9的分光器10。蚀刻量检测装置9根据所传递的干涉光所涉及的信号而对干涉光的强度值及其变化量进行检测,并基于其结果而实施作为被处理膜的多晶硅膜201的蚀刻深度或剩余膜厚度等达到蚀刻量或处理终点的判定。

[0082] 如图1所示,本实施例的蚀刻量检测装置9具备:分光器10、第1数字滤波器12、微分器13、第2数字滤波器14、微分波形比较器15、基底膜厚度不同的三个以上的微分波形图案数据库16、通过这些微分波形比较器来求出残差 σ 的残差计算器17、挑选出计算器17所计算的残差 σ 较小的两个图案数据库DBj、DBk的数据库选择器18、通过所选择的数据库来对合成数据库进行合成的合成数据库生成器19、实施与以 α 为参数的合成数据库的图案匹配的图案匹配比较器20、求出残差最小的合成系数 α 的合成系数计算器21、基于来自该计算器21与图案匹配比较器20的输出而对被处理膜的瞬时剩余膜厚度进行计算并按时间序列来记录其结果的剩余膜厚度时间序列数据记录器22、使用通过该剩余膜厚度时间序列数据记录器22而被记录的剩余膜厚度的时间序列数据来对当前的剩余膜厚度的值进行计算的回归分析器23、根据当前的剩余膜厚度的值来对蚀刻的结束进行判定的终点判定器24、以及显示终点判定器24的判定结果的显示器25。

[0083] 另外,在本实施例的蚀刻量检测装置9中,除了显示器26之外,既可以通过有线或者无线的通信线路而连接有分别使多个功能中的每一个起作用的包括微处理器等的半导体器件在内的检测用单元,也可以由能够使这些多个功能起作用的一个半导体器件构成。包括半导体器件用的检测用单元被构成为,具备微处理器等的运算器、用于与外部进行信号通信的通信接口、对信号、数据或软件进行存储的RAM、ROM或者硬盘驱动器、CD-ROM驱动器等的存储装置,且以能够通信的方式对这些部件进行连接。

[0084] 形成在真空处理室2内的等离子3的发光被晶片4的上表面反射并通过光接收器8而被传递至分光装置10中。在接收了来自光接收器8的信号的分光装置10中,干涉光的信号被分光为规定的频率并且将各个波长的强度转换为数字信号来输出。

[0085] 通过分光器10将作为晶片4的处理中的任意时刻下的采样信号被输出的多个特定波长的信号设为时间序列数据 y_{ij} 而存储到未图示的RAM等的存储装置中。该时间序列数据 y_{ij} 被传递到第1数字滤波器12中并被实施平滑化处理,并且作为平滑化时间序列数据 Y_{ij} 而被存储到RAM等的存储装置中。

[0086] 接下来,平滑化时间序列数据 Y_{ij} 被传递到微分器13中,其时间微分(微分系数)值(一次微分值或者二次微分值)的时间序列数据 d_{ij} 被计算出来,并被存储到RAM等的存储装置中。微分系数值的时间序列数据 d_{ij} 通过第2数字滤波器14而被实施平滑化处理,并作为平滑化微分系数时间序列数据 D_{ij} 而被存储到RAM等的存储装置中。并且,根据该平滑化微分系数时间序列数据 D_{ij} 来求出表示干涉光的强度的微分值的波长依赖性(以波长为参数)的微分波形的图案(实际图案)。

[0087] 在此,对平滑化微分系数时间序列数据 D_i 的计算进行说明。在本实施例中,作为数字滤波器电路12使用的是例如二阶巴特沃斯(Butterworth)型的低通滤波器。通过二阶巴特沃斯型的低通滤波器实施平滑化处理后的平滑化时间序列数据 Y_i 可由式(1)求得。

[0088]
$$Y_i = b_1 \cdot y_i + b_2 \cdot y_{i-1} + b_3 \cdot y_{i-2} - [a_2 \cdot Y_{i-1} + a_3 \cdot Y_{i-2}] \dots (1)$$

[0089] 在此,系数 b 、 a 的数值因采样频率以及截止频率的不同而不同。此外,本实施例中的数字滤波器的系数值使用的是例如 $a_2 = -1.143$ 、 $a_3 = 0.4128$ 、 $b_1 = 0.067455$ 、 $b_2 = -$

0.013491、 $b_3=0.067455$ (采样频率10Hz、截止频率1Hz)。通过微分器13使用5个点的时间序列数据 Y_i 的多项式适合平滑化微分法,并根据式(2)而以如下方式来计算二次微分系数值的时间序列数据 d_i 。

$$j=2$$

$$[0090] \quad d_i = \sum_{j=-2}^2 w_j \cdot Y_{i+j} \quad \dots (2)$$

$$j=-2$$

[0091] 在此,所涉及的权重系数 w 为: $w_{-2}=2, w_{-1}=-1, w_0=-2, w_1=-1, w_2=2$ 。关于使用所述微分系数值的时间序列数据 d_i 而得到的平滑化微分系数时间序列数据 D_i ,作为数字滤波器电路14利用例如二阶巴特沃斯型低通滤波器并根据式(3)而以如下方式进行计算。

$$[0092] \quad D_i = b_1 \cdot d_i + b_2 \cdot d_{i-1} + b_3 \cdot d_{i-2} - [a_2 \cdot D_{i-1} + a_3 \cdot D_{i-2}] \quad \dots (3)$$

[0093] 在上述的微分波形图案数据库16中,先于晶片4的处理而预先存储如下数据值,还数据值为:以表示与具有规定的膜厚度的、被配置于基底的氧化膜上方的成为蚀刻量测定的对象的被处理膜即多晶硅的蚀刻处理中的剩余膜厚度的量(剩余膜量)相对应的干涉光的强度的变化的微分值的波形为参数的图案的数据值 DB_i 。在微分波形比较器15中,对以晶片4的处理中实际获得的干涉光所涉及的强度的微分值的波形为参数的图案即实际图案的值、与被存储于微分波形图案数据库16中的微分波形图案数据值 DB_i 进行比较,并对两图案彼此之间的残差值 σ 进行计算。

[0094] 例如,随着相同波长下的干涉光的强度的微分值的剩余膜厚度的值(该值可以视为与处理开始后的时间或者时刻相对应)的变化而变化的波形通过 DB_i 与实际图案而针对各个剩余膜厚度的值的每一个来求差,这是针对规定的波长带域的整体或者特定的多个波长而求的。这些能够作为两者的残差的值的图案而进行检测。

[0095] 被存储于微分波形图案数据库16内且作为用于剩余膜量的厚度的检测而被登记的微分波形图案,使用三个以上如下图案,即:针对具有在任意范围内有偏差的作为基底膜的氧化膜202的膜厚度的上限以及下限值或者与之接近的值的膜厚度的氧化膜202和成为被配置于其上方的用于测定蚀刻量的对象的作为处理对象的膜即多晶硅的膜构造,以与实施用于量产半导体器件的工序的实际的晶片上的包括掩膜层的膜构造被蚀刻处理时的条件相同的条件来进行处理之际的处理对象膜的剩余膜厚度的量(剩余膜量)的值所针对的以干涉光的强度的波长为参数的微分值的图案。即,关于为了对剩余膜厚度进行检测而使用的以干涉光的波长为参数的强度的微分值的图案,至少基底膜不同的三个图案在处理开始前作为数据值 DB_i 而被预先登记并记录在构成微分波形图案数据库16的RAM、ROM或者硬盘等的存储装置或DVD-ROM等的存储装置的介质中,使用它们在计算器17中对与实际图案之间的残差进行计算。

[0096] 另一方面,在图2(B)中,图示了作为氧化膜的基底膜211、212的膜的厚度不同的晶片的截面。已知通过LPCVD(Low Pressure Chemical Vapor Deposition,低压化学气相沉积)而被成膜的氧化膜其膜的厚度的再现性较低,可以说其再现性大约为10%左右。

[0097] 在如此作为基底膜的氧化膜211、212的膜的厚度不同的情况下会产生问题。即使在作为被处理膜的多晶硅的剩余膜量相同的情况下,当作为氧化膜的基底膜211、212的膜的厚度不同时,也会如图2(C)所示这样,由基底膜与基板的边界反射的光223和其他反射光

221、222的光程差不同。由于在干涉中,由该光程差来决定干涉光的强度的极大极小,因此即使为相同的晶硅膜201的厚度,干涉光的强度的值也有所不同,从而基于干涉光的强度来高精度地对膜厚度进行检测较为困难。

[0098] 在图3中,图示了在基底膜的厚度为40nm以及80nm的各个情况下,针对相对于多晶硅膜的剩余膜厚度的变化的来自该多晶硅膜的干涉光的以波长为参数的强度的微分值的变化,将值的大小以浓淡来表示的图案(微分波形图案)。图3(a)图示了基底膜厚度为40nm时的波长400nm的干涉光的强度值的变化以及波长范围250nm~850nm的微分波形图案。图3(b)图示了基底膜厚度为80nm时的波长400nm的干涉光的强度值的变化以及波长范围250nm~850nm的微分波形图案。

[0099] 在微分波形图案的各图中,取波长[nm]为纵轴、取剩余膜厚度[nm]为横轴(大致可以视为相当于处理开始后的时间或者时刻)。这些图是表示图2所示的膜构造所涉及的干涉光的强度的值与基底膜的厚度之间的关系的曲线图。

[0100] 如图3所示,当基底氧化膜的膜厚值不同时,干涉光的强度的变化不同。在基底氧化膜的膜厚值不同的晶片上,干涉光的强度的极小值因多晶硅膜的剩余膜厚不同而不同。这意味着,对于实施利用光干涉的剩余膜厚判定的装置而言,判定精度因基底膜氧化膜的膜厚值而变差。

[0101] 在本实施例中,在与实施用于量产半导体器件的工序的实际的晶片上的包括掩膜层的膜构造被蚀刻处理时的条件相同的条件下,针对基底的氧化膜202的膜厚度的值不同而其他构成相同或者近似可视为与之相同程度的多个膜构造,以配置于氧化膜202的上方并测定蚀刻量的多晶硅膜层作为处理对象来进行了蚀刻的情况下,将包括从该多晶硅膜获得的干涉光的以波长为参数的强度的微分值的图案的微分波形数据库存储并保持在微分波形图案数据库16内。并且,在为了上述量产而对晶片上的实际的膜构造进行处理时,将这些被存储于数据库中的数据作为基本数据库进行组合并重新生成图案数据或者该数据库,通过将该图案数据用到实际的膜构造的处理对象的膜层的膜厚度的检测中,从而即使在基底的氧化膜202的膜厚度的值发生了偏差的情况下,也能够高精度地对其上方的处理对象的多晶硅膜201的膜厚度或者终点进行判定。

[0102] 以下,在本实施例中,说明将与不同的膜厚度的氧化膜211、212的每一个相对应的被存储于微分波形数据库中的图案数据作为基本数据进行组合从而对膜厚度检测用的微分波形进行计算的构成。在微分波形比较器15中,对被存储在微分波形数据库16中的、来自三个以上的基底氧化膜的厚度不同的多个膜构造的处理对象的膜的干涉光的以波长为参数的强度的微分波形数据的图案的各个DBi的数据的值、和在制造半导体器件的产品用的晶片4的处理中所得到的微分波形数据的实际图案进行比较,并求出最小残差 σ_i 以及具有成为最小的数据的微分波形图案DBi。

[0103] 在本实施例中,残差如下文所示那样使用各时间序列数据值的均方误差的大小。选择器18从各个残差 σ_i 中的残差最小起依次选择两个图案。

[0104] 数据库生成器19通过下述(4)式并利用合成系数 α 来生成合成图案数据库DB。在此, α 能够取0~1数值。

[0105] $BD = \alpha(t) \times DB_j + (1 - \alpha) \times DB_k \dots (4)$

[0106] 接下来,图案匹配比较器20对合成图案数据库与实际图案进行比较。计算器21在

合成系数 α 为0~1的范围内改变值从而选择残差 σ 最小的合成系数 α ,以便使该残差 σ 变得更小。

[0107] 使用在选择该合成系数时所得到的残差 σ 成为最小的合成图案数据库,而将处理中的当前时间点(任意时刻)的多晶硅膜的剩余膜厚作为瞬时膜厚进行计算,并将该值的数据存储到剩余膜厚度时间序列数据记录器22中。在回归分析器23中,使用剩余膜厚度时间序列数据记录器22中所记录的当前时间点与过去的多个时刻下的剩余膜厚(瞬时膜厚),通过回归运算计算当前的剩余膜厚,作为计算膜厚。

[0108] 作为通过该回归运算而计算出的结果的剩余膜厚被传递到终点判定器24中,终点判定器24对预先设定的目标剩余厚度值与当前的剩余膜厚(计算)进行比较并对目标剩余膜厚度值是否为当前的剩余膜厚(计算)以下进行判定。在判定为目标以下的情况下,判定为被处理膜的蚀刻量成为了规定值并向等离子处理装置1发送结束蚀刻处理的指令。而且,将该判定的结果传递至显示器25,并将该结果显示在具有液晶或者CRT的显示器25上,以报告给使用者。另外,在显示器26上,还报告等离子处理装置1的运行、动作中的异常或动作的错误信息。

[0109] 接下来,使用图4的流程图,来对图1的蚀刻量检测装置9中实施蚀刻处理时求出被处理膜的蚀刻量的顺序进行说明。图4是表示对图1所示的实施例所涉及的等离子处理装置的蚀刻量进行检测的动作用的流程的流程图。主要图示了蚀刻量检测装置9的动作用的流程。

[0110] 在本实施例中,先于晶片4的处理,而设定作为被处理膜的多晶硅膜201的目标的剩余膜厚度的值、和用于其检测或者判定的被存储于微分波形图案数据库16中的图案数据的设定(步骤300)。作为在该三个以上的微分波形图案数据库中被选择的图案数据,选择并设定三个以上的基底层的氧化膜202不同的膜厚度的图案。此外,对作为处理对象的多晶硅膜20的目标的膜厚度进行设定,并将其存储在蚀刻量检测装置9的存储装置内。

[0111] 接下来,在真空处理室2内开始进行晶片4的处理,并开始从处理中所得到的晶片4表面上的干涉光的采样(例如每0.1~0.5秒)(步骤301)。此时,随着蚀刻处理的开始而发出采样开始命令。以随着开始后的时间变化而进行的晶片上的膜构造的蚀刻相对应的方式而变化的来自处理对象的膜层的多波长的干涉光的强度,在处理开始后的每个时刻都向蚀刻量检测装置9的分光器10进行传递,通过该光检测器来针对规定的每个频率而检测与光的强度相对应的电压的光检测信号并输出。

[0112] 例如,在处理开始后的任意时刻 t 下,对检测出来自真空处理室2内的干涉光的处理分光器10的光检测信号实施数字变换,从而取得作为与该任意时刻 t 对应的数据信号的采样信号 y_{ij} 。接下来,通过第一级的数字滤波器电路12而对来自分光器10的多波长输出信号 y_{ij} 实施平滑化,计算任意时刻的时间序列数据 Y_{ij} (步骤302)。

[0113] 接下来,将时间序列数据 Y_{ij} 传递到微分器13中,并利用S-G法(Savitzky-Golay method)来对时间序列的微分系数 d_{ij} 进行计算(步骤303)。即,利用微分处理(S-G法)来对信号波形的系数(一次或者二次) d_i 进行检测。

[0114] 微分系数 d_{ij} 被传递到第二级数字滤波器电路14中,并对平滑化(smoothing)微分系数时间序列数据 $D_{ij}(P)$ 进行计算(步骤304)。所得到的平滑化微分系数时间序列数据 $D_{ij}(P)$ 被传递到微分波形比较器15中。

[0115] 在微分波形比较器15中,对被预先存储在微分波形图案数据库16内的三个以上的

微分波形图案的数据、和被计算出并被发送到微分波形比较器15中的平滑化微分系数时间序列数据 $D_{ij}(P)$ 进行比较,从而对残差 $\sigma_i = \sqrt{(\sum (P-DB_i)^2/j)}$ 值进行计算,并且将其发送到残差计算器17中。在残差计算器17中,按照残差 σ 的值最小的顺序选择两个微分波形图案数据 DB_j 、 DB_k ,这些数据被传递到合成数据库生成器19中(步骤306)。

[0116] 在本实施例的合成数据库生成器19中,使用具有0至1之间的多个值的合成系数 $\alpha(t)$ 来合成所接收的两个微分波形图案数据 DB_j 、 DB_k ,从而生成合成数据库DB(步骤307)。将 $\alpha(t)$ 作为参数,实施该合成数据库DB与由步骤304生成的从平滑化微分系数时间序列数据P中得到的作为微分波形图案的实际图案数据之间的图案匹配。

[0117] 在此,通过合成系数计算器21来求出残差最小的合成系数 $\alpha(t)$ (步骤308)。将与该合成图案数据库相对应的剩余膜厚度作为该任意时刻(当前时刻) t 下的瞬时膜厚数据 Z_i 来进行计算(步骤309),并将其发送并存储在剩余膜厚度时间序列数据列记录器22内。

[0118] 而且,使用在剩余膜厚度时间序列数据记录器22中被记录的瞬时膜厚时间序列数据 Z_i 和处理中的过去的多个时刻下的瞬时膜厚时间序列数据 Z_i ,通过回归分析器23来对当前的计算膜厚值进行计算,并将其存储在未图示的蚀刻量检测装置9内的计算膜厚时间序列数据记录器内的RAM、ROM等的存储单元内(步骤310)。即,通过回归分析器23的运算,从而求出一次回归直线 $Y = X_a \cdot t + X_b$ (Y :剩余膜量、 t :蚀刻时间、 X_a : X_a 的绝对值为蚀刻速度、 X_b :初始膜厚),并且根据该回归直线而对当前时刻下的蚀刻量(或者剩余膜量)进行计算,并将其存储在存储装置中。

[0119] 另外,在步骤309中,在所比较的结果为,实际图案与合成微分波形图案数据的残差在预先规定的区分容许范围的阈值以上的情况下,设为不适合作为用于判定膜厚度的数据,也可以不将与成为该最小残差的合成微分波形图案数据相对应的膜厚度作为当前时刻下的瞬时膜厚数据 Z_i 而存储到剩余膜厚度时间序列数据记录器22中。此外,也可以代替任意时刻 t 的过去的处理中的时刻(例如当前时刻之前的采样时刻)的瞬时膜厚数据 Z_i 或上述回归运算出的数据,而实施步骤310中的回归分析器23的运算以作为当前时刻的瞬时膜厚 Z_i 。

[0120] 接下来,对被计算出的作为当前的被处理膜的剩余膜量的计算膜厚的值和预先设定的目标剩余膜厚度值(在步骤300中设定)进行比较(步骤311)。在本步骤中,当判定为通过步骤310计算出的计算膜厚值在目标剩余膜厚度的值以下时,被判定为达到了目标,并转移至步骤312,并且向等离子处理装置1发出使蚀刻处理结束的信号(步骤312)。最后,实施采样结束的设定。

[0121] 在判断为未达到的情况下,返回步骤302的处理。在步骤311中判定为达到了目标的情况下,不仅可以实施使蚀刻处理结束的控制,而且也可以向等离子处理装置1发出指令以便实施下一步骤的蚀刻处理。例如,也可以实施使处理速度降低的过蚀刻处理、或在蚀刻处理对象的膜由多个膜层构成的情况下针对适合下层的膜层的情况而变更等离子处理装置1的运行条件从而实施该处理。

[0122] 图5表示由本实施例取得的效果。图5是表示在图1所示的实施例中实施了蚀刻处理的晶片的效果的曲线图。

[0123] 在本图中,图示了对基底氧化膜的厚度为45nm~77nm(四种、各四张)的晶片进行蚀刻时的结果。图5的横轴为设定目标剩余膜,纵轴表示相对于该目标剩余膜的、被判定的

剩余膜。分别表示了判定精度相对于基底氧化膜为 $\pm 1\text{nm}$ 以内、以及能够实施高精度的判定。

[0124] 此外,如以上说明那样,由于能够在满足足够的判定精度的同时,得到被蚀刻处理了的晶片的基底氧化膜厚度的信息,因此也能够使用在基底氧化膜厚度的生产管理中。

[0125] 图6是表示本发明的实施例的变形例所涉及的等离子处理装置的构成的概要的纵向剖视图。本示例的等离子处理装置61与上述实施例同样也具备真空容器2和深度监测装置9。

[0126] 与图1所示的实施例的不同点在于,作为微分波形图案数据库而具有掩膜厚度不同的三个以上的微分波形数据库116,并且替换剩余膜厚度时间序列数据记录器22而具有深度时间序列数据记录器122。其他构成是与图1相同的构成且起到了相同的作用。

[0127] 图7是示意性地表示在图6所示的变形例所实施处理的晶片上被预先形成而配置的膜构造的构成的纵向剖视图。图7(a)示意性地表示了具备蚀刻处理刚刚开始之后的掩膜层1201和硅层1202的膜构造。图7(b)示意性地表示了具备在图1的等离子处理装置1中实施了等离子处理后的掩膜层1207和硅层1208的膜构造。

[0128] 当向蚀刻处理开始之后的图7(a)的晶片入射等离子发光1203时,将产生由掩膜层1201的表面反射的反射光1204、由掩膜层1201和硅层1202的边界反射的反射光1205、由硅层1202的表面反射的反射光1206。

[0129] 此外,当向蚀刻处理中的图7(b)的晶片输入射等离子发光1203时,将产生由掩膜层1207的表面反射的反射光1210、由掩膜层1207和硅层1208的边界反射的反射光1211、由硅层1208的表面反射的反射光1212。在图7(b)中,将台阶值1213设为VS、将掩膜厚1214设为VM、将深度值1215设为VD。

[0130] 接下来,使用图8的流程图来对在图6的蚀刻量检测装置9中实施蚀刻处理时求出被处理膜的蚀刻量的顺序进行说明。图8是表示对图6所示的变形例所涉及的等离子处理装置的蚀刻量进行检测的动作的流程的流程图。该流程图是表示在使用等离子而对具有图7所示的掩膜层1201以及被配置于其下方的硅层1202的膜构造预先形成配置在表面上的晶片4进行蚀刻处理时的、对在作为处理对象的膜层的多晶硅层1202中将掩膜层1201形成成为掩膜的槽或者孔的深度进行判定的顺序的图,且主要图示了蚀刻量检测装置9的动作流程。

[0131] 在本实施例中,先于晶片4的处理,而将作为处理对象的膜层的硅层1202和对具有三个以上不同的膜厚度的掩膜层的膜构造进行蚀刻处理时从该膜构造中得到的干涉光的以波长为参数的强度的微分值的图案(微分波形图案)的各个数据作为数据DBi来设定微分波形图案数据库116(步骤1301)。此外,将硅层的目标深度的值存储并保持在蚀刻量检测装置9的存储装置内。

[0132] 接下来,在真空处理室2内开始进行晶片4的处理,并开始处理中所得到的来自晶片4表面上的干涉光的采样(例如每 $0.1\sim 0.5$)(步骤1301)。此时,随着蚀刻处理的开始而发出采样开始命令。以随着开始后的时间变化而进行的晶片上的膜构造的蚀刻相对应的方式而变化的来自处理对象的膜层的多波长的干涉光的强度,在处理开始后的每个时刻都向蚀刻量检测装置9的分光器10进行传递,通过该光检测器来针对规定的每个频率而检测与光的强度相对应的电压的光检测信号并输出。

[0133] 例如,在处理开始后的任意时刻t下,对检测出来自真空处理室2内的干涉光的处

理分光器10的光检测信号实施数字变换,取得作为与该任意时刻 t 对应的数据信号的采样信号 y_{ij} 。接下来,通过第一级数字滤波器电路12对来自分光器10的多波长输出信号 y_{ij} 实施平滑化,从而计算任意时刻的时间序列数据 Y_{ij} (步骤1302)。

[0134] 接下来,将时间序列数据 Y_{ij} 传递到微分器13中,并利用S-G法(Savitzky-Golay method)来对时间序列的微分系数 d_{ij} 进行计算(步骤1303)。即,利用微分处理(S-G法)来对信号波形的系数(一次或者二次) d_i 进行检测。

[0135] 微分系数 d_{ij} 被传递到第二级数字滤波器电路14中,对平滑化(smoothing)微分系数时间序列数据 $D_{ij}(P)$ 进行计算(步骤1304)。所得到的平滑化微分系数时间序列数据 $D_{ij}(P)$ 被传递到微分波形比较器15中。

[0136] 在微分波形比较器15中,对被预先存储在微分波形图案数据库16内的三个以上的微分波形图案的数据、和被计算出并被发送到微分波形比较器15中的平滑化微分系数时间序列数据 $D_{ij}(P)$ 进行比较,计算残差 $\sigma_i = \sqrt{(\sum (P - DB_i)^2 / j)}$ 值,并且将其发送到残差计算器17中。在残差计算器17中,从残差 σ 的值最小的结果当中顺序选择两个微分波形图案数据 DB_j 、 DB_k ,这些数据被传递到合成数据库生成器19中(步骤1306)。

[0137] 在本实施例的合成数据库生成器19中,使用具有0至1之间的多个值的合成系数 $\alpha(t)$ 来合成所接收的两个微分波形图案数据 DB_j 、 DB_k ,从而生成合成数据库 DB (步骤1307)。将 $\alpha(t)$ 作为参数,从而实施该合成数据库 DB 与由步骤304生成的从平滑化微分系数时间序列数据 P 得到的作为微分波形图案的实际图案数据之间的图案匹配。

[0138] 在此,通过合成系数计算器21来求出残差最小的合成系数 $\alpha(t)$ (步骤1308)。将与该合成图案数据库相对应的硅层1202的蚀刻深度的值作为该任意时刻(当前时刻) t 下的瞬时膜厚数据 Z_i 来进行计算(步骤1309),并将其发送并存储在深度时间序列数据记录器122内。

[0139] 而且,使用在深度时间序列数据记录器122中被记录的瞬时膜厚时间序列数据 Z_i 和处理中的过去的多个时刻下的瞬时深度时间序列数据 Z_i ,通过回归分析器23来计算当前的计算膜厚值,并将其存储在未图示的蚀刻量检测装置9内的计算深度时间序列数据记录器内的RAM、ROM等的存储单元内(步骤1310)。即,通过回归分析器23的运算,求出一次回归直线 $Y = X_a \cdot t + X_b$ (Y :剩余膜量、 t :蚀刻时间、 X_a : X_a 的绝对值为蚀刻速度、 X_b :初始膜厚),并且根据该回归直线而对当前时刻下的蚀刻量(或者深度量)进行计算,并将表示其结果的数据存储在存储装置中。

[0140] 另外,在步骤1309中,在所比较的结果为实际图案与合成微分波形图案数据的残差在预先规定的区分容许范围的阈值以上的情况下,设为不合作为用于判定该深度的数据,也可以不将与成为该最小残差的合成微分波形图案数据相对应的深度作为当前时刻下的瞬时深度数据 Z_i 而存储到深度时间序列数据记录器22内。此外,也可以代替任意时刻 t 的过去的处理中的时刻(例如当前时刻刚刚之前的采样时刻)的瞬时深度数据 Z_i 或上述回归运算出的数据,而实施步骤1310中的回归分析器23的运算以作为当前时刻的瞬时深度 Z_i 。

[0141] 接下来,对计算出的作为当前的被处理膜的深度量的计算深度的值和预先设定的目标深度值(在步骤1300中设定)进行比较(步骤1311)。在本步骤中,当判定为通过步骤310计算出的计算膜厚值是目标的剩余膜厚度以下的值时,被判定为达到了目标,并转移至步骤1312,并且向等离子处理装置61发出使蚀刻处理结束的信号(步骤1312)。最后,实施采样

结束的设定。

[0142] 在判断为未达到的情况下,返回步骤1302的处理。在步骤1311中判定为达到了目标的情况下,不仅可以实施使蚀刻处理结束的控制,而且也可以向等离子处理装置1发出指令以便实施下一步骤的蚀刻处理。例如,也可以实施使处理速度降低的过蚀刻处理、或在蚀刻处理对象的膜由多个膜层构成的情况下针对适合掩膜的剩余膜量的情况而变更等离子处理装置61的运行条件从而实施该处理。

[0143] 图9是表示使用图6所示的变形例所涉及的等离子处理装置来对具有图7所示的膜构造的晶片进行蚀刻处理时所得到的微分波形图案的曲线图。本图中的三个曲线图的各个图案表示的是,通过浓淡的方式来表示在对膜构造进行处理的过程中从该膜构造的表面得到的干涉光的以波长为参数的强度的微分值的大小的微分波形图案。在本图中,纵轴表示波长、横轴表示处理开始后的时间(该值与处理中的剩余膜厚度的值相等或者近似可视为处理中的剩余膜厚度的值程度的值)。

[0144] 图9(a)是表示理论上计算出的来自掩膜的干涉光的以波长为参数的强度的微分波形图案(理论微分波形图案)的图。图9(b)是实际对在表面上具有图7所示的膜构造的晶片进行蚀刻处理时所得到的来自表面的干涉光的以波长为参数的强度的微分波形图案(实际微分波形图案)的图。

[0145] 此外,在图9(b)中,1507、1508表示实际微分波形图案中的、来自由于硅被蚀刻而产生的台阶的干涉光所涉及的波形的成分,1509、1510表示该实际微分波形图案中的、由于掩膜的剩余膜随着蚀刻处理的进行而减少所产生的干涉光的强度的变化的成分。图9(c)是以横轴为时间、纵轴为波长的方式,表示从与上述图9(b)的图案的各个时间以及波长相对应的数据中以与晶片的开口率对应的比率减去图9(a)的图案的各个数据而得到的数据的图,并且表示来自剩余膜厚度随着蚀刻处理的进行而变化(即,台阶深度发生变化)的处理对象膜的干涉光的以波长为参数的强度的微分波形的图案(实际台阶微分波形图案)。

[0146] 以图9(c)中的实际台阶干涉波形为示例来进行说明。最初,光程差的定义式以如下的式(14)来表示。

$$[0147] \quad 2dn/\cos\theta = m\lambda \quad \dots (14)$$

[0148] ($m=0、1、2、\dots$,即 m 为整数时取得最大值。另外,设折射率为 n 、入射角为 θ 、膜厚为 d 。)

[0149] 蚀刻处理前由台阶形成的光程差是与掩膜的厚度相应的量。由于随着蚀刻处理的进行处理对象膜的膜厚度减少,因此光程差增加。

[0150] 此时,由式子(14)可知,取得最大值的光程差 $2d$ 依赖于波长(为了简单化,设为 $\theta=0$)、即由于与短波长侧的波长周期相比,长波长侧的波长周期较长,因此实际台阶干涉波形如图9(c)那样随着波长变长,正的微分值1514、零附近的微分值1515、负的微分值1516将递减。

[0151] 表示掩膜的理论微分波形图案的图9(a)与表示处理对象膜的实际台阶微分波形图案的图9(c)相反,随着蚀刻处理的进行掩膜厚度减少。即,光程差减少。因此,如表示掩膜层的理论微分波形图案的图9(a)那样,随着波长变长,正的微分值1504、零附近的微分值1505、负的微分值1506将递增。

[0152] 图9(b)的实际微分波形图案是在实际对图7所示的膜构造的晶片进行蚀刻时得到

的波形,成为图9(a)所示的掩膜层的理论微分波形图案与图9(c)所示的实际台阶微分波形图案重合这种的图。因此,处理对象膜的实际台阶微分波形图案的各个数据通过从由膜构造整体得到的实际微分波形图案的各个数据中将掩膜层的理论微分波形图案的各个数据减掉或者将该部分去掉,从而进行检测。在下文中,对求取掩膜层的理论微分波形图案的构成进行说明。

[0153] 图10是表示通过对来自掩膜层的干涉光的理论微分波形图案进行计算,并从来自膜构造的干涉光的实际微分波形图案的各个数据中减去该理论微分波形图案所对应的各个数据,来计算实际台阶微分波形图案的动作的流程的流程图。

[0154] 动作开始(步骤1601)后,首先,实施在表面上具备与处理对象的制品晶片相同结构的膜构造的试验晶片的蚀刻处理,并取得来自膜构造的干涉光的实际微分波形图案(步骤1602)。而且,取得实际实施蚀刻处理的试验晶片的预先获得的初始掩膜厚、最终(处理终点处的)掩膜厚度、蚀刻处理时间 t ,并根据这些数据的值来对蚀刻速度 R_m 进行计算(步骤1604)。在此,蚀刻速度 R_m 能够通过 $R_m = (\text{初始掩膜厚} - \text{最终掩膜厚}) / t$ 来进行计算。

[0155] 即,通过使用晶片的实施处理之前所取得的掩膜的初始膜厚、蚀刻处理中得到的干涉波形数据以及利用SEM而对处理后的晶片进行测定而得到的晶片的最终膜厚,从而能够求出实施蚀刻处理时的掩膜的削除量并利用蚀刻处理时间 t 求出蚀刻速度(蚀刻率)。

[0156] 接下来,根据记载有被处理层的物性值等的文献、例如《Handbook of Optical Constants of Solids》(Edward D.Palick (Naval Research Laboratory Washington D.C.), Academic Press, Inc. 1985)来取得掩膜素材的与波长 λ_i 相对应的折射率 n_i 的值。根据所取得的 λ_i 以及 n_i 、和由步骤1604得到的 R_m 、初始掩膜厚来对试验晶片的掩膜层的理论干涉波形 I_m 进行计算(步骤1604)。这种理论干涉波形 I_m 能够使用现有已知的技术(例如使用菲涅耳振幅反射系数的方法等)来求取。步骤1604也可以先于步骤1602而实施。

[0157] 接下来,通过从在步骤1602中得到的试验晶片的实际微分波形图案的各个数据中减去在步骤1604中得到的该试验晶片的膜构造的掩膜层的理论微分波形图案所对应的各个数据,从而计算实际台阶微分波形图案的数据(步骤1605)。在从膜构造的实际微分波形图案中减去掩膜层的理论微分波形图案的情况下,例如使用取得了实际微分波形图案的数据的试验晶片的开口率,来决定所减去的理论微分波形图案的数据的比例。

[0158] 而且,使用在步骤1604中得到的 λ_i 、 n_i 以及 R_m ,来对来自初始的厚度值不同的多个(在本实施例中为三个以上)的掩膜层的干涉光的强度的以波长为参数的强度的微分波形图案(理论微分波形图案)进行计算(步骤1606)。而且,对由步骤1605求得的实际台阶微分波形图案的各个数据与由步骤1606求得的来自多个膜厚度的掩膜层的理论微分波形图案各自所对应的数据重叠而得的微分波形图案 DB_i 进行计算(步骤1607),并将各个数据存储并保存在微分波形图案数据库116中(步骤1608)。此时,各个图案 DB_i 的数据被存储于蚀刻量检测装置9内所配置的ROM、RAM等的存储装置、或DVD-ROM、硬盘等的外部存储装置等中。

[0159] 在以上构成中,即使基底膜厚度或掩膜层的初始的厚度发生了偏差,也能够高精度地实施剩余膜厚度的判定与深度的判定,并提高处理的成品率。而且,由于能够高精度地得到基底膜厚度与掩膜层的厚度的信息,因此也能够利用到基底膜厚与掩膜厚度的生产管理中。

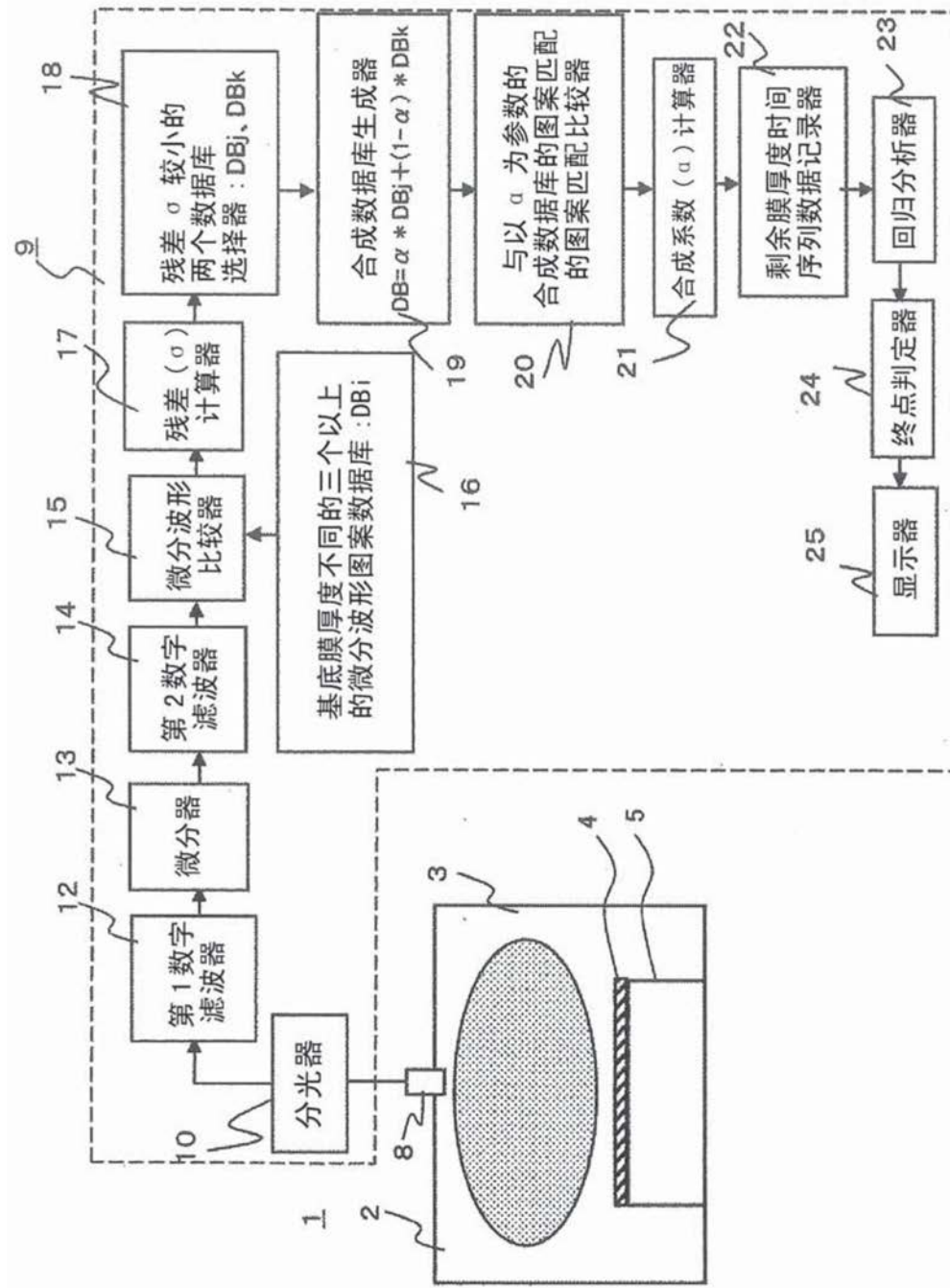


图1

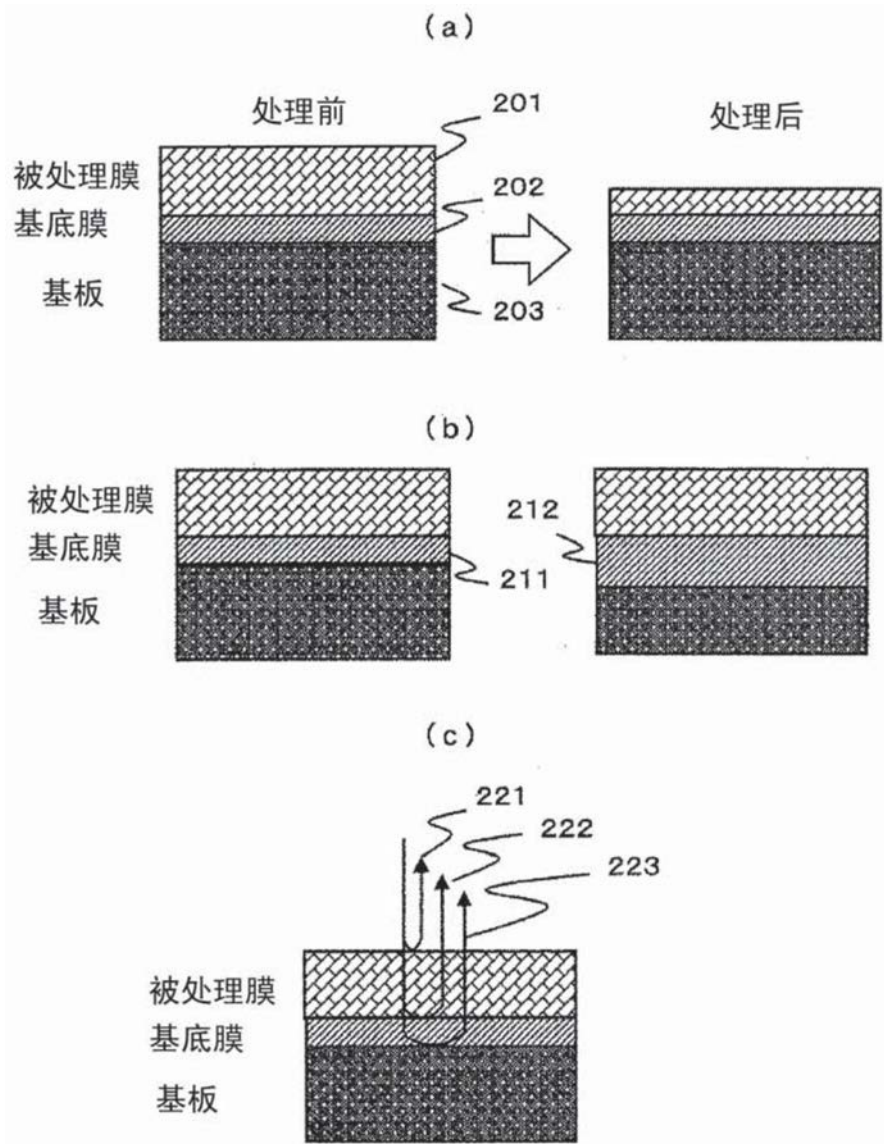


图2

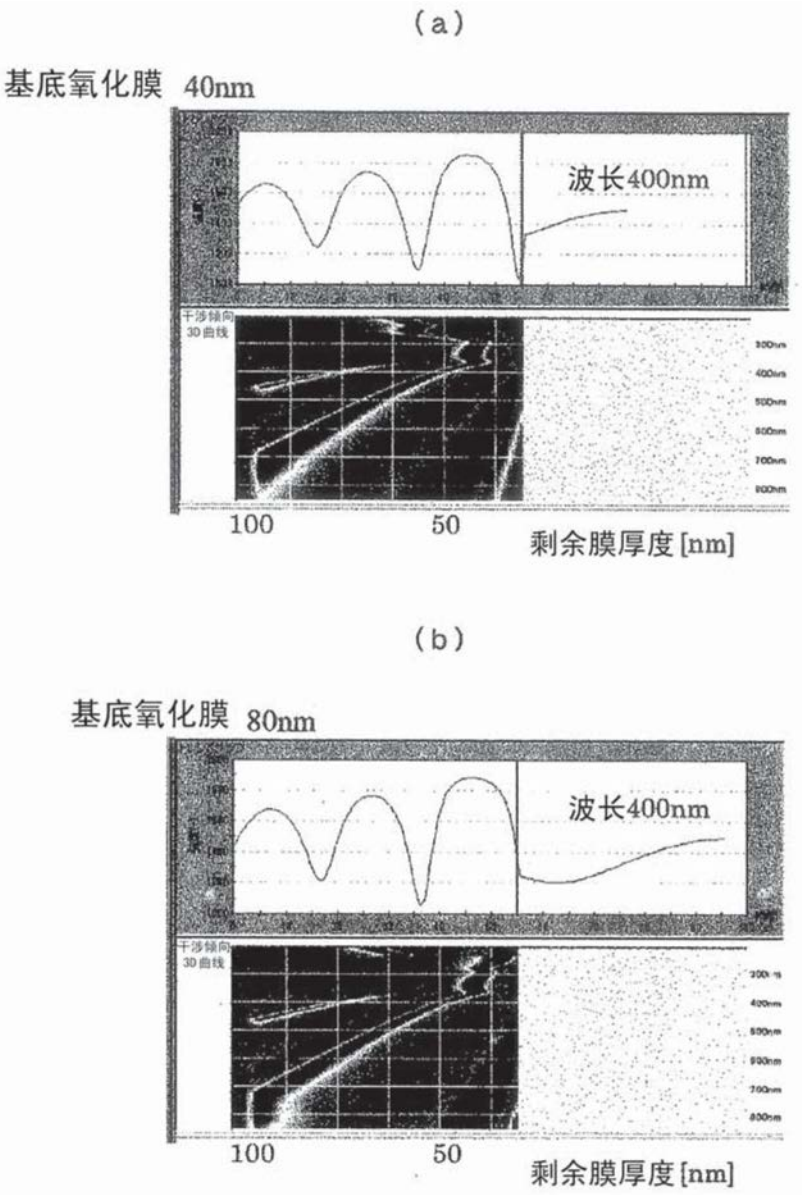


图3

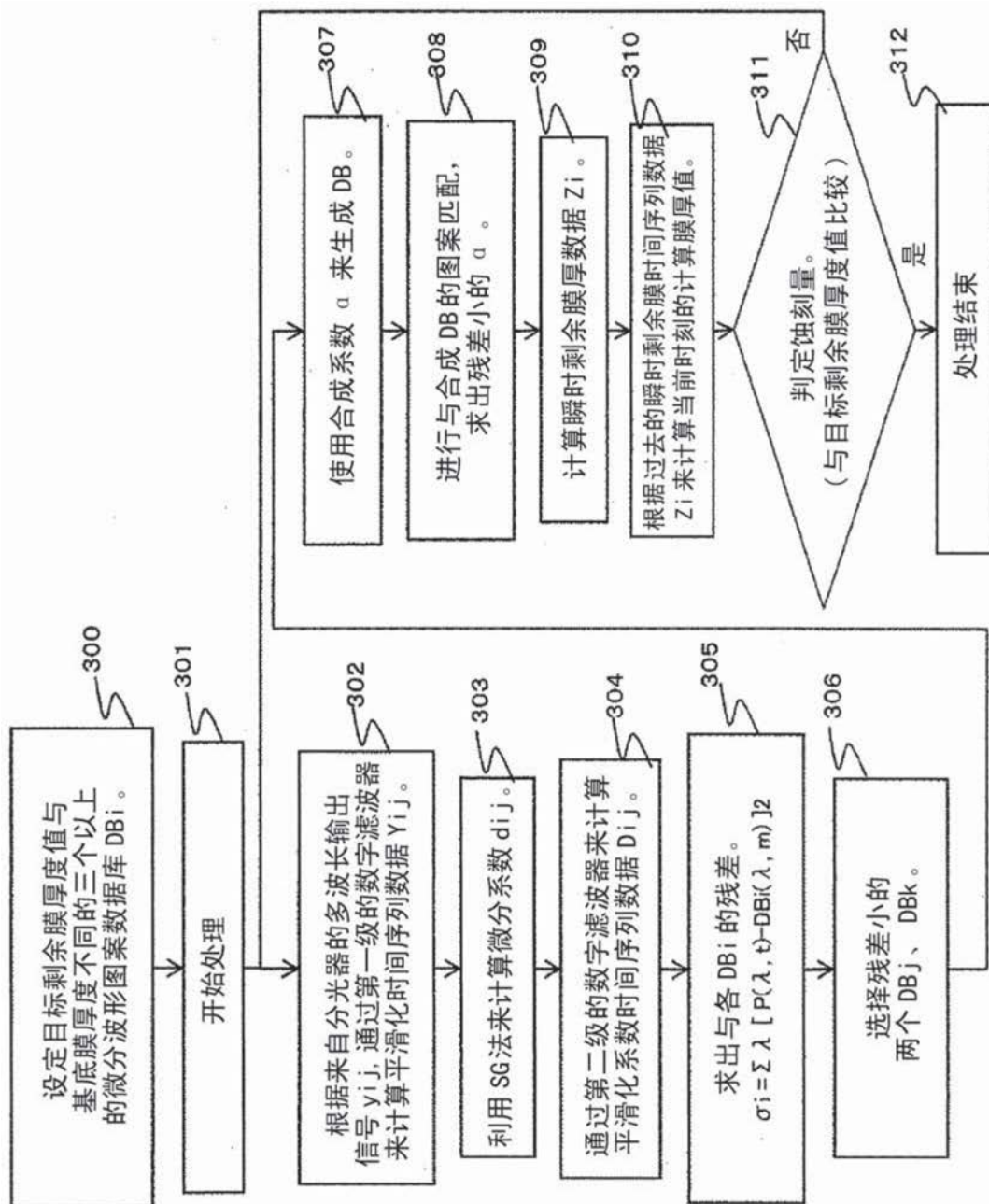


图4

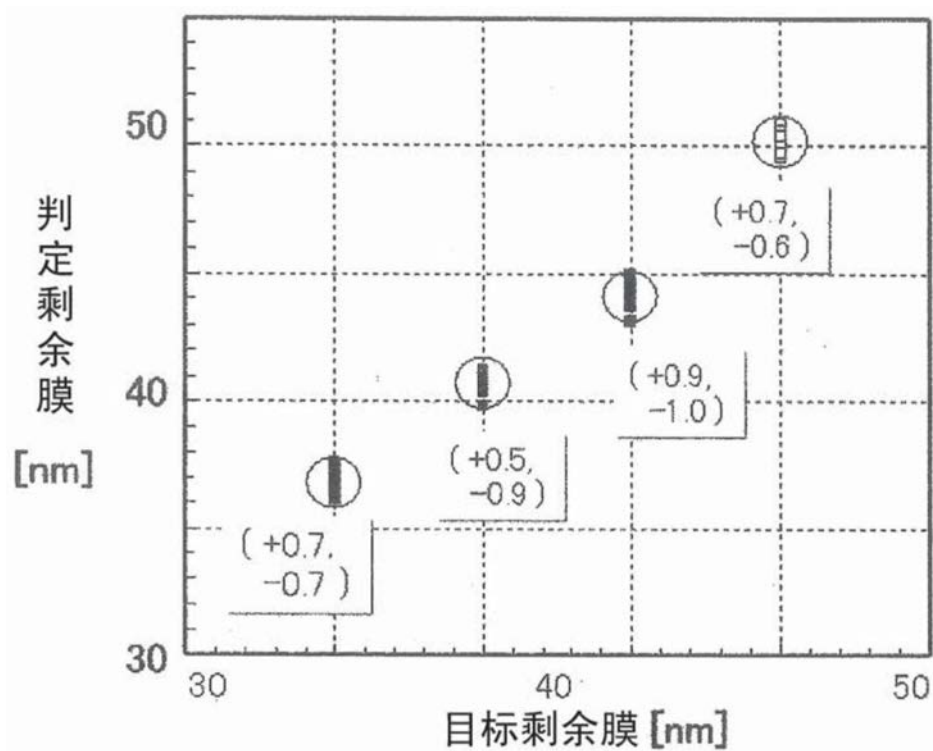


图5

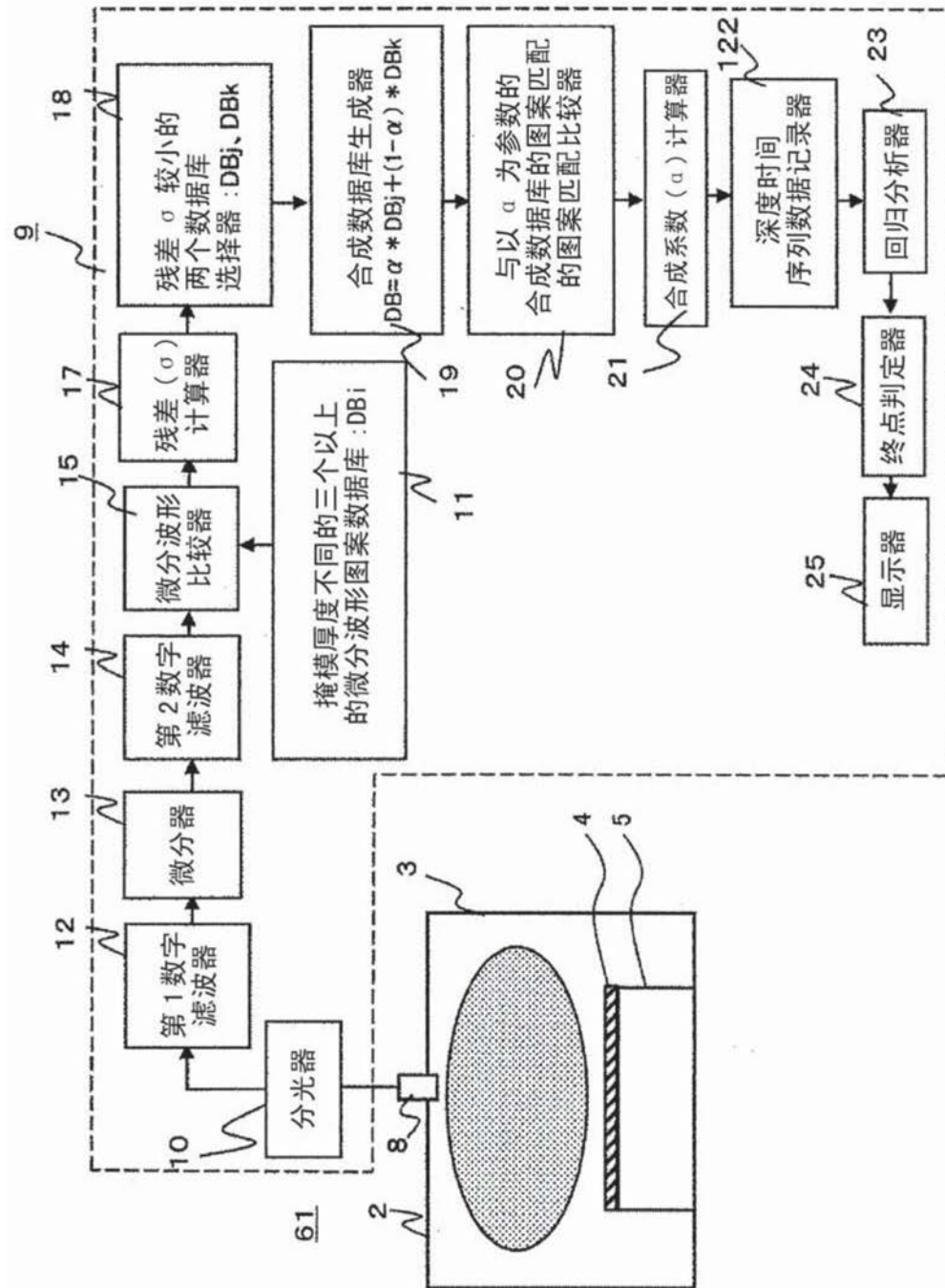


图6

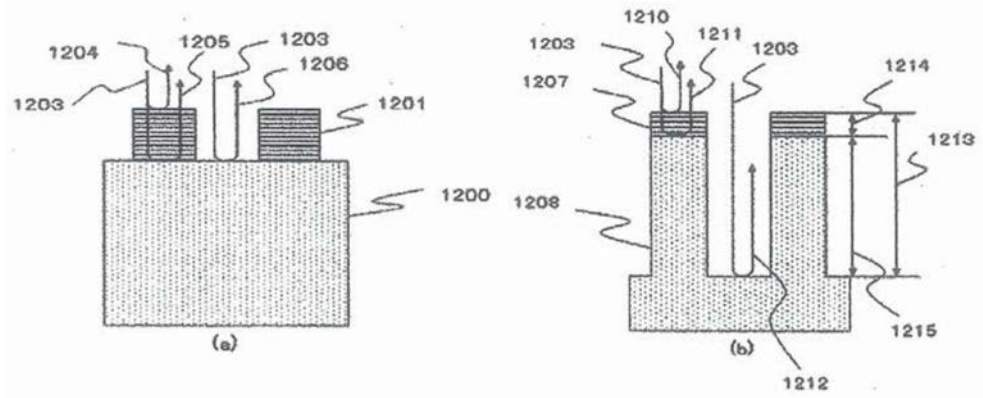


图7

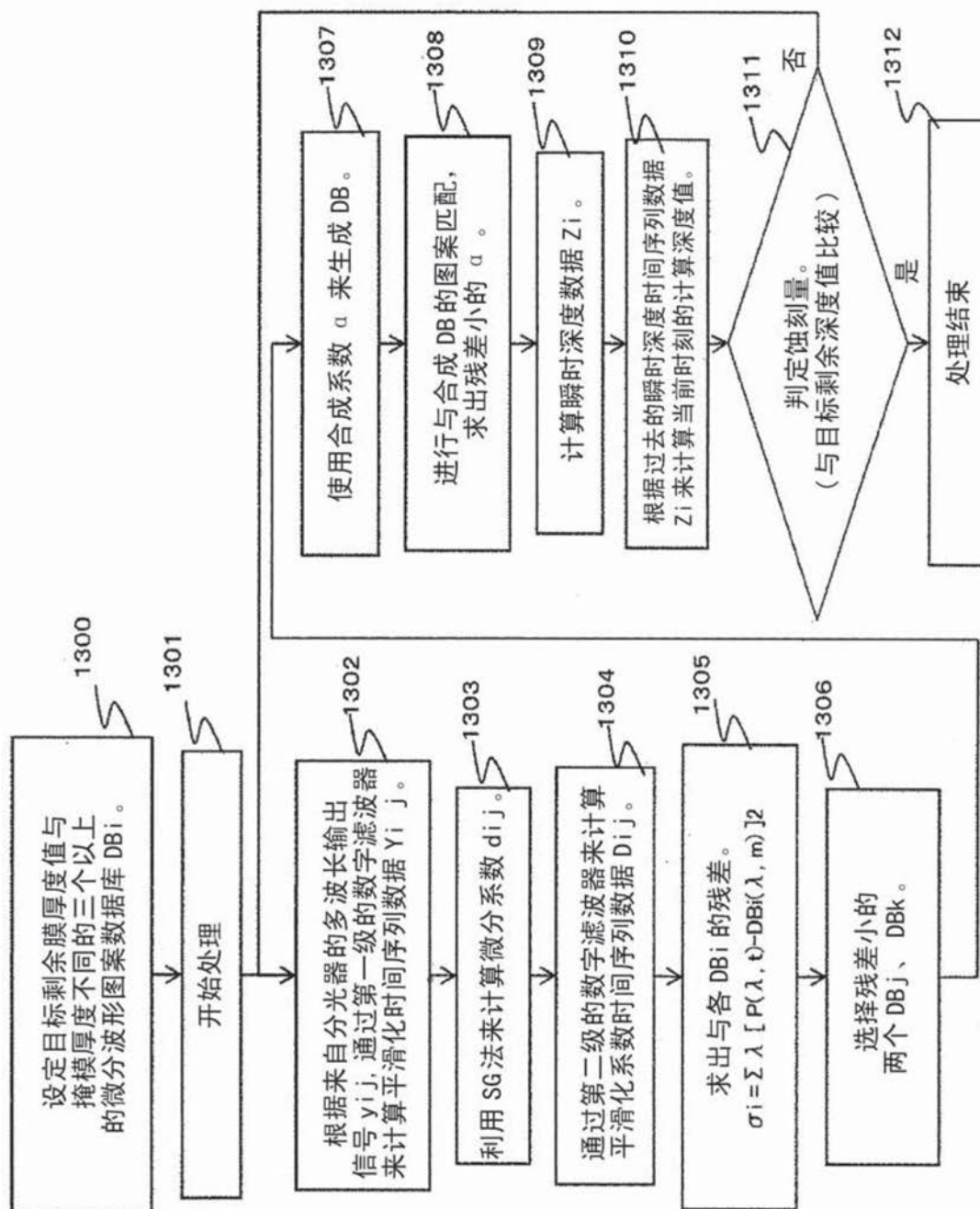


图8

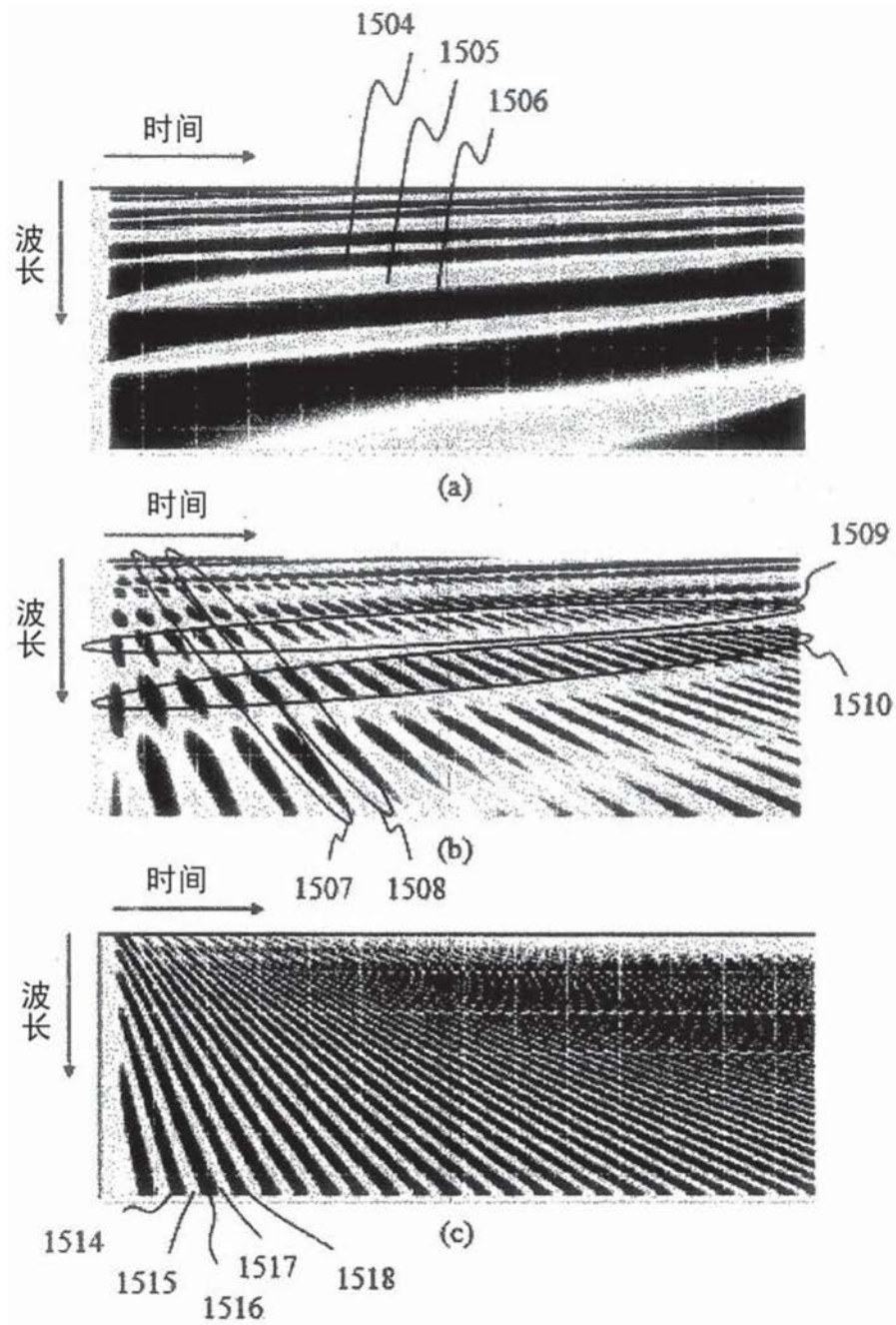


图9

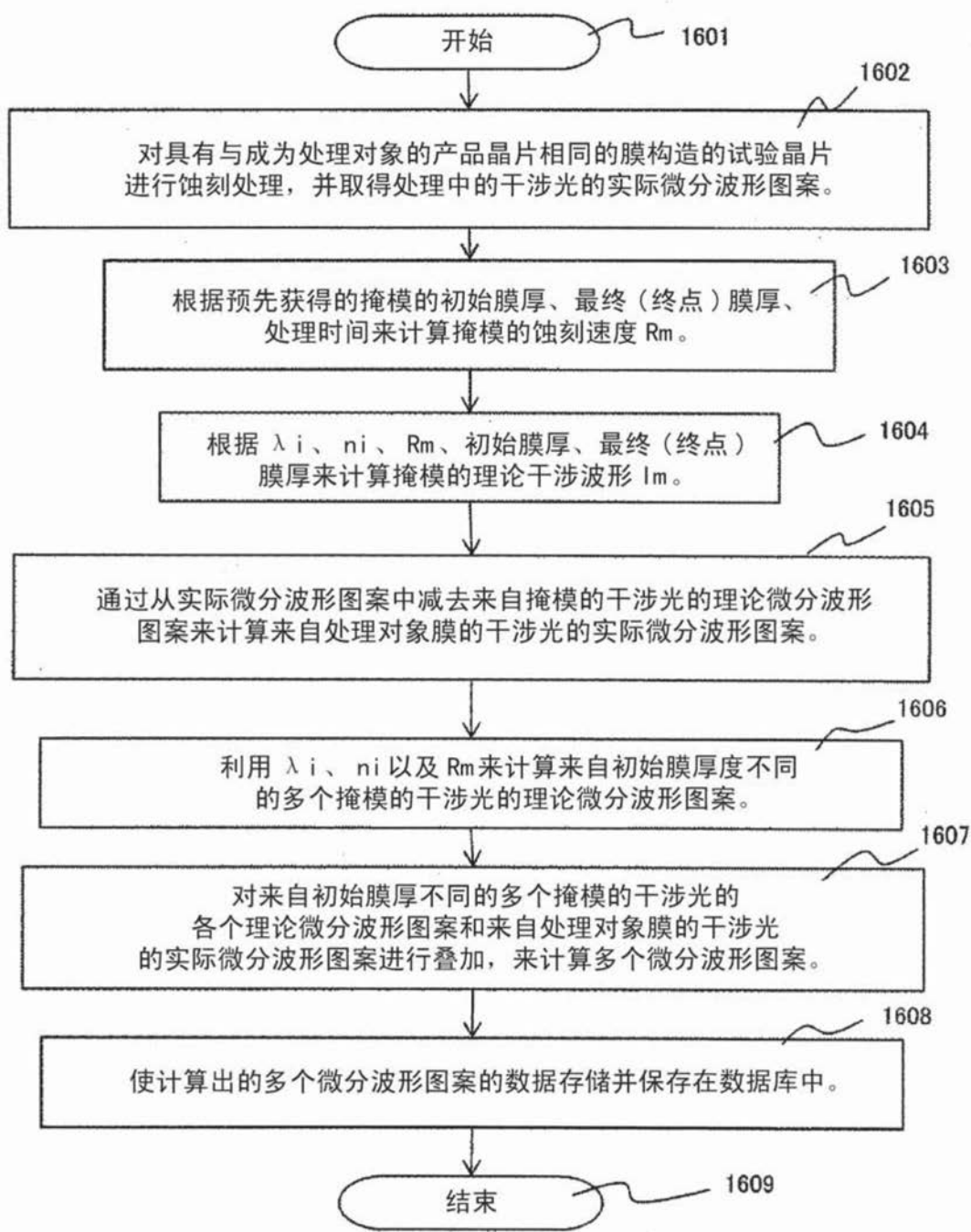


图10